

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7531702号
(P7531702)

(45)発行日 令和6年8月9日(2024.8.9)

(24)登録日 令和6年8月1日(2024.8.1)

(51)国際特許分類

F I

G 0 9 G	3/34	(2006.01)	G 0 9 G	3/34	J
G 0 9 G	3/36	(2006.01)	G 0 9 G	3/36	
G 0 9 G	3/20	(2006.01)	G 0 9 G	3/20	6 1 2 U
F 2 1 S	2/00	(2016.01)	G 0 9 G	3/20	6 1 1 F
H 0 5 B	45/10	(2020.01)	G 0 9 G	3/20	6 4 1 Q

請求項の数 4 (全14頁) 最終頁に続く

(21)出願番号 特願2023-523786(P2023-523786)
 (86)(22)出願日 令和3年5月26日(2021.5.26)
 (86)国際出願番号 PCT/JP2021/019920
 (87)国際公開番号 WO2022/249311
 (87)国際公開日 令和4年12月1日(2022.12.1)
 審査請求日 令和5年4月11日(2023.4.11)

(73)特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74)代理人 110003166
 弁理士法人山王内外特許事務所
 (72)発明者 芳賀 秀平
 東京都千代田区九段北一丁目13番5号
 三菱電機エンジニアリング株式会社内
 審査官 橋本 直明

最終頁に続く

(54)【発明の名称】 表示装置および表示方法

(57)【特許請求の範囲】

【請求項1】

表示部と、

複数の光源を有し、前記光源からの光で前記表示部を照明するバックライトと、

前記表示部を駆動する表示ドライバと、

入力した画像データに基づいて前記表示部に画像を表示する信号処理部と、

を備えた表示装置であって、

前記表示ドライバと前記バックライトが有する前記光源とを接続する信号線を備え、

前記信号処理部は、前記表示ドライバからの電圧を、前記信号線を通じて、前記バックライトが有する前記光源に印加することにより、入力した画像データに基づいて決定した前記光源の点灯を制御し、

前記表示部は、マトリクス状に配置された複数の画素と、前記複数の画素における画素行ごとに設けられて、電圧を印加する画素行を選択するための複数の走査線と、前記複数の画素における画素列ごとに設けられて、選択された画素行の画素に電圧を印加するための複数のデータ線と、を有し、

前記表示ドライバは、前記複数のデータ線に電圧を印加するソースドライバと、前記複数の走査線に電圧を印加するゲートドライバと、を有し、

前記信号線は、前記ソースドライバと前記バックライトが有する前記光源とを接続し、

前記信号処理部は、前記ソースドライバからの電圧を、前記信号線を通じて前記バックライトが有する前記光源に印加し、

10

20

前記バックライトにおける前記光源は、発光ダイオードであり、
前記発光ダイオードは、カソード端子が接地され、抵抗を介して前記信号線がアノード端子に接続されている

ことを特徴とする表示装置。

【請求項 2】

前記信号処理部は、前記表示部に表示させる画像のガンマカーブが目標のガンマカーブと一致するように、前記ソースドライバからの電圧を変更する

ことを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記信号処理部は、前記ソースドライバからの電圧を、前記表示部に表示させる画像の階調ごとに変更する

ことを特徴とする請求項 2 に記載の表示装置。

【請求項 4】

前記信号処理部は、前記ソースドライバからの電圧を、前記表示部に表示させる画像の数階調おきに変更し、前記ソースドライバからの電圧を変更しない階調間の階調と輝度との関係を線形補間する

ことを特徴とする請求項 2 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、表示装置および表示方法に関する。

【背景技術】

【0002】

ローカルディミングは、液晶表示装置において、バックライトを複数の領域に区分し、表示対象の画像の輝度に関する特徴量に基づいて、バックライトの発光輝度を領域ごとに制御することで、画像表示のコントラストを改善する技術である。例えば、特許文献 1 には、ローカルディミング制御が適用される表示装置が記載されている。

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2018 - 146750 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

従来、ローカルディミングは、液晶表示の制御回路とは別に設けられた、バックライト専用の制御回路が実施していた。このため、ローカルディミングに対応した表示装置は、ローカルディミングに対応していない表示装置よりも回路の規模が増大するという課題があった。なお、特許文献 1 に記載された従来の表示装置においても、バックライト専用の制御回路がローカルディミングを実施しており、回路規模の増大が懸念される。

【0005】

本開示は上記課題を解決するものであり、バックライト専用の制御回路を設けることなく、ローカルディミングを実施可能な表示装置および表示方法を得ることを目的とする。

【課題を解決するための手段】

【0006】

本開示に係る表示装置は、表示部と、複数の光源を有し、光源からの光で表示部を照明するバックライトと、表示部を駆動する表示ドライバと、入力した画像データに基づいて表示部に画像を表示する信号処理部と、を備えた表示装置であって、表示ドライバとバックライトが有する光源とを接続する信号線を備え、信号処理部は、表示ドライバから出力された点灯用信号を、信号線を通じて、バックライトが有する光源に印加させることにより、入力した画像データに基づいて決定した光源の点灯を制御し、表示部は、マトリクス

10

20

30

40

50

状に配置された複数の画素と、複数の画素における画素行ごとに設けられて、電圧を印加する画素行を選択するための複数の走査線と、複数の画素における画素列ごとに設けられて、選択された画素行の画素に電圧を印加するための複数のデータ線と、を有し、表示ドライバは、複数のデータ線に電圧を印加するソースドライバと、複数の走査線に電圧を印加するゲートドライバと、を有し、信号線は、ソースドライバとバックライトが有する光源とを接続し、信号処理部は、ソースドライバからの電圧を、信号線を通じてバックライトが有する光源に印加し、バックライトにおける光源は、発光ダイオードであり、発光ダイオードは、カソード端子が接地され、抵抗を介して信号線がアノード端子に接続されている。

【発明の効果】

10

【0007】

本開示によれば、信号処理部が、表示ドライバから出力された点灯用信号を、信号線を通じて、バックライトが有する光源に印加させることにより、入力した画像データに基づいて決定した光源の点灯を制御する。これにより、本開示に係る表示装置は、バックライト専用の制御回路を設けることなく、ローカルディミングを実施することができる。

【図面の簡単な説明】

【0008】

【図1】実施の形態1に係る表示装置のハードウェア構成を示すブロック図である。

【図2】表示部および表示ドライバの部分構成を示す構成図である。

【図3】実施の形態1に係る表示装置の機能構成を示すブロック図である。

20

【図4】実施の形態1に係る表示方法を示すフローチャートである。

【図5】ソースドライバとバックライトとの関係を示す説明図である。

【図6】バックライトが有する発光ダイオード(LED)を示す回路図である。

【図7】ソース電圧とLEDの発光輝度との関係を示す表である。

【図8】階調とソース電圧との関係を示すグラフである。

【図9】階調と補正後のソース電圧との関係を示すグラフである。

【図10】ガンマカーブを示すグラフである。

【図11】図11Aおよび図11Bは、実施の形態1に係る表示装置が備える信号処理部のハードウェア構成を示すブロック図である。

【発明を実施するための形態】

30

【0009】

実施の形態1.

図1は、実施の形態1に係る表示装置1のハードウェア構成を示すブロック図である。図2は、表示部11および表示ドライバ13の部分構成を示す構成図である。表示装置1は、ローカルディミング制御を行う装置である。図1において、表示装置1は、表示部11、バックライト12、表示ドライバ13、信号処理部14、画像出力部15および信号線16を備える。表示部11は、バックライト12によって照明され、表示ドライバ13によって駆動される。

【0010】

バックライト12は、複数の光源を有し、表示部11の背面に配置されて光源からの光で表示部11を照明する。バックライト12において、複数の光源はマトリクス状に配置されている。光源は、例えば、白色に発光する発光ダイオード(LED)である。以下、バックライト12が有する複数の光源がLEDであるものとして説明する。表示ドライバ13は、表示部11を駆動するドライバであり、ソースドライバ13Aおよびゲートドライバ13Bを備える。

40

【0011】

表示部11は、液晶物質が充填されたパネルと、このパネルの背面に配置されたガラス基板とを備える。パネルには、図2に示すTFT(Thin Film Transistor)および画素20がマトリクス状に複数配置されている。また、ガラス基板には、複数の画素20における画素行ごとに複数の走査線17が設けられ、複数の画素20にお

50

る画素列ごとに複数のデータ線 18 が設けられている。走査線 17 は、TFT 19 のゲート電圧を印加する画素行を選択するためのゲート線である。データ線 18 は、選択された画素行の画素に対してソース電圧を印加するためのソース線である。

【0012】

TFT 19 は、ゲートドライバ 13 B から走査線 17 に印加されたゲート電圧に応じてオンまたはオフ状態になる。ソースドライバ 13 A からデータ線 18 に印加されたソース電圧は、TFT 19 がオン状態からオフ状態に切り替わることによって画素 20 側に保持される。画素 20 の光透過率は、データ線 18 に印加されているソース電圧に応じて変化する。

【0013】

ソースドライバ 13 A は、信号処理部 14 から出力されたデジタル制御信号をアナログ変換することにより、画像データの階調値（例えば 0 ~ 255 階調）に応じたソース電圧を生成し、データ線 18 を通じて表示部 11 の画素 20 に供給する。さらに、ソースドライバ 13 A は、信号処理部 14 から出力されたデジタル制御信号をアナログ変換することにより、画像データの階調値に応じた LED 点灯用電圧を生成し、信号線 16 を通じて、バックライト 12 の LED に印加する。

【0014】

ゲートドライバ 13 B は、信号処理部 14 から出力された制御信号に応じて、表示用の走査信号を生成し、生成した走査信号を走査線 17 に出力する。ローカルディミング制御において、バックライト 12 の LED からの光が照射される画素ブロックの画素列方向の区切りは、ゲートドライバ 13 B が走査線 17 に印加する電圧信号に基づき決定される。

【0015】

信号処理部 14 は、画像出力部 15 から入力した画像データに基づいて、表示部 11 に画像を表示する。また、信号処理部 14 は、表示ドライバ 13 からの電圧を、信号線 16 を通じて、バックライト 12 が有する光源に印加することにより、入力した画像データに基づいて決定したバックライト 12 の光源の点灯を制御する。画像出力部 15 は、記憶装置（不図示）に記憶されている画像データまたは外部装置（不図示）からの画像データを信号処理部 14 に出力する。

【0016】

例えば、信号処理部 14 は、入力した画像データが示す画像の輝度を表示部 11 の表示領域ごとに解析して、表示領域を照明するバックライト 12 の LED の領域を決定する。信号処理部 14 は、表示領域内の最大階調を、当該表示領域を照明するバックライト 12 の LED の領域の輝度に設定する。これにより、表示部 11 に表示した画像のコントラスト比が向上する。また、バックライト 12 の LED は、表示領域が階調の低い画素を多く含む場合、当該表示領域を照明するバックライト 12 の LED の領域の輝度を低く設定し、表示領域が階調の高い画素を多く含む場合には、当該表示領域を照明するバックライト 12 の LED の領域の輝度を高く設定してもよい。

【0017】

図 3 は、表示装置 1 の機能構成を示すブロック図である。図 3 に示すように、信号処理部 14 は、画像処理部 141 およびタイミング制御部 142 を備える。画像処理部 141 は、画像出力部 15 から出力された画像データをガンマ補正し、ガンマ補正した画像データをタイミング制御部 142 に出力する。ガンマ補正は、入力した画像データが示す画像の輝度が線形関係となるように補正する処理である。

【0018】

タイミング制御部 142 は、ガンマ補正された画像データを表示部 11 に表示する動作と、バックライト 12 が有する LED の点灯および消灯とを同期させるタイミングを制御する。例えば、タイミング制御部 142 は、ガンマ補正された画像データの表示と LED の点灯とのタイミングを同期させるための同期信号をソースドライバ 13 A およびゲートドライバ 13 B に送信する。バックライト 12 における 1 つの LED で照明される画素ブロックの画素列方向は、ゲートドライバ 13 B がゲート電圧を印加する走査線 17 の本数

10

20

30

40

50

で区切られ、上記画素行方向は、ソースドライバ13Aがソース電圧を印加するデータ線18の本数で区切られる。

【0019】

図4は、実施の形態1に係る表示方法を示すフローチャートである。

信号処理部14が備える画像処理部141は、画像出力部15からの画像データを入力し、入力した画像データが示す画像をガンマ補正する(ステップST1)。続いて、画像処理部141は、ガンマ補正した画像データを、アナログデータに変換する。画像処理部141は、アナログ変換後の画像データが示す画像を表示部11に表示するための表示用電圧と、表示部11に表示された画像を照明するためのバックライト12のLED点灯用電圧とを決定する(ステップST2)。

10

【0020】

ローカルディミング制御において、画像処理部141は、入力した画像データが示す画像の輝度に合わせてバックライト12の各領域内のLEDの輝度を変更する必要がある。従来のローカルディミング制御では、アナログ変換後の画像データが示す画像の輝度に応じて、バックライト12における当該画像に対応する領域内のLED輝度情報を算出し、専用のLED制御回路が、LED輝度情報に応じて、バックライト12における各領域内のLEDの発光輝度を変更している。

【0021】

このように、ローカルディミング制御を行う従来の表示装置は、ローカルディミングを行わない表示装置に比べて、専用のLED制御回路が必要である分だけ、回路規模が大型化するという課題があった。これに対し、表示装置1は、表示ドライバ13からの点灯用電圧を用いてバックライト12のLEDを点灯することにより、専用のLED制御回路が不要である。これにより、表示装置1は、ローカルディミング制御を行うことによる回路規模の増加が抑制される。

20

【0022】

図5は、ソースドライバ13Aとバックライト12との関係を示す説明図である。図5に示すように、ソースドライバ13Aは、表示部11が有するデータ線18に接続された複数のライン18Aに加え、バックライト12が有するLED121に接続されたLED点灯用の信号線16A~16Cを備える。例えば、表示部11が、フルハイビジョン(FHD)解像度(1920×1080×RGB3色)の液晶ディスプレイであり、バックライト12が有するLED121の総数が、バックライト12の縦方向に12個で横方向に32個の計384個であるものとする。

30

【0023】

バックライト12が有する一つのLED121からの光で照明される画素ブロックは、表示部11がFHD解像度である場合、画素列方向の画素数が90個(=1080/12個)である。画像処理部141は、ゲートドライバ13Bが出力するゲート電圧信号を、90クロックごとに区切ることにより、図5に示す画素列方向の画素ブロックサイズAを算出する。このように専用のLED制御回路を設けなくても、画像処理部141は、バックライト12が有する一つのLED121からの光で照明される画素ブロックの画素列方向の区切りを決定することが可能である。

40

【0024】

また、バックライト12が有する一つのLED121からの光で照明される画素ブロックは、表示部11がFHD解像度である場合、画素行方向の画素数が180個(=1920×RGB3色/32個)である。画像処理部141は、表示部11が有する複数のデータ線18に接続された複数のライン18Aを、ソースドライバ13Aにおいて180ラインごとに区切ることにより、図5に示す画素行方向の画素ブロックサイズBを算出する。このように専用のLED制御回路を設けなくても、画像処理部141は、バックライト12が有する一つのLED121からの光で照明される画素ブロックの画素行方向の区切りを決定することが可能である。なお、表示部11の解像度およびバックライト12が有するLEDの総数または縦横の灯数は一例である。

50

【 0 0 2 5 】

ソースドライバ13Aは、180ラインのデータ線18に印加するソース電圧のうち、画素列方向のサイズAおよび画素行方向のサイズBの画素ブロック131A内で、最大のソース電圧（ピーク電圧）を選択し、選択したソース電圧をLED点灯用電圧として決定する。LED点灯用電圧は、信号線16A～16Cに出力され、LED121のアノード端子に印加される。画素ブロック131Bおよび131Cにおいても、同様に、LED点灯用電圧が決定される。

【 0 0 2 6 】

例えば、画素ブロック131Aを照明するLED121Aには、信号線16Aを通じて画素ブロック131A内で最大のソース電圧が点灯用電圧として印加される。また、画素ブロック131Bを照明するLED121Bには、信号線16Bを通じて、画素ブロック131B内で最大のソース電圧が点灯用電圧として印加される。画素ブロック131Cを照明するLED121Cには、信号線16Cを通じて、画素ブロック131C内で最大のソース電圧が点灯用電圧として印加される。

10

【 0 0 2 7 】

また、従来のローカルディミングでは、専用のLED制御回路が、バックライト12のLEDに流れる電流*i*およびデューティ比を制御することで、LEDを点灯させている。これに対して、表示装置1は、LEDのアノード端子に印加する電圧のみを制御することでLEDを点灯させている。図6は、バックライト12が有するLED121を示す回路図である。ソースドライバ13Aからの信号線16は、抵抗Rを介在させてLED121のアノード端子に接続されている。信号線16に印加された点灯用電圧*V_p*および抵抗Rにより、LED121には電流*i*が流れ、点灯用電圧*V_p*を制御することにより電流*i*が調整される。

20

【 0 0 2 8 】

図7は、ソース電圧*V_p*とLED121の発光輝度との関係を示す表である。画像処理部141は、入力した画像データが示す画像の各階調のソース電圧*V_p*に対応したLED121の発光輝度を算出する。なお、LEDの発光輝度とLEDに流れる電流*i*との関係は、通常、比例関係にあるが、特性ずれが生じる場合もある。以下、LEDの発光輝度とLEDに流れる電流*i*とが比例関係になるものとし、両者の特性にずれが生じた場合であっても、ローカルディミング制御を行った画像の画質への影響はないものとする。

30

一般的に、ソース電圧はコモン（COM）に対して正側電圧と負側電圧との二種類存在するが、ソース電圧*V_p*はLED121の点灯に必要な点灯電圧*V_f*を上回る必要があるため、正側電圧である必要がある。

【 0 0 2 9 】

例えば、LED121の点灯に必要な点灯電圧*V_f*を6.0（V）とし、LED121に流れる最大電流*i*が100（mA）である場合、画像処理部141は、ソース電圧*V_p*から点灯電圧*V_f*を減算し、減算値（*V_p* - *V_f*）（V）を算出する。続いて、画像処理部141は、（*V_p* - *V_f*）÷抵抗（ ）の式を用いてLED121に流れる電流*i*（mA）を算出する。さらに、画像処理部141は、LED121に流れる電流*i*÷最大電流の式を用いてLED121の輝度（%）を算出する。

40

【 0 0 3 0 】

図6に示した抵抗Rを55.0（ ）とした場合に、階調が「白」であるとき、ソース電圧*V_p*とLEDの発光輝度との関係は、図7に示すように、*V_p* = 11.5（V）、（*V_p* - *V_f*） = 5.5（V）、電流*i* = 100（mA）、LEDの発光輝度は、100（%）である。また、階調が「グレー」（128 / 255）であるとき、ソース電圧*V_p*とLEDの発光輝度との関係は、*V_p* = 8.5（V）、（*V_p* - *V_f*） = 2.5（V）、電流*i* = 45.5（mA）、LEDの発光輝度は、45.5（%）である。階調が「黒」であるとき、ソース電圧*V_p*とLEDの発光輝度との関係は、*V_p* = 6.0（V）、（*V_p* - *V_f*） = 0（V）、電流*i* = 0（mA）、LEDの発光輝度は、0（%）である。

なお、このソース電圧*V_p*とLEDの発光輝度との関係は一例である。

50

【 0 0 3 1 】

図 4 の説明に戻る。

表示用電圧および LED 点灯用電圧が決定されると、画像処理部 1 4 1 は、表示部 1 1 に表示させる画像のガンマカーブが目標のガンマカーブ（理想のガンマカーブ）と一致するか否かを判定する（ステップ S T 3）。図 8 は、階調とソース電圧 V_p との関係を示すグラフである。これまでソース電圧 V_p と LED の発光輝度とが比例関係であり、ソース電圧 V_p と LED 点灯用電圧とが同一値である場合を前提としていた。しかしながら、実際には、図 8 で曲線 C 1 から明らかなように、中間階調域は比例関係にあるが、低階調域と高階調域は比例関係にない。このため、階調とソース電圧とが比例関係にあるものとして画像のガンマカーブを決定すると、理想のガンマカーブから外れてしまう。

10

【 0 0 3 2 】

そこで、画像のガンマカーブが目標のガンマカーブと一致しない場合（ステップ S T 3 ; N O）、画像処理部 1 4 1 は、ステップ S T 1 に戻り、ソースドライバ 1 3 A からの電圧を変更する。例えば、画像処理部 1 4 1 は、入力した画像データに対し通常のガンマ補正を実施し、補正後の画像のガンマカーブに対して補正係数を掛け算して、補正係数が掛け算された階調値をガンマパラメータとする。当該ガンマパラメータを「1」としたときに、0 階調および 2 5 5 階調では補正係数「1」を掛け算し、中間階調になるにつれて補正係数を上げ、高階調域へ移行するにつれて徐々に補正係数を下げる。

【 0 0 3 3 】

図 9 は、階調と補正後のソース電圧 V_p との関係を示すグラフである。図 9 において、表示部 1 1 に表示させる画像の階調とソース電圧 V_p との関係が曲線 C 1 である場合に、階調ごとに補正係数をソース電圧 V_p に掛け算することで、中間階調域のソース電圧 V_p が高くなった曲線 C 2 の関係となる。

20

【 0 0 3 4 】

図 1 0 は、ガンマカーブを示すグラフである。図 1 0 において、ガンマカーブ D 2 は、表示部 1 1 に表示した画像に対し、上述の補正を行う前に得られたガンマカーブである。ソースドライバ 1 3 A が、バックライト 1 2 が有する LED にソース電圧 V_p を印加して点灯させたローカルディミングを実施しており、階調とソース電圧 V_p との関係は、図 8 に示す曲線 C 1 である。曲線 C 1 では、中間階調域のソース電圧 V_p が比例関係から外れている。このため、ガンマカーブ D 2 は、中間階調域の輝度が大きく沈み込んでいる。

30

ガンマカーブ D 2 の画像は、ローカルディミングによる黒映像の精細さ以前に中間階調が暗くなってしまい、綺麗な映像として見るができない。

【 0 0 3 5 】

ガンマカーブ D 3 は、理想的な階調と輝度の関係を示すガンマカーブである。ガンマカーブ D 1 は、表示部 1 1 に表示した画像に対し、上述した階調とソース電圧 V_p との関係を補正したガンマカーブである。図 1 0 に示すように、ガンマカーブ C 1 を、ガンマカーブ C 3 との間で各階調に対する輝度の割合が同じになるように補正係数を決める。これにより、バックライト 1 2 が有する LED にソース電圧 V_p を印加して点灯させたローカルディミングを実施した場合であっても、理想的なガンマカーブ C 3 と同様な階層と輝度で表示部 1 1 に画像を表示することができる。

40

【 0 0 3 6 】

なお、階調とソース電圧 V_p との関係を階調ごとに補正（階調ごとのソース電圧 V_p に補正係数を掛け算する処理）する場合を示した。ただし、全ての階調で補正を行う必要はなく、数階調おきに補正を行い、ソース電圧 V_p を変更しない階調間の階調と輝度との関係は線形補間してもよい。例えば、補正係数を掛け算していない階調間では、ソース電圧 V_p が線形変化するものと推定する。このようにしても、階調とソース電圧 V_p との関係を補正することが可能である。

【 0 0 3 7 】

また、上記の補正では、バックライト 1 2 が有する LED に印加するソース電圧 V_p に補正係数を掛け算してもよいし、表示部 1 1 のデータ線 1 8 に印加する表示用のソース電

50

圧に補正係数を掛け算してもよい。

【 0 0 3 8 】

画像のガンマカーブが目標のガンマカーブと一致すると（ステップ S T 3 ; Y E S ）、タイミング制御部 1 4 2 は、タイミング制御信号を表示ドライバ 1 3 に出力することで、ソースドライバ 1 3 A からの表示用電圧がデータ線 1 8 に印加され、バックライト 1 2 が有する L E D に点灯用電圧が印加される（ステップ S T 4 ）。これにより、補正された画像データが示す画像を表示部 1 1 に表示する動作と、バックライト 1 2 が有する L E D の点灯および消灯とが同期して実行される。

【 0 0 3 9 】

信号処理部 1 4 における、画像処理部 1 4 1 およびタイミング制御部 1 4 2 の機能は、
処理回路により実現される。すなわち、信号処理部 1 4 は、図 4 に示したステップ S T 1
からステップ S T 4 の処理を実行するための処理回路を備える。処理回路は、専用のハード
ウェアであってもよいが、メモリに記憶されたプログラムを実行する C P U であっても
よい。

10

【 0 0 4 0 】

図 1 1 A は、信号処理部 1 4 の機能を実現するハードウェア構成を示すブロック図である。
図 1 1 B は、信号処理部 1 4 の機能を実現するソフトウェアを実行するハードウェア
構成を示すブロック図である。図 1 1 A および図 1 1 B において、入力インタフェース 1
0 0 は、画像出力部 1 5 から画像処理部 1 4 1 へ出力される画像データを中継するインタ
フェースである。出力インタフェース 1 0 1 は、タイミング制御部 1 4 2 から表示ドライ
バ 1 3 へ出力される制御信号を中継するインタフェースである。

20

【 0 0 4 1 】

処理回路が図 1 1 A に示す専用のハードウェアの処理回路 1 0 2 である場合、処理回路
1 0 2 は、例えば、単回路、複合回路、プログラム化したプロセッサ、並列プログラム
化したプロセッサ、A S I C、F P G A、またはこれらを組み合わせたものが該当する。
信号処理部 1 4 における画像処理部 1 4 1 およびタイミング制御部 1 4 2 の機能を別々の
処理回路で実現してもよく、これらの機能をまとめて一つの処理回路で実現してもよい。

【 0 0 4 2 】

処理回路が図 1 1 B に示すプロセッサ 1 0 3 である場合、信号処理部 1 4 における画像
処理部 1 4 1 およびタイミング制御部 1 4 2 の機能は、ソフトウェア、ファームウェアま
たはソフトウェアとファームウェアとの組み合わせによって実現される。なお、ソフトウ
ェアまたはファームウェアは、プログラムとして記述されてメモリ 1 0 4 に記憶される。

30

【 0 0 4 3 】

プロセッサ 1 0 3 は、メモリ 1 0 4 に記憶されたプログラムを読み出して実行すること
により、信号処理部 1 4 における画像処理部 1 4 1 およびタイミング制御部 1 4 2 の機能
を実現する。例えば、信号処理部 1 4 は、プロセッサ 1 0 3 によって実行されるときに、
図 4 に示したステップ S T 1 からステップ S T 4 の処理が結果的に実行されるプログラム
を記憶するためのメモリ 1 0 4 を備える。これらのプログラムは、画像処理部 1 4 1 およ
びタイミング制御部 1 4 2 が行う処理の手順または方法を、コンピュータに実行させる。

【 0 0 4 4 】

メモリ 1 0 4 は、コンピュータを画像処理部 1 4 1 およびタイミング制御部 1 4 2 とし
て機能させるためのプログラムが記憶されたコンピュータ可読記憶媒体であってもよい。
メモリ 1 0 4 は、例えば、R A M、R O M、フラッシュメモリ、E P R O M、E E P R O
Mなどの不揮発性または揮発性の半導体メモリ、磁気ディスク、フレキシブルディスク、
光ディスク、コンパクトディスク、ミニディスク、D V Dなどが該当する。

40

【 0 0 4 5 】

信号処理部 1 4 における画像処理部 1 4 1 およびタイミング制御部 1 4 2 の機能の一部
を専用のハードウェアで実現し、一部をソフトウェアまたはファームウェアで実現しても
よい。例えば、画像処理部 1 4 1 は、専用のハードウェアである処理回路 1 0 2 によって
その機能を実現し、タイミング制御部 1 4 2 は、プロセッサ 1 0 3 がメモリ 1 0 4 に記憶

50

されたプログラムを読み出して実行することによりその機能を実現してもよい。このように、処理回路は、ハードウェア、ソフトウェア、ファームウェアまたはこれらの組み合わせにより上記機能を実現することができる。

【0046】

以上のように、実施の形態1に係る表示装置1において、信号処理部14が、表示ドライバ13から出力された点灯用信号を、信号線16を通じて、バックライト12が有するLED121に印加させることにより、入力した画像データに基づいて決定したLED121の点灯を制御する。これにより、表示装置1は、バックライト専用の制御回路を設けることなく、ローカルディミングを実施することができる。

【0047】

実施の形態1に係る表示装置1において、表示部11は、マトリクス状に配置された複数の画素20と、複数の画素20における画素行ごとに設けられ、ゲート電圧を印加する画素行を選択するための複数の走査線17と、複数の画素20における画素列ごとに設けられ、選択された画素行の画素に対してソース電圧を印加するための複数のデータ線18とを有する。表示ドライバ13は、複数のデータ線18にソース電圧を印加するソースドライバ13Aと、複数の走査線17にゲート電圧を印加するゲートドライバ13Bとを有する。信号線16は、ソースドライバ13Aとバックライト12が有するLED121とを接続する。信号処理部14は、ソースドライバ13Aから出力されたソース電圧を、信号線16を通じて、バックライト12が有するLED121に印加させる。これにより、表示装置1は、バックライト専用の制御回路を設けることなく、ローカルディミングを実施することができる。

【0048】

実施の形態1に係る表示装置1において、信号処理部14は、表示部11に表示させる画像のガンマカーブが目標のガンマカーブと一致するように、ソースドライバ13Aから出力するソース電圧を変更する。これにより、表示部11に表示させる画像のガンマカーブを、目標のガンマカーブに補正することができる。

【0049】

実施の形態1に係る表示装置1において、信号処理部14は、ソースドライバ13Aから出力するソース電圧を、表示部11に表示させる画像の階調ごとに変更する。これにより、表示部11に表示させる画像のガンマカーブを、目標のガンマカーブに補正することができる。

【0050】

実施の形態1に係る表示装置1において、信号処理部14は、ソースドライバ13Aから出力するソース電圧を、表示部11に表示させる画像の数階調おきに変更し、ソース電圧を変更しない階調間の階調と輝度との関係を線形補間する。これにより、表示部11に表示させる画像のガンマカーブを、目標のガンマカーブに補正することができる。

【0051】

実施の形態1に係る表示装置1において、信号処理部14は、ゲートドライバ13Bから走査線17に印加されるゲート電圧信号に基づいて、LED121からの光で照明される画素ブロックの画素列方向の区切りを決定する。これにより、ローカルディミングで照明する画素ブロックを決定できる。

【0052】

実施の形態1に係る表示装置1において、バックライト12におけるLED121は、カソード端子が接地され、抵抗を介して信号線16がアノード端子に接続されている。

専用のLED制御回路を設けなくても、ソースドライバ13Aから出力するソース電圧で、LED121を点灯させることができる。

【0053】

なお、実施の形態の任意の構成要素の変形もしくは実施の形態の任意の構成要素の省略が可能である。

【産業上の利用可能性】

10

20

30

40

50

【 0 0 5 4 】

本開示に係る表示装置は、例えば、車載機器の表示装置として利用可能である。

【 符号の説明 】

【 0 0 5 5 】

1 表示装置、11 表示部、12 バックライト、13 表示ドライバ、13A ソースドライバ、13B ゲートドライバ、14 信号処理部、15 画像出力部、16, 16A ~ 16C 信号線、17 走査線、18 データ線、18A ライン、19 TFT、20 画素、100 入力インタフェース、101 出力インタフェース、102 処理回路、103 プロセッサ、104 メモリ、121, 121A ~ 121C LED、131A ~ 131C 画素ブロック、141 画像処理部、142 タイミング制御部。

10

20

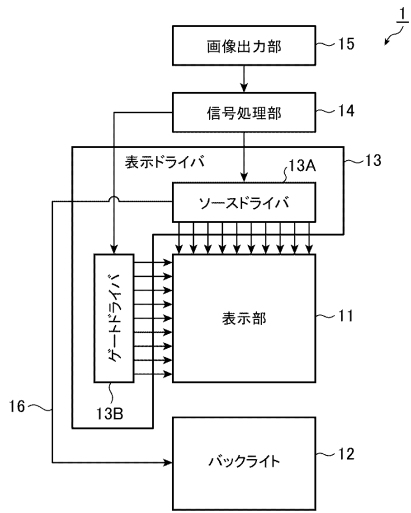
30

40

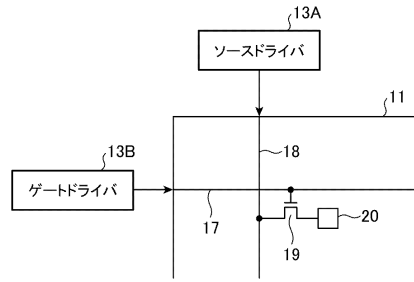
50

【図面】

【図 1】

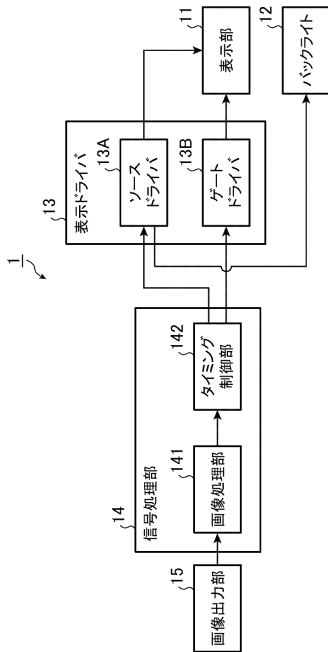


【図 2】

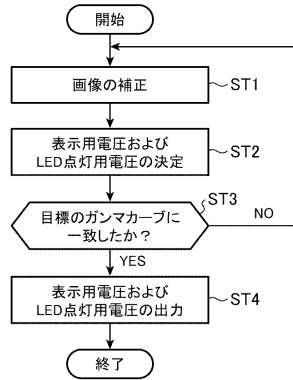


10

【図 3】



【図 4】



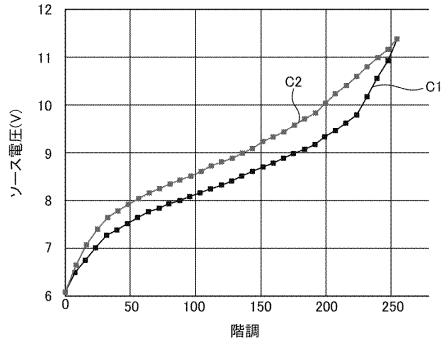
20

30

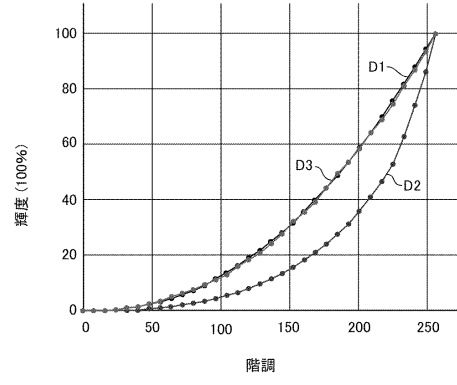
40

50

【 図 9 】



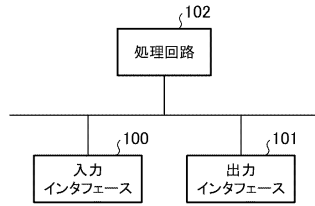
【 図 10 】



10

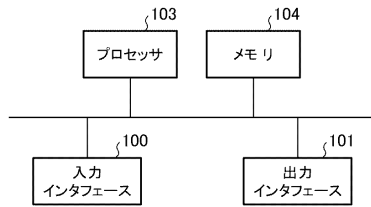
【 図 11 】

図11A



20

図11B



30

40

50

フロントページの続き

(51)国際特許分類

G 0 2 F 1/133(2006.01)

F I

F 2 1 S	2/00	4 8 0
H 0 5 B	45/10	
G 0 2 F	1/133	5 3 5
G 0 2 F	1/133	5 5 0

(56)参考文献

特開 2 0 1 8 - 1 7 3 6 1 9 (J P , A)

特開 2 0 0 4 - 0 9 6 5 5 6 (J P , A)

特開 2 0 1 8 - 0 3 6 6 3 9 (J P , A)

米国特許出願公開第 2 0 0 7 / 0 0 0 2 0 0 0 (U S , A 1)

国際公開第 2 0 1 2 / 0 8 1 2 2 2 (W O , A 1)

(58)調査した分野 (Int.Cl., D B名)

G 0 9 G 3 / 3 4

G 0 9 G 3 / 3 6

G 0 9 G 3 / 2 0

F 2 1 S 2 / 0 0

H 0 5 B 4 5 / 1 0

G 0 2 F 1 / 1 3 3