

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5524681号
(P5524681)

(45) 発行日 平成26年6月18日(2014.6.18)

(24) 登録日 平成26年4月18日(2014.4.18)

(51) Int. Cl.	F I				
HO 1 G	4/12	(2006.01)	HO 1 G	4/12	3 4 9
HO 1 G	4/30	(2006.01)	HO 1 G	4/30	3 0 1 E
HO 1 G	2/06	(2006.01)	HO 1 G	1/035	D
HO 5 K	3/46	(2006.01)	HO 5 K	3/46	Q
			HO 5 K	3/46	B

請求項の数 7 (全 25 頁)

(21) 出願番号	特願2010-85580 (P2010-85580)	(73) 特許権者	000004547
(22) 出願日	平成22年4月1日(2010.4.1)		日本特殊陶業株式会社
(65) 公開番号	特開2011-216792 (P2011-216792A)		愛知県名古屋市瑞穂区高辻町14番18号
(43) 公開日	平成23年10月27日(2011.10.27)	(74) 代理人	100114605
審査請求日	平成25年1月16日(2013.1.16)		弁理士 渥美 久彦
		(72) 発明者	佐藤 元彦
			名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内
		(72) 発明者	村上 健二
			名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内
		(72) 発明者	山本 洋
			名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内

最終頁に続く

(54) 【発明の名称】 配線基板内蔵用コンデンサ、及び配線基板

(57) 【特許請求の範囲】

【請求項1】

第1主面、前記第1主面の反対側に位置する第2主面及び前記第1主面と前記第2主面との間に位置する側面を有する板状をなすとともに、内部電極及びセラミック誘電体層を積層して多層化した構造を有するコンデンサ本体を備えた配線基板内蔵用コンデンサであって、

前記コンデンサ本体の前記側面には、前記セラミック誘電体層を構成するセラミックが露出するとともに、前記第1主面及び前記第2主面のうちの少なくとも一方の側を基端部として前記コンデンサ本体の厚さ方向に延びる複数の凹部が形成され、

前記複数の凹部は、前記厚さ方向に沿った長さが前記コンデンサ本体の厚さよりも小さく、前記側面側から見たときの前記基端部の幅が前記先端部の幅よりも大きいとともに、

前記複数の凹部は、前記厚さ方向に向かうに従って一旦幅狭になってから再び幅広になる括れ部を、前記基端部と前記先端部との間に有し、

前記コンデンサ本体は、前記セラミック誘電体層間において前記内部電極よりも外側に配置され、前記内部電極と電気的に独立したダミー内部電極を有している

ことを特徴とした配線基板内蔵用コンデンサ。

【請求項2】

前記複数の凹部は、前記側面を基準としたときの前記基端部の深さが前記先端部の深さよりも大きいことを特徴とした請求項1に記載の配線基板内蔵用コンデンサ。

【請求項3】

前記複数の凹部の前記先端部は、前記側面側から見て丸みを帯びた形状を有していることを特徴とした請求項 1 または 2 に記載の配線基板内蔵用コンデンサ。

【請求項 4】

前記側面には、前記ダミー内部電極の端部が露出している電極露出領域と、前記ダミー内部電極の端部が露出していない電極非露出領域とが存在し、前記括れ部が前記電極非露出領域に位置していることを特徴とした請求項 1 乃至 3 のいずれか 1 項に記載の配線基板内蔵用コンデンサ。

【請求項 5】

前記凹部において前記コンデンサ本体の厚さ方向に沿った長さは、前記コンデンサ本体の厚さの 55% 以上 90% 以下であり、前記電極非露出領域は、前記第 1 主面及び前記第 2 主面からともに略等しい距離にあることを特徴とした請求項 4 に記載の配線基板内蔵用コンデンサ。

10

【請求項 6】

前記コンデンサは、前記内部電極に対して電氣的に接続された複数のコンデンサ内ビア導体を備え、前記複数のコンデンサ内ビア導体が全体としてアレイ状に配置されたビアアレイタイプのコンデンサであることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の配線基板内蔵用コンデンサ。

【請求項 7】

請求項 1 乃至 6 のいずれか 1 項に記載の配線基板内蔵用コンデンサが、コア主面及びコア裏面を有する樹脂コア基板内、または、樹脂層間絶縁層及び導体層を積層した構造を有する配線積層部内に収容されていることを特徴とする配線基板。

20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線基板に内蔵される配線基板内蔵用コンデンサ、及び当該コンデンサを内蔵した配線基板に関するものである。

【背景技術】

【0002】

コンピュータのマイクロプロセッサ等として使用される半導体集積回路素子（ICチップ）は、近年ますます高速化、高機能化しており、これに付随して端子数が増え、端子間ピッチも狭くなる傾向にある。一般的にICチップの底面には多数の端子が密集してアレイ状に配置されており、このような端子群はマザーボード側の端子群に対してフリップチップの形態で接続される。ただし、ICチップ側の端子群とマザーボード側の端子群とでは端子間ピッチに大きな差があることから、ICチップをマザーボード上に直接的に接続することは困難である。そのため、通常はICチップをICチップ搭載用配線基板上に搭載してなるパッケージを作製し、そのパッケージをマザーボード上に搭載するという手法が採用される。この種のパッケージを構成するICチップ搭載用配線基板においては、ICチップのスウィッチングノイズの低減や電源電圧の安定化を図るために、コンデンサ（「キャパシタ」とも言う）を設けることが提案されている。例えば、樹脂コア基板内にコンデンサを埋め込んだ配線基板（例えば特許文献 1 参照）や、樹脂コア基板の表面や裏面に形成されたビルドアップ層内にコンデンサを埋め込んだ配線基板が従来提案されている。

30

40

【0003】

特許文献 1 記載の配線基板では、コア基板に形成された開口部にビアアレイタイプのコンデンサが収納され、コア基板の表面側及び裏面側に樹脂層間絶縁層と導体層とを積層してなるビルドアップ層が形成されている。また、特許文献 1 記載の配線基板に内蔵されるコンデンサでは、側面に凹部を形成することにより、コンデンサ周囲に設けられる樹脂材との密着性が高められている。なお、このコンデンサは、ミシン目状のブレイク溝が形成された多数個取り用セラミック焼結体をそのブレイク溝に沿って分割（ブレイク加工）して得られる。その際、ブレイク溝の部分が、コンデンサ側面における凹部となる。図 28 には、特許文献 1 のコンデンサ 400 を示している。図 28 に示されるように、コンデン

50

サ４００において、コンデンサ側面４０１に形成される凹部４０２は、コンデンサ４００の厚さ方向においてほぼ等しい幅を有し、側面から見た形状が長方形となっている。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】特開２００７－１９４６１７号公報

【発明の概要】

【発明が解決しようとする課題】

【０００５】

ところで、図２８のコンデンサ４００を配線基板に内蔵する場合、コンデンサ４００の主面４０３側から凹部４０２の先端４０２a側に樹脂材が充填されることとなる。この場合、凹部４０２の幅が等しいため樹脂材が先端４０２a側に充填され難く、特に先端４０２a側の頂点部分が角張った形状であるため樹脂材が充填され難い。また、凹部４０２において長方形の頂点部分に樹脂が充填された場合でも、その頂点部分に応力が集中するため、頂点部分から樹脂材側にクラックが発生し易くなるといった問題が生じる。

【０００６】

本発明は上記の課題に鑑みてなされたものであり、その目的は、配線基板における樹脂材との密着性を向上することができる配線基板内蔵用コンデンサを提供することにある。また、別の目的は、上記コンデンサを内蔵した信頼性の高い配線基板を提供することにある。

【課題を解決するための手段】

【０００７】

そして上記課題を解決するための手段（手段１）としては、第１主面、前記第１主面の反対側に位置する第２主面及び前記第１主面と前記第２主面との間に位置する側面を有する板状をなすとともに、内部電極及びセラミック誘電体層を積層して多層化した構造を有するコンデンサ本体を備えた配線基板内蔵用コンデンサであって、前記コンデンサ本体の前記側面には、前記セラミック誘電体層を構成するセラミックが露出するとともに、前記第１主面及び前記第２主面のうちの少なくとも一方の側を基端部として前記コンデンサ本体の厚さ方向に延びる複数の凹部が形成され、前記複数の凹部は、前記厚さ方向に沿った長さが前記コンデンサ本体の厚さよりも小さく、前記側面側から見たときの前記基端部の幅が前記先端部の幅よりも大きいとともに、前記複数の凹部は、前記厚さ方向に向かうに従って一旦幅狭になってから再び幅広になる括れ部を、前記基端部と前記先端部との間に有し、前記コンデンサ本体は、前記セラミック誘電体層間において前記内部電極よりも外側に配置され、前記内部電極と電氣的に独立したダミー内部電極を有していることを特徴とした配線基板内蔵用コンデンサがある。

【０００８】

従って、手段１に記載の発明によると、コンデンサ本体の側面に凹部が複数形成されているので、配線基板内蔵用コンデンサを配線基板に内蔵したときに、樹脂材との接触面積が大きくなる。また、複数の凹部は、基端部となる主面側よりも先端側がすぼまった形状（先細りする形状）となるため、樹脂材が凹部内に確実に充填され、樹脂材との密着性を十分に確保することができる。従って、本発明の配線基板内蔵用コンデンサを用いれば、配線基板の信頼性を高めることができる。

【０００９】

複数の凹部は、側面を基準としたときの基端部の深さが先端部の深さよりも大きいことが好ましい。このようにすると、凹部において基端部側から先端部側に樹脂材を確実に充填することができ、樹脂材との密着性を十分に確保することができる。

【００１０】

複数の凹部の先端部は、側面側から見て丸みを帯びた形状を有していることが好ましい。この場合、凹部の先端部に加わる応力が分散され、樹脂材側にクラックが発生するといった問題を回避することができる。

10

20

30

40

50

【 0 0 1 1 】

上記手段 1 において、コンデンサ本体は、セラミック誘電体層間において内部電極よりも外側に配置され、内部電極と電氣的に独立したダミー内部電極を有しているので、コンデンサ本体の端部の厚さを厚くすることができ、端部付近に形成される段差を緩和することができる。また、複数の凹部は、厚さ方向に向かうに従って一旦幅狭になってから再び幅広になる括れ部を、基端部と先端部との間に有しているので、樹脂材との嵌合性が増す。このため、配線基板内において、樹脂材を介してコンデンサを確実に固定することができる。

【 0 0 1 2 】

コンデンサ本体の側面には、ダミー内部電極の端部が露出している電極露出領域と、ダミー内部電極の端部が露出していない電極非露出領域とが存在し、括れ部が電極非露出領域に位置していることが好ましい。また、凹部においてコンデンサ本体の厚さ方向に沿った長さは、コンデンサ本体の厚さの 55% 以上 90% 以下であり、電極非露出領域は、第 1 主面及び前記第 2 主面からともに略等しい距離にあることが好ましい。この場合、コンデンサ本体における厚さ方向の略中央部に括れ部が形成されるため、配線基板内にコンデンサをより確実に固定することができる。

10

【 0 0 1 3 】

配線基板内蔵用コンデンサは、内部電極に対して電氣的に接続された複数のコンデンサ内ビア導体を備え、複数のコンデンサ内ビア導体が全体としてアレイ状に配置されたビアアレイタイプのコンデンサであることが好ましい。このような構造であれば、コンデンサのインダクタンスの低減化を図ることができ、ノイズ吸収や電源変動平滑化のための高速電源供給が可能となる。

20

【 0 0 1 4 】

セラミック誘電体層は、例えば、チタン酸バリウム、チタン酸鉛、チタン酸ストロンチウム等の誘電体セラミックから構成されている。その他、ホウケイ酸系ガラスやホウケイ酸鉛系ガラスにアルミナ等の無機セラミックフィラーを添加したガラスセラミックのような低温焼成セラミックからも構成することができ、要求特性に応じてアルミナ、窒化アルミニウム、窒化ほう素、炭化珪素、窒化珪素などといった高温焼成セラミックからも構成することができる。

【 0 0 1 5 】

内部電極、ダミー内部電極及びコンデンサ内ビア導体としては特に限定されないが、メタライズ導体であることが好ましい。なお、メタライズ導体は、金属粉末を含む導体ペーストを従来周知の手法、例えばメタライズ印刷法で塗布した後に焼成することにより、形成される。同時焼成法によってメタライズ導体及びセラミック誘電体層を形成する場合、メタライズ導体中の金属粉末は、セラミック誘電体層の焼成温度よりも高融点である必要がある。例えば、セラミック誘電体層がいわゆる高温焼成セラミック（例えばアルミナ等）からなる場合には、メタライズ導体中の金属粉末として、ニッケル（Ni）、タングステン（W）、モリブデン（Mo）、マンガン（Mn）等やそれらの合金が選択可能である。セラミック誘電体層がいわゆる低温焼成セラミック（例えばガラスセラミック等）からなる場合には、メタライズ導体中の金属粉末として、銅（Cu）または銀（Ag）等やそれらの合金が選択可能である。

30

40

【 0 0 1 6 】

また、上記課題を解決するための別の手段（手段 2）としては、前記配線基板内蔵用コンデンサが、コア主面及びコア裏面を有する樹脂コア基板内、または、樹脂層間絶縁層及び導体層を積層した構造を有する配線積層部内に収容されていることを特徴とする配線基板がある。

【 0 0 1 7 】

従って、手段 2 の配線基板によると、コンデンサ本体の側面に複数の凹部が形成されるので、配線基板内蔵用コンデンサと樹脂層間絶縁層との接触面積が大きくなり、両者の密着性が向上する。また、複数の凹部は、基端部となる主面側よりも先端側がすばまった形

50

状となっているため、樹脂材が凹部内に確実に充填され、樹脂材との密着性を十分に確保することができる。従って、本発明の配線基板内蔵用コンデンサを用いれば、配線基板の信頼性を高めることができる。

【0018】

樹脂層間絶縁層は、絶縁性、耐熱性、耐湿性等を考慮して適宜選択することができる。樹脂層間絶縁層を形成するための高分子材料の好適例としては、エポキシ樹脂、フェノール樹脂、ウレタン樹脂、シリコン樹脂、ポリイミド樹脂などの熱硬化性樹脂、ポリカーボネート樹脂、アクリル樹脂、ポリアセタール樹脂、ポリプロピレン樹脂などの熱可塑性樹脂等が挙げられる。そのほか、これらの樹脂とガラス繊維（ガラス織布やガラス不織布）やポリアミド繊維等の有機繊維との複合材料、あるいは、連続多孔質PTFE等の三次元網目状フッ素系樹脂基材にエポキシ樹脂などの熱硬化性樹脂を含浸させた樹脂-樹脂複合材料等を使用してもよい。

10

【0019】

導体層は主として銅からなり、サブトラクティブ法、セミアディティブ法、フルアディティブ法などといった公知の手法によって形成される。具体的に言うと、例えば、銅箔のエッチング、無電解銅めっきあるいは電解銅めっきなどの手法が適用される。なお、スパッタやCVD等の手法により薄膜を形成した後にエッチングを行うことで導体層を形成したり、導電性ペースト等の印刷により導体層を形成したりすることも可能である。

【図面の簡単な説明】

【0020】

20

【図1】第1の実施の形態における配線基板の概略構成を示す断面図。

【図2】第1の実施の形態における配線基板内蔵用コンデンサの概略構成を示す平面図。

【図3】第1の実施の形態における配線基板内蔵用コンデンサの概略構成を示す平面図。

【図4】第1の実施の形態における配線基板内蔵用コンデンサの概略構成を示す側面図。

【図5】第1の実施の形態における配線基板内蔵用コンデンサの概略構成を示す側面図。

【図6】図2における配線基板内蔵用コンデンサのA-A線での断面図。

【図7】図2における配線基板内蔵用コンデンサのB-B線での断面図。

【図8】コンデンサ本体における側面の凹部を示す拡大断面図。

【図9】内部電極パターンが形成されたセラミックグリーンシートの模式的な平面図。

【図10】内部電極パターンが形成されたセラミックグリーンシートの模式的な平面図。

30

【図11】未焼成セラミック積層体の模式的な縦断面図。

【図12】未焼成セラミック積層体の模式的な縦断面図。

【図13】未焼成セラミック積層体の模式的な平面図。

【図14】未焼成セラミック積層体の模式的な平面図。

【図15】未焼成セラミック積層体の模式的な縦断面図。

【図16】未焼成セラミック積層体の模式的な平面図。

【図17】未焼成セラミック積層体の模式的な縦断面図。

【図18】未焼成セラミック積層体の模式的な平面図。

【図19】セラミック焼結体の模式的な縦断面図。

【図20】分割後の複数のコンデンサ本体を示す模式的な平面図。

40

【図21】分割工程後の凹部を示す拡大断面図。

【図22】第2の実施の形態のセラミックコンデンサの模式的な側面図。

【図23】第2の実施の形態のセラミックコンデンサの模式的な側面図。

【図24】第2の実施の形態のセラミックコンデンサの模式的な縦断面図。

【図25】コンデンサ本体における側面の凹部を示す拡大平面図。

【図26】別の実施の形態のセラミックコンデンサを示す模式的な平面図。

【図27】別の実施の形態の配線基板を示す模式的な縦断面図。

【図28】従来のコンデンサを示す縦断面図。

【発明を実施するための形態】

【0021】

50

[第 1 の実施の形態]

以下、本発明を配線基板に具体化した第 1 の実施の形態を図面に基づき詳細に説明する。

【 0 0 2 2 】

図 1 に示されるように、本実施の形態の配線基板 1 0 は、IC チップ搭載用の配線基板である。配線基板 1 0 は、ガラスエポキシからなる樹脂コア基板 1 1 と、樹脂コア基板 1 1 のコア主面 1 2 (図 1 では上面) 上に形成される第 1 ビルドアップ層 3 1 (配線積層部) と、樹脂コア基板 1 1 のコア裏面 1 3 (図 1 では下面) 上に形成される第 2 ビルドアップ層 3 2 (配線積層部) とからなる。

【 0 0 2 3 】

樹脂コア基板 1 1 における複数箇所には厚さ方向に貫通するスルーホール用孔 1 5 が形成されており、スルーホール用孔 1 5 内にはスルーホール導体 1 6 が形成されている。スルーホール導体 1 6 は、樹脂コア基板 1 1 のコア主面 1 2 側とコア裏面 1 3 側とを接続している。また、樹脂コア基板 1 1 のコア主面 1 2 及びコア裏面 1 3 には、銅からなる導体層 4 1 がパターン形成されており、各導体層 4 1 は、スルーホール導体 1 6 に電氣的に接続されている。

【 0 0 2 4 】

樹脂コア基板 1 1 のコア主面 1 2 上に形成された第 1 ビルドアップ層 3 1 は、熱硬化性樹脂 (エポキシ樹脂) からなる 2 層の樹脂層間絶縁層 3 3 , 3 5 と、銅からなる導体層 4 2 とを交互に積層した構造を有している。第 2 層の樹脂層間絶縁層 3 5 の表面上における複数箇所には、端子パッド 4 4 がアレイ状に形成されている。さらに、樹脂層間絶縁層 3 5 の表面は、ソルダーレジスト 3 7 によってほぼ全体的に覆われている。ソルダーレジスト 3 7 の所定箇所には、端子パッド 4 4 を露出させる開口部 4 6 が形成されている。端子パッド 4 4 の表面上には、複数のはんだバンプ 4 5 が配設されている。各はんだバンプ 4 5 は、矩形平板状をなす IC チップ 2 1 の面接続端子 2 2 に電氣的に接続されている。なお、各端子パッド 4 4 及び各はんだバンプ 4 5 が形成される領域は、IC チップ 2 1 を搭載可能な IC チップ搭載領域 2 3 である。また、第 1 層の樹脂層間絶縁層 3 3 内には複数のビア導体 4 3 が形成され、第 2 層の樹脂層間絶縁層 3 5 内にも複数のビア導体 4 3 が形成されている。各ビア導体 4 3 は、導体層 4 1 , 4 2 及び端子パッド 4 4 を相互に電氣的に接続している。

【 0 0 2 5 】

樹脂コア基板 1 1 のコア裏面 1 3 上に形成された第 2 ビルドアップ層 3 2 は、上述した第 1 ビルドアップ層 3 1 とほぼ同じ構造を有している。即ち、第 2 ビルドアップ層 3 2 は、熱硬化性樹脂 (エポキシ樹脂) からなる 2 層の樹脂層間絶縁層 3 4 , 3 6 と、導体層 4 2 とを交互に積層した構造を有している。樹脂層間絶縁層 3 6 の下面上における複数箇所には、ビア導体 4 3 を介して導体層 4 2 に電氣的に接続される BGA 用パッド 4 8 がアレイ状に形成されている。また、樹脂層間絶縁層 3 6 の下面は、ソルダーレジスト 3 8 によってほぼ全体的に覆われている。ソルダーレジスト 3 8 の所定箇所には、BGA 用パッド 4 8 を露出させる開口部 4 0 が形成されている。BGA 用パッド 4 8 の表面上には、図示しないマザーボードに対して電氣的に接続可能な複数のはんだバンプ 4 9 が配設されている。そして、各はんだバンプ 4 9 により、図 1 に示される配線基板 1 0 は図示しないマザーボード上に実装される。

【 0 0 2 6 】

樹脂コア基板 1 1 は、縦 2.5 mm × 横 2.5 mm × 厚さ 0.9 mm の平面視略矩形板状であり、コア主面 1 2 の中央部及びコア裏面 1 3 の中央部にて開口する平面視で矩形状の收容穴部 9 0 を 1 つ有している。即ち、收容穴部 9 0 は貫通穴である。なお、收容穴部 9 0 は、四隅に面取り寸法 0.1 mm 以上 2.0 mm 以下の面取り部を有している。そして、收容穴部 9 0 内には、セラミックコンデンサ 1 0 1 (配線基板内蔵用コンデンサ) が、埋め込まれた状態で收容されている。なお、セラミックコンデンサ 1 0 1 は、コンデンサ主面 1 0 2 をコア主面 1 2 と同じ側に向け、かつ、コンデンサ裏面 1 0 3 をコア裏面 1 3 と

10

20

30

40

50

同じ側に向けた状態で收容されている。

【 0 0 2 7 】

本実施の形態のセラミックコンデンサ 1 0 1 は、縦 1 2 . 0 mm × 横 1 2 . 0 mm × 厚さ 0 . 9 mm の平面視略矩形板状である。セラミックコンデンサ 1 0 1 は、樹脂コア基板 1 1 において前記 IC チップ搭載領域 2 3 の真下の領域に配置されている。なお、IC チップ搭載領域 2 3 の面積 (IC チップ 2 1 において面接続端子 2 2 が形成される面の面積) は、セラミックコンデンサ 1 0 1 のコンデンサ主面 1 0 2 の面積よりも小さくなるように設定されている。セラミックコンデンサ 1 0 1 の厚さ方向から見た場合、IC チップ搭載領域 2 3 は、セラミックコンデンサ 1 0 1 のコンデンサ主面 1 0 2 内に位置している。

【 0 0 2 8 】

図 1 に示されるように、收容穴部 9 0 の内面と、セラミックコンデンサ 1 0 1 のコンデンサ側面 1 0 6 との隙間は、高分子材料 (本実施の形態ではエポキシ等の熱硬化性樹脂) からなる樹脂充填材 9 2 によって埋められている。この樹脂充填材 9 2 は、セラミックコンデンサ 1 0 1 を樹脂コア基板 1 1 に固定する機能を有している。また、樹脂充填材 9 2 は、セラミックコンデンサ 1 0 1 との熱膨張差を緩和するために、シリカ等のセラミック粉が添加されていても良い。また、放熱性を向上させるために、Cu 等の金属粉が添加されても良い。

【 0 0 2 9 】

以下、本実施の形態のセラミックコンデンサ 1 0 1 の構成について詳述する。図 2 はコンデンサ主面 1 0 2 側から見たセラミックコンデンサ 1 0 1 の模式的な平面図であり、図 3 はコンデンサ裏面 1 0 3 側から見たセラミックコンデンサ 1 0 1 の模式的な平面図である。図 4 及び図 5 はセラミックコンデンサ 1 0 1 の模式的な側面図である。図 6 は図 2 における A - A 線で切断したときのセラミックコンデンサ 1 0 1 の模式的な縦断面図であり、図 7 は図 2 における B - B 線で切断したときのセラミックコンデンサ 1 0 1 の模式的な縦断面図である。図 8 はセラミックコンデンサ 1 0 1 の外周付近の模式的な拡大図である。

【 0 0 3 0 】

図 2 ~ 図 7 に示されるセラミックコンデンサ 1 0 1 は、いわゆるピアアレイタイプのセラミックコンデンサである。セラミックコンデンサ 1 0 1 は、コンデンサ 1 0 1 の中核を成すコンデンサ本体 1 0 4 を備えている。コンデンサ本体 1 0 4 は、電源用内部電極層 1 4 1 (内部電極)、グランド用内部電極層 1 4 2 (内部電極)、及びセラミック誘電体層 1 0 5 を積層して多層化した構造を有している。セラミック誘電体層 1 0 5 は、高誘電率セラミックの一種であるチタン酸バリウムの焼結体からなり、電源用内部電極層 1 4 1 及びグランド用内部電極層 1 4 2 間の誘電体 (絶縁体) として機能する。つまり、電源用内部電極層 1 4 1 とグランド用内部電極層 1 4 2 とは、セラミック誘電体層 1 0 5 を介して電氣的に絶縁されている。また、電源用内部電極層 1 4 1 及びグランド用内部電極層 1 4 2 は、セラミック誘電体層 1 0 5 の積層方向においてセラミック誘電体層 1 0 5 を介して交互に配置されている。なお、内部電極層 1 4 1 , 1 4 2 の総数は約 1 0 0 層程度となっている。

【 0 0 3 1 】

本実施の形態では、複数のセラミック誘電体層 1 0 5 と複数の内部電極層 1 4 1 , 1 4 2 とを交互に積層した構造を有するキャパシタ形成層部 1 4 4 がコンデンサ本体 1 0 4 における上側と下側との 2 つの領域に分割して設けられている。上側のキャパシタ形成層部 1 4 4 と下側のキャパシタ形成層部 1 4 4 との間には、複数のセラミック誘電体層 1 0 5 からなる中間層部 1 4 5 が設けられている。さらに、コンデンサ主面 1 0 2 側の表層部には、複数のセラミック誘電体層 1 0 5 からなるカバー層部 1 4 6 が上側のキャパシタ形成層部 1 4 4 の上面を覆うように設けられている。また、コンデンサ裏面 1 0 3 側の表層部にも、複数のセラミック誘電体層 1 0 5 からなるカバー層部 1 4 6 が下側のキャパシタ形成層部 1 4 4 の下面を覆うように設けられている。なお、中間層部 1 4 5 及びカバー層部 1 4 6 には、キャパシタ形成層部 1 4 4 のような内部電極層 1 4 1 , 1 4 2 は設けられて

10

20

30

40

50

いない。

【 0 0 3 2 】

内部電極層 1 4 1 , 1 4 2 は、いずれもニッケルを主成分として形成されており、セラミック誘電体層 1 0 5 を構成するセラミック材料（チタン酸バリウム）と同様のセラミック材料を含有している。このようなセラミック材料をそれぞれ内部電極層 1 4 1 , 1 4 2 に含ませることにより、セラミック誘電体層 1 0 5 と内部電極層 1 4 1 , 1 4 2 との密着性を高めることができる。なお、内部電極層 1 4 1 , 1 4 2 にこのようなセラミック材料を含有させなくともよい。また、内部電極層 1 4 1 , 1 4 2 の厚さは例えば 2 μ m 以下となっている。

【 0 0 3 3 】

コンデンサ本体 1 0 4 の外観は、コンデンサ本体 1 0 4 の厚さ方向に位置するコンデンサ主面 1 0 2（第 1 主面）、コンデンサ主面 1 0 2 の反対側に位置するコンデンサ裏面 1 0 3（第 2 主面）、及びコンデンサ主面 1 0 2 とコンデンサ裏面 1 0 3 との間に位置する側面 1 0 6 から構成されている。側面 1 0 6 は、主に第 1 の側面 1 0 6 a、側面 1 0 6 a の反対側に位置する（対向する）第 2 の側面 1 0 6 b、側面 1 0 6 a 及び側面 1 0 6 b と隣り合った第 3 の側面 1 0 6 c、及び側面 1 0 6 c の反対側に位置し（対向し）、かつ側面 1 0 6 a 及び側面 1 0 6 b と隣り合った第 4 の側面 1 0 6 d から構成されている。本実施の形態の各側面 1 0 6 a ~ 1 0 6 d はセラミック誘電体層 1 0 5 のみから構成されており、セラミックが露出している。

【 0 0 3 4 】

側面 1 0 6 a ~ 1 0 6 d には、それぞれ、コンデンサ本体 1 0 4 の厚さ方向に延びた凹部 1 0 7 と、コンデンサ本体 1 0 4 の外周方向に延びた切欠部 1 0 8 が形成されている。具体的には、図 4 に示されるように、側面 1 0 6 a において、凹部 1 0 7 はコンデンサ主面 1 0 2 側（コンデンサ主面 1 0 2 から厚さ方向に延在して）に形成されており、切欠部 1 0 8 はコンデンサ裏面 1 0 3 側に形成されている。また、側面 1 0 6 b において、側面 1 0 6 a と同様に凹部 1 0 7 及び切欠部 1 0 8 が形成されている。さらに、図 5 に示されるように、側面 1 0 6 c においては、凹部 1 0 7 はコンデンサ裏面 1 0 3 側（コンデンサ裏面 1 0 3 から厚さ方向に延在して）に形成されており、切欠部 1 0 8 はコンデンサ主面 1 0 2 側に形成されている。また、側面 1 0 6 d において、側面 1 0 6 c と同様に凹部 1 0 7 及び切欠部 1 0 8 が形成されている。

【 0 0 3 5 】

これら凹部 1 0 7 及び切欠部 1 0 8 の表面もセラミック誘電体層 1 0 5 のみから構成されており、セラミックが露出している。凹部 1 0 7 は、断面が略半円状の溝であって、コンデンサ主面 1 0 2 側及びコンデンサ裏面 1 0 3 側の基端部 1 0 7 a から厚さ方向の先端部 1 0 7 b に行くに従って幅が徐々に狭くなっている。つまり、凹部 1 0 7 は、側面 1 0 6 a ~ 1 0 6 d 側から見たときの基端部 1 0 7 a の幅が先端部 1 0 7 b の幅よりも大きくなっている。また、凹部 1 0 7 は、側面 1 0 6 a ~ 1 0 6 d を基準としたときの基端部 1 0 7 a の深さが先端部 1 0 7 b の深さよりも大きくなっている。さらに、凹部 1 0 7 の先端部 1 0 7 b は、側面 1 0 6 a ~ 1 0 6 d 側から見て丸みを帯びた形状を有している。また、切欠部 1 0 8 は、側面 1 0 6 a ~ 1 0 6 d のそれぞれの一方の端縁から他方の端縁まで形成されている。さらに、切欠部 1 0 8 は、コンデンサ主面 1 0 2 側及びコンデンサ裏面 1 0 3 側から厚さ方向に行くに従って徐々に薄くなっている。つまり、切欠部 1 0 8 の断面形状は、凹部 1 0 7 と同様にテーパ形状となっている（図 6 及び図 7 等参照）。

【 0 0 3 6 】

凹部 1 0 7 は、コンデンサ本体 1 0 4 の外周に沿って所定の間隔をおいて複数形成されており、厚さ方向に沿った長さがコンデンサ本体の厚さよりも小さい。具体的には、側面 1 0 6 a , 1 0 6 b における凹部 1 0 7 は、コンデンサ主面 1 0 2 からコンデンサ本体 1 0 4 の厚さの 2 0 % 以上 7 0 % 以下の位置まで形成されていることが望ましく、側面 1 0 6 c , 1 0 6 d における凹部 1 0 7 は、コンデンサ裏面 1 0 3 からコンデンサ本体 1 0 4 の厚さの 2 0 % 以上 7 0 % 以下の位置まで形成されていることが望ましい。このような範

10

20

30

40

50

困が望ましい理由は、20%以上とすれば、樹脂充填材92との密着性を十分に向上させることができるからであり、70%以下とすれば、コンデンサ101の搬送等において、凹部107での割れ、或いは欠けを低減することができるからである。

【0037】

図8に示されるように、本実施の形態では、側面106a~106dにおける凹部未形成部109と凹部107との境界部分110が丸みを帯びた形状を呈している。凹部未形成部109と凹部107との境界部分110の曲率半径は、0.005mm以上0.2mm以下となることが好ましく、本実施の形態では例えば0.05mm程度である。なお、コンデンサ本体104における各側面106a~106dの表面は、表面粗化处理が施された粗面となっている。

10

【0038】

また、コンデンサ本体104をコンデンサ主面102及びコンデンサ裏面103に対して平行に切断したときに現れる切断面において、凹部107の幅をX、凹部未形成部109を基準とした凹部107の深さをYと定義した場合、 $X > Y$ の関係が成り立っている。なお、主面102及び裏面103における凹部107の幅Xは、60~150 μ mが好ましい。この範囲が好ましい理由は、60 μ m未満であると、樹脂充填材92が上手く入り込まず、密着性不足となったり、空隙ができているとその部分の影響で信頼性の低い製品になってしまうからであり、また150 μ mを超えると、内部電極層141, 142の面積が小さくなってしまい容量低下の一因となるからである。なお、本実施の形態では、凹部107の幅Xは100 μ m程度であり、凹部107の深さYは35 μ m程度である。また、隣り合う凹部107の間隔Zは75 μ m程度である。

20

【0039】

図2及び図3に示されるように、コンデンサ本体104の4箇所の角部には、面取り寸法が0.6mm以上の面取り部104aが形成されている。なお、面取り部104aの代わりに或いは面取り部104aとともに、曲率半径が0.6mm以上の丸み部がコンデンサ本体104の少なくとも1箇所の角部に形成されていてもよい。このように、面取り部104aや丸み部を形成することにより、セラミックコンデンサ101を配線基板10に内蔵するときや、温度変化に伴う樹脂充填材92の変形時において、セラミックコンデンサ101の角部への応力集中を緩和できるため、樹脂充填材92のクラックの発生を防止できる。

30

【0040】

コンデンサ本体104内には、多数のビアホール130が形成されている。これらのビアホール130は、コンデンサ本体104をその厚さ方向に貫通するとともに、コンデンサ本体104の全面にわたってアレイ状に配置されている。各ビアホール130内には、コンデンサ本体104のコンデンサ主面102及びコンデンサ裏面103間を連通する複数のコンデンサ内ビア導体131, 132が形成されている。なお本実施の形態において、ビアホール130の直径は約100 μ mに設定されているため、コンデンサ内ビア導体131, 132の直径も約100 μ mに設定されている。各電源用コンデンサ内ビア導体131は、各電源用内部電極層141を貫通しており、それら同士を互いに電氣的に接続している。各グランド用コンデンサ内ビア導体132は、各グランド用内部電極層142を貫通しており、それら同士を互いに電氣的に接続している。各電源用コンデンサ内ビア導体131及び各グランド用コンデンサ内ビア導体132は、全体としてアレイ状に配置されている。

40

【0041】

図6に示されるように内部電極層142にはビア導体131が貫通する領域にクリアランスホール133が形成されており、内部電極層142とビア導体131とは電氣的に絶縁されている。また、同様に図7に示されるように内部電極層141にはビア導体132が貫通する領域にクリアランスホール134が形成されており、内部電極層141とビア導体132とは電氣的に絶縁されている。なお、クリアランスホール133, 134内における内部電極層141, 142とビア導体131, 132との間には、セラミック誘電

50

体層 105 が介在している。

【0042】

ビア導体 131, 132 は、ニッケルを主材料として形成されており、セラミック誘電体層 105 を構成するセラミック材料と同様のセラミック材料を含有している。このようなセラミック材料をそれぞれビア導体 131, 132 に含ませることにより、セラミック誘電体層 105 とビア導体 131, 132 との密着性を高めることができる。なお、ビア導体 131, 132 にこのようなセラミック材料を含有させなくともよい。

【0043】

コンデンサ主面 102 上には、主面側電源用外部電極 111 及び主面側グランド用外部電極 112 がそれぞれ形成されている。コンデンサ裏面 103 上には、裏面側電源用外部電極 121 及び裏面側グランド用外部電極 122 がそれぞれ形成されている。なお、外部電極 111, 112, 121, 122 は、必ずしもコンデンサ本体 104 のコンデンサ主面 102 及びコンデンサ裏面 103 の両方に形成されている必要はなく、コンデンサ主面 102 及びコンデンサ裏面 103 のいずれか一方に形成されていてもよい。

【0044】

図 2 に示されるように、コンデンサ主面 102 上において、略円形状の複数の電源用外部電極 111 がアレイ状に形成されており、グランド用外部電極 112 は各電源用外部電極 111 を取り囲むように形成されている。図 3 に示されるように、コンデンサ裏面 103 上において、略円形状の複数のグランド用外部電極 122 がアレイ状に形成されており、電源用外部電極 121 は各グランド用外部電極 122 を取り囲むように形成されている。

【0045】

主面側電源用外部電極 111 は、電源用コンデンサ内ビア導体 131 におけるコンデンサ主面 102 側の端面に対して直接接続されており、主面側グランド用外部電極 112 は、複数のグランド用コンデンサ内ビア導体 132 におけるコンデンサ主面 102 側の端面に対して直接接続されている。また、裏面側電源用外部電極 121 は、複数の電源用コンデンサ内ビア導体 131 におけるコンデンサ裏面 103 側の端面に対して直接接続されており、裏面側グランド用外部電極 122 は、グランド用コンデンサ内ビア導体 132 におけるコンデンサ裏面 103 側の端面に対して直接接続されている。よって、電源用外部電極 111, 121 は電源用コンデンサ内ビア導体 131 及び電源用内部電極層 141 に導通しており、グランド用外部電極 112, 122 はグランド用コンデンサ内ビア導体 132 及びグランド用内部電極層 142 に導通している。

【0046】

コンデンサ主面 102 側及びコンデンサ裏面 103 側のいずれにおいても、電源用外部電極 111, 121 とグランド用外部電極 112, 122 とは離間しており、互いに電気的に絶縁されている。電源用外部電極 111, 121 とグランド用外部電極 112, 122 との間の距離（クリアランス）は、絶縁性が確保されていれば狭いほどよく、例えば 150 μm 程度である。

【0047】

コンデンサ主面 102 側において、外部電極 111, 112 の合計の表面積は、コンデンサ主面 102 の面積の 45% 以上 90% 以下となっており、コンデンサ裏面 103 側において、外部電極 121, 122 の合計の表面積は、コンデンサ裏面 103 の面積の 45% 以上 90% 以下となっている。コンデンサ主面 102 及びコンデンサ裏面 103 の面積に対し外部電極 111, 112, 121, 122 の合計の表面積をこのような範囲とすることにより、コンデンサ主面 102 及びコンデンサ裏面 103 におけるセラミック誘電体層 105 の露出面積を低減させることができる。このように、セラミック誘電体層 105 の露出面積を低減させることにより、コンデンサ 101 と樹脂層間絶縁層 33, 34 との密着性を向上させることができる。

【0048】

コンデンサ主面 102 において、グランド用外部電極 112 は側面 106 a 側の端から

10

20

30

40

50

側面 106b 側の端まで形成されるとともに側面 106c 側の端から側面 106d 側の端まで形成されている。このグランド用外部電極 112 には、側面 106a, 106b に対応する端部に凹部 107 が形成されている。また、コンデンサ裏面 103 において、電源用外部電極 121 は側面 106a 側の端から側面 106b 側の端まで形成されるとともに側面 106c 側の端から側面 106d 側の端まで形成されている。この電源用外部電極 121 にも、側面 106c, 106d に対応する端部に凹部 107 が形成されている。

【0049】

外部電極 111, 112, 121, 122 は、ニッケルを主成分として形成されており、セラミック誘電体層 105 を構成するセラミック材料と同様のセラミック材料を含有している。このようなセラミック材料をそれぞれ外部電極 111, 112, 121, 122 10
に含ませることにより、セラミック誘電体層 105 と外部電極 111, 112, 121, 122 との密着性を高めることができる。なお、外部電極 111, 112, 121, 122 にこのようなセラミック材料を含有させなくともよい。

【0050】

外部電極 111, 112, 121, 122 の表面上には、樹脂層間絶縁層 33, 34 やビア導体 43 等との密着性を向上させるための第 1 のめっき膜（図示せず）が形成されている。第 1 のめっき膜は、外部電極 111, 112, 121, 122 の酸化防止という機能をも有している。第 1 のめっき膜は電解めっきにより形成されたものである。なお、第 1 のめっき膜は、無電解めっきにより形成されていてもよい。第 1 のめっき膜は例えば Au、或いは Cu 等の導電性材料から構成されていることが好ましいが、更に好ましくは樹脂層間絶縁層 33, 34 との密着性を向上させるために、最表面は Cu で構成されていることが好ましい。 20

【0051】

外部電極 111, 112, 121, 122 と第 1 のめっき膜との間には、外部電極 111, 112, 121, 122 と第 1 のめっき膜との密着性の低下を抑制するための第 2 のめっき膜（図示せず）が形成されている。詳述すると、上記のように外部電極 111, 112, 121, 122 にセラミック材料を含有させると、セラミック材料が外部電極 111, 112, 121, 122 の表面に露出してしまい、外部電極 111, 112, 121, 122 と第 1 のめっき膜との密着性が低下するおそれがある。このようなことを抑制するために第 2 のめっき膜が形成されている。第 2 のめっき膜は電解めっきにより形成されたものである。なお、第 2 のめっき膜は、めっき法により形成されていれば、無電解めっきにより形成されていてもよい。 30

【0052】

第 2 のめっき膜は、例えば、外部電極 111, 112, 121, 122 の主成分である導電性材料と同一の導電性材料から構成されていることが好ましい。なお、セラミック材料を添加した外部電極 111, 112, 121, 122 に直接めっき処理ができ、密着強度も高い場合には、第 2 のめっき膜を形成させなくともよい。

【0053】

図 1 に示されるように、コンデンサ主面 102 側にある外部電極 111, 112 は、ビア導体 43、導体層 42、端子パッド 44、はんだバンプ 45 及び IC チップ 21 の面接続端子 22 を介して、IC チップ 21 に電氣的に接続される。一方、コンデンサ裏面 103 側にある外部電極 121, 122 は、ビア導体 43、導体層 42、BGA 用パッド 48 及びはんだバンプ 49 を介して、図示しないマザーボードが有する電極に対して電氣的に接続される。 40

【0054】

例えば、マザーボード側から外部電極 121, 122 を介して通電を行い、電源用内部電極層 141 - グランド用内部電極層 142 間に電圧を加えると、電源用内部電極層 141 に例えばプラスの電荷が蓄積し、グランド用内部電極層 142 に例えばマイナスの電荷が蓄積する。また、セラミックコンデンサ 101 では、電源用コンデンサ内ビア導体 131 及びグランド用コンデンサ内ビア導体 132 がそれぞれ交互に隣接して配置され、かつ 50

、電源用コンデンサ内ビア導体 131 及びグランド用コンデンサ内ビア導体 132 を流れる電流の方向が互いに逆向きになるように設定されている。これにより、インダクタンス成分の低減化が図られている。

【0055】

本実施の形態のセラミックコンデンサ 101 は、例えば、以下の手順により作製される。図 9 及び図 10 は、本実施の形態に係る内部電極パターンが形成されたセラミックグリーンシートの模式的な平面図であり、図 11、図 12、図 15、図 17 は、本実施の形態に係る未焼成セラミック積層体の模式的な縦断面図である。図 13、図 14、図 16、図 18 は、本実施の形態に係る未焼成セラミック積層体の模式的な平面図である。図 19 は、本実施の形態に係るセラミック焼結体の模式的な縦断面図であり、図 20 は、分割された複数のコンデンサ本体を示す模式的な平面図である。

10

【0056】

まず、内部電極パターン 151 が形成されたセラミックグリーンシート 152 (図 9 参照) と、内部電極パターン 153 が形成されたセラミックグリーンシート 154 (図 10 参照) とを複数枚用意する。なお、内部電極パターン 151, 153 は、後に内部電極層 141, 142 となるべき未焼成導体部である。また、セラミックグリーンシート 152, 154 は、後にセラミック誘電体層 105 となるべき未焼成セラミック部である。

【0057】

内部電極パターン 151, 153 は、それぞれコンデンサ形成領域 R1 内に形成されている。コンデンサ形成領域 R1 とは、コンデンサ 101 を形成するための領域であり、セラミックグリーンシート 152, 154 に複数存在している。なお、図面においては、コンデンサ形成領域 R1 の境界は二点鎖線で示されている。内部電極パターン 151, 153 は例えばニッケルペーストから構成されている。

20

【0058】

内部電極パターン 151, 153 は、例えばスクリーン印刷によりコンデンサ形成領域 R1 内に形成される。また、内部電極パターン 151 は、焼成後クリアランスホール 134 となるクリアランスホール 151a を有しており、内部電極パターン 153 は、焼成後クリアランスホール 133 となるクリアランスホール 153a を有している。また、コンデンサ形成領域 R1 外にニッケルペーストが塗布されていてもよい。

【0059】

また、図 11 に示される 2 つのカバー層 155 及び中間層 156 を用意する。カバー層 155 及び中間層 156 は、内部電極パターン 151, 153 等が形成されていない所定枚のセラミックグリーンシートを積層して、作製される。

30

【0060】

カバー層 155 上にセラミックグリーンシート 152 とセラミックグリーンシート 154 とを交互に積層し、その上に中間層 156 となるグリーンシートを順次積層する。さらに中間層 156 上にセラミックグリーンシート 152 とセラミックグリーンシート 154 とを交互に積層し、その上にカバー層 155 を積層する。その後、これらを加圧して、未焼成セラミック積層体 159 を形成する (図 11 参照)。

【0061】

未焼成セラミック積層体 159 を形成した後、未焼成セラミック積層体 159 の主面 159a から裏面 159b にかけて貫通するピアホールを形成し、ピアホールに導電性ペーストを圧入して、ピア導体ペースト 157 を形成する (図 12 及び図 13 参照)。さらに、ピア導体ペースト 157 を形成した未焼成セラミック積層体 159 を高圧プレスにより加圧する。なお、ピア導体ペースト 157 は、後にピア導体 131, 132 となるべき導体部である。

40

【0062】

その後、未焼成セラミック積層体 159 の主面 159a 及び主面 159a と反対側の裏面 159b に、例えばスクリーン印刷等により、コンデンサ形成領域 R1 内においてピア導体ペースト 157 に接続された外部電極パターン 160, 161 を形成する (図 14 及

50

び図15参照)。なお、外部電極パターン160, 161は、後に外部電極111, 112, 121, 122となるべき導体部である。また、主面159a側における外部電極パターン161は、複数のコンデンサ形成領域R1に跨るように形成され、裏面159b側における外部電極パターン160は、複数のコンデンサ形成領域R1に跨るように形成される。

【0063】

未焼成セラミック積層体159において、主面159a及び裏面159bに外部電極パターン160, 161を形成した後、例えばレーザー等により、コンデンサ形成領域R1の境界に沿って、外部電極パターン161を貫通する複数の穴からなるミシン目状のブレイク溝163及び連続線状のブレイク溝164をそれぞれ形成する(図16及び図17参照)。なおここで、ミシン目状のブレイク溝163を構成する各加工穴は、開口部側ほど直径が大きく内部に行くに従って直径が小さくなっている。また、ブレイク溝164は、開口部側ほど幅が広く内部に行くに従って幅が狭くなっている。

10

【0064】

主面159a側においては、ブレイク溝163はコンデンサ形成領域R1における主面159aの短手方向に沿った境界に形成され、ブレイク溝164はコンデンサ形成領域R1における主面159aの長手方向に沿った境界に形成される。裏面159b側においては、ブレイク溝163はコンデンサ形成領域R1における裏面159bの長手方向に沿った境界に形成され、ブレイク溝164はコンデンサ形成領域R1における裏面159bの短手方向に沿った境界に形成される。

20

【0065】

図17に示すように、ミシン目状のブレイク溝163の製品厚みに対する深さaは製品全体の厚さの20~70%とすることが好ましい。また、連続線状のブレイク溝164の深さbは、 $a/b = 0.25 \sim 3.5$ とすることが好ましい。なお、本実施の形態では、ブレイク溝163の深さaは製品全体の厚さの50%程度であり、連続線状のブレイク溝164の深さbは、製品全体の厚さの20%程度である。

【0066】

ブレイク溝164は、主面159a及び裏面159bにおいて、ブレイク溝163に対して直交するように形成される。ここで、裏面159b側に形成されるブレイク溝163は、主面159a側に形成されるブレイク溝164と対応する位置にかつ主面159a側に形成されるブレイク溝164に沿って形成される。また、裏面159b側に形成されるブレイク溝164は、主面159a側に形成されるブレイク溝163と対応する位置にかつ主面159a側に形成されるブレイク溝163に沿って形成される。

30

【0067】

未焼成セラミック積層体159にブレイク溝163, 164を形成した後、例えばレーザー等により、コンデンサ形成領域R1の角部に、未焼成セラミック積層体159を厚さ方向に貫通する孔部165及び厚さ方向に沿って延びる溝166を形成する(図18参照)。これら孔部165及び溝166は、後に面取り部104aとなる部分である。

【0068】

未焼成セラミック積層体159に孔部165及び溝166を形成した後、未焼成セラミック積層体159を脱脂し、さらに所定温度で所定時間焼成する。この結果、未焼成セラミック積層体159が焼結してセラミック焼結体168(コンデンサ本体集合体)が得られる(図19参照)。具体的には、未焼成セラミック積層体159における内部電極パターン151, 153、セラミックグリーンシート152, 154、ビア導体ペースト157、外部電極パターン160, 161が焼結して、内部電極層141, 142、セラミック誘電体層105、ビア導体131, 132、外部電極111, 112, 121, 122が形成される。

40

【0069】

その後、焼成により外部電極111, 112, 121, 122の表面に形成された酸化膜を研磨して取り除いた後、外部電極111, 112, 121, 122上に無電解めっき

50

または電解めっきにより第1及び第2のめっき膜を形成する。

【0070】

そして、ブレイク溝163, 164に沿って、コンデンサ形成領域R1毎にセラミック焼結体168を分割して、複数のコンデンサ本体104を得る(図20参照)。ここで、セラミック焼結体168の厚さ方向には、ブレイク溝163と対応する位置にブレイク溝164が形成されているが、セラミック焼結体168は、ブレイク溝163付近の部分がブレイク溝164付近の部分よりも先に切り離されるように分割されることが望ましい。これは、ブレイク溝163間には外部電極112, 122が存在しているため、ブレイク溝164付近の部分がブレイク溝163付近の部分よりも先に切り離されると、ブレイク溝163付近の外部電極112, 122がブレイク溝163に沿って切断されないおそれがあるからである。

10

【0071】

セラミック焼結体168の分割工程後において、ミシン目状のブレイク溝163の一部が凹部107となり、連続線状のブレイク溝164の一部が切欠部108となる。つまり、分割工程を経ると、コンデンサ本体104において、ブレイク破面として出現した側面106a~106dにて凹部107及び切欠部108が形成された状態となる。このとき、凹部107の先端部は丸みを帯びた形状となるが、側面106a~106dにおいて、凹部未形成部109と凹部107との境界部分110は角張った形状となっている(図21参照)。このため、本実施の形態では、セラミック焼結体168の分割工程後、得られたコンデンサ本体104の側面106a~106dに対してウエット状態で遊離砥粒をぶつけるウエットブラスト加工を行う。このウエットブラスト加工を行うことで、境界部分110の角張った部分が研磨されて境界部分110が丸みを帯びた形状となる(図8参照)。また、側面106a~106dにおいて、切欠部108の未形成部と切欠部108との境界部分も丸みを帯びた形状となる。

20

【0072】

また、コンデンサ本体104の側面106a~106dにおいて、凹部未形成部109はブレイク破面であるため、貝殻状の割れ目が残る場合がある。特に、凹部107の先端部107b近傍の凹部未形成部109には分割時に応力が集中して貝殻状の割れ目が残る場合がある。この割れ目の部分は、強度が比較的に弱いためウエットブラスト加工時に遊離砥粒がぶつかることで除去される。以上の製造工程を経てセラミックコンデンサ101が製造される。

30

【0073】

従って、本実施の形態によれば以下の効果を得ることができる。

【0074】

(1)本実施の形態のセラミックコンデンサ101は、コンデンサ本体104の側面106a~106dに凹部107が複数形成されているので、配線基板10への内蔵時に樹脂充填材92との接触面積が大きくなる。また、複数の凹部107は、コンデンサ主面102側及びコンデンサ裏面103側の基端部107aよりも先端部107b側がすばまった形状となっている。具体的には、本実施の形態のセラミックコンデンサ101では、4つの側面106a~106dのうち対向する2つの側面106a, 106bには、コンデンサ主面102側から凹部107が開口され、側面106a, 106bの隣の側面106c, 106dには、コンデンサ裏面103側から凹部107が開口されている。この場合、2つの側面106a, 106bでは、コンデンサ主面102側の基端部107aにおける凹部107の開口面積が大きく先端部107bに向けて凹部107がすばまった形状となっているので、樹脂充填材92がスムーズに入り込む。一方、側面106c, 106dでは、コンデンサ裏面103側に向けて凹部107が徐々に深くなるため、樹脂中の泡抜けを効果的に行うことができ、泡かみ等の不具合を防止することができる。この結果、セラミックコンデンサ101と樹脂充填材92との密着性を十分に確保することができ、配線基板10の信頼性を高めることができる。

40

【0075】

50

(2) 本実施の形態のセラミックコンデンサ101では、凹部107の先端部107bが丸みを帯びた形状を有しているため、その先端部107bに加わる応力が分散され、樹脂充填材92にクラックが発生するといった問題を回避することができる。従って、本発明のセラミックコンデンサ101を配線基板10に内蔵すれば、その配線基板10の信頼性を十分に確保することができる。

【0076】

(3) 本実施の形態のセラミックコンデンサ101では、コンデンサ本体104の側面106における凹部未形成部109と凹部107との境界部分110が丸みを帯びた形状を呈しているため、その境界部分110に加わる応力が分散され、樹脂充填材92にクラックが発生することを防止できる。

10

【0077】

(4) 本実施の形態のセラミックコンデンサ101は、ビアアレイタイプのコンデンサであり、複数のビア導体131, 132が全体としてアレイ状に配置されているため、インダクタンスの低減化を図ることができる。従って、セラミックコンデンサ101を用いれば、配線基板10におけるノイズ吸収や電源変動平滑化のための高速電源供給が可能となる。

【0078】

(5) 本実施の形態のセラミックコンデンサ101では、コンデンサ本体104の側面106における角部が面取りされているため、この部分に応力が集中して樹脂充填材92にクラックが発生するといった問題を回避することができる。

20

【0079】

(6) 本実施の形態のセラミックコンデンサ101は、コンデンサ本体104の各辺に沿って延びる切欠部108を有するため、配線基板10への内蔵時において、切欠部108に樹脂充填材92が入り込むことで配線基板10との密着性を向上させることができる。また、コンデンサ主面102側からコンデンサ裏面103側に向かう力やその反対側に向かう方向が加わった場合でも、セラミックコンデンサ101が上下方向に移動し難くなる。

[第2の実施の形態]

【0080】

次に、本実施の形態を具体化した第2の実施の形態を図面に基づき説明する。本実施の形態のセラミックコンデンサは、内部電極と電氣的に独立したダミー内部電極がコンデンサ本体に形成されている点が上記第1の実施の形態と異なる。図22及び図23は本実施の形態のセラミックコンデンサ101Aの模式的な側面図であり、図24はセラミックコンデンサ101Aの模式的な縦断面図である。なお、本実施の形態において、第1の実施の形態と同様の構成については同一の符号が付してある。以下、第1の実施の形態との相違点を中心に説明する。

30

【0081】

図22～図24に示されるように、コンデンサ本体104内には、電極としては機能しないダミー電極層171, 172(ダミー内部電極)が配置されている。具体的には、ダミー電極層171, 172は、セラミック誘電体層105間にかつ内部電極層141, 142よりセラミック誘電体層105の外周側(つまり側面106より)に、内部電極層141, 142と所定の間隔をおいて配置されている。

40

【0082】

ダミー電極層171は内部電極層141と同一平面に配置されており、ダミー電極層172は内部電極層142と同一平面に形成されている。つまり、ダミー電極層171は内部電極層141が配置されたセラミック誘電体層105間と同一の層間に配置されており、ダミー電極層172は内部電極層142が配置されたセラミック誘電体層105間と同一の層間に配置されている。なお、ダミー電極層171, 172は、内部電極層141, 142が配置されたセラミック誘電体層105間とは異なる層間に形成されていてもよい。

50

【 0 0 8 3 】

内部電極層 1 4 1 とダミー電極層 1 7 1、及び内部電極層 1 4 2 とダミー電極層 1 7 2 は、それぞれ電氣的に絶縁されている。なお、内部電極層 1 4 1、1 4 2 とダミー電極層 1 7 1、1 7 2 との間の隙間 S 1、S 2 にはそれぞれセラミック誘電体層 1 0 5 が入り込んでおり、内部電極層 1 4 1、1 4 2 とダミー電極層 1 7 1、1 7 2 とは電氣的に絶縁されている。

【 0 0 8 4 】

内部電極層 1 4 1 とダミー電極層 1 7 1 との間の隙間 S 1 と、内部電極層 1 4 2 とダミー電極層 1 7 2 との間の隙間 S 2 とは、コンデンサ本体 1 0 4 の厚さ方向においてずれた位置関係にあり、重なり合っていない。なお、内部電極層 1 4 1 とダミー電極層 1 7 1 との間の隙間 S 1 同士はそれぞれコンデンサ本体 1 0 4 の厚さ方向において揃っており、内部電極層 1 4 2 とダミー電極層 1 7 2 との間の隙間 S 2 同士はそれぞれコンデンサ本体 1 0 4 の厚さ方向において揃っている。

10

【 0 0 8 5 】

ダミー電極層 1 7 1、1 7 2 は内部電極層 1 4 1、1 4 2 を取り囲むように形成されている。また、コンデンサ本体 1 0 4 の側面 1 0 6 a ~ 1 0 6 d において、ダミー電極層 1 7 1、1 7 2 の外周端はセラミック誘電体層 1 0 5 間から露出している。つまり、側面 1 0 6 a ~ 1 0 6 d には、ダミー電極層 1 7 1、1 7 2 の端部が露出している電極露出領域 1 8 1 と、ダミー電極層 1 7 1、1 7 2 の端部が露出していない電極非露出領域 1 8 2 とが存在している。なお、本実施の形態のコンデンサ本体 1 0 4 では、各側面 1 0 6 a ~ 1 0 6 d において、キャパシタ形成層部 1 4 4 に対応する領域が電極露出領域 1 8 1 となり、中間層部 1 4 5 及びカバー層部 1 4 6 に対応する領域が電極非露出領域 1 8 2 となっている。

20

【 0 0 8 6 】

また、セラミックコンデンサ 1 0 1 A の端部付近に形成される段差の緩和を考慮すると、ダミー電極層 1 7 1、1 7 2 における全ての外周端がセラミック誘電体層 1 0 5 間から露出していることが好ましいが、一部の外周端のみ露出していてもよい。

【 0 0 8 7 】

ダミー電極層 1 7 1、1 7 2 の総数は、セラミックコンデンサ 1 0 1 A の端部付近に形成される段差の緩和を考慮すると、内部電極層 1 4 1、1 4 2 の総数の半分（約 5 0 層程度）以上であることが好ましく、内部電極層 1 4 1、1 4 2 の総数とほぼ同数（約 1 0 0 層程度）であることがより好ましい。

30

【 0 0 8 8 】

ダミー電極層 1 7 1、1 7 2 は導電性材料から構成されているが、ダミー電極層 1 7 1、1 7 2 を構成する導電性材料は、セラミックグリーンシート 1 5 2、1 5 4 等の焼成時の影響や形成工程を考慮すると、内部電極層 1 4 1、1 4 2 を構成する導電性材料と同じ材料であることが好ましい。また、同様の理由からダミー電極層 1 7 1、1 7 2 の厚さは内部電極層 1 4 1、1 4 2 の厚さとほぼ同じ厚さ（例えば 2 μ m 以下）となっていることが好ましい。

【 0 0 8 9 】

本実施の形態においても、複数のコンデンサ形成領域 R 1 を有するセラミック焼結体 1 6 8 を分割して、複数のコンデンサ本体 1 0 4 を製造している。本実施の形態では、ダミー電極層 1 7 1、1 7 2 が設けられているため、セラミック焼結体 1 6 8 の強度が強くなる。このため、ミシン目状のブレイク溝 1 6 3 の製品厚みに対する深さを製品全体の厚さの 7 0 % とし、分割工程においてセラミック焼結体 1 6 8 を確実に分割するようにしている。従って、本実施の形態、側面 1 0 6 a ~ 1 0 6 d に形成されている凹部 1 0 7 の長さは、コンデンサ本体 1 0 4 の厚さの半分以上である。つまり、コンデンサ本体 1 0 4 の側面において、凹部 1 0 7 は、中間層部 1 4 5 の電極非露出領域 1 8 2 を超えて延在するように形成されている。

40

【 0 0 9 0 】

50

また、本実施の形態の凹部107は、コンデンサ主面102側及びコンデンサ裏面103側の基端部107aと先端部107bとの間の位置となる電極非露出領域182に、厚さ方向に向かうに従って一端幅狭になってから再び幅広になる括れ部107cを有している。括れ部107cは、ブレイク溝163のレーザー加工時における加工効率の違いによって形成される。つまり、レーザー加工時において、ダミー電極層171, 172が存在する部分(電極露出領域181となる部分)ではエネルギーが効率よく吸収されてブレイク溝163の直径が比較的大きくなる。一方、ダミー電極層171, 172が存在しない部分(電極非露出領域182となる部分)では、エネルギーが吸収されにくくブレイク溝163の直径が比較的小さくなる。このようにブレイク溝163において厚さ方向に直径の違いが生じ、その違いにより凹部107の括れ部107cが形成される。なお、凹部107の括れ部107cが形成される電極非露出領域182は、コンデンサ主面102及びコンデンサ裏面103からともに等しい距離にある。

10

【0091】

本実施の形態のコンデンサ本体104においても、第1の実施の形態と同様にウエットブラスト加工が施されることで、側面106a~106dにおいて、凹部未形成部109と凹部107との境界部分110が丸みを帯びた形状となっている。さらに、凹部未形成部109及び境界部分110にて露出しているダミー電極層171, 172の外周端は、ウエットブラスト加工において押しつぶされ、凹部未形成部109及び境界部分110を被覆している。

【0092】

20

一方、凹部107においては、その内壁面よりもダミー電極層171, 172が引き下がっている(図25参照)。この凹部107の内壁面は、未焼成セラミック積層体159にてレーザー加工される部分であり、そのレーザー加工時にダミー電極層171, 172の端部が引き下がった状態となる。また、ダミー電極層171, 172を構成する導電性材料は、セラミックグリーンシート152, 154よりも収縮率が大きいため、焼成時における収縮率の差に起因して、ダミー電極層171, 172の外周端が凹部107の内壁面よりも内側に位置する形となる。従って、本実施の形態では、コンデンサ本体104の側面視において、凹部未形成部109及び境界部分110におけるダミー電極層171, 172の被覆率のほうが、凹部107の内壁面におけるダミー電極層171, 172の被覆率よりも大きくなる。

30

【0093】

従って、本実施の形態によれば以下の効果を得ることができる。

【0094】

(1)本実施の形態のセラミックコンデンサ101Aにおいても、側面106a~106dにコンデンサ本体104の厚さ方向に伸びた凹部107が形成されているので、第1の実施の形態と同様の効果が得られる。また、本実施の形態における凹部107には、厚さ方向に向かうに従って一旦幅狭になってから再び幅広になる括れ部107cが形成されているので、樹脂充填材92との嵌合性が増し、配線基板10内にセラミックコンデンサ101Aを確実に固定することができる。特に、本実施の形態の括れ部107cは、コンデンサ本体104における厚さ方向の略中央部に位置するため、セラミックコンデンサ101Aの厚さ方向の移動を確実に防止することができる。

40

【0095】

(2)本実施の形態では、ダミー電極層171, 172の一部によって凹部未形成部109及び境界部分110が部分的に被覆されている。さらに、凹部未形成部109及び境界部分110におけるダミー電極層171, 172の被覆率のほうが、凹部107の内壁面におけるダミー電極層171, 172の被覆率よりも大きい。このように、ダミー電極層171, 172により凹部未形成部109及び境界部分110が被覆されることで、その部分の強度を高めることができる。従って、セラミックコンデンサ101を配線基板10に内蔵するときや、温度変化に伴う樹脂充填材92の変形時において、凹部未形成部109と凹部107との境界部分110に応力が集中したとしても、その部分のセラミック

50

が欠けるといった問題を回避することができ、樹脂充填材 9 2 との密着性を十分に確保することができる。

【 0 0 9 6 】

(3) 本実施の形態では、内部電極層 1 4 1 , 1 4 2 よりセラミック誘電体層 1 0 5 の外周側にダミー電極層 1 7 1 , 1 7 2 を形成しているため、コンデンサ本体 1 0 4 の端部の厚さを厚くすることができ、端部付近に形成される段差が緩和されたセラミックコンデンサ 1 0 1 A を提供することができる。このセラミックコンデンサ 1 0 1 A を配線基板 1 0 に内蔵する場合、コア基板 1 1 とコンデンサ 1 0 1 との隙間に樹脂充填材 9 2 を充填するときに、樹脂充填材 9 2 がコンデンサ 1 0 1 A の裏面 1 0 3 側へ潜り込み難くなる。その結果、ビルドアップ層 3 1 , 3 2 を形成するビルドアップ工程での不良を低減することが可能となる。

10

【 0 0 9 7 】

(4) 本実施の形態では、内部電極層 1 4 1 , 1 4 2 とダミー電極層 1 7 1 , 1 7 2 との間には隙間 S 1 , S 2 が形成されている。ここで、内部電極層 1 4 1 とダミー電極層 1 7 1 との間の隙間 S 1 と、内部電極層 1 4 2 とダミー電極層 1 7 2 との間の隙間 S 2 とがコンデンサ本体 1 0 4 の厚さ方向において重なり合っている場合には、コンデンサ本体 1 0 4 の厚さ方向において内部電極層 1 4 1 , 1 4 2 及びダミー電極層 1 7 1 , 1 7 2 の両方が存在しない部分が存在してしまう。このような部分は、内部電極層 1 4 1 , 1 4 2 及びダミー電極層 1 7 1 , 1 7 2 が存在しないので、他の部分より厚さが薄くなってしまい、局部的に凹んだ形状となる。この凹みがコンデンサ外周から比較的近い箇所に形成された場合には、樹脂充填材 9 2 がコンデンサ裏面 1 0 3 側へ潜り込んでしまうおそれがある。これに対し、本実施の形態では、内部電極層 1 4 1 とダミー電極層 1 7 1 との間の隙間 S 1 と、内部電極層 1 4 2 とダミー電極層 1 7 2 との間の隙間 S 2 とがセラミック誘電体層 1 0 5 の積層方向において重なり合っていないので、このような局所的な凹みが形成され難くなり、樹脂充填材 9 2 の潜り込みを抑制することができる。

20

【 0 0 9 8 】

なお、本発明の各実施の形態は以下のように変更してもよい。

【 0 0 9 9 】

・上記各実施の形態のセラミックコンデンサ 1 0 1 , 1 0 1 A において、外部電極 1 1 1 , 1 2 2 は略円形状に形成され、外部電極 1 1 2 , 1 2 1 は外部電極 1 1 1 , 1 2 2 の周囲に円形の抜きパターンを有するベタパターンとなるよう形成されていたが、外部電極 1 1 1 , 1 1 2 , 1 2 1 , 1 2 2 の形状は適宜変更することができる。図 2 6 には外部電極の変形例を示している。図 2 6 に示されるセラミックコンデンサ 1 0 1 B において、電源用外部電極 1 1 1 は、平面視略矩形状をなす帯状パターンであり、コンデンサ主面 1 0 2 において、4本の電源用外部電極 1 1 1 が互いに平行に配置されている。グランド用外部電極 1 1 2 は、各電源用外部電極 1 1 1 を取り囲むように配置されている。

30

【 0 1 0 0 】

電源用外部電極 1 1 1 は、複数の電源用コンデンサ内ビア導体 1 3 1 の端面に対して直接接続されている。また、グランド用外部電極 1 1 2 は、複数のグランド用コンデンサ内ビア導体 1 3 2 の端面に対して直接接続されている。なお、図示しないがコンデンサ裏面 1 0 3 側において、グランド用コンデンサ内ビア導体 1 3 2 に接続されるグランド用外部電極 1 2 2 は、平面視略矩形状をなす帯状パターンである。また、コンデンサ裏面 1 0 3 側において、電源用コンデンサ内ビア導体 1 3 1 に接続される電源用外部電極 1 2 1 は、各電源用外部電極 1 2 2 を取り囲むようにプレーン状に形成された広面積パターンである。

40

【 0 1 0 1 】

・上記実施の形態の配線基板 1 0 において、セラミックコンデンサ 1 0 1 , 1 0 1 A ~ 1 0 1 B は樹脂コア基板 1 1 内に收容されていた。しかし、上記実施の形態のセラミックコンデンサ 1 0 1 , 1 0 1 A , 1 0 1 B などよりも薄いセラミックコンデンサ 2 0 1 を形成し、そのセラミックコンデンサ 2 0 1 を配線基板 1 0 A の第 1 ビルドアップ層 3 1 0 内

50

(例えば図27参照)に收容してもよい。

【0102】

具体的には、図27に示されるように、配線基板10Aの第1ビルドアップ層310(配線積層部)は、樹脂層間絶縁層33, 35と導体層42に加え、2層の樹脂層間絶縁層202, 203を備えている。また、コア基板11には開口が形成されておらず、コンデンサ201はコア基板11上に設けられた絶縁層202, 203の層間に配置されている。本実施の形態のコンデンサ201は内部電極層141, 142の総数が約10層程度となっており、上記実施の形態で説明したコンデンサ101, 101A, 101Bの厚さより薄くなっている。このセラミックコンデンサ201の側面においても、コンデンサ201の厚さ方向に延びた凹部107が形成されており、凹部107は基端部107aの幅が先端部107bの幅よりも大きくなっている。また、凹部107の先端部107bは丸みを帯びた形状となっている。

10

【0103】

このようにセラミックコンデンサ201を構成しても、配線基板10Aとの密着性を向上させることができる。また、凹部107の先端部107bが丸みを帯びた形状を呈しているので、その先端部107bに加わる応力が分散され、樹脂層間絶縁層203側にクラックが発生するといった問題を回避することができる。

【0104】

さらに、セラミックコンデンサ101, 101A, 101Bが樹脂コア基板11内に收容される場合に比べて、ICチップ21とセラミックコンデンサ201とを電氣的に接続する配線が短くなる。これにより、配線のインダクタンス成分の増加が防止されるため、セラミックコンデンサ201によりICチップ21のスイッチングノイズを確実に低減できるとともに、電源電圧の確実な安定化を図ることができる。さらに、ICチップ21とセラミックコンデンサ201との間で侵入するノイズを極めて小さく抑えることができるため、誤動作等の不具合を生じることもなく高い信頼性を得ることができる。

20

【0105】

・上記実施の形態のセラミックコンデンサ101, 101A, 101B, 201では、ウエットブラスト加工を施すことにより凹部未形成部109と凹部107との境界部分110を研磨して丸みを帯びた形状にしていたが、その加工方法に限定されるものではない。例えば、サンドペーパーなどの研磨部材を用いて境界部分110を研磨して丸みを帯びた形状に加工してもよい。

30

【0106】

次に、特許請求の範囲に記載された技術的思想のほかに、前述した各実施の形態によって把握される技術的思想を以下に列挙する。

【0107】

(1)第1主面、前記第1主面の反対側に位置する第2主面及び前記第1主面と前記第2主面との間に位置する側面を有する板状をなすとともに、内部電極及びセラミック誘電体層を積層して多層化した構造を有するコンデンサ本体を備えた配線基板内蔵用コンデンサであって、前記コンデンサ本体の前記側面には、前記セラミック誘電体層を構成するセラミックが露出するとともに、前記第1主面及び前記第2主面のうちの少なくとも一方の側を基端部として前記コンデンサ本体の厚さ方向に延びる複数の凹部が形成され、前記複数の凹部は、前記厚さ方向に沿った長さが前記コンデンサ本体の厚さよりも小さく、前記側面側から見たときの前記基端部の幅が前記先端部の幅よりも大きく、前記側面における凹部未形成部と前記凹部との境界部分が丸みを帯びた形状を呈していることを特徴とした配線基板内蔵用コンデンサ。

40

【0108】

(2)技術的思想(1)において、前記コンデンサ本体の側面における角部は面取りされていることを特徴とした配線基板内蔵用コンデンサ。

【0109】

(3)技術的思想(1)または(2)のいずれかにおいて、前記コンデンサ本体は、平

50

面視矩形形状でありかつ各辺に沿って延びる切欠部を有することを特徴とした配線基板内蔵用コンデンサ。

【 0 1 1 0 】

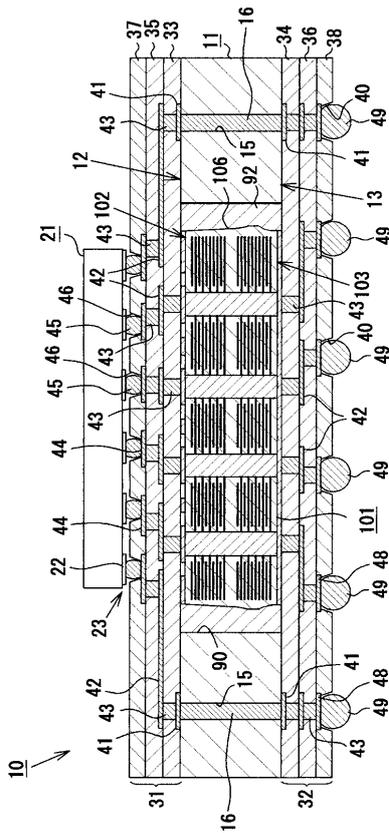
(4) 技術的思想 (1) 乃至 (3) のいずれかに記載の配線基板内蔵用コンデンサが、コア主面及びコア裏面を有する樹脂コア基板内、または、樹脂層間絶縁層及び導体層を積層した構造を有する配線積層部内に收容されている配線基板であって、前記凹部内に樹脂材が入り込んでいることを特徴とした配線基板。

【符号の説明】

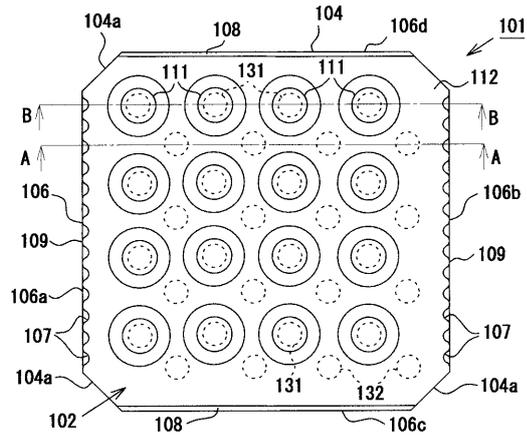
【 0 1 1 1 】

1 0 , 1 0 A ... 配線基板	10
1 1 ... 樹脂コア基板	
1 2 ... コア主面	
1 3 ... コア裏面	
3 3 ~ 3 6 , 2 0 2 , 2 0 3 ... 樹脂層間絶縁層	
4 2 ... 導体層	
1 0 1 , 1 0 1 A , 1 0 1 B , 2 0 1 ... 配線基板内蔵用コンデンサとしてのセラミックコンデンサ	
1 0 2 ... 第 1 主面としてのコンデンサ主面	
1 0 3 ... 第 2 主面としてのコンデンサ裏面	
1 0 4 ... コンデンサ本体	20
1 0 5 ... セラミック誘電体層	
1 0 6 , 1 0 6 a ~ 1 0 6 d ... 側面	
1 0 7 ... 凹部	
1 0 7 a ... 基端部	
1 0 7 b ... 先端部	
1 0 7 c ... 括れ部	
1 3 1 ... コンデンサ内ビア導体としての電源用コンデンサ内ビア導体	
1 3 2 ... コンデンサ内ビア導体としてのグランド用コンデンサ内ビア導体	
1 4 1 ... 内部電極としての電源用内部電極層	
1 4 2 ... 内部電極としてのグランド用内部電極層	30
1 7 1 , 1 7 2 ... ダミー内部電極としてのダミー電極層	
3 1 0 ... 配線積層部としての第 1 ビルドアップ層	

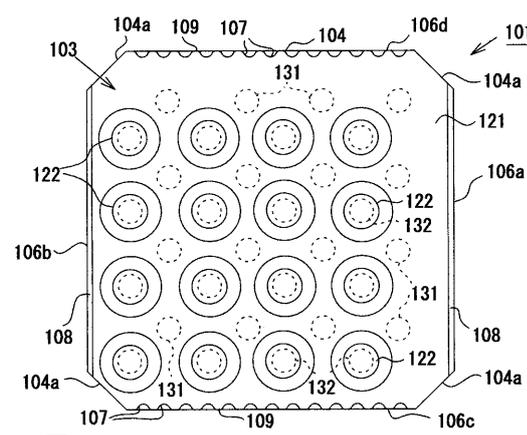
【 図 1 】



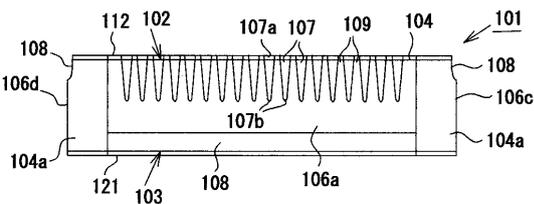
【 図 2 】



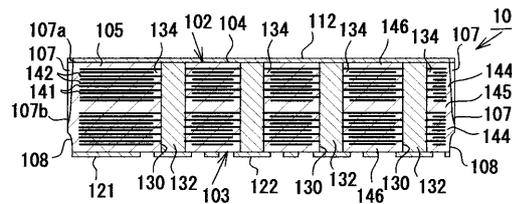
【 図 3 】



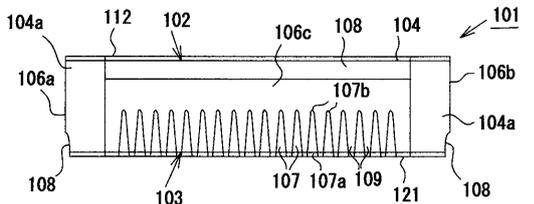
【 図 4 】



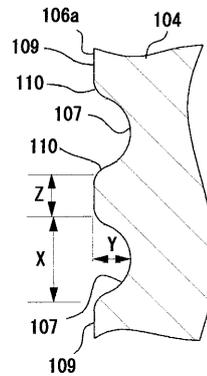
【 図 7 】



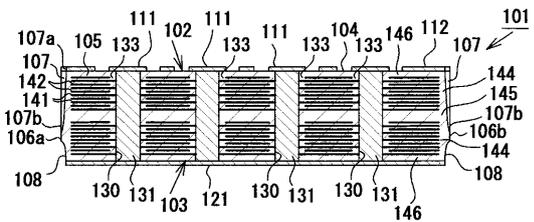
【 図 5 】



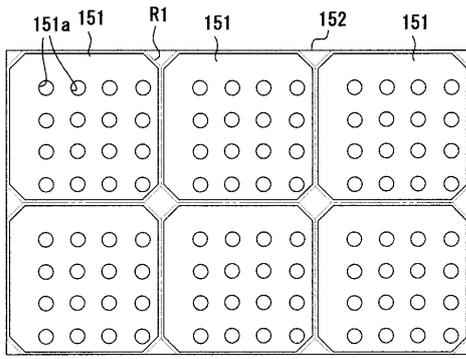
【 図 8 】



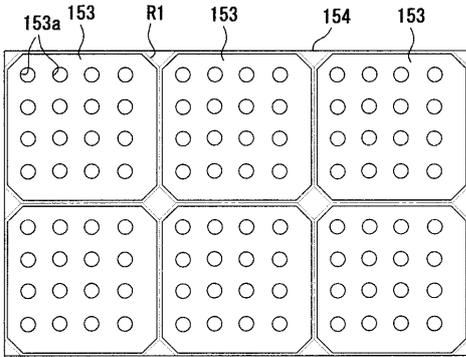
【 図 6 】



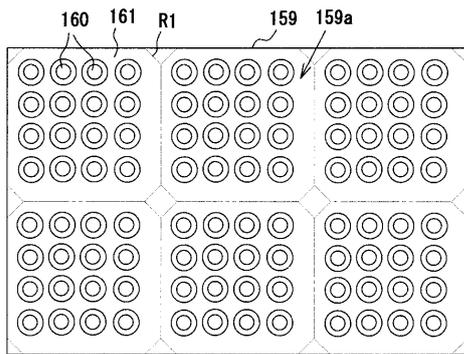
【図9】



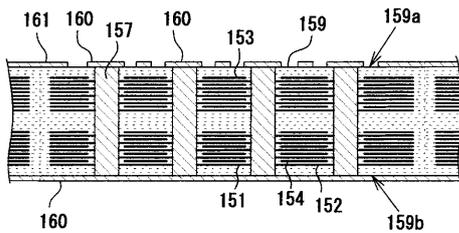
【図10】



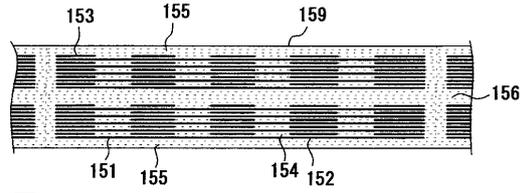
【図14】



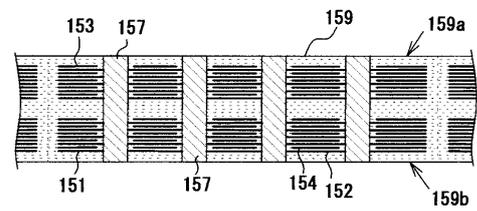
【図15】



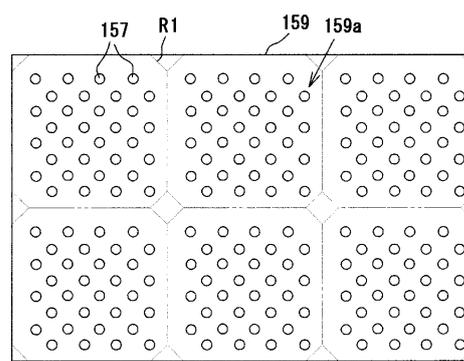
【図11】



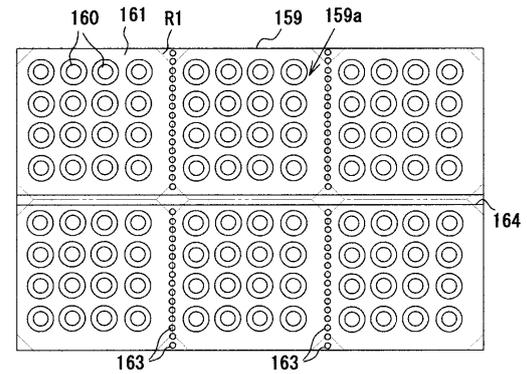
【図12】



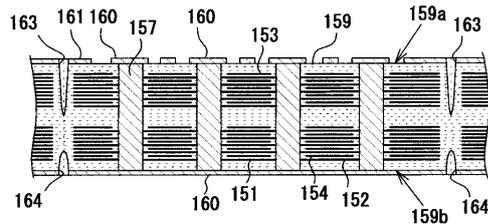
【図13】



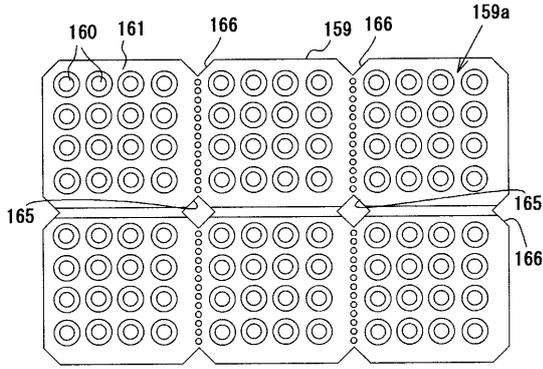
【図16】



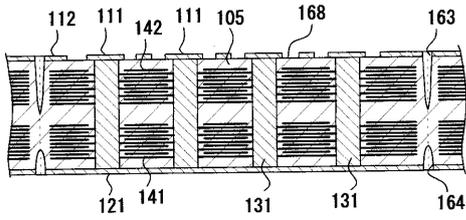
【図17】



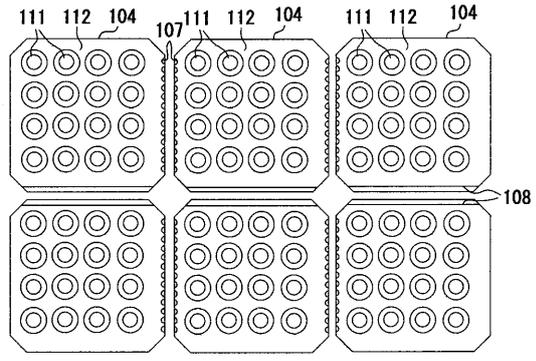
【 図 18 】



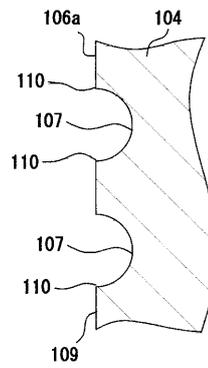
【 図 19 】



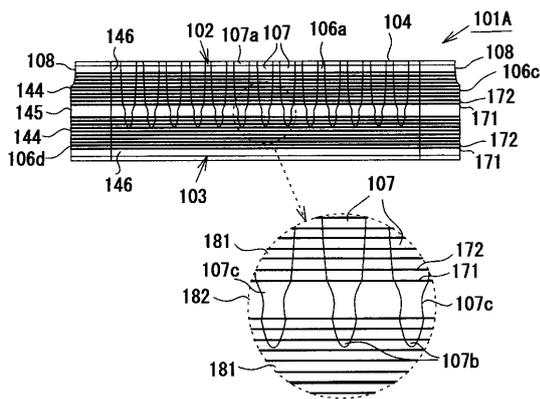
【 図 20 】



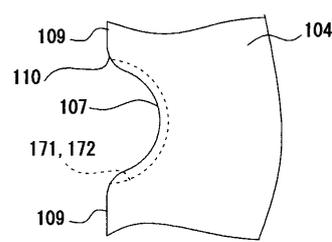
【 図 21 】



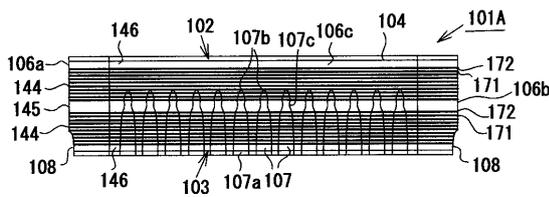
【 図 22 】



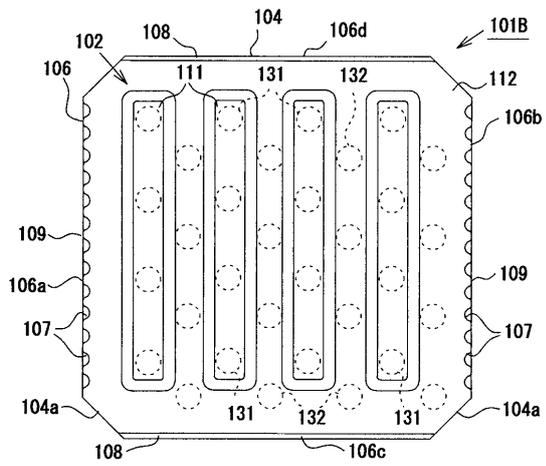
【 図 25 】



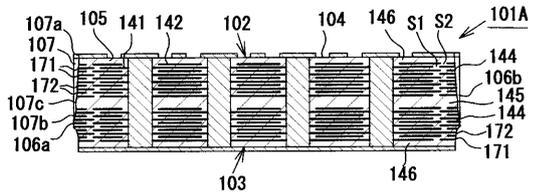
【 図 23 】



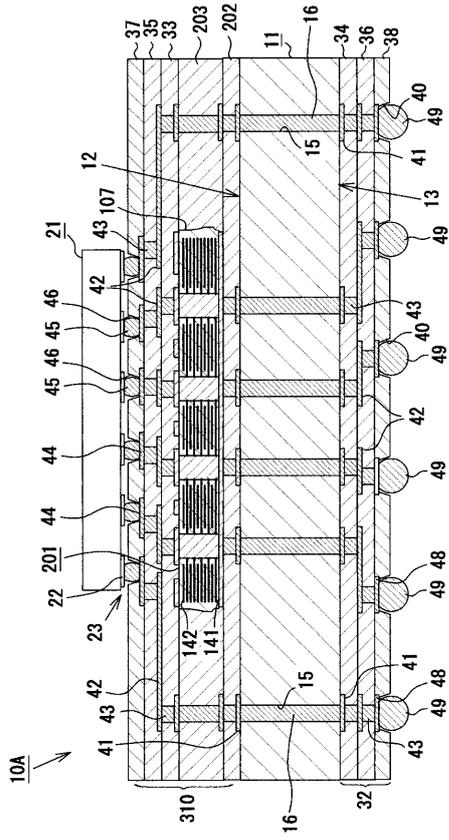
【 図 26 】



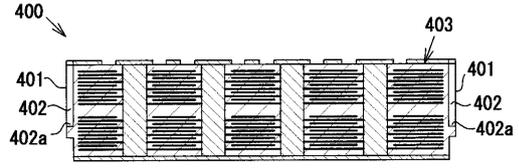
【 図 24 】



【 27 】



【 28 】



フロントページの続き

(72)発明者 大塚 淳

名古屋市瑞穂区高辻町14番18号 日本特殊陶業株式会社 内

審査官 小池 秀介

(56)参考文献 特開2007-194617(JP,A)

特開2008-198905(JP,A)

特開2006-332330(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01G 4/00 - 4/22

4/255 - 4/40

13/00 - 17/00

H05K 3/46