



(12) 发明专利

(10) 授权公告号 CN 109707517 B

(45) 授权公告日 2021.06.25

(21) 申请号 201811571591.2

审查员 胡浩

(22) 申请日 2018.12.21

(65) 同一申请的已公布的文献号

申请公布号 CN 109707517 A

(43) 申请公布日 2019.05.03

(73) 专利权人 中国航发控制系统研究所

地址 214063 江苏省无锡市滨湖区梁溪路
792号

(72) 发明人 周雄 杨云强 施彬彬 邵腾飞

(74) 专利代理机构 无锡市大为专利商标事务所

(普通合伙) 32104

代理人 殷红梅 陈丽丽

(51) Int. Cl.

F02C 9/00 (2006.01)

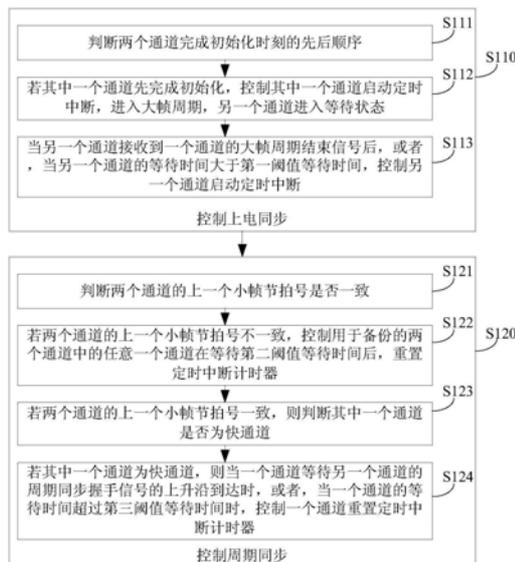
权利要求书2页 说明书6页 附图2页

(54) 发明名称

一种控制双通道同步的方法及系统

(57) 摘要

本发明公开了一种控制双通道同步的方法，其中，双通道包括两个通道，双通道同步包括上电同步和周期同步两个过程，所述控制双通道同步的方法包括：控制上电同步，通过判断两个通道完成初始化时刻的先后顺序来控制定时中断；控制周期同步，通过判断两个通道的上一个帧节拍号是否一致来重置定时中断计时器。本发明还公开了一种控制双通道同步的系统。本发明提供的控制双通道同步的方法使得双通道的定时中断时间差降低。



1. 一种用于航空发动机中的控制双通道同步的方法,其特征在于,双通道包括两个通道,双通道同步包括上电同步和周期同步两个过程,所述控制双通道同步的方法包括:

控制上电同步,包括:

判断两个通道完成初始化时刻的先后顺序;

若其中一个通道先完成初始化,控制其中一个通道启动定时中断,进入大帧周期,另一个通道进入等待状态;

当另一个通道接收到一个通道的大帧周期结束信号后,或者,当另一个通道的等待时间大于第一阈值等待时间,控制另一个通道启动定时中断;

控制周期同步,包括:

判断两个通道的上一个帧节拍号是否一致;

若两个通道的上一个帧节拍号不一致,控制用于备份的两个通道中的任意一个通道在等待第二阈值等待时间后,重置定时中断计时器;

若两个通道的上一个帧节拍号一致,则判断其中一个通道是否为快通道;

若其中一个通道为快通道,则当一个通道等待另一个通道的周期同步握手信号的上升沿到达时,或者,当一个通道的等待时间超过第三阈值等待时间时,控制一个通道重置定时中断计时器。

2. 根据权利要求1所述的控制双通道同步的方法,其特征在于,其中一个通道为控制通道,另一个通道为备份通道。

3. 根据权利要求1所述的控制双通道同步的方法,其特征在于,所述判断两个通道完成初始化时刻的先后顺序包括:

每个通道完成初始化后,均查询另一个通道的上电同步握手信号;

若另一个通道的上电同步握手信号为低电平,则判定另一个通道初始化未完成,一个通道先完成初始化,并将一个通道的上电同步握手信号写为高电平;

若另一个通道的上电同步握手信号为高电平,则判定另一个通道初始化先完成。

4. 根据权利要求1所述的控制双通道同步的方法,其特征在于,所述大帧周期结束信号包括一个通道的节拍号为大帧周期的最后一拍,且之后该通道的周期同步握手信号到达上升沿。

5. 根据权利要求4所述的控制双通道同步的方法,其特征在于,每个通道的同步周期握手信号在每次进入小帧周期的初始时刻被写为高电平,在经过 $0.8 \times$ 小帧周期的周期时间后被写为低电平。

6. 根据权利要求1所述的控制双通道同步的方法,其特征在于,所述第一阈值等待时间为 1.1 倍的大帧周期的周期时间。

7. 根据权利要求1所述的控制双通道同步的方法,其特征在于,所述第三阈值等待时间为两个通道的同步阈值时间。

8. 根据权利要求1至7中任意一项所述的控制双通道同步的方法,其特征在于,所述控制双通道同步的方法还包括:在两个通道重置定时中断计时器后进行的:

比较一个通道的小帧节拍号与另一个通道的小帧节拍号是否一致;

若一个通道的小帧节拍号与另一个通道的小帧节拍号一致,则控制每个通道在 $0.8 \times$ 小帧周期的周期时间后,将周期同步握手信号写为低电平。

9. 一种控制双通道同步的系统,其特征在于,双通道包括两个通道,双通道同步包括上电同步和周期同步两个过程,所述控制双通道同步的系统包括:

上电同步控制模块,包括:

第一判断单元,所述第一判断单元用于判断两个通道完成初始化时刻的先后顺序;

第一控制单元,所述第一控制单元用于若其中一个通道先完成初始化,控制其中一个通道启动定时中断,进入大帧周期,另一个通道进入等待状态;

第二控制单元,所述第二控制单元用于当另一个通道接收到一个通道的大帧周期结束信号后,或者,当另一个通道的等待时间大于第一阈值等待时间,控制另一个通道启动定时中断;

周期同步控制模块,包括:

第二判断单元,所述第二判断单元用于判断两个通道的上一个帧节拍号是否一致;

第三控制单元,所述第三控制单元用于若两个通道的上一个帧节拍号不一致,控制用于备份的两个通道中的任意一个通道在等待第二阈值等待时间后,重置定时中断计时器;

第三判断单元,所述第三判断单元用于若两个通道的上一个帧节拍号一致,则判断其中一个通道是否为快通道;

第四控制单元,所述第四控制单元用于若其中一个通道为快通道,则当一个通道等待另一个通道的周期同步握手信号的上升沿到达时,或者,当一个通道的等待时间超过第三阈值等待时间时,控制一个通道重置定时中断计时器。

一种控制双通道同步的方法及系统

技术领域

[0001] 本发明涉及航空发动机控制技术领域,尤其涉及一种控制双通道同步的方法及一种控制双通道同步的系统。

背景技术

[0002] 航空发动机数字电子控制系统因具有高安全性和实时性要求,常使用双通道控制,而如何使双通道时钟始终保持同步,是其中一项重要技术。

[0003] 目前常用的双通道同步方法,存在定时中断时间偏差大、可能发生永久失步等缺点。因此,如何控制双通道更好地实现同步,已成为本领域技术人员亟待解决的技术问题。

发明内容

[0004] 本发明旨在至少解决现有技术中存在的技术问题之一,提供一种控制双通道同步的方法及一种控制双通道同步的系统,以解决现有技术中的问题。

[0005] 作为本发明的第一个方面,提供一种控制双通道同步的方法,其中,双通道包括两个通道,双通道同步包括上电同步和周期同步两个过程,所述控制双通道同步的方法包括:

[0006] 控制上电同步,包括:

[0007] 判断两个通道完成初始化时刻的先后顺序;

[0008] 若其中一个通道先完成初始化,控制其中一个通道启动定时中断,进入大帧周期,另一个通道进入等待状态;

[0009] 当另一个通道接收到一个通道的大帧周期结束信号后,或者,当另一个通道的等待时间大于第一阈值等待时间,控制另一个通道启动定时中断;

[0010] 控制周期同步,包括:

[0011] 判断两个通道的上一个帧节拍号是否一致;

[0012] 若两个通道的上一个帧节拍号不一致,控制用于备份的两个通道中的任意一个通道在等待第二阈值等待时间后,重置定时中断计时器;

[0013] 若两个通道的上一个帧节拍号一致,则判断其中一个通道是否为快通道;

[0014] 若其中一个通道为快通道,则当一个通道等待另一个通道的周期同步握手信号的上升沿到达时,或者,当一个通道的等待时间超过第三阈值等待时间时,控制一个通道重置定时中断计时器。

[0015] 优选地,其中一个通道为控制通道,另一个通道为备份通道。

[0016] 优选地,所述判断两个通道完成初始化时刻的先后顺序包括:

[0017] 每个通道完成初始化后,均查询另一个通道的上电同步握手信号;

[0018] 若另一个通道的上电同步握手信号为低电平,则判定另一个通道初始化未完成,一个通道先完成初始化,并将一个通道的上电同步握手信号写为高电平;

[0019] 若另一个通道的上电同步握手信号为高电平,则判定另一个通道初始化先完成。

[0020] 优选地,所述大帧周期结束信号包括一个通道的节拍号为大帧周期的最后一拍,

且之后该通道的周期同步握手信号到达上升沿。

[0021] 优选地,每通道的同步周期握手信号在每次进入小帧周期的初始时刻被写为高电平,在经过 $0.8 \times$ 小帧周期的周期时间后被写为低电平。

[0022] 优选地,所述第一阈值等待时间为1.1倍的大帧周期的周期时间。

[0023] 优选地,所述第二阈值等待时间为 $1.5 \times T_2$,其中 T_2 表示两个通道的小帧节拍号是否一致的阈值时间。

[0024] 优选地,所述第三阈值等待时间为两个通道的同步阈值时间。

[0025] 优选地,所述控制双通道同步的方法还包括:在两个通道重置定时中断计时器后进行的:

[0026] 比较一个通道的小帧节拍号与另一个通道的小帧节拍号是否一致;

[0027] 若一个通道的小帧节拍号与另一个通道的小帧节拍号一致,则控制每个通道在 $0.8 \times$ 小帧周期的周期时间后,将周期同步握手信号写为低电平。

[0028] 作为本发明的第二个方面,提供一种控制双通道同步的系统,其中,双通道包括两个通道,双通道同步包括上电同步和周期同步两个过程,所述控制双通道同步的系统包括:

[0029] 上电同步控制模块,包括:

[0030] 第一判断单元,所述第一判断单元用于判断两个通道完成初始化时刻的先后顺序;

[0031] 第一控制单元,所述第一控制单元用于若其中一个通道先完成初始化,控制其中一个通道启动定时中断,进入大帧周期,另一个通道进入等待状态;

[0032] 第二控制单元,所述第二控制单元用于当另一个通道接收到一个通道的大帧周期结束信号后,或者,当另一个通道的等待时间大于第一阈值等待时间,控制另一个通道启动定时中断;

[0033] 周期同步控制模块,包括:

[0034] 第二判断单元,所述第二判断单元用于判断两个通道的上一个帧节拍号是否一致;

[0035] 第三控制单元,所述第三控制单元用于若两个通道的上一个帧节拍号不一致,控制用于备份的两个通道中的任意一个通道在等待第二阈值等待时间后,重置定时中断计时器;

[0036] 第三判断单元,所述第三判断单元用于若两个通道的上一个帧节拍号一致,则判断其中一个通道是否为快通道;

[0037] 第四控制单元,所述第四控制单元用于若其中一个通道为快通道,则当一个通道等待另一个通道的周期同步握手信号的上升沿到达时,或者,当一个通道的等待时间超过第三阈值等待时间时,控制一个通道重置定时中断计时器。

[0038] 本发明提供的控制双通道同步的方法,通过对双通道的上电同步和周期同步进行控制,使得双通道的定时中断时间差降低,且具有失步故障始终允许恢复的优点。

附图说明

[0039] 附图是用来提供对本发明的进一步理解,并且构成说明书的一部分,与下面的具体实施方式一起用于解释本发明,但并不构成对本发明的限制。在附图中:

- [0040] 图1为本发明提供的控制双通道同步的方法的流程图。
- [0041] 图2为本发明提供的双通道上电同步过程示意图。
- [0042] 图3为本发明提供的双通道周期同步过程示意图。
- [0043] 图4为本发明提供的控制双通道同步的系统的结构示意图。

具体实施方式

[0044] 以下结合附图对本发明的具体实施方式进行详细说明。应当理解的是,此处所描述的具体实施方式仅用于说明和解释本发明,并不用于限制本发明。

[0045] 需要说明的是,文中使用到的名字及其含义说明如下:

[0046] 小帧周期,指最小周期性任务的周期,通常即定时中断周期;

[0047] 大帧周期,指所有周期性任务的周期的最小公倍数;

[0048] 小帧节拍号,指在一个大帧周期下,各小帧周期的序号;

[0049] 定时中断时间偏差,指实际的定时中断间隔时间-标准的定时中断间隔时间;

[0050] 快/慢通道,指在双通道小帧节拍号一致的前提下,先开始小帧周期的通道称为快通道,后开始小帧周期的通道称为慢通道;

[0051] 作为本发明的第一个方面,提供一种控制双通道同步的方法,其中,双通道包括两个通道,双通道同步包括上电同步和周期同步两个过程,如图1所示,所述控制双通道同步的方法包括:

[0052] S110、控制上电同步,包括:

[0053] S111、判断两个通道完成初始化时刻的先后顺序;

[0054] S112、若其中一个通道先完成初始化,控制其中一个通道启动定时中断,进入大帧周期,另一个通道进入等待状态;

[0055] S113、当另一个通道接收到一个通道的大帧周期结束信号后,或者,当另一个通道的等待时间大于第一阈值等待时间,控制另一个通道启动定时中断;

[0056] S120、控制周期同步,包括:

[0057] S121、判断两个通道的上一个小帧节拍号是否一致;

[0058] S122、若两个通道的上一个小帧节拍号不一致,控制用于备份的两个通道中的任意一个通道在等待第二阈值等待时间后,重置定时中断计时器;

[0059] S123、若两个通道的上一个小帧节拍号一致,则判断其中一个通道是否为快通道;

[0060] S124、若其中一个通道为快通道,则当一个通道等待另一个通道的周期同步握手信号的上升沿到达时,或者,当一个通道的等待时间超过第三阈值等待时间时,控制一个通道重置定时中断计时器。

[0061] 本发明提供的控制双通道同步的方法,通过对双通道的上电同步和周期同步进行控制,使得双通道的定时中断时间差降低,且具有失步故障始终允许恢复的优点。

[0062] 作为一种具体地实施方式,其中一个通道为控制通道,另一个通道为备份通道。

[0063] 具体地,所述步骤S111判断两个通道完成初始化时刻的先后顺序具体可以包括:

[0064] 每个通道完成初始化后,均查询另一个通道的上电同步握手信号;

[0065] 若另一个通道的上电同步握手信号为低电平,则判定另一个通道初始化未完成,一个通道先完成初始化,并将一个通道的上电同步握手信号写为高电平;

- [0066] 若另一个通道的上电同步握手信号为高电平,则判定另一个通道初始化先完成。
- [0067] 具体地,所述大帧周期结束信号包括一个通道的节拍号为大帧周期的最后一拍,且之后该通道的周期同步握手信号到达上升沿。
- [0068] 具体地,每个通道的同步周期握手信号在每次进入小帧周期的初始时刻被写为高电平,在经过 $0.8 \times$ 小帧周期的周期时间后被写为低电平。
- [0069] 优选地,所述第一阈值等待时间为 1.1 倍的大帧周期的周期时间。
- [0070] 优选地,所述第二阈值等待时间为 $1.5 \times T_2$,其中 T_2 表示两个通道的小帧节拍号是否一致的阈值时间。
- [0071] 优选地,所述第三阈值等待时间为两个通道的同步阈值时间。
- [0072] 具体地,所述控制双通道同步的方法还包括:在两个通道重置定时中断计时器后进行的:
- [0073] 比较一个通道的小帧节拍号与另一个通道的小帧节拍号是否一致;
- [0074] 若一个通道的小帧节拍号与另一个通道的小帧节拍号一致,则控制每个通道在 $0.8 \times$ 小帧周期的周期时间后,将周期同步握手信号写为低电平。
- [0075] 具体地,双通道同步包括上电同步和周期同步两个过程。
- [0076] 上电同步操作指的是在双通道均完成软件初始化后进行,每次系统上电后仅执行一次。具体包括:按双通道完成初始化时刻的先后,先完成初始化的通道立刻开始大帧周期;后完成初始化的通道进入等待,直到先完成初始化的通道开始一轮新的大帧周期时,亦开始大帧周期。
- [0077] 此外为提高可靠性,针对上电同步握手信号发生异常的情况,加入如下处理:正常情况下,后完成初始化的通道在一个大帧周期时间内,必定能够等待到先完成初始化的通道开始一轮新的大帧周期;所以,如果后完成初始化的通道的等待时间超过了大帧周期时间,则认为上电同步出现异常,结束上电同步过程,该失步状态将由后续的周期同步过程来试图恢复。
- [0078] 在周期同步过程中,按双通道时差大小,将双通道分为以下三种状态:
- [0079] a) 同步状态: $t \leq T_1$;
- [0080] b) 小失步状态: $T_1 < t \leq T_2$,此时双通道小帧节拍号一致;
- [0081] c) 大失步状态: $t > T_2$,此时双通道小帧节拍号不一致。
- [0082] 周期同步操作在每个小帧周期的开头进行,对三类不同状态,相应处理如下:
- [0083] a) 同步状态下
- [0084] 推迟快通道的下个定时中断触发的时间,推迟时间为 t ;
- [0085] b) 小失步状态下
- [0086] 推迟快通道的下个定时中断触发的时间,推迟时间为 T_1 ,直到双通道恢复为同步状态;
- [0087] c) 大失步状态下
- [0088] 推迟备份通道的下个定时中断触发的时间,推迟时间为 $(1.5 \times T_2)$,直到双通道恢复为同步或小失步状态。
- [0089] 为了更加清楚的理解本发明提供的控制双通道同步的方法,下面结合图2至图3进行详细说明。

[0090] 如图2所示,为本发明提供的双通道上电同步过程示意图。

[0091] 对于双通道的上电同步过程具体为:首先,判断双通道完成初始化的先后。即判断两个通道完成初始化时间的先后,每个通道从上电到其初始化完成前,均保持上电同步握手信号为低电平;在初始化完成后,查询另一个通道上电同步握手信号:若为低电平,则认为另一个通道初始化未完成,本通道先完成初始化,此时立即写上电同步握手信号为高电平;若另一个通道上电同步握手信号为高电平,认为另一个通道初始化已完成,本通道为后完成初始化通道。然后,对于先完成初始化的通道,立即启动定时中断,大帧周期从小帧节拍1开始运行;后完成初始化的通道进入等待,当检测到先完成初始化的通道开始一轮新的大帧周期时(即经通道间通讯接收到的另通道节拍号为大帧周期的最后一拍,且之后接收到另通道周期同步握手信号的上升沿),立刻写上电同步握手信号为高电平,启动定时中断,开始第1轮大帧周期。

[0092] 需要说明的是,周期同步握手信号在每次进入小帧周期的初始时刻被写为高电平,在 $(0.8 * \text{小帧周期时间})$ 后被写为低电平。

[0093] 还需要说明的是,若后完成初始化的通道的等待时间超过了 $(1.1 \text{倍} * \text{大帧周期时间})$,认为上电同步出现异常,立即启动定时中断,开始第1轮大帧周期。

[0094] 如图3所示,为本发明提供的双通道周期同步过程示意图。

[0095] 对于双通道周期同步过程具体为:首先,若上一个周期双通道小帧节拍号不一致,即为大失步状态,则备份通道在等待 $(1.5 * T_2)$ 时间后,重置定时中断计数器,然后再执行后续任务;其次,若前周期双通道小帧节拍号一致,即为同步或小失步状态,则需先判断本通道是否为快/慢通道。在进入小帧周期的初始时刻,先写周期同步握手信号为高电平,接着查询另一个通道周期同步握手信号,若为低电平,则认为本通道为快通道;若为高电平,则认为本通道为慢通道。最后,对于快通道,当等待到另一个通道周期同步握手信号上升沿,或等待时间超过 T_1 后,重置定时中断计时器,然后再执行后续任务;对慢通道,直接执行后续任务。

[0096] 在后续周期任务中,每个通道还需执行如下逻辑:比较接收的另通道通小帧节拍号与本通道小帧节拍号是否一致;在 $(0.8 * \text{小帧周期时间})$ 后,将周期同步握手信号写为低电平。

[0097] 需要说明的是,为了便于理解,在上述描述中,双通道采用本通道和另一个通道的方式进行描述。

[0098] 还需要说明的是, t ,指双通道时差的绝对值; T_1 ,指双通道同步阈值。当 $t \leq T_1$,认为双通道同步;否则,认为双通道失步。 T_1 值视同步精度要求而固定,常为 $20-40\mu\text{s}$; T_2 ,指双通道小帧节拍号是否一致的阈值。当 $t \leq T_2$,双通道小帧节拍号一致;否则双通道小帧节拍号不一致, $250-350 \mu\text{s}$ 。

[0099] 需要说明的是,大/小失步状态下的同步过程与同步状态下的相似,不再赘述。

[0100] 因此,本发明提供的控制双通道同步的方法,与现有技术相比,具有定时中断时间偏差小、失步故障始终允许恢复等优点。

[0101] 作为本发明的第二个方面,提供一种控制双通道同步的系统,其中,双通道包括两个通道,双通道同步包括上电同步和周期同步两个过程,如图4所示,所述控制双通道同步的系统10包括:

[0102] 上电同步控制模块110,包括:

[0103] 第一判断单元111,所述第一判断单元111用于判断两个通道完成初始化时刻的先后顺序;

[0104] 第一控制单元112,所述第一控制单元112用于若其中一个通道先完成初始化时刻,控制其中一个通道启动定时中断,进入大帧周期,另一个通道进入等待状态;

[0105] 第二控制单元113,所述第二控制单元113用于当另一个通道接收到其中一个通道的定时中断结束信号后,或者,当另一个通道的等待时间大于第一阈值等待时间,控制另一个通道启动定时中断;

[0106] 周期同步控制模块120,包括:

[0107] 第二判断单元121,所述第二判断单元121用于判断两个通道的上一个帧周期中的小帧节拍号是否一致;

[0108] 第三控制单元122,所述第三控制单元122用于若两个通道的上一个帧周期中的小帧节拍号不一致,控制用于备份的两个通道中的任意一个通道在等待第二阈值等待时间后,重置定时中断计时器;

[0109] 第三判断单元123,所述第三判断单元123用于若两个通道的上一个帧节拍号一致,则判断其中一个通道是否为快通道;

[0110] 第四控制单元124,所述第四控制单元124用于若其中一个通道为快通道,则当一个通道等待另一个通道的周期同步握手信号的上升沿到达时,或者,当一个通道的等待时间超过第三阈值等待时间时,控制一个通道重置定时中断计时器。

[0111] 本发明提供的控制双通道同步的系统,通过对双通道的上电同步和周期同步进行控制,使得双通道的定时中断时间差降低,且具有失步故障始终允许恢复的优点。

[0112] 关于本发明提供的控制双通道同步的系统的具体工作过程可以参照前文的描述,此处不再赘述。

[0113] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

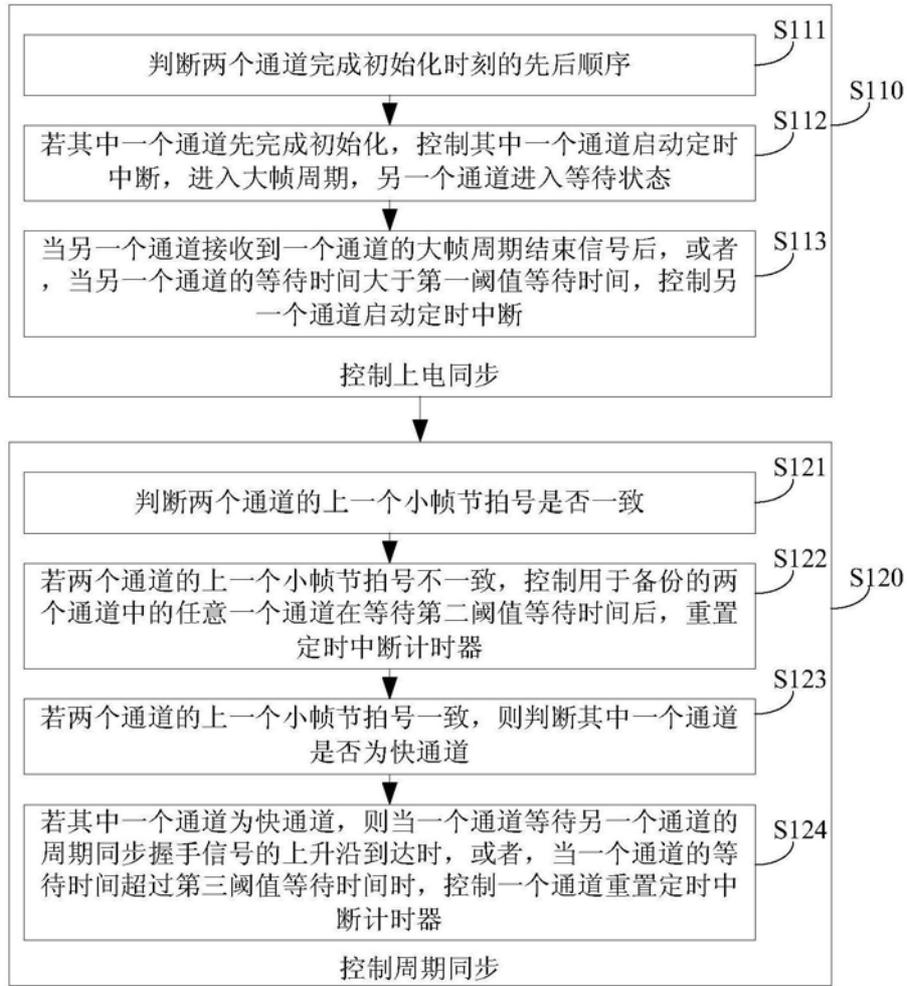


图1

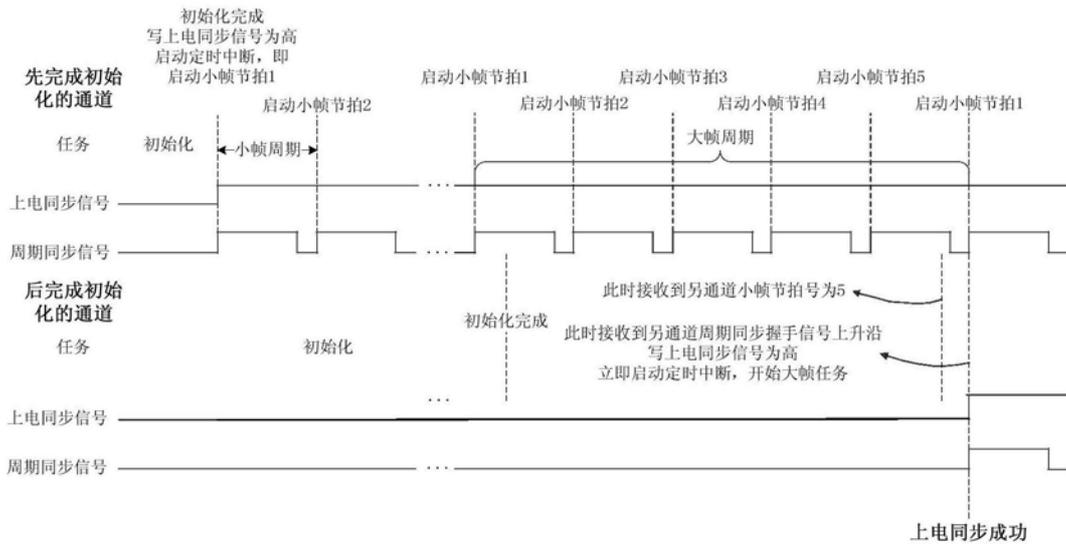


图2

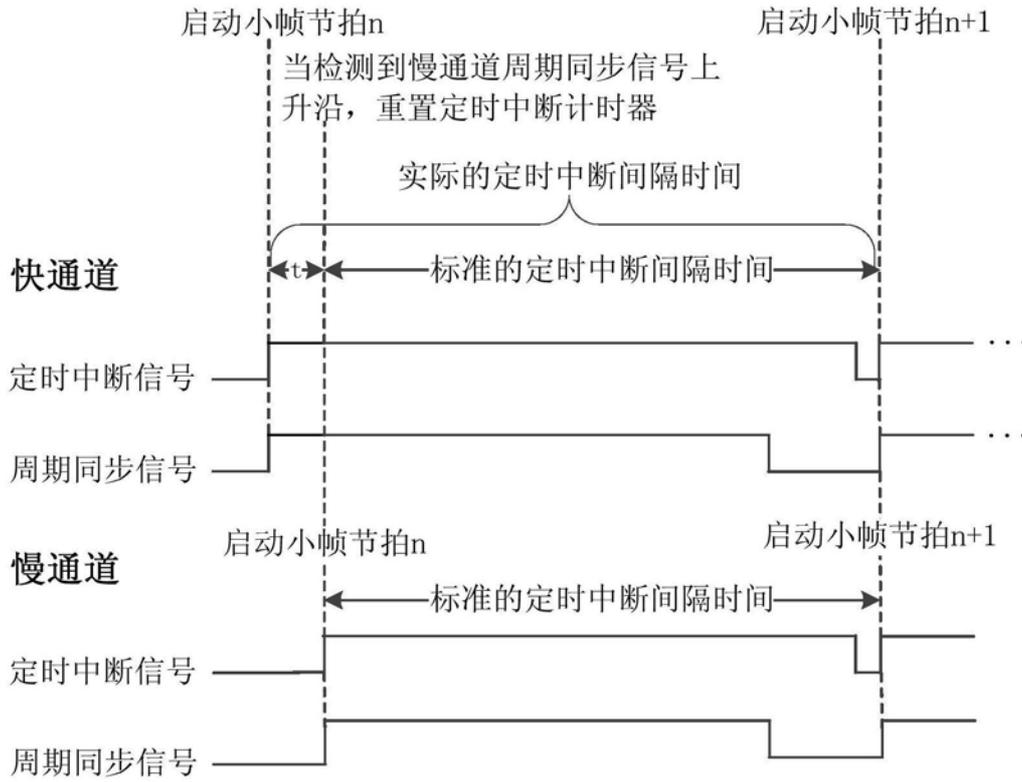


图3

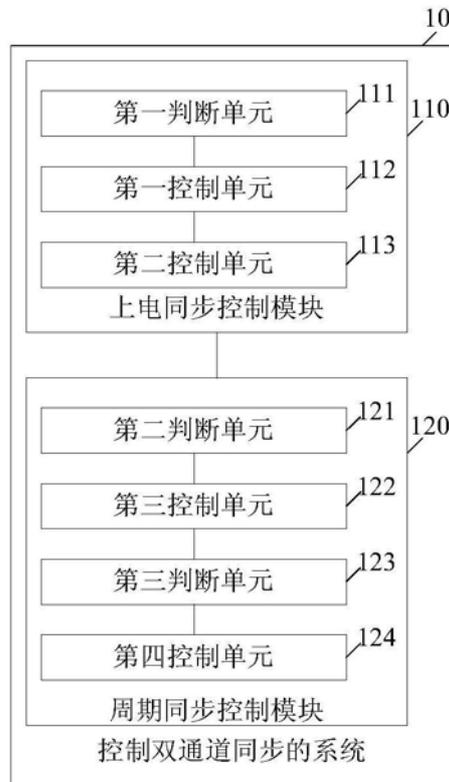


图4