

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7198065号
(P7198065)

(45)発行日 令和4年12月28日(2022.12.28)

(24)登録日 令和4年12月20日(2022.12.20)

(51)国際特許分類		F I	
G 0 6 F	1/26 (2006.01)	G 0 6 F	1/26 3 0 3
G 0 6 F	1/28 (2006.01)	G 0 6 F	1/28
G 0 6 F	1/3228(2019.01)	G 0 6 F	1/3228
G 0 6 F	1/3246(2019.01)	G 0 6 F	1/3246

請求項の数 6 (全9頁)

(21)出願番号	特願2018-228972(P2018-228972)	(73)特許権者	000136136 株式会社 P F U 石川県かほく市宇野気又98番地の2
(22)出願日	平成30年12月6日(2018.12.6)	(74)代理人	110002147 弁理士法人酒井国際特許事務所
(65)公開番号	特開2020-91703(P2020-91703A)	(72)発明者	平野 優貴 石川県かほく市宇野気又98番地の2 株式会社 P F U内
(43)公開日	令和2年6月11日(2020.6.11)	審査官	佐賀野 秀一
審査請求日	令和3年9月16日(2021.9.16)		

最終頁に続く

(54)【発明の名称】 コンピュータシステム及び制御方法

(57)【特許請求の範囲】

【請求項1】

コンピュータ装置と、
前記コンピュータ装置に対して、通常稼働モード又は省電力モードで電力を供給する電源装置と、

前記電源装置による電力供給をバックアップするバックアップ電源装置と

を有し、

前記コンピュータ装置は、

前記電源装置に対して、前記省電力モードへの移行を禁止する状態管理部と、

前記コンピュータ装置がシャットダウンするときに、前記バックアップ電源装置に対して、電力供給を禁止する電源管理部と

を含み、

前記電源装置は、コンデンサを含み、外部からの電源供給が停止した場合には、前記コンデンサに蓄えられた電力を、前記通常稼働モードで前記コンピュータ装置に供給する

コンピュータシステム。

【請求項2】

コンピュータ装置と、

前記コンピュータ装置に対して、通常稼働モード又は省電力モードで電力を供給する電源装置と、

前記電源装置による電力供給をバックアップするバックアップ電源装置と

10

20

を有し、

前記コンピュータ装置は、

前記電源装置に対して、前記省電力モードへの移行を禁止する状態管理部と、

前記コンピュータ装置がシャットダウンするときに、前記バックアップ電源装置に対して、電力供給を禁止する電源管理部と

を含み、

前記コンピュータ装置は、Advanced Configuration and Power Interface規格に従って、動作し、

前記状態管理部は、前記コンピュータ装置がシャットダウンした後も、State S0のままに維持する

コンピュータシステム。

【請求項3】

前記電源管理部は、前記コンピュータ装置のシャットダウンシーケンス中に、バックアップ動作を禁止するバックアップ抑止信号を前記バックアップ電源装置に通知する

請求項1に記載のコンピュータシステム。

【請求項4】

コンピュータ装置と、

前記コンピュータ装置に対して、通常稼働モード又は省電力モードで電力を供給する電源装置と、

前記電源装置による電力供給をバックアップするバックアップ電源装置と

を有し、

前記コンピュータ装置は、

前記電源装置に対して、前記省電力モードへの移行を禁止する状態管理部と、

前記コンピュータ装置がシャットダウンするときに、前記バックアップ電源装置に対して、電力供給を禁止する電源管理部と

を含み、

前記電源管理部は、前記コンピュータ装置のシャットダウンシーケンス中に、バックアップ動作を禁止するバックアップ抑止信号を前記バックアップ電源装置に通知し、

前記コンピュータ装置は、オペレーティングシステムと、BIOSと、メモリと、チップセットと、監視デバイスとを含み、

前記チップセットは、前記オペレーティングシステムのシャットダウンシーケンスが開始された場合に、前記BIOSにハードウェア割込みを指示し、

前記BIOSは、ハードウェア割込みが指示されると、バックアップ抑止信号を通知するように前記チップセットに指示し、

前記チップセットは、前記BIOSからの指示に応じて、バックアップ抑止信号を生成し、バックアップ電源装置に通知する

コンピュータシステム。

【請求項5】

前記電源装置は、コンデンサを含み、外部からの電源供給が停止した場合には、コンデンサに蓄えられた電力を前記コンピュータ装置に供給する

請求項4に記載のコンピュータシステム。

【請求項6】

コンピュータ装置と、前記コンピュータ装置に対して、通常稼働モード又は省電力モードで電力を供給する電源装置と、前記電源装置による電力供給をバックアップするバックアップ電源装置とを含むコンピュータシステムにおいて、

前記コンピュータ装置が、前記電源装置に対して、前記省電力モードへの移行を禁止するステップと、

前記コンピュータ装置が、シャットダウンするときに、前記バックアップ電源装置に対して、電力供給を禁止するステップと

を有し、

10

20

30

40

50

前記電源装置は、コンデンサを含み、外部からの電源供給が停止した場合には、コンデンサに蓄えられた電力を、前記通常稼働モードで前記コンピュータ装置に供給する
制御方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、コンピュータシステム及び制御方法に関する。

【背景技術】

【0002】

例えば、特許文献1には、キャパシタ53を介して電源装置2の供給を受けて動作する制御回路10と、電源装置2がオフに切り替えられたことを検出する低電圧検出部55と、低電圧検出部55により電源装置2がオフに切り替えられたことが検出された場合に、制御回路10の消費電力を増大させる制御部としてのCPU11と、を備えるプリンターが開示されている。

10

【先行技術文献】

【特許文献】

【0003】

【文献】特開2014-112279

【発明の概要】

【発明が解決しようとする課題】

20

【0004】

電源の再投入が可能になるまでの時間を短縮したコンピュータシステムを提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明に係るコンピュータシステムは、コンピュータ装置と、前記コンピュータ装置に対して、通常稼働モード又は省電力モードで電力を供給する電源装置と、前記電源装置による電力供給をバックアップするバックアップ電源装置とを有し、前記コンピュータ装置は、前記電源装置に対して、前記省電力モードへの移行を禁止する状態管理部と、前記コンピュータ装置がシャットダウンするときに、前記バックアップ電源装置に対して、電力供給を禁止する電源管理部とを含む。

30

【0006】

好適には、前記コンピュータ装置は、Advanced Configuration and Power Interface規格に従って、動作し、前記状態管理部は、前記コンピュータ装置がシャットダウンした後も、State S0のままに維持する。

【0007】

好適には、前記電源管理部は、前記コンピュータ装置のシャットダウンシーケンス中に、バックアップ動作を禁止するバックアップ抑止信号を前記バックアップ電源装置に通知する。

【0008】

40

好適には、前記コンピュータ装置は、オペレーティングシステムと、BIOSと、メモリと、チップセットと、監視デバイスとを含み、前記チップセットは、前記オペレーティングシステムのシャットダウンシーケンスが開始された場合に、前記BIOSにハードウェア割込みを指示し、前記BIOSは、ハードウェア割込みが指示されると、バックアップ抑止信号を通知するよう前記チップセットに指示し、前記チップセットは、前記BIOSからの指示に応じて、バックアップ抑止信号を生成し、バックアップ電源装置に通知する。

【0009】

好適には、前記電源装置は、コンデンサを含み、外部からの電源供給が停止した場合には、コンデンサに蓄えられた電力を前記コンピュータ装置に供給する。

50

【 0 0 1 0 】

また、本発明に係る制御方法は、コンピュータ装置と、前記コンピュータ装置に対して、通常稼働モード又は省電力モードで電力を供給する電源装置と、前記電源装置による電力供給をバックアップするバックアップ電源装置とを含むコンピュータシステムにおいて、前記コンピュータ装置が、前記電源装置に対して、前記省電力モードへの移行を禁止するステップと、前記コンピュータ装置が、シャットダウンするときに、前記バックアップ電源装置に対して、電力供給を禁止するステップとを有する。

【発明の効果】

【 0 0 1 1 】

電源の再投入が可能になるまでの時間を短縮したコンピュータシステムを提供できる。

10

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】組込みコンピュータ 2 の構成を例示する図である。

【図 2】本実施形態における組込みコンピュータ 2 のシャットダウン処理 (S 1 0) を説明するフローチャートである。

【図 3】図 2 のシャットダウン処理 (S 1 0) において、組込みコンピュータ 2 でやり取りされる信号及び状態の変化を示す図である。

【図 4】比較例 1 における組込みコンピュータの動作を説明する図である。

【発明を実施するための形態】

【 0 0 1 3 】

20

以下、本発明の実施形態を、図面を参照して説明する。

図 1 は、組込みコンピュータ 2 の構成を例示する図である。組込みコンピュータ 2 は、本発明に係るコンピュータシステムの一例である。

図 1 に例示するように、組込みコンピュータ 2 は、マザーボード 2 0 と、ATX 電源 3 0 と、UPS バッテリ 4 0 とを有し、ACPI (Advanced Configuration and Power Interface) 規格に従って動作する。マザーボード 2 0 は、本発明に係るコンピュータ装置の一例である。

マザーボード 2 0 は、ハードウェア 2 0 0 と、BIOS 2 1 0 と、OS 2 2 0 とを有し、ハードウェア 2 0 0 は、CPU 2 0 2 と、PCH 2 0 4 と、監視デバイス 2 0 6 と、メモリ 2 0 8 とを含む。

30

【 0 0 1 4 】

CPU 2 0 2 は、例えば、中央演算装置である。

PCH 2 0 4 は、例えば、チップセットである。

監視デバイス 2 0 6 は、例えば、マザーボード 2 0 の稼働状態、又は、電力供給状態を監視する装置である。

メモリ 2 0 8 は、例えば、揮発性メモリであり、主記憶装置として機能する。

【 0 0 1 5 】

BIOS 2 1 0 は、Basic Input Output System であり、OS 2 2 0 の起動処理、及び、入出力処理を制御するプログラムである。

OS 2 2 0 は、オペレーティングシステムであり、組込みコンピュータ 2 を動作させるための基本ソフトウェアである。本例の OS 2 2 0 は、ACPI 規格に従って、電源管理を行う。

40

【 0 0 1 6 】

ATX 電源 3 0 は、本発明に係る電源装置の一例である。例えば、ATX 電源 3 0 は、コンデンサを含み、AC ケーブル 3 0 0 及びコンセント 3 0 2 を介して、外部から供給される AC 電源 (一次側電源) を DC 電源 (二次側電源) に変換して、マザーボード 2 0 に DC 電源を供給する。本例の ATX 電源 3 0 は、ATX 規格に準拠しており、マザーボード 2 0 が通常稼働モードである場合に、常駐電源及び非常駐電源を供給し、マザーボード 2 0 が省電力モードである場合に、常駐電源のみを供給する。

【 0 0 1 7 】

50

UPS バッテリ 40 は、本発明に係るバックアップ電源装置の一例である。例えば、UPS バッテリ 40 は、監視デバイス 206 の監視結果に応じて、マザーボード 20 にバックアップ電源を供給する。より具体的には、UPS バッテリ 40 は、マザーボード 20 の稼働中又は待機中において、ATX 電源 30 からの電力供給が無くなった場合に、マザーボード 20 にバックアップ電源を供給し、マザーボード 20 がシャットダウンした後に、ATX 電源 30 からの電力供給が停止しても、バックアップ電源を供給しないよう構成されている。

【0018】

次に、本発明がなされた背景を説明する。

図 4 は、比較例 1 における組み込みコンピュータの動作を説明する図である。

10

組み込みコンピュータでは、AC 電源の投入/切断により起動/シャットダウンを行う運用を取ることが多い。この運用の実現方法として、AC 電源が切断された状態 (State G3) から、AC 電源を投入することで、組み込みコンピュータの電源の自動 ON (State S0 に移行) を可能とするチップセットを採用している。

組み込みコンピュータで主に採用している ATX 電源には、内部に大容量コンデンサが搭載しており、AC 電源切断後もコンデンサに充電された電荷が放電し切るまでの数十秒間は、常駐電源が二次側に供給され続ける。チップセットは、電源の State を監視し、システム電源自動 ON の制御をするため、上述のコンデンサによる電源保持状態では AC 電源が切断されたこと (State G3 に移行したこと) を認識できない。

そのため、AC 電源切断からの数十秒間は、AC 電源を再投入してもシステム電源自動 ON できない。すなわち、電源の再投入不可時間として時間を空ける運用が必要である。

20

この再投入不可時間は、装置異常時からの早期復旧を妨げるものであり、運用面で課題となっている。

【0019】

より具体的には、図 4 に例示するように、通常、OS をシャットダウンすると非常駐電源及び常駐電源の両方が供給される状態 (State S0) から、常駐電源のみ供給される状態 (State S5) に移行するため、二次側での消費電力が小さくなり、放電時間が長くなる。

そこで、OS シャットダウン後も、State S0 のままであるよう設定変更する。この状態で AC 電源を切断することで、ATX 電源内部のコンデンサに充電された電荷により、常駐電源だけでなく非常駐電源にも供給し続けようとするため、放電時間を短縮することができる。

30

【0020】

また、UPS バッテリが搭載されている場合も課題が発生する。一般的な UPS バッテリは、停電と、正常なシステム電源断 (OS シャットダウンによる State S5 への移行) とを区別するために、OS シャットダウン時にバックアップ抑止信号を制御する。バックアップ抑止信号は、OS シャットダウン (State S5 移行) を起点に制御され、正常な OS シャットダウン時には、バッテリーバックアップ状態に移行しないよう制御する。State S5 が無効に設定された場合 (すなわち、OS シャットダウン後も、State S0 のままであるよう設定変更された場合) では、バックアップ抑止信号を出すことができず、正常な OS シャットダウンの場合においても、UPS バッテリは、停電発生と誤認識し、バッテリーバックアップ状態に移行してしまう。つまり、State S5 が無効に設定された場合は、UPS バッテリが使用できないという課題がある。

40

【0021】

また、常駐電源 - GND 間に、放電用部品を接続した放電回路を追加し、常駐電源ラインでの消費電流を多くすることで、AC 電源切断時の ATX 電源内部のコンデンサに充電された電荷の放電時間を短縮させることができる。この方式は、アナログの放電部品追加による放電方式のため、バッテリーバックアップ制御へは影響を及ぼさない。

しかし、電流が放電用部品に常時流れてしまうため、消費電力が増加すること、放電用部品が異常高温になるため、安全面で問題があること、実装面積の大きな放電用部品を複

50

数追加するためのスペースが必要になること等から、小型の組込みコンピュータには適さない。

【 0 0 2 2 】

そこで、本実施形態の組込みコンピュータ 2 では、マザーボード 2 0 が、A T X 電源 3 0 に対して、省電力モードへの移行を禁止して、O S 2 2 0 のシャットダウン後も通常稼働モードを維持し、O S 2 2 0 がシャットダウンするときに、マザーボード 2 0 が、U P S バッテリ 4 0 に対して、バックアップ抑止信号を出力して、電力供給を禁止する。

これにより、A T X 電源 3 0 の内部に充電された電荷の放電が早くなり、組込みコンピュータ 2 に対する電源再投入が早期に可能になる。

【 0 0 2 3 】

図 2 は、本実施形態における組込みコンピュータ 2 のシャットダウン処理 (S 1 0) を説明するフローチャートである。

図 3 は、図 2 のシャットダウン処理 (S 1 0) において、組込みコンピュータ 2 でやり取りされる信号及び状態の変化を示す図である。

なお、組込みコンピュータ 2 の起動処理時に、B I O S 2 1 0 (状態管理部) は、A C P I を経由して、S t a t e S 5 を無効とする設定情報をメモリ 2 0 8 に格納しており、これにより、O S 2 2 0 に対して、S t a t e S 5 を無効する旨を事前に通知している。

ステップ 1 0 0 (S 1 0 0) において、組込みコンピュータ 2 は、ユーザによるシャットダウン操作がなされるまで待機し (S 1 0 0 : N o) 、ユーザがシャットダウン操作を行うと (S 1 0 0 : Y e s) 、S 1 0 5 の処理に移行する。

【 0 0 2 4 】

ステップ 1 0 5 (S 1 0 5) において、組込みコンピュータ 2 の O S 2 2 0 は、シャットダウン処理を開始する。

ステップ 1 1 0 (S 1 1 0) において、O S 2 2 0 は、シャットダウン実行を契機として、P C H 2 0 4 の制御レジスタにアクセスする。

【 0 0 2 5 】

ステップ 1 1 5 (S 1 1 5) において、P C H 2 0 4 は、制御されたレジスタの状態を受けて、ハードウェア割込み (S M I) を生成し、B I O S 2 1 0 に通知する。

ステップ 1 2 0 (S 1 2 0) において、B I O S 2 1 0 は、ハードウェア割込みを受け取ったのを契機として、P C H 2 0 4 の制御レジスタにアクセスする。

ステップ 1 2 5 (S 1 2 5) において、P C H 2 0 4 (電源管理部) は、制御されたレジスタの状態を受けて、バックアップ抑止信号を生成し、生成されたバックアップ抑止信号を U P S バッテリ 4 0 に通知する。

【 0 0 2 6 】

ステップ 1 3 0 (S 1 3 0) において、U P S バッテリ 4 0 は、P C H 2 0 4 から通知されたバックアップ抑止信号を受けて、バッテリーバックアップモードへ移行しないように動作する。

ステップ 1 3 5 (S 1 3 5) において、マザーボード 2 0 は、事前の設定に応じて、S t a t e S 5 への移行を無効とし、S t a t e S 0 で待機する。

【 0 0 2 7 】

ステップ 1 4 0 (S 1 4 0) において、マザーボード 2 0 は、O S 2 2 0 のシャットダウンが完了すると、モニター (不図示) に、電源遮断が可能であることを表示させる。

ステップ 1 4 5 (S 1 4 5) において、A C ケーブル 3 0 0 が抜去されると、A T X 電源 3 0 の一次側電源の供給が停止する。

ステップ 1 5 0 (S 1 5 0) において、A T X 電源 3 0 は、S t a t e S 0 の状態にあるマザーボード 2 0 に対して、常駐電源及び非常駐電源を供給して、内部のコンデンサに蓄積された電荷を放電する。

【 0 0 2 8 】

以上説明したように、本実施形態の組込みコンピュータ 2 は、U P S バッテリ 4 0 が搭

10

20

30

40

50

載された状態であっても、省電力モードへの移行を禁止した状態でOS 220をシャットダウンし、ATX電源30の内部に充電された電荷を早期に放電することができる。したがって、電源の再投入不可時間が短縮される。

さらに、本組込みコンピュータ2は、State S5無効状態でAC電源を切断しても、バッテリーバックアップモードへ誤って移行することなく、電源OFF状態(State G3)へ移行することができる。

【符号の説明】

【0029】

- 2 ... 組込みコンピュータ
- 20 ... マザーボード
- 200 ... ハードウェア
- 210 ... BIOS
- 220 ... OS
- 30 ... ATX電源
- 40 ... UPSバッテリー

10

20

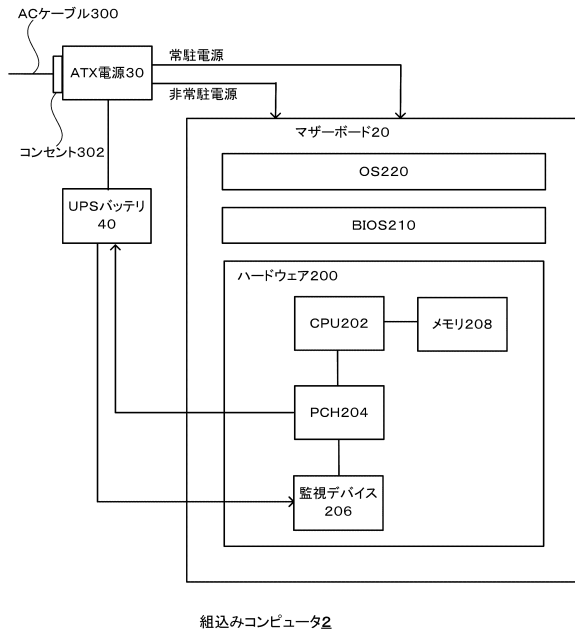
30

40

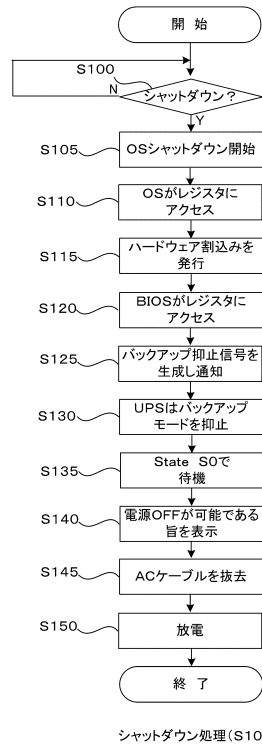
50

【図面】

【図1】



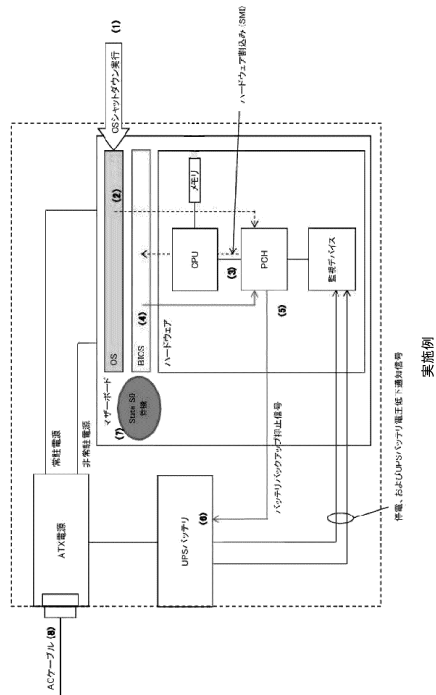
【図2】



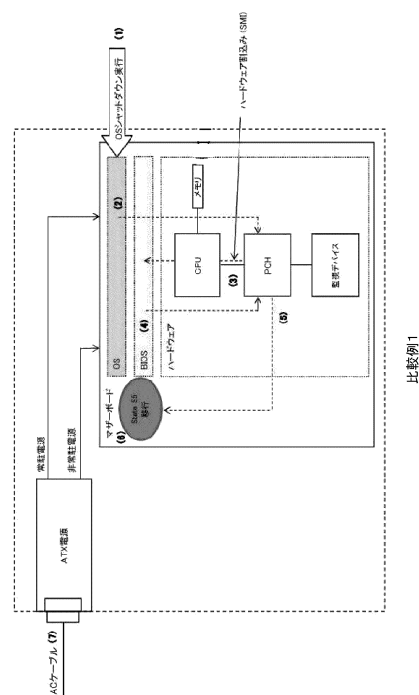
10

20

【図3】



【図4】



30

40

50

フロントページの続き

- (56)参考文献 特開2010-073030(JP,A)
特開2006-133822(JP,A)
特開2009-183044(JP,A)
特表2011-508341(JP,A)
特開2014-112279(JP,A)
特開2002-258687(JP,A)
- (58)調査した分野 (Int.Cl., DB名)
G06F 1/26 - 1/3296