



(12) 发明专利申请

(10) 申请公布号 CN 102014017 A

(43) 申请公布日 2011.04.13

(21) 申请号 201010506141.2

(22) 申请日 2010.09.30

(71) 申请人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为
基地总部办公楼

(72) 发明人 王正香

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

H04L 12/26(2006.01)

G01R 19/165(2006.01)

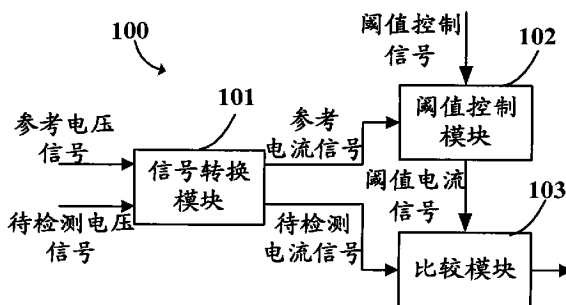
权利要求书 5 页 说明书 13 页 附图 7 页

(54) 发明名称

一种信号检测电路、方法及系统

(57) 摘要

一种信号检测电路、方法及系统,其中信号检测电路包括:信号转换模块、阈值控制模块、比较模块;信号转换模块用于将参考电压信号转换为参考电流信号,将参考电流信号发送给阈值控制模块;将待检测电压信号转换为待检测电流信号,将待检测电流信号发送给比较模块;阈值控制模块用于根据参考电流信号生成阈值电流信号,将阈值电流信号发送给比较模块;接收阈值控制信号,根据阈值控制信号改变阈值电流信号的大小;比较模块用于比较待检测电流信号和阈值电流信号的大小,并输出比较结果。根据阈值控制信号改变阈值电流信号的大小,使得信号检测电路的阈值可以灵活配置,提高了信号检测电路的检测灵活性。



1. 一种信号检测电路，其特征在于，包括：信号转换模块、阈值控制模块、比较模块；

所述信号转换模块用于：将参考电压信号转换为参考电流信号，将参考电流信号发送给阈值控制模块；将待检测电压信号转换为待检测电流信号，将待检测电流信号发送给所述比较模块；

所述阈值控制模块用于：根据所述参考电流信号生成阈值电流信号，将阈值电流信号发送给比较模块；接收阈值控制信号，根据所述阈值控制信号改变所述阈值电流信号的大小；

所述比较模块用于：比较所述待检测电流信号和所述阈值电流信号的大小，并输出比较结果。

2. 根据权利要求 1 所述的信号检测电路，其特征在于，所述阈值控制信号是数字阈值控制信号，

所述阈值控制模块具体用于：根据所述参考电流信号生成与所述参考电流信号成第一比例关系的阈值电流信号；接收根据检测需求输入的数字阈值控制信号，根据所述数字阈值控制信号调整所述第一比例关系，以改变阈值电流信号的大小。

3. 根据权利要求 2 所述的信号检测电路，其特征在于，该信号检测电路还包括：迟滞产生模块；

所述迟滞产生模块用于，根据所述参考电流信号生成与参考电流信号成第二比例关系的迟滞电流信号；接收所述比较模块输出的比较结果，根据所述比较结果选择性地将在迟滞电流信号叠加到阈值电流信号中；接收根据检测需求输入的数字迟滞控制信号，并根据所述数字迟滞控制信号调整所述第二比例关系，以改变所述迟滞电流信号大小。

4. 根据权利要求 3 所述的信号检测电路，其特征在于：

所述比较模块用于：当流出比较模块输入端的待检测电流信号大于流入比较模块输入端的阈值电流信号时，输出第一电平电压；当流出比较模块输入端的待检测电流信号小于流入比较模块输入端的阈值电流信号时，输出第二电平电压；当待检测电流信号和阈值电流信号都流入比较模块输入端时，输出第二电平电压；

所述迟滞产生模块用于，当所述比较模块输出的比较结果是第二电平电压时，将迟滞电流信号叠加到阈值电流信号中；当所述比较模块输出的比较结果是第一电平电压时，不将迟滞电流信号叠加到阈值电流信号中。

5. 根据权利要求 4 所述的信号检测电路，其特征在于，所述信号转换模块包括：第一信号转换模块和第二信号转换模块；所述第一信号转换模块用于将所述参考电压信号转换为所述参考电流信号，所述第二信号转换模块用于将所述待检测电压信号转换为所述待检测电流信号；所述第一信号转换模块和第二信号转换模块的电压转换电流增益相同。

6. 根据权利要求 5 所述的信号检测电路，其特征在于，

所述第二信号转换模块具有第一输入端，第二输入端，第一输出端和第二输出端，当第一输入端电压大于第二输入端电压时，待检测电流信号由第一输出端流入第二信号转换模块且由第二输出端流出第二信号转换模块；当第一输入端电压小于第二输入端电压时，待检测电流信号由第一输出端流出第二信号转换模块且由第二输出端流入第二信

号转换模块；将第一输入端和第二输入端输入的差分待检测电压信号转换为第一输出端和第二输出端输出的差分待检测电流信号。

7. 根据权利要求 6 所述的信号检测电路，其特征在于，

所述阈值控制模块还用于通过改变根据阈值电流信号的大小，来确定信号检测电路的阈值；

所述第二信号转换模块，通过第一输出端将待检测电流信号发送给所述比较模块；所述比较模块输出第一电平电压时，指示差分待检测电压信号大于信号检测电路的阈值，所述比较模块输出第二电平电压时，指示差分待检测电压信号小于信号检测电路的阈值。

8. 根据权利要求 6 所述的信号检测电路，其特征在于，还包括复制比较模块和复制迟滞产生模块，

所述阈值控制模块还用于：通过改变根据阈值电流信号的大小，来确定信号检测电路的阈值；生成与所述阈值电流信号相等的复制阈值电流信号；将复制阈值电流信号发送给复制比较模块；

所述第二信号转换模块还用于，通过第一输出端和第二输出端将差分待检测电流信号分别输出给比较模块和复制比较模块；

复制迟滞产生模块用于，生成与迟滞电流信号相等的复制迟滞电流信号；接收所述复制比较模块输出的比较结果；根据复制比较模块输出的比较结果确定是否将复制迟滞电流信号叠加到复制阈值电流信号中；

所述复制比较模块用于：当流出复制比较模块输入端的待检测电流信号大于流入复制比较模块输入端的复制阈值电流信号时，输出第一电平电压；当流出复制比较模块输入端的待检测电流信号小于流入复制比较模块输入端的复制阈值电流信号时，输出第二电平电压；当待检测电流信号和复制阈值电流信号都流入复制比较模块输入端时，输出第二电平电压；

所述比较模块与所述复制比较模块任意一个输出第一电平电压时，指示差分待检测电压信号的绝对值大于信号检测电路的阈值。

9. 根据权利要求 8 所述的信号检测电路，其特征在于，所述比较模块包括：第二反相器和第三反相器；所述复制比较模块包括：第四反相器和第五反相器；

所述第二反相器的输入端用于接收经由所述第二信号转换模块的第一输出端输出的待检测电流信号与所述阈值电流信号；

所述第二反相器的输出端与所述第三反相器的输入端相连；

所述第三反相器的输出端输出第一比较结果，且所述第三反相器输出端输出的所述第一比较结果反馈到所述迟滞产生模块；

所述第四反相器的输入端用于接收经由所述第二信号转换模块的第二输出端输出的待检测电流信号与所述复制阈值电流信号；

所述第四反相器的输出端与所述第五反相器的输入端相连；

所述第五反相器的输出端输出第二比较结果，且所述第五反相器输出端输出的所述第二比较结果反馈到所述复制迟滞产生模块。

10. 根据权利要求 9 所述的信号检测电路，其特征在于，所述阈值控制模块包括：第

一反相器、运算放大器和第一 MOS 管、第三 MOS 管、第七 MOS 管；

所述第一反相器输出端与输入端相接，且所述第一反相器输出端与所述运算放大器的负相输入端相连；

所述运算放大器的正相输入端与所述第一 MOS 管漏极和所述第一信号转换模块的第一输出端相连；

所述运算放大器的输出端与所述第一 MOS 管栅极、第三 MOS 管栅极和第七 MOS 管栅极相连；

所述第一 MOS 管的源极、所述第三 MOS 管的源极、所述第七 MOS 管的源极与电源相连；

所述第三 MOS 管的漏极与所述第二反相器的输入端、所述第二信号转换模块的第一输出端相连；

所述第七 MOS 管的漏极与所述第四反相器的输入端、所述第二信号转换模块的第二输出端相连。

11. 根据权利要求 10 所述的信号检测电路，其特征在于，所述第一反相器、所述第二反相器、所述第三反相器、所述第四反相器和所述第五反相器相同。

12. 根据权利要求 11 所述的信号检测电路，其特征在于，所述迟滞产生模块包括：第二 MOS 管、第四 MOS 管、第五 MOS 管；所述复制迟滞产生模块包括：第六 MOS 管、第八 MOS 管和第九 MOS 管；

所述第二 MOS 管的源极、第五 MOS 管的源极和第六 MOS 管的源极、第九 MOS 管的源极接电源；

所述第二 MOS 管的栅极与所述第四 MOS 管的源极、第五 MOS 管的漏极相连；

所述第六 MOS 管的栅极与所述第八 MOS 管的源极、第九 MOS 管的漏极相连；

所述第二 MOS 管的漏极分别与所述第二信号转换模块的第一输出端、第二反相器输入端、第三 MOS 管的漏极相连；

所述第六 MOS 管的漏极分别与所述第二信号转换模块的第二输出端、第四反相器输入端、第七 MOS 管的漏极相连；

所述第五 MOS 管的栅极与所述第三反相器的输出端相连；

所述第九 MOS 管的栅极与所述第五反相器的输出端相连；

所述第四 MOS 管的栅极与所述第二反相器的输出端相连；

所述第八 MOS 管的栅极与所述第四反相器的输出端相连；

所述第四 MOS 管的漏极与所述第三 MOS 管的栅极相连；

所述第八 MOS 管的漏极与所述第七 MOS 管的栅极相连。

13. 根据权利要求 12 所述的信号检测电路，其特征在于，该电路还包括：一个两输入端的与非门；

所述与非门的两个输入端，分别用于连接所述第三反相器输出端和第五反相器输出端。

14. 根据权利要求 1、2、3、4、6 至 13 中任意一项所述的信号检测电路，其特征在于，该电路还包括：参考信号生成模块；所述参考信号生成模块，用于产生正比于带隙基准电压信号的差分参考电压信号，并将所述产生的差分参考电压信号发送给所述第一

信号转换模块。

15. 根据权利要求 14 所述的信号检测电路，其特征在于，该电路还包括：数字缓冲模块；

所述数字缓冲模块的输入端与所述与非门的输出端相连，用于增强所述与非门的输出驱动能力。

16. 根据权利要求 1、2、3、4、6 至 13 中任意一项所述的信号检测电路，其特征在于，该电路还包括：隔离滤波模块；

所述隔离滤波模块，用于将所述待检测电压信号进行隔离滤波处理，并将所述隔离滤波处理后的待检测电压信号发送给所述第二信号转换模块的输入端。

17. 一种信号检测方法，其特征在于，包括以下步骤：

将参考电压信号转换为参考电流信号；将待检测电压信号转换为待检测电流信号；

根据参考电流信号生成阈值电流信号；

接收阈值控制信号，根据所述阈值控制信号改变阈值电流信号的大小；

比较待检测电流信号和阈值电流信号的大小，并输出比较结果。

18. 根据权利要求 17 所述的信号检测方法，其特征在于，当所述阈值控制信号是数字阈值控制信号时，所述接收阈值控制信号，根据所述阈值控制信号改变阈值电流信号的大小的步骤具体为：

接收根据检测需求输入的数字阈值控制信号，根据参考电流信号生成与参考电流信号成第一比例关系的阈值电流信号；根据所述数字阈值控制信号调整阈值电流信号和参考电流信号的第一比例关系，以改变阈值电流信号的大小。

19. 根据权利要求 18 所述的信号检测方法，其特征在于，该方法还包括：

根据参考电流信号生成与参考电流信号成第二比例关系的迟滞电流信号；接收所述比较结果；根据所述比较结果确定是否将迟滞电流信号叠加到阈值电流信号中；接收数字迟滞控制信号，并根据所述数字迟滞控制信号调整所述第二比例关系，以改变所述迟滞电流信号大小。

20. 根据权利要求 17 至 19 中任意一项所述的信号检测方法，其特征在于，该方法还包括：

参考电压信号转换为参考电流信号的增益和将待检测电压信号转换为待检测电流信号的增益相同。

21. 根据权利要求 20 所述的信号检测电路，其特征在于，该方法还包括：

根据所述阈值控制信号改变阈值电流信号的大小，并确定信号检测电路的阈值；

所述比较结果为第一电平电压时，指示差分待检测电压信号大于信号检测电路的阈值，所述比较结果为第二电平电压时，指示差分待检测电压信号小于信号检测电路的阈值。

22. 根据权利要求 21 所述的信号检测电路，其特征在于，该方法还包括：

生成与所述阈值电流信号相等的复制阈值电流信号；

生成与迟滞电流信号相等的复制迟滞电流信号；接收所述复制比较模块的比较结果；根据所述复制比较模块的比较结果确定是否将复制迟滞电流信号叠加到复制阈值电流信号中。

23. 一种信号检测系统，其特征在于，该系统包括：如权利要求1至16中任意一项所述信号检测电路。

一种信号检测电路、方法及系统

技术领域

[0001] 本发明涉及通信技术领域，尤其涉及一种信号检测电路、方法及系统。

背景技术

[0002] 目前，局域网 (Local Area Networks, 简称 LANs) 通常基于 10BASE-T, 100BASE-T, 1000BASE-T 协议，使用双绞线进行信号收发。在发送方的物理层芯片 (Physical Layer Device, 简称 PHY) 与接收方 PHY 进行通信时，发送方与接收方需要各自向对方发送 10Mbps 链接信号或者 100Mbps 信号 (以下简称为协商信号)。所述协商信号用于通知对方其各自的通信能力，例如：速度模式和双工模式。如果远端 PHY 断电或者双绞线断开等导致本地 PHY 接收不到协商信号的故障出现时，本地 PHY 可以进入低功耗模式，关掉大部分信号处理电路以节省功耗，这对于电池供电的电子设备尤为重要。如果所述故障恢复，也就是当本地 PHY 能够接收到协商信号时，本地的 PHY 要能够被唤醒，进入正常的工作模式，开始自协商过程。因此，为了节省功耗，同时不影响正常工作，PHY 需要一个信号检测电路来监视双绞线上的能量状态 (例如：信号的幅度) 以指示协商信号的出现与否。

[0003] 现有信号检测电路技术通常采用分立器件实现，从而使得整个信号检测电路的搭建成本较高；另外，由于现有信号检测电路所采用比较器的阈值设置单一，所以使得整个信号检测电路的检测灵活性较差。

发明内容

[0004] 为解决上述问题，本发明实施例提供了一种信号检测电路、方法及系统。

[0005] 一方面，本发明实施例提供的一种信号检测电路，包括：信号转换模块、阈值控制模块、比较模块；

[0006] 所述信号转换模块用于：将参考电压信号转换为参考电流信号，将参考电流信号发送给阈值控制模块；将待检测电压信号转换为待检测电流信号，将待检测电流信号发送给所述比较模块；

[0007] 所述阈值控制模块用于：根据参考电流信号生成与参考电流信号成第一比例关系的阈值电流信号，将阈值电流信号发送给比较模块；接收阈值控制信号，根据所述阈值控制信号改变阈值电流信号的大小；

[0008] 所述比较模块用于：比较待检测电流信号和阈值电流信号的大小，并输出比较结果。

[0009] 另一方面，本发明实施例提供的一种信号检测方法，包括：

[0010] 将参考电压信号转换为参考电流信号，将参考电流信号发送给阈值控制模块；将待检测电压信号转换为待检测电流信号，将待检测电流信号发送给比较模块；

[0011] 根据参考电流信号生成与参考电流信号成阈值电流信号，将阈值电流信号发送给比较模块；接收阈值控制信号，根据所述阈值控制信号改变阈值电流信号的大小；

[0012] 比较待检测电流信号和阈值电流信号的大小，并输出比较结果。

[0013] 再一方面，本发明实施例提供的一种信号检测系统，包括：如上所述的信号检测电路。

[0014] 本发明实施例提供的一种信号检测电路、方法及系统，本发明实施例通过信号转换模块将参考电压信号转换为参考电流信号；将待检测电压信号转换为待检测电流信号；所述阈值控制模块可以接收阈值控制信号，根据所述阈值控制信号改变阈值电流信号的大小，将阈值电流信号发送给比较模块；这样，实现了信号检测电路阈值的灵活配置，提高了所述信号检测电路的检测灵活性。还由于本发明实施例采用了集成电路工艺将所述信号检测电路集成在 PHY 芯片上，与现有技术相比，降低了搭建成本。

附图说明

[0015] 图 1 为本发明实施例提供的一种信号检测电路结构示意图；

[0016] 图 2 为本发明实施例提供的另一种信号检测电路结构示意图；

[0017] 图 3 为本发明实施例提供的一种信号检测电路图；

[0018] 图 4 为本发明实施例提供的一种对称全差分结构的信号检测电路图；

[0019] 图 5 为本发明实施例提供的一种信号检测电路中信号转换模块的具体实现电路图；

[0020] 图 6 为本发明实施例提供的一种信号检测电路中可编程 MOS 管电路图；

[0021] 图 7 为本发明实施例提供的一种信号检测电路中参考信号生成模块的具体实现电路图；

[0022] 图 8 为本发明实施例提供的一种信号检测电路中隔离滤波模块的具体实现电路图；

[0023] 图 9 为本发明实施例提供的一种信号检测方法流程图；

[0024] 图 10 为本发明实施例提供的另一种信号检测方法流程图；

[0025] 图 11 为本发明实施例提供的再一种信号检测方法流程图；

[0026] 图 12 为本发明实施例提供的再一种信号检测方法流程图；

[0027] 图 13 为本发明实施例提供的一种信号检测系统示意图。

具体实施方式

[0028] 下面结合具体的实施例和附图对本发明提供的一种信号检测电路进行详细的说明。

[0029] 如图 1 所示，为本发明实施例提供的一种信号检测电路 100，该电路包括：信号转换模块 101、阈值控制模块 102、比较模块 103；

[0030] 信号转换模块 101 用于：将参考电压信号转换为参考电流信号，将参考电流信号发送给阈值控制模块；将待检测电压信号转换为待检测电流信号，将待检测电流信号发送给比较模块。

[0031] 阈值控制模块 102 用于：根据参考电流信号生成阈值电流信号，将阈值电流信号发送给比较模块；接收根据检测需求输入的阈值控制信号，根据阈值控制信号改变阈值电流信号的大小。

[0032] 可选的，阈值控制信号是数字阈值控制信号。阈值控制模块具体用于：根据参考电流信号生成与参考电流信号成第一比例关系的阈值电流信号；接收数字阈值控制信号，根据数字阈值控制信号调整阈值电流信号和参考电流信号的第一比例关系，以改变阈值电流信号的大小。

[0033] 比较模块 103 用于：比较待检测电流信号和阈值电流信号的大小，并输出比较结果。

[0034] 根据阈值控制信号改变阈值电流信号的大小，使得信号检测电路的阈值可以灵活配置，提高了信号检测电路的检测灵活性。。还由于本发明实施例可采用集成电路工艺将信号检测电路可集成在物理层 PHY 芯片上，降低了搭建成本。

[0035] 如图 2 所示，为本发明实施例提供的另一种信号检测电路，该电路包括：信号转换模块 201、阈值控制模块 202、比较模块 203、迟滞产生模块 204；

[0036] 信号转换模块 201 用于：将参考电压信号转换为参考电流信号，将参考电流信号发送给阈值控制模块；将待检测电压信号转换为待检测电流信号，将待检测电流信号发送给比较模块。

[0037] 阈值控制模块 202 用于：根据参考电流信号生成与参考电流信号成第一比例关系的阈值电流信号，将阈值电流信号发送给比较模块；接收根据检测需求输入的阈值控制信号，根据阈值控制信号改变阈值电流信号的大小。可选的，阈值控制信号是数字阈值控制信号。阈值控制模块 202 还用于：接收数字阈值控制信号，根据数字阈值控制信号调整阈值电流信号和参考电流信号的第一比例关系，以改变阈值电流信号的大小。可选的，根据检测需求输入的阈值控制信号可以根据不同应用场景设置，如需要检测不同的待检测阈值电流信号时，设置不同阈值控制信号，根据阈值控制信号调整所述第一比例关系，以改变阈值电流信号的大小。

[0038] 比较模块 203 用于：比较待检测电流信号和阈值电流信号的大小，并输出比较结果。

[0039] 迟滞产生模块 204 用于，根据参考电流信号生成与参考电流信号成第二比例关系的迟滞电流信号；接收比较模块输出的比较结果；根据比较结果确定是否将迟滞电流信号叠加到阈值电流信号中；接收数字迟滞控制信号，并根据数字迟滞控制信号调整第二比例关系，以改变迟滞电流信号大小。

[0040] 当比较结果为高电平时，将迟滞电流信号叠加到阈值电流信号上；当比较结果为低电平时，不将迟滞电流信号叠加到阈值电流信号上；其中，不将迟滞电流信号叠加到阈值电流信号上可以理解为：产生迟滞电流信号但不叠加到阈值电流信号中，或产生迟滞电流信号但叠加到阈值电流信号中的迟滞电流信号为 0，或不产生迟滞电流信号。

[0041] 本发明实施例通过将迟滞电流信号选择性的叠加到阈值电流信号中，进而在待检测电压信号由小变大和由大变小时，可以产生对应的两个信号检测电路的阈值，从而引入迟滞，增强了信号检测电路抑制噪声的能力。

[0042] 基于如上实施例，如图 3 所示，为本发明实施例提供的一种单端信号检测电路：

[0043] 信号转换模块包括：第一信号转换模块 G1 和第二信号转换模块 G2。第一信号转换模块用于将参考电压信号转换为参考电流信号，第二信号转换模块用于将待检测电

压信号转换为待检测电流信号；第一信号转换模块和第二信号转换模块的电压转换电流增益相同。具体的电压转电流电路模块可参见图 5。

[0044] 阈值控制模块包括：第一反相器 INV1、运算放大器 AMP 和第一 MOS 管 MP1、第三 MOS 管 MP3；其中，第一 MOS 管 MP1 为可编程 MOS 管，具体电路结构可以结合参见图 6。

[0045] 比较模块包括包括：第二反相器 INV2、第三反相器 INV3。

[0046] 迟滞产生模块包括包括：第二 MOS 管 MP2、第四 MOS 管 MP4、第五 MOS 管 MP5；其中，第二 MOS 管 MP2 为可编程 MOS 管，具体电路结构也可以结合参见图 6。

[0047] 第一反相器 INV1 输出端与输入端相接，且第一反相器 INV1 输出端与运算放大器 AMP 的负相输入端相连；

[0048] 运算放大器 AMP 的正相输入端与第一 MOS 管 MP1 漏极和第一信号转换模块 G1 的第一输出端相连；

[0049] 运算放大器 AMP 的输出端与第一 MOS 管 MP1 栅极、第三 MOS 管 MP3 栅极相连；

[0050] 第一 MOS 管 MP1 的源极、第三 MOS 管 MP3 的源极与电源 VDD 相连；

[0051] 第三 MOS 管 MP3 的漏极与第二反相器 INV2 的输入端、第二信号转换模块 G2 的第一输出端相连。

[0052] 第二反相器 INV2 的输出端与第三反相器 INV3 的输入端相连；

[0053] 第三反相器 INV3 的输出端输出第一比较结果 VON，且将 VON 反馈到迟滞产生模块的第五 MOS 管 MP5 的栅极；第二反相器 INV2 输出端输出信号 VON_N 反馈到迟滞产生模块的第四 MOS 管 MP4 的栅极。

[0054] 第二 MOS 管 MP2 的源极、第五 MOS 管 MP5 的源极接电源 VDD；

[0055] 第二 MOS 管 MP2 的栅极与第四 MOS 管 MP4 的源极、第五 MOS 管 MP5 的漏极相连；

[0056] 第二 MOS 管 MP2 的漏极分别与第二信号转换模块 G2 的第一输出端、第二反相器 INV2 输入端、第三 MOS 管 MP3 的漏极相连；

[0057] 第五 MOS 管 MP5 的栅极与第三反相器 INV3 的输出端相连；

[0058] 第四 MOS 管 MP4 的栅极与第二反相器 INV2 的输出端相连；

[0059] 第四 MOS 管 MP4 的漏极与第三 MOS 管 MP3 的栅极相连。

[0060] 本发明实施例中，所述的 MOS 管全部为 PMOS 管（P 型金属氧化物半导体场效应管），也可以全部用 NMOS 管（N 型金属氧化物半导体场效应管）以相同方式实现，本领域技术人员可以容易根据本发明实施例的揭露，对本发明实施例中的部分或全部电路进行适当替换，如替换 MOS 管为其他种类晶体管，或者可以使用与信号转换模块、阈值控制模块，或比较模块、或迟滞产生模块等具有相同功能的其他类似电路替换。

[0061] 如图 3 所示的实施例中，当流出比较模块输入端（INV2 的输入端）的待检测电流信号大于流入比较模块输入端的阈值电流信号时，比较模块输出低电平电压；当流出比较模块输入端的待检测电流信号小于流入比较模块输入端的阈值电流信号时，比较模块输出高电平电压；当待检测电流信号和阈值电流信号都流入比较模块输入端时，比较模块输出高电平电压。可以理解，在电流方向相反时，及当流入比较模块输入端（INV2 的

输入端)的待检测电流信号大于流出比较模块输入端的阈值电流信号时,比较模块输出高电平电压;当流入比较模块输入端的待检测电流信号小于流出比较模块输入端的阈值电流信号时,比较模块输出低电平电压;当待检测电流信号和阈值电流信号都流出比较模块输入端时,比较模块输出低电平电压。

[0062] 这里迟滞产生模块同样用于,当比较模块输出端(INV3的输出端)输出的比较结果是高电平电压时,将迟滞电流信号叠加到阈值电流信号中;当比较模块输出的比较结果是低电平电压时,不将迟滞电流信号叠加到阈值电流信号中。

[0063] 这里第二信号转换模块具有第一输入端,第二输入端,第一输出端和第二输出端,当第一输入端电压大于第二输入端电压时,待检测电流信号由第一输出端流入第二信号转换模块且由第二输出端流出第二信号转换模块;当第一输入端电压小于第二输入端电压时,待检测电流信号由第一输出端流出第二信号转换模块且由第二输出端流入第二信号转换模块;将第一输入端和第二输入端输入的差分待检测电压信号转换为第一输出端和第二输出端输出的差分待检测电流信号。

[0064] 第二信号转换模块通过第一输出端将待检测电流信号发送给比较模块,第二输出端可以为悬空或接成其他合适方式;比较模块输出低电平电压时,指示差分待检测电压信号(VIP-VIN)大于信号检测电路的阈值,比较模块输出高电平电压时,指示差分待检测电压信号(VIP-VIN)小于信号检测电路的阈值。

[0065] 可选的,该电路还包括:参考信号生成模块RE1;该模块的实现具体可参见如下图7。

[0066] 参考信号生成模块RE1,用于产生正比于带隙基准电压信号VBG的差分参考电压信号(正端VREFP和负端VRERN),并将VREFP和VRERN分别送给第一信号转换模块G1的第一输入端和第二输入端。

[0067] 可选的,该电路还包括:隔离滤波模块A1;该模块A1具体实现可参见如下图8。

[0068] 隔离滤波模块A1,用于将待检测电压信号RX+和RX-进行隔离滤波处理,并将隔离滤波处理后的待检测电压信号VIP和VIN分别发送给第二信号转换模块G2的第一输入端和第二输入端。

[0069] 可选的,该电路还包括:一个反相器INV0。

[0070] 反相器INV0,用于连接第三反相器输出端。其中,第三反相器输出端输出比较结果VON。

[0071] 可选的,该电路还包括:数字缓冲模块D1。

[0072] 数字缓冲模块D1的输入端与反相器INV0的输出端相连,用于增强INV0的输出驱动能力,输出能量指示信号ENERGY DETECT。

[0073] 基于如上实施例,如图4所示,为本发明实施例提供的一种全差分结构的信号检测电路;该电路包括信号转换模块、阈值控制模块、迟滞产生模块、复制迟滞产生模块、比较模块、复制比较模块。可以理解,与图3相比较,全差分结构的信号检测电路中:阈值控制模块多了与第三MOS管MP3相同的第七MOS管MP7;与迟滞产生模块相同的复制迟滞产生模块;与比较模块相同的复制比较模块。具体的:

[0074] 信号转换模块包括:第一信号转换模块G1和第二信号转换模块G2。

[0075] 阈值控制模块包括：第一反相器 INV1、运算放大器 AMP 和第一 MOS 管 MP1、第三 MOS 管 MP3、第七 MOS 管 MP7；其中，第一 MOS 管 MP1 为可编程 MOS 管，具体电路结构可以参见图 6。

[0076] 比较模块包括：第二反相器 INV2 和第三反相器 INV3。

[0077] 复制比较模块包括：第四反相器 INV4 和第五反相器 INV5。

[0078] 迟滞产生模块包括：第二 MOS 管 MP2、第四 MOS 管 MP4、第五 MOS 管 MP5。

[0079] 复制迟滞产生模块包括：第六 MOS 管 MP6、第八 MOS 管 MP8 和第九 MOS 管 MP9。

[0080] 其中，第二 MOS 管 MP2 和第六 MOS 管 MP6 为可编程 MOS 管，具体电路结构可以参见图 6。

[0081] 其中，信号转换模块的 G1 用于将参考电压信号转换为参考电流信号，并将转换后的参考电流信号发送给阈值控制模块；第二信号转换模块 G2 用于将待检测电压信号转换为待检测电流信号，分别通过 G2 的第一输出端和第二输出端送给比较模块和复制比较模块。

[0082] 此处，第一信号转换模块 G1 和第二信号转换模块 G2 的电压转换电流增益相同，具体实现可参见如下图 5。

[0083] 第一反相器 INV1 输出端与输入端相接，且第一反相器 INV1 输出端与运算放大器 AMP 的负相输入端相连；

[0084] 运算放大器 AMP 的正相输入端与第一 MOS 管 MP1 漏极和第一信号转换模块 G1 的第一输出端相连；

[0085] 运算放大器 AMP 的输出端与第一 MOS 管 MP1 栅极、第三 MOS 管 MP3 栅极和第七 MOS 管 MP7 栅极相连；

[0086] 第一 MOS 管 MP1 的源极、第三 MOS 管 MP3 的源极、第七 MOS 管 MP7 的源极与电源 VDD 相连；

[0087] 第三 MOS 管 MP3 的漏极与第二反相器 INV2 的输入端、第二信号转换模块 G2 的第一输出端相连；

[0088] 第七 MOS 管 MP7 的漏极与第四反相器 INV4 的输入端、第二信号转换模块 G2 的第二输出端相连。

[0089] 第二反相器 INV2 的输出端与第三反相器 INV3 的输入端相连；

[0090] 第三反相器 INV3 的输出端输出全差分结构的第一比较结果 VON，且第三反相器 INV3 输出端将第一比较结果 VON 反馈到迟滞产生模块的第五 MOS 管 MP5 的栅极；第二反相器 INV2 输出端输出信号 VON_N 反馈到迟滞产生模块的第四 MOS 管 MP4 的栅极。

[0091] 第四反相器 INV4 的输出端与第五反相器 INV5 的输入端相连；

[0092] 第五反相器 INV5 的输出端输出全差分结构的第二比较结果 VOP，且第五反相器 INV5 输出端输出的第二比较结果 VOP 反馈到迟滞产生模块的第九 MOS 管 MP9 的栅极；第四反相器 INV4 输出端输出信号 VOP_N 反馈到迟滞产生模块的第八 MOS 管 MP8 的栅极。

[0093] 第二 MOS 管 MP2 的源极、第五 MOS 管 MP5 的源极和第六 MOS 管 MP6 的源

极、第九 MOS 管 MP9 的源极接电源 VDD；

[0094] 第二 MOS 管 MP2 的栅极与第四 MOS 管 MP4 的源极、第五 MOS 管 MP5 的漏极相连；

[0095] 第六 MOS 管 MP6 的栅极与第八 MOS 管 MP8 的源极、第九 MOS 管 MP9 的漏极相连；

[0096] 第二 MOS 管 MP2 的漏极分别与第二信号转换模块 G2 的第一输出端、第二反相器 INV2 输入端、第三 MOS 管 MP3 的漏极相连；

[0097] 第六 MOS 管 MP6 的漏极分别与第二信号转换模块 G2 的第二输出端、第四反相器 INV4 输入端、第七 MOS 管 MP7 的漏极相连；

[0098] 第五 MOS 管 MP5 的栅极与第三反相器 INV3 的输出端相连；

[0099] 第九 MOS 管 MP9 的栅极与第五反相器 INV5 的输出端相连；

[0100] 第四 MOS 管 MP4 的栅极与第二反相器 INV2 的输出端相连；

[0101] 第八 MOS 管 MP8 的栅极与第四反相器 INV4 的输出端相连；

[0102] 第四 MOS 管 MP4 的漏极与第三 MOS 管 MP3 的栅极相连；

[0103] 第八 MOS 管 MP8 的漏极与第七 MOS 管 MP7 的栅极相连。

[0104] 这里，阈值控制模块根据阈值控制信号改变阈值电流信号的大小，来确定信号检测电路的阈值。第二信号转换模块具有第一输入端，第二输入端，第一输出端和第二输出端，当第一输入端电压大于第二输入端电压时（及 V_{IP} 大于 V_{IN} 时），待检测电流信号由第一输出端 (NODEB) 流入第二信号转换模块且由第二输出端 (NODEC) 流出第二信号转换模块；当第一输入端电压小于第二输入端电压时（及 V_{IP} 小于 V_{IN} 时），待检测电流信号由第一输出端 (NODEB) 流出第二信号转换模块且由第二输出端 (NODEC) 流入第二信号转换模块；将第一输入端和第二输入端输入的差分待检测电压信号转换为第一输出端和第二输出端输出的差分待检测电流信号。

[0105] 可以理解这里阈值控制模块，用于生成与阈值电流信号相等的复制阈值电流信号；将复制阈值电流信号发送给复制比较模块；

[0106] 第二信号转换模块通过第一输出端（也可以理解为 NODEB）和第二输出端（也可以理解为 NODEC）将差分待检测电流信号分别输出给比较模块和复制比较模块。

[0107] 复制迟滞产生模块用于，生成与迟滞电流信号相等的复制迟滞电流信号；接收复制比较模块输出的比较结果；根据复制比较模块输出的比较结果确定是否将复制迟滞电流信号叠加到复制阈值电流信号中。

[0108] 复制比较模块用于：当流出复制比较模块输入端的待检测电流信号大于流入复制比较模块输入端的复制阈值电流信号时，输出低电平电压；当流出复制比较模块输入端的待检测电流信号小于流入复制比较模块输入端的复制阈值电流信号时，输出高电平电压；当待检测电流信号和复制阈值电流都流入复制比较模块输入端时，输出高电平电压；

[0109] 比较模块与复制比较模块任意一个输出低电平电压时，指示差分待检测电压信号的绝对值大于信号检测电路的阈值。可以理解，如果比较模块输出低电平电压时，指示第二信号转换模块的第一输入端电压减去第二输入端电压大于信号检测电路的阈值。如果复制比较模块输出低电平电压时，指示第二信号转换模块的第二输入端电压减去第

一输入端电压大于信号检测电路的阈值。

[0110] 可以理解，本发明实施例中，如果 G1 模块和 G2 模块增益不同，可以调整 G1 或者 G2 模块的增益来调整信号检测电路的阈值，或者可以通过调整参考电压信号来调整信号检测电路的阈值，在本发明实施例中，阈值电流信号可以理解为流过 MP3 的电流，或者是流过 MP3 和 MP2 的电流的叠加电流。

[0111] 可以理解，该电路还包括：参考信号生成模块 RE1；该模块的实现具体可参见如下图 7。

[0112] 本发明实施例中，所述的 MOS 管全部为 PMOS 管（P 型金属氧化物半导体场效应管），也可以全部用 NMOS 管（N 型金属氧化物半导体场效应管）以相同方式实现，本领域技术人员可以容易根据本发明实施例的揭露，对本发明实施例中的部分或全部电路进行适当替换，如替换 MOS 管为其他种类晶体管，或者可以使用与信号转换模块、阈值控制模块，或比较模块、或迟滞产生模块等具有相同功能的其他类似电路替换

[0113] 参考信号生成模块 RE1，用于产生正比于带隙基准电压信号 VBG 的差分参考电压信号（正端 VREFP 和负端 VRERN），并将 VREFP 和 VRERN 分别发送给第一信号转换模块 G1 的第一输入端和第二输入端。需要注意的是，该电路还包括：隔离滤波模块 A1；该模块 A1 具体实现可参见如下图 8。

[0114] 隔离滤波模块 A1，用于将待检测电压信号 RX+ 和 RX- 进行隔离滤波处理，并将隔离滤波处理后的待检测电压信号 VIP 和 VIN 分别发送给第二信号转换模块 G2 的第一输入端和第二输入端。

[0115] 还需要注意的是，该电路还包括：一个两输入的与非门 N1。

[0116] 与非门的两个输入端，分别用于连接全差分结构电路中第三反相器输出端和第五反相器输出端。其中，第三反相器输出端输出比较结果 VON；第五反相器输出端输出比较结果 VOP。

[0117] 还需要注意的是，该电路还包括：数字缓冲模块 D1。

[0118] 数字缓冲模块 D1 的输入端与与非门 N1 的输出端相连，用于增强与非门的输出驱动能力，输出能量指示信号 ENERGY DETECT。

[0119] 基于以上的信号检测电路，以下通过信号检测电路的工作原理进一步对本发明进行详细说明：通过参考信号生成模块 RE1 产生一个正比于带隙基准电压 VBG 的参考电压 VREF，即 $VREF = VREFP - VREFN = K * VBG$ ，其中 K 为比例因子。VREF 不受工艺、电压、温度（Process Voltage Temperature，简称 PVT）的影响。VREF 驱动 G1 电路产生一个大小为 $VREF * G_m$ 的电流流过 P 型 MOS 管 MP1；其中， G_m 为 G1 电路的增益。MP1 为可编程 MOS 管电路，其 Multiple（并联个数）为 L，L 可由数字信号 DW1 编程控制，MP1 由电压 VBP 偏置。第一反相器 INV1 的翻转点为 VMID，由 INV1 的输入输出短接得到，VMID 通常设计为电源电压 VDD 的一半。AMP 驱动 NODEA 的电压等于 VMID。P 型 MOS 管 MP3，MP7 也由 VBP 偏置，Multiple 均为 M。P 型 MOS 管 MP2，MP6 为可编程 MOS 管电路，其栅极电压分别受到 VON，VOP 的控制，Multiple 均为 N，N 可由数字信号 DW2 编程控制。MP4，MP5，MP8，MP9 为开关管，栅极电压为低电平时导通，高电平时断开。因此，当 VON 为高电平时， VON_N 为低电平，MP 5 不导通，MP4 导通，MP2 栅极电压等于 VBP；当 VON 为低电平时， VON_N 为高电平，MP 5 导

通，MP4 不导通，MP2 栅极电压等于 VDD，MP2 不导通。当 VOP 为高电平时，VOP_N 为低电平，MP9 不导通，MP8 导通，MP6 栅极电压等于 VBP；当 VOP 为低电平时，VOP_N 为高电平；MP9 导通，MP8 不导通，MP6 栅极电压等于 VDD，MP6 不导通。MP2，MP3 的电流均流入节点 NODEB，MP6，MP7 的电流均流入节点 NODEC 实现了迟滞电流信号与阈值电流信号的叠加。输入差分信号 RX+，RX- 输入到 A1 模块进行隔离和滤波；A1 模块输出的 VIP 和 VIN 信号分别输入到 G2 模块的第一输入端和第二输入端；G2 电路和 G1 电路的电压转换电流增益相同，G2 的第一输出端和第二输出端分别连接 NODEB 和 NODEC。NODEB 和 NODEC 的电压分别驱动反相器 INV2，INV4。INV2 和 INV4 的输出信号 VON_N 和 VOP_N 分别驱动反相器 INV3 和 INV5，INV3 和 INV5 的输出信号 VON 和 VOP 经过与非逻辑运算得到 VTEMP，VTEMP 再经由 D1 模块输出能量指示信号 ENERGY DETECT。D1 模块用来驱动信号检测电路的负载。图 4 中的 INV2，INV3，INV4，INV5 完全和 INV1 相同。图 4 中的 MP1 ~ MP9 均为 P 型 MOS 管，图 4 的信号检测电路实现方法也可以用 N 型 MOS 管以相同的方式实现。

[0120] 设 VIP 大于等于 VIN，当 $VIP - VIN = 0$ 时，G2 电路输出电流为 0，NODEB 和 NODEC 电压均被拉高，VON_N 和 VOP_N 均为低电平，VON 和 VOP 均为高电平，MP2 和 MP6 均导通，VTEMP 和能量指示信号 ENERGY DETECT 均为低电平。

[0121] 当 $VIP - VIN$ 由 0 增大至 $VTRIP+$ （信号检测电路输入信号由低到高变化时，信号检测电路的阈值）时，且满足 $G_m * VTRIP+ = VREF * G_m * (M+N) / L$ ，即 $VTRIP+ = VREF * (M+N) / L = VBG * K * (M+N) / L$ 时，NODEB 的电压下降至 NODEA 的电压即 VMID，反相器 INV2 将翻转，VON_N 将由低电平变为高电平，VON 将由高电平变为低电平，能量指示信号 ENERGY DETECT 由低电平变为高电平，此时 MP2 被关断，而 NODEC 依然为高电平，VOP_N 依然为低电平，VOP 依然为高电平，MP6 依然导通。当 $VIP - VIN$ 由一个较大值（大于 $VTRIP+$ ）减小至 $VTRIP-$ （信号检测电路输入信号由高到低变化时，信号检测电路的阈值）时，且满足 $G_m * VTRIP- = VREF * G_m * M / L$ 即 $VTRIP- = VREF * M / L = VBG * K * M / L$ 时，NODEB 的电压上升至 VMID，反相器 INV2 将翻转，VON_N 将由高电平变为低电平，VON 将由低电平变为高电平，而 VOP 依然为高电平，所以能量指示信号 ENERGY DETECT 将由高电平变为低电平，此时 MP2 又将导通。

[0122] 由于信号通路为对称的全差分结构，VIP 小于 VIN 的情况和 VIP 大于 VIN 的情况类似，只是 NODEB 一直为高电平，NODEC 随着 $VIN - VIP$ 的变化而变化。

[0123] 综上，当 $|VIP - VIN| > VTRIP+$ 时，能量指示信号 ENERGY DETECT 为高电平；当 $|VIP - VIN| < VTRIP-$ 时，能量指示信号 ENERGY DETECT 为低电平；迟滞的大小为 $(VTRIP+) - (VTRIP-) = VBG * K * N / L$ ；迟滞的相对大小为 $((VTRIP+) - (VTRIP-)) / ((VTRIP+) + (VTRIP-)) = N / (2M + N)$ 。因此，信号检测电路的阈值和迟滞的大小均正比于带隙基准电压 VBG，因而不受 PVT 影响。阈值和迟滞相对大小均可独立编程控制，阈值可以通过对 L 的编程来控制，而迟滞的相对大小可以通过对 N 的编程来控制，两者互不影响。此外，PHY 还可以通过能量指示信号 ENERGY DETECT 信号的脉冲密度来区分 10Mbps 和 100Mbps 信号。

[0124] 在设计时要保证信号检测电路对 10Mbps 和 100Mbps 信号有足够快的响应速度。

[0125] 如果仅需要判断 $(RX+) - (RX-)$ 的大小，而非 $(RX+) - (RX-)$ 的绝对值大小，则

可以删去图 4 中的 MP6、MP7、MP8、MP9、INV4 和 INV5；与此同时，需要将与非门 N1 换为一个反相器，此时，反相器的输入端为 VON，输出端与 D1 模块的输入端相连。

[0126] 如果仅需要判断 (RX-)-(RX+) 的大小，而非 (RX-)-(RX+) 的绝对值大小，则可以删去图 4 中的 MP2、MP3、MP4、MP5、INV2 和 INV3；与此同时，需要将与非门 N1 换为一个反相器，此时，反相器的输入端为 VOP，输出端与 D1 模块的输入端相连。

[0127] 需要说明的是，D1 模块可以根据信号检测电路的负载情况，选择使用。

[0128] 可以理解，当不需要对待检测电压信号 RX+ 和 RX- 进行隔离滤波处理的时候，则图 4 中隔离滤波模块 A1 可以删去，直接将待检测电压信号 RX+ 和 RX- 分别送至第二信号转化模块 G2 的第一输入端和第二输入端。

[0129] 如图 5 所示，为本发明实施例中一种信号检测电路中信号转换模块的具体实现电路图；

[0130] 信号转换模块包括：MOS 管 M21，M22、电阻 R0 和 4 个电流源；其中，M21，M22 为差分对，偏置电流为 I，R0 为线性化信号转换模块增益的电阻，如果 R0 的值足够大则信号转换模块的增益近似为 $1/R0$ 。

[0131] MOS 管 M21 的栅极用于接收经由隔离滤波处理后的待检测电压信号 VIP；漏极与电流源一 I1 的负端相连；源极分别与电流源二 I2 的正端、电阻 R0 一端相连；其中，MOS 管 M21 的漏极还用于连接信号转换模块第一输出端 ION。

[0132] 电流源一 I1 的正端与电源 VDD 相连；电流源二 I2 的负端接地。

[0133] MOS 管 M22 的栅极用于接收经由隔离滤波处理后的待检测电压信号 VIN；漏极与电流源三 I3 的负端相连；源极分别与电流源四 I4 的正端、电阻 R0 另一端相连；其中，MOS 管 M22 的漏极还用于连接信号转换模块第二输出端 IOP。

[0134] 电流源三 I3 的正端与电源 VDD 相连；电流源四 I4 的负端接地。

[0135] 可以理解，图 5 仅为信号转换模块的一种实现方式，本发明不对信号转换模块的具体实现进行限定。

[0136] 如图 6 所示，为本发明实施例中一种信号检测电路中可编程 MOS 管电路图；

[0137] 可编程 MOS 管电路包括：MP31，MP32，MP33，MP34，MP35，MP36，MP37；其中，由 MP31，MP32，MP33 组合而成的等效 MOS 管的 Multiple 可以通过两位数字信号编程控制。两位数字信号控制 MP34，MP35，MP36，MP37 四个开关管。由 MP31，MP32，MP33 组合而成的等效 MOS 管的 Multiple 可以通过两位数字信号编程为 1，2，3，4 共四个值，例如：D1、D0 输入为 0、0，则 Multiple 为 1；D1、D0 输入为 0、1，则 Multiple 为 2；D1、D0 输入为 1、0，则 Multiple 为 3；D1、D0 输入为 1、1，则 Multiple 为 4。

[0138] 可以理解，图 6 仅为可编程 MOS 管电路的一种实现方式，本发明不对可编程 MOS 管电路的具体实现进行限定。

[0139] 如图 7 所示，为本发明实施例中一种信号检测电路中参考信号生成模块 RE1 的具体实现电路图；

[0140] 参考信号生成模块 RE1 包括：MOS 管 MP11 和 MP12，运算放大器 AMP2，电阻 R11、R12、R13；

[0141] 运算放大器 AMP2 的负相输入端接收带隙基准电压信号 VBG，正输入端分别与

MP11 的漏极、电阻 R11 一端相连；

[0142] 运算放大器 AMP2 输出端与 MP11 和 MP12 的栅极相连。

[0143] MP11 和 MP12 的源极与电源 VDD 相连。

[0144] 电阻 R11 另一端接地。

[0145] MP12 的漏极与电阻 R12 的一端相连；电阻 R12 的另一端与电阻 R13 一端相连；其中，R12 的两端电压信号分别为 VRERP 和 VRERN。

[0146] R13 的另一端接地。

[0147] 其中，R11，R12，R13 为同种类型的片上电阻，比如 POLY（多晶硅）电阻；MP11 和 MP12 形成电流镜，AMP2 为放大器； $VREFP-VREFN = VBG * R12 / R11$ ，其中 R12/R11 比值可以看成是一个常量。图 7 中的 R13 为可调电阻，用于调整 VREFP 和 VREFN 的共模电平，使之等于信号检测电路的输入 VIP 和 VIN 的共模电平。

[0148] 可以理解，图 7 仅为参考信号生成模块 RE1 的一种实现方式，本发明不对参考信号生成模块 RE1 的具体实现进行限定。

[0149] 如图 8 所示，为本发明实施例中一种信号检测电路中隔离滤波模块的具体实现电路图；

[0150] 隔离滤波模块包括：电容 C1，电容 C2，电阻 R1 和电阻 R2；输入端 INP 和 INN 分别通过电容 C1 和 C2 交流耦合至输出端 OUTP 和 OUTN。其中，电容 C1，C2 和电阻 R1，R2 形成高通滤波器，滤波器的带宽满足以太网信号的速度要求。电容 C1 和电容 C2 的值相等，比如可以为 5pF；电阻 R1，R2 的值相同，比如可以为 30K 欧姆。VCM 用来设置 OUTP 和 OUTN 的共模电平。

[0151] 可以理解，图 8 仅为隔离滤波模块的一种实现方式，本发明不对隔离滤波模块的具体实现进行限定。

[0152] 请参阅图 9，本发明实施例还提供一种信号检测方法，

[0153] 包括以下步骤：

[0154] 步骤 901：将参考电压信号转换为参考电流信号；将待检测电压信号转换为待检测电流信号；

[0155] 步骤 902：根据参考电流信号生成与阈值电流信号；

[0156] 步骤 903：接收阈值控制信号，根据阈值控制信号改变阈值电流信号的大小；

[0157] 步骤 904：比较待检测电流信号和阈值电流信号的大小，并输出比较结果。

[0158] 可选的，这里的阈值控制信号是数字阈值控制信号，步骤 903 具体为：根据参考电流信号生成与参考电流信号成第一比例关系的阈值电流信号；接收根据检测需求输入的数字阈值控制信号，根据所述数字阈值控制信号调整第一比例关系，以改变阈值电流信号的大小。

[0159] 可选的，请参阅图 10，本实施例一种信号检测方法还包括：

[0160] 步骤 905：根据参考电流信号生成与参考电流信号成第一比例关系的迟滞电流信号；

[0161] 步骤 906：接收所述比较结果，根据所述比较结果确定是否将迟滞电流信号叠加到阈值电流信号中；

[0162] 步骤 907：接收数字迟滞控制信号，并根据所述数字迟滞控制信号调整迟滞电

流信号和参考电流信号的第二比例关系，以改变所述迟滞电流信号大小。

[0163] 可选的，本实施例一种信号检测方法还包括：步骤 906：参考电压信号转换为参考电流信号的增益和将待检测电压信号转换为待检测电流信号的增益相同。

[0164] 可选的，请参阅图 11，本实施例一种信号检测方法还包括：

[0165] 步骤 908：根据所述阈值控制信号改变阈值电流信号的大小，并确定信号检测电路的阈值；

[0166] 步骤 909：根据所述比较结果判断差分待检测电压信号与信号检测电路的阈值的大小关系；所述比较结果为低电平电压时，指示差分待检测电压信号大于信号检测电路的阈值，所述比较结果为高电平电压时，指示差分待检测电压信号小于信号检测电路的阈值。

[0167] 可选的，请参阅图 12，本实施例一种信号检测方法还包括：

[0168] 步骤 910：生成与所述阈值电流信号相等的复制阈值电流信号；

[0169] 步骤 911：生成与迟滞电流信号相等的复制迟滞电流信号；接收所述比较结果；根据所述比较结果确定是否将复制迟滞电流信号叠加到复制阈值电流信号中。

[0170] 请参阅图 13，本实施例一种信号检测系统包括信号检测电路和处理系统，该系统包括信号检测电路 100 和处理器 130，信号检测电路 100 可以参考本申请说明书上述叙述；处理器 130 用于接收信号检测电路 100 的结果进行运算处理，执行信号能量检测，信号速度判别，信号极性判别，功耗管理等操作。

[0171] 本发明实施例提供的一种信号检测电路、方法及系统，通过信号转换模块将参考电压信号转换为参考电流信号，将参考电流信号发送给阈值控制模块；将待检测电压信号转换为待检测电流信号，将待检测电流信号发送给比较模块；通过阈值控制模块根据参考电流信号生成与参考电流信号成第一比例关系的阈值电流信号，将阈值电流信号发送给比较模块；接收阈值控制信号，根据阈值控制信号改变阈值电流信号的大小；比较模块用于比较待检测电流信号和阈值电流信号的大小，并输出比较结果。实现了信号检测电路阈值的灵活配置，提高了信号检测电路的检测灵活性。本领域技术人员可以理解，本发明中的低电平电压和高电平电压可以是相对值，不一定特指具体低电压值或具体高电压值。低电平电压和高电平电压可以分别定义为第一电平电压和第二电平电压以示区别。

[0172] 本发明实施例提供的信号检测电路或方法中，可以采用互补金属氧化物半导体 (Complementary Metal Oxide Semiconductor, 简称 CMOS) 集成电路工艺将信号检测电路集成在物理层 PHY 芯片上，与现有技术相比，降低了搭建成本；可选的，采用带隙基准电压信号生成参考电压信号，可以减小参考电压信号受到 PVT 的影响，提高检测精度；可选的，采用全差分结构电路，可以比较差分信号绝对幅度；另外通过引入迟滞特性，可以提高信号检测电路对噪声的免疫能力，提高检测的可靠性；另外，可编程的迟滞大小进一步提高了检测的灵活性。

[0173] 需要注意的是，本发明中信号检测电路不但可以应用于有线通讯的各种终端和系统中，还可以用于光通讯，无线电通讯等各种终端和系统中的信号检测，只是检测对象的信号频率和幅度与本发明不一样，因而信号检测电路的阈值设置和速度要求也有所不同。

[0174] 以上，仅为本发明的具体实施方式，但本发明的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本发明揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本发明的保护范围之内。因此，本发明的保护范围应以权利要求的保护范围为准。

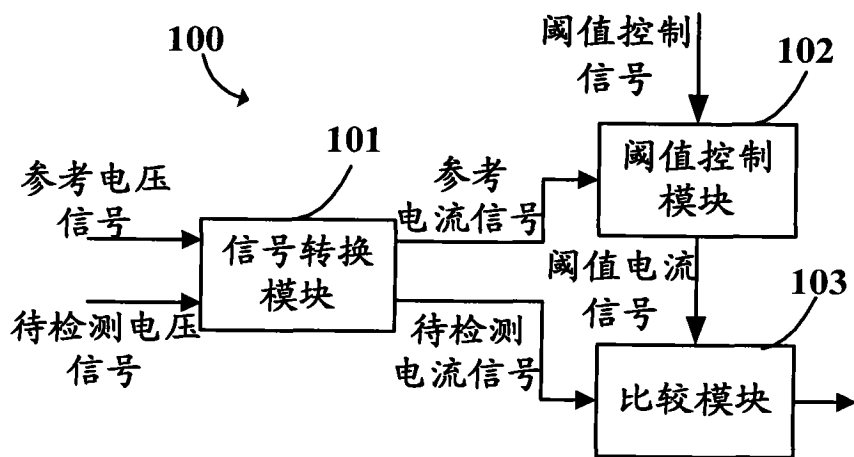


图 1

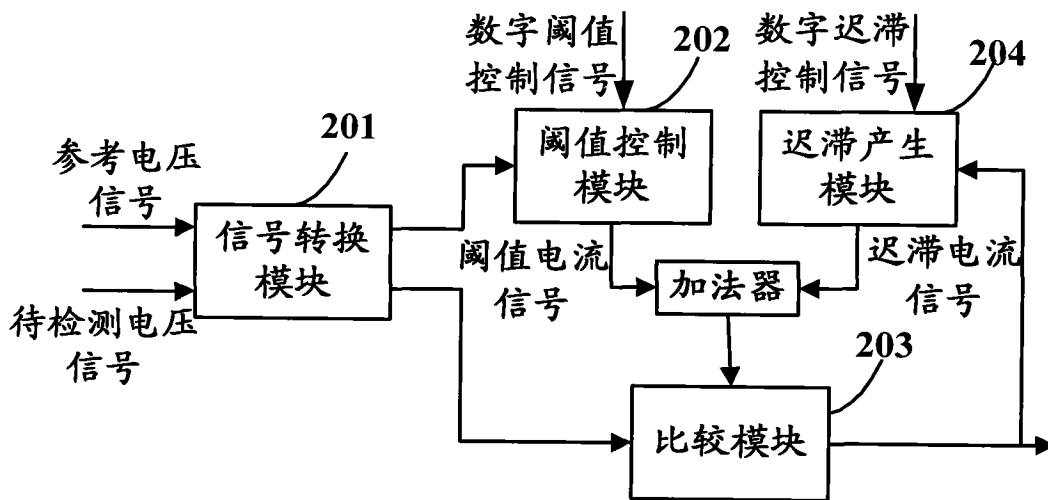


图 2

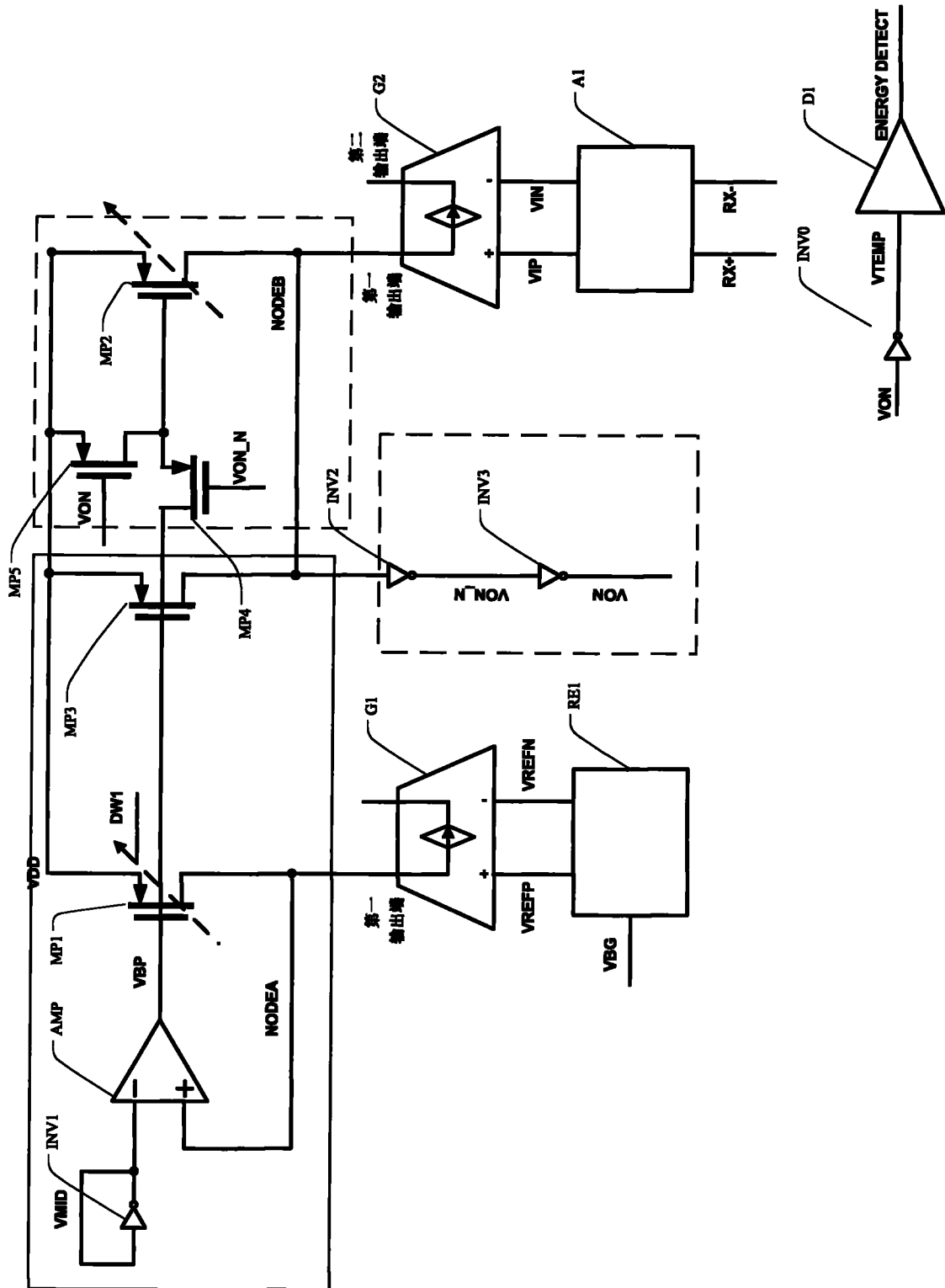


图 3

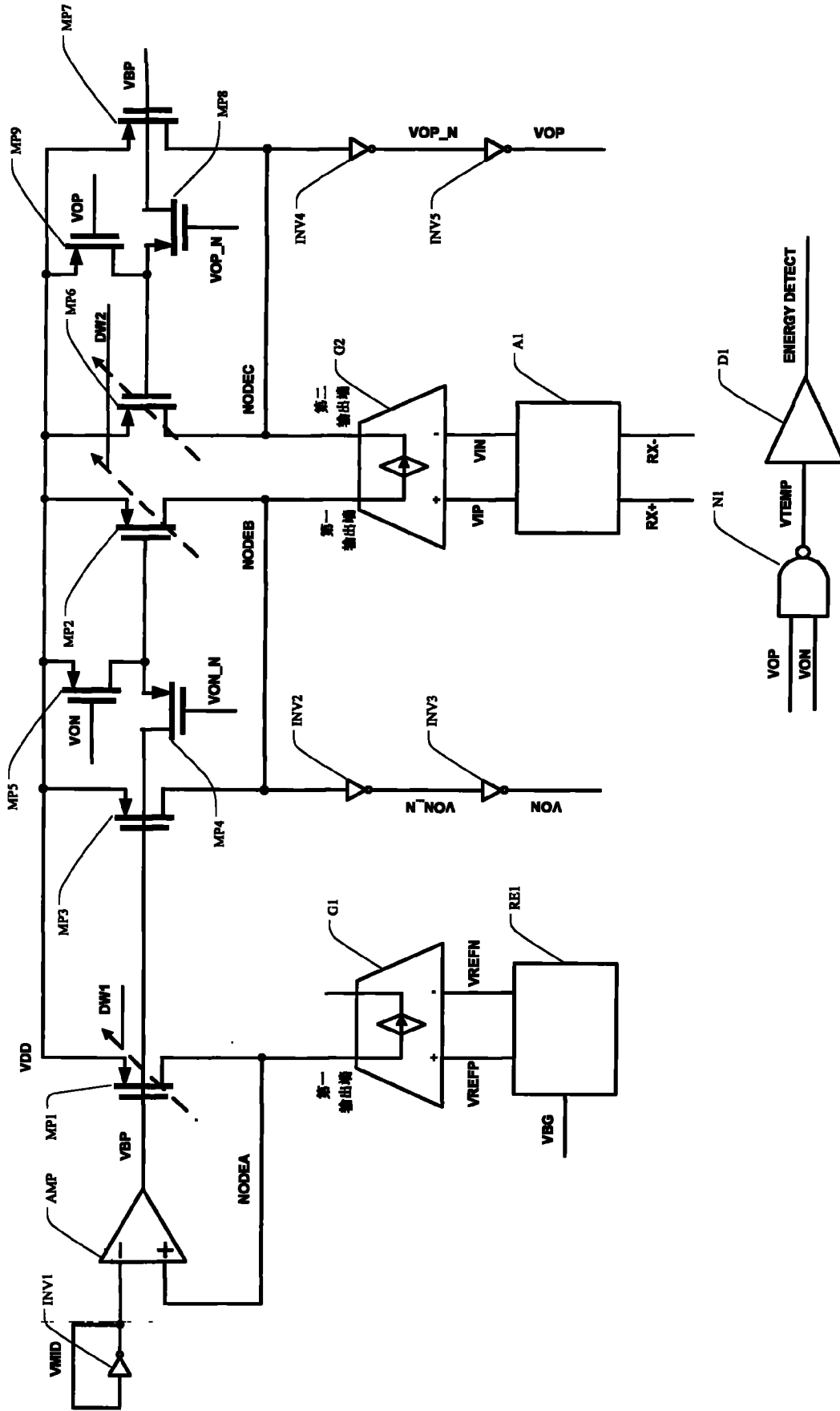


图 4

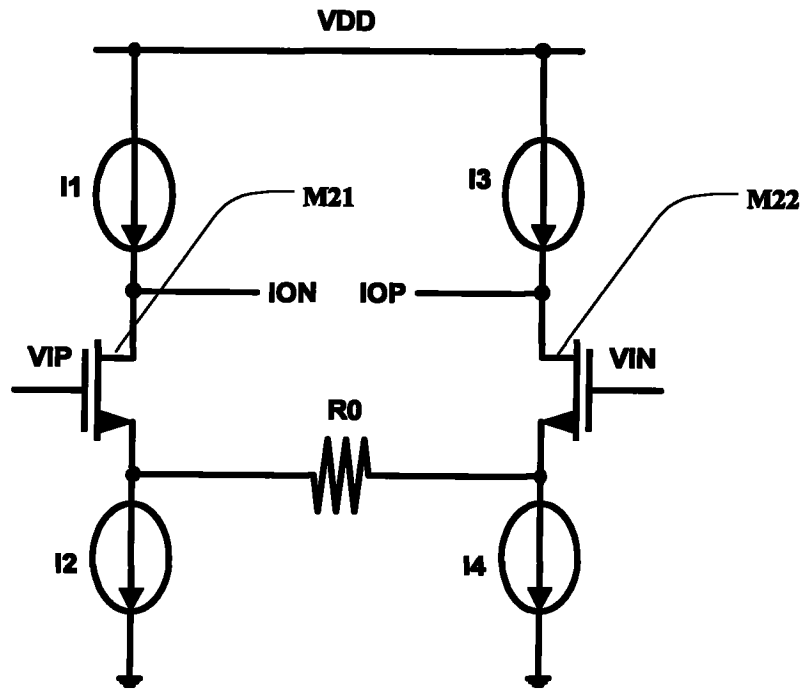


图 5

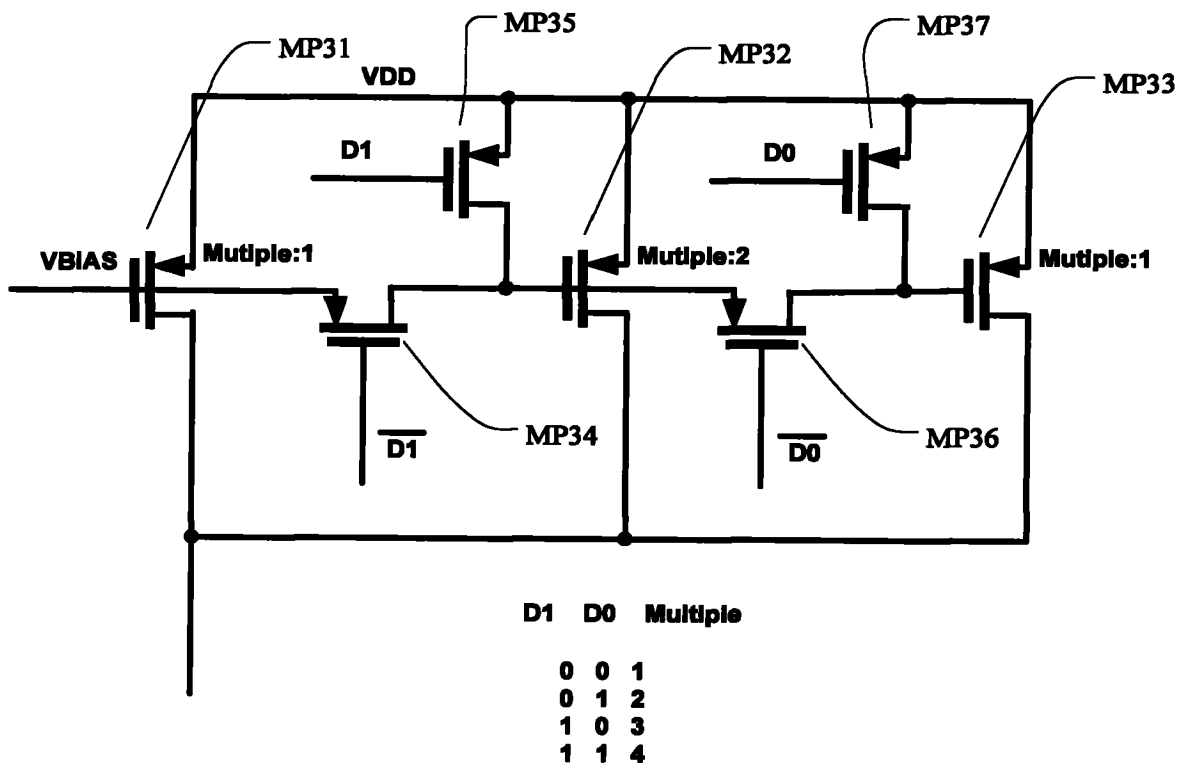


图 6

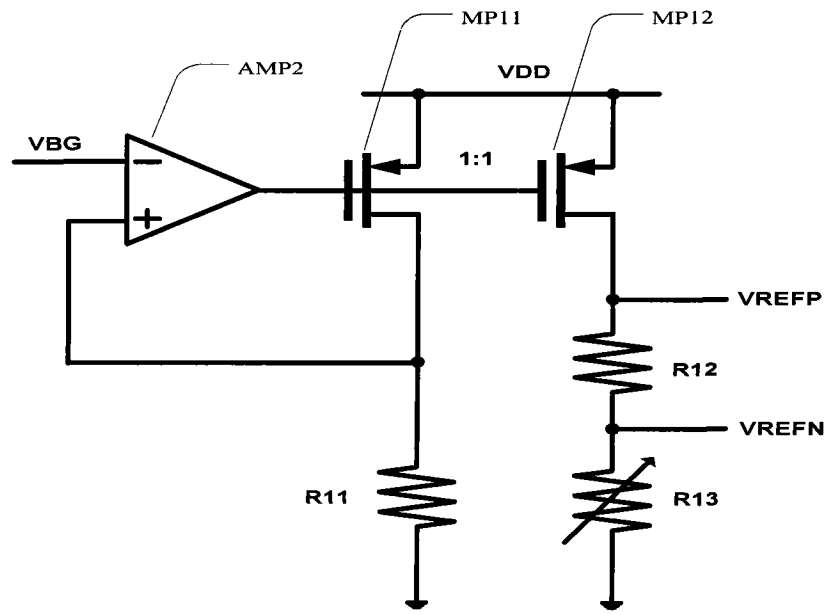


图 7

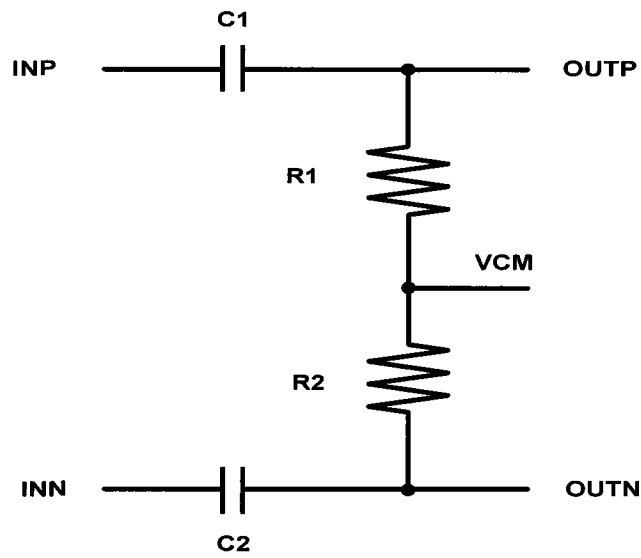


图 8

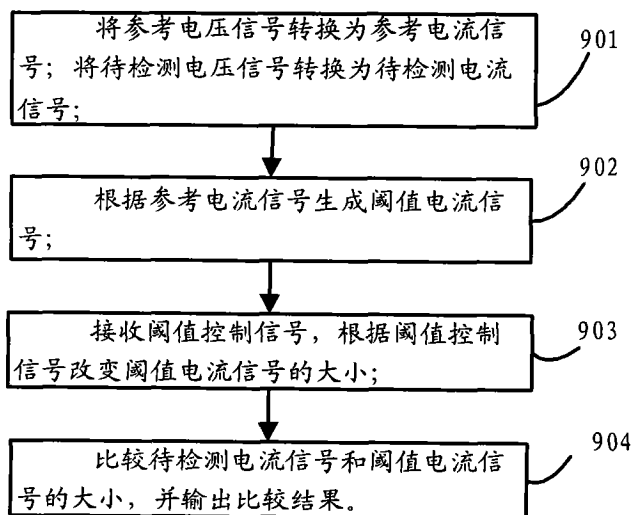


图 9

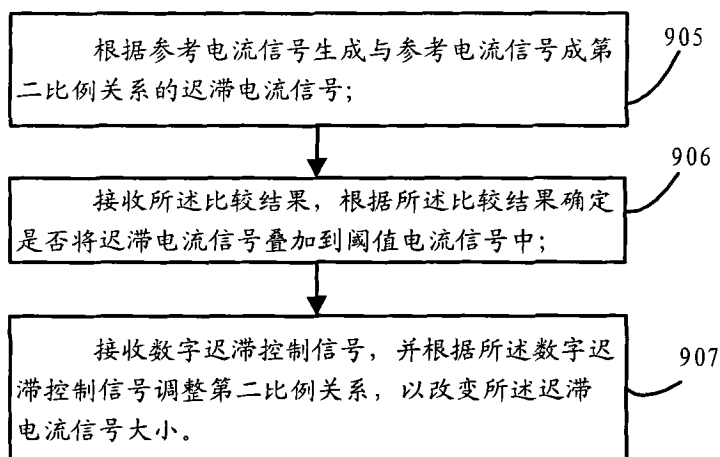


图 10

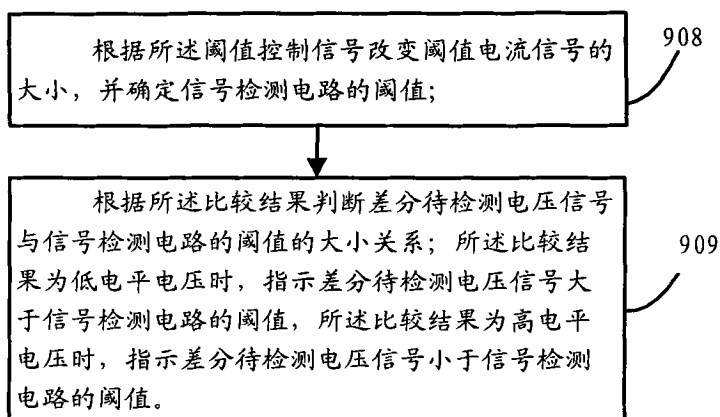


图 11

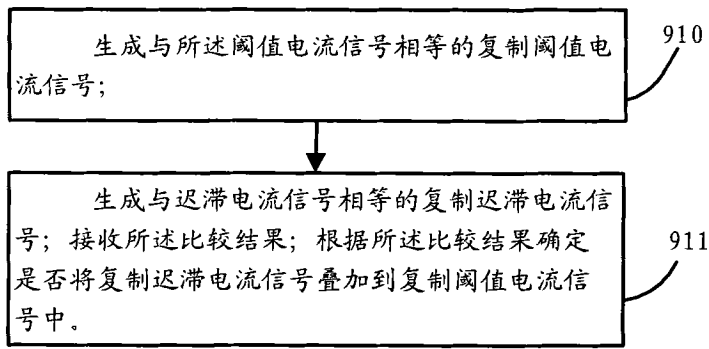


图 12

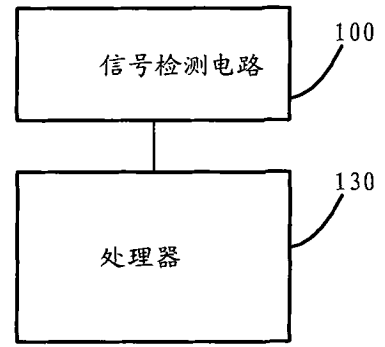


图 13