



(12) 发明专利申请

(10) 申请公布号 CN 102593106 A

(43) 申请公布日 2012. 07. 18

(21) 申请号 201210047388. 1

(22) 申请日 2012. 02. 28

(71) 申请人 上海华力微电子有限公司

地址 201210 上海市浦东新区张江高科技园
区高斯路 568 号

(72) 发明人 尹彬锋 王炯 赵敏

(74) 专利代理机构 上海新天专利代理有限公司
31213

代理人 王敏杰

(51) Int. Cl.

H01L 23/60(2006. 01)

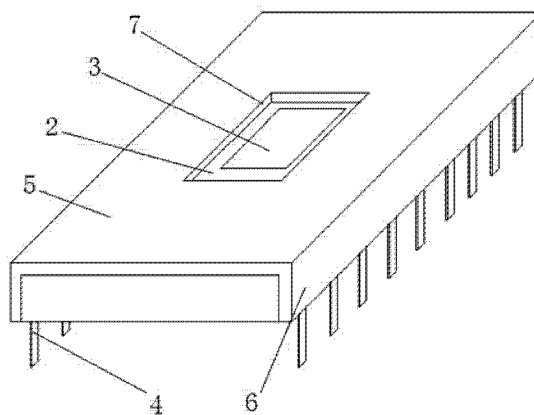
权利要求书 1 页 说明书 2 页 附图 3 页

(54) 发明名称

一种用于防止封装样品被静电损伤的保护装置

(57) 摘要

本发明一种用于防止封装样品被静电损伤的保护装置,包括:包括一套盖,其中,所述套盖中心设有开孔,所述套盖两侧向下翻折形成套脚,所述套盖用于覆盖于封装基座的上表面。通过本发明一种用于防止封装样品被静电损伤的保护装置,有效地抑制被测样品中静电的产生;同时能够对在封装过程中所产生的静电安全地引出封装基板外,从而使封装中的被测样品可免于静电放电的破坏,以提高封装产品的良好率。



1. 一种用于防止封装样品被静电损伤的保护装置,包括一套盖,其特征在于,所述套盖中心设有开孔,所述套盖两侧向下翻折形成套脚,所述套盖用于覆盖于封装基座的上表面。
2. 根据权利要求1所述的保护装置,其特征在于,所述封装基座上表面设有芯片,所述开孔在垂直方向上对准所述芯片,并且所述开孔的平面尺寸面积大于所述芯片的面积。
3. 根据权利要求1所述的保护装置,其特征在于,所述封装基座的两侧设有垂直向下延伸的接脚,所述套盖两侧的套脚用于夹在所述封装基座两侧的接脚的外侧。
4. 根据权利要求1所述的保护装置,其特征在于,套盖是由导电材料构成的。
5. 根据权利要求1所述的保护装置,其特征在于,所述套盖覆盖于封装基座的上方时,通过所述开孔将所述芯片上的金属焊盘利用引线键合至封装基座上表面上的引脚焊盘上。

一种用于防止封装样品被静电损伤的保护装置

技术领域

[0001] 本发明涉及一种保护装置,尤其涉及一种用于防止封装样品被静电损伤的保护装置。

背景技术

[0002] 在电子、通信、航空航天等高新产业迅速崛起的当今,尤其是电子仪器仪表和设备等电子产品日趋小型化,多功能及智能化。高密度集成电路已经成为电子工业对上述要求中不合缺少的器件。这种器件具有线间距短、线细、集成度高、运算速度快、低功率和输入阻抗高的特点。因而导致这类器件对静电越来越敏感。

[0003] 在我国,因静电造成的损失也很严重。人们已经充分意识到静电给电子器件所带来的危害;并依赖于掌握和了解静电与环境条件的关联性和静电发生的规律,采取了在生产过程中对静电消除的控制。但是,目前在对于器件可靠性实验用的样品,在测试的过程中,并没有要求静电保护电路,在封装及后续的保存、使用中,都很容易受到静电的破坏,造成样品失效率过高,严重增加可靠性测试的成本及信赖度。

[0004] 如图 1 所示,当静电直接接触实验用的样品 1,在没有任何保护的情况下静电只能通过待测试样品 1 传导,从而损坏样品 1。

发明内容

[0005] 发明公开了一种用于防止封装样品被静电损伤的保护装置。用以解决现有技术中对器件可靠性测试时,在封装及后续的保存、使用中,都很容易受到静电的破坏,造成样品失效率过高,严重增加可靠性测试的成本及信赖度。

[0006] 为实现上述目的,发明采用的技术方案是:

一种用于防止封装样品被静电损伤的保护装置,包括:包括一套盖,其中,所述套盖中心设有开孔,所述套盖两侧向下翻折形成套脚,所述套盖用于覆盖于封装基座的上表面。

[0007] 上述的保护装置,其中,所述封装基座上表面设有芯片,所述开孔在垂直方向上对准所述芯片,并且所述开孔的平面尺寸面积大于所述芯片的面积。

[0008] 上述的保护装置,其中,所述封装基座的两侧设有垂直向下延伸的接脚,所述套盖两侧的套脚用于夹在所述封装基座两侧的接脚的外侧。

[0009] 上述的保护装置,其中,套盖是由导电材料构成的。

[0010] 上述的保护装置,其中,所述套盖覆盖于封装基座的上方时,通过所述开孔将所述芯片上的金属焊盘利用引线键合至封装基座上表面上的引脚焊盘上

本发明中一种用于防止封装样品被静电损伤的保护装置,采用了如上方案具有以下效果:

1、有效地抑制被测样品中静电的产生;

2、同时能够对在封装过程中所产生的静电安全地引出封装基板外,从而使封装中的被测样品可免于静电放电的破坏,以提高封装产品的良好率。

附图说明

[0011] 通过阅读参照如下附图对非限制性实施例所作的详细描述,发明的其它特征,目的和优点将会变得更明显。

[0012] 图 1 为常规情况下静电接触待测试样品时传导的示意图;

图 2 为一种用于防止封装样品被静电损伤的保护装置的套盖示意图;

图 3 为一种用于防止封装样品被静电损伤的保护装置的基座示意图;

图 4 为一种用于防止封装样品被静电损伤的保护装置的示意图

图 5 为静电接触保护装置时传导静电的示意图。

[0013] 参考图序:样品 1、封装基座 2、芯片 3、接脚 4、套盖 5、套脚 6、开孔 7。

具体实施方式

[0014] 为了使发明实现的技术手段、创造特征、达成目的和功效易于明白了解,下结合具体图示,进一步阐述本发明。

[0015] 如图 2、3 所示,在本发明的具体实施例中,一种用于防止封装样品被静电损伤的保护装置,包括:一套盖 5,其中,套盖 5 的中心设有开孔 7,套盖 5 两侧向下翻折形成套脚 6,套盖 5 用于覆盖于封装基座 2 的上表面。进一步的,在此的封装基座 2 中的上表面的中心处设有芯片 3,封装基座 2 的两侧向下竖立均设有多个接脚 4,每一接脚 4 之间的间距相等。

[0016] 进一步,在套盖 5 所设有开孔 7 在垂直方向上对准于基座上芯片 3 的位置,开孔 7 的平面尺寸面积大于芯片 3 的面积,在当套盖 5 覆盖于封装基座 2 上方时,芯片 3 从开孔 7 中露出。更进一步的,在本发明的具体实施例中,在当套盖 5 覆盖于封装基座 2 上方后,通过开孔 7 将芯片 3 上的金属焊盘(信号或电极端子,为金属焊盘 I/O PAD)利用引线(WIRE)键合(Bonding)至封装基座上表面上的引脚焊盘上(引脚焊盘其实是电性连接到位于封装基座两侧的引脚上)。

[0017] 进一步的,当套盖 5 覆盖于封装基座 2 后,套盖 5 两侧的套脚 6 用于夹在封装基座 2 两侧的接脚的外侧,更进一步的,套脚 6 覆盖于基座与接脚 4 的连接处并与接脚 4 连接,

进一步的,套盖 5 覆盖于封装基座 2 的上方时,通过开孔 7 将芯片 3 上的金属焊盘利用引线键合至封装基座 2 上表面上的引脚焊盘上(图中未显示)。

[0018] 如图 4、5 所示,在本发明的具体实施例中,当基座上套盖 5 后,如果产生静电,则静电会优先接触套盖 5,并由套盖 5 将静电传递至所连接的接脚 4,静电直接接地从而避免测试样品在测试之前受静电的破坏,更进一步的,在当基座进行完封装之后,便将盖套 5 套于封装基座 2 上,再对开孔 7 内的芯片 3 中金属焊盘与引脚焊盘进行打线,之后进行上板操作,在当进入测试流程之前取下盖套 5,对封装基座 2 进行测试。

[0019] 综上所述,发明一种用于防止封装样品被静电损伤的保护装置,有效地抑制被测样品中静电的产生;同时能够对在封装过程中所产生的静电安全地引出封装基板外,从而使封装中的被测样品可免于静电放电的破坏,以提高封装产品的良好率。

[0020] 以上对发明的具体实施例进行了描述。需要理解的是,发明并不局限于上述特定实施方式,其中未尽详细描述的设备 and 结构应该理解为用本领域中的普通方式予以实施;本领域技术人员可以在权利要求的范围内做出各种变形或修改,这并不影响发明的实质内容。

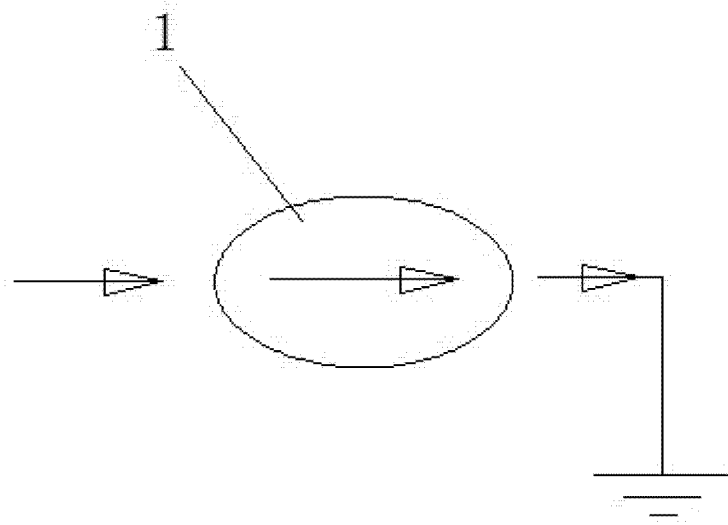


图 1

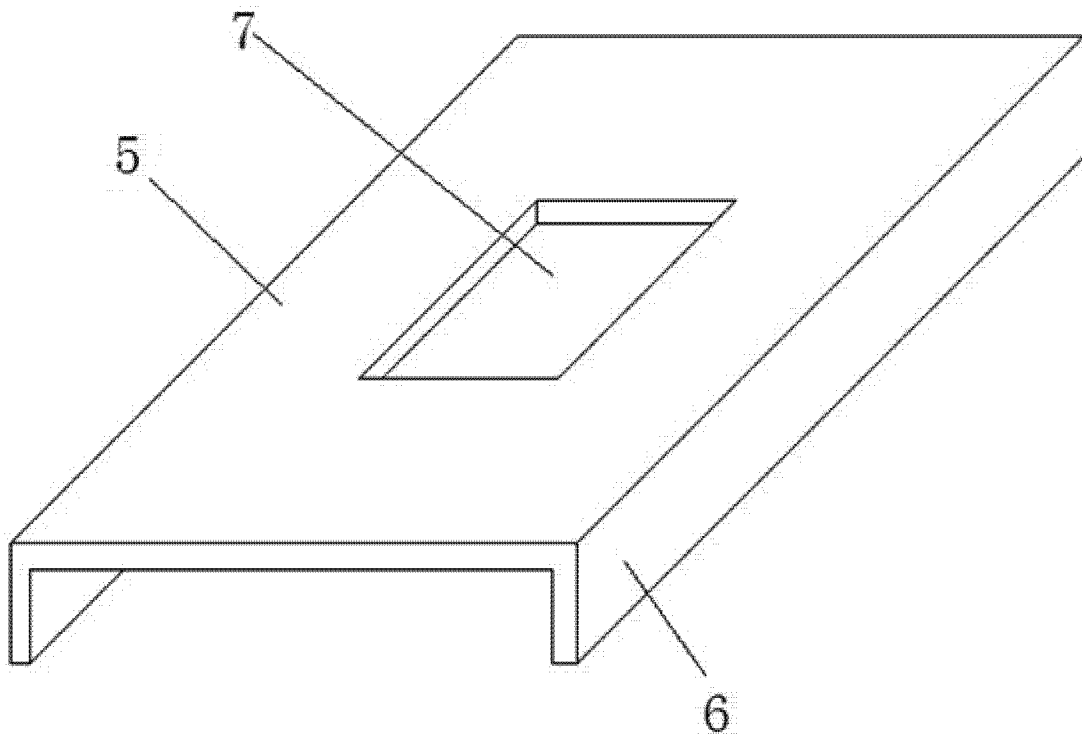


图 2

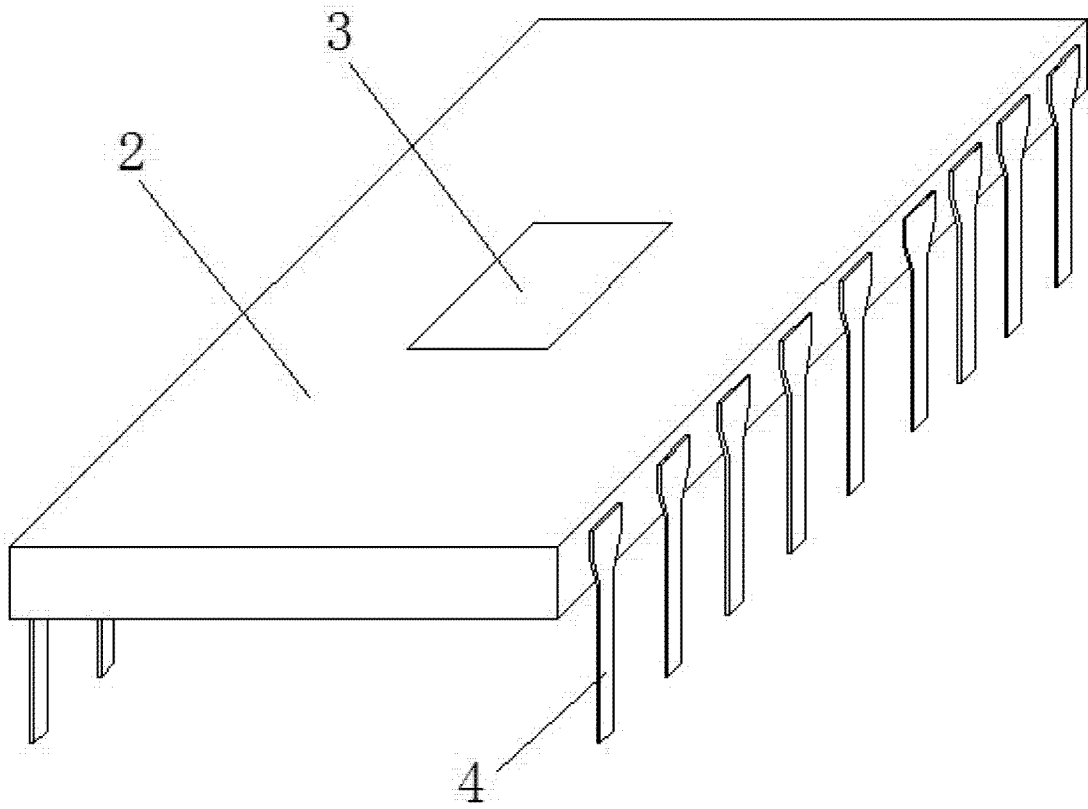


图 3

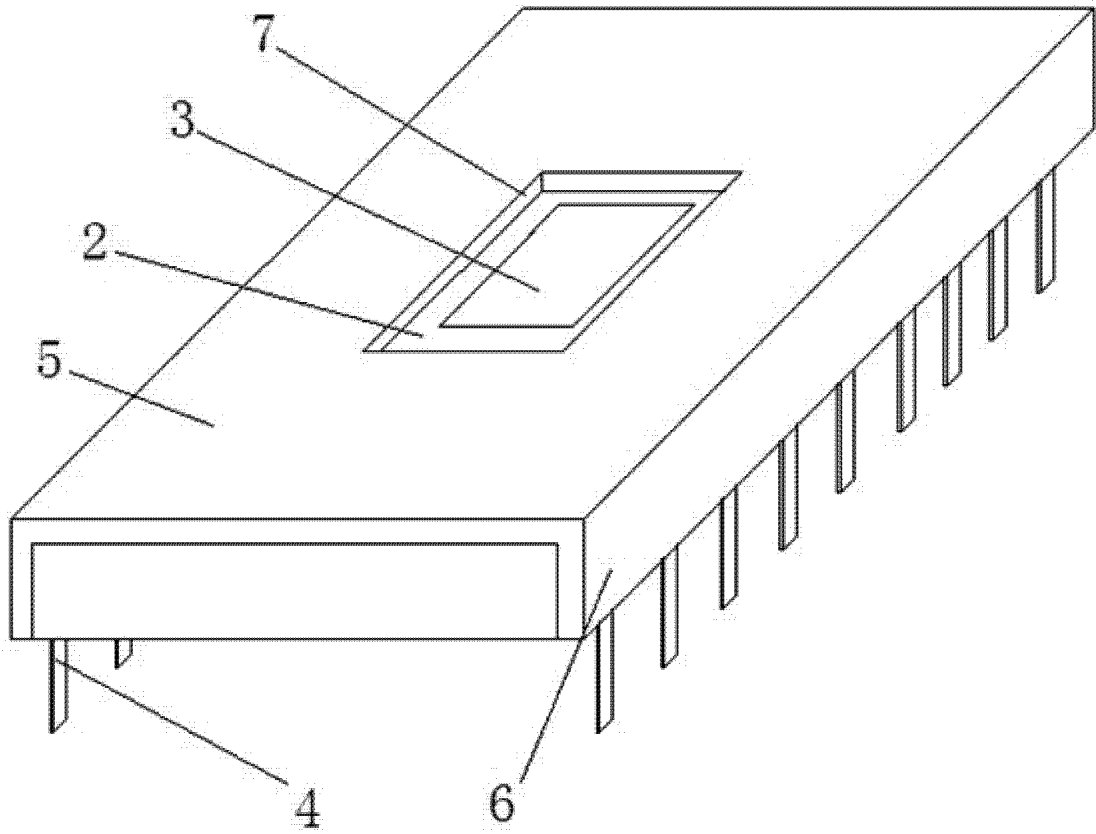


图 4

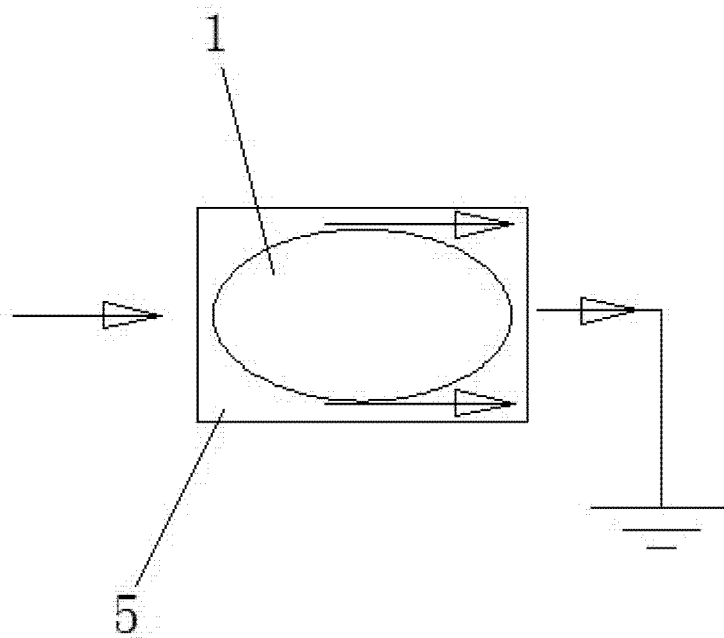


图 5