

12 DEMANDE DE BREVET D'INVENTION

A1

22 Date de dépôt : 16 décembre 1985.

30 Priorité : US, 18 décembre 1984, n° 682 867.

43 Date de la mise à disposition du public de la demande : BOPI « Brevets » n° 25 du 20 juin 1986.

60 Références à d'autres documents nationaux apparentés :

71 Demandeur(s) : Société dite : MOTOROLA, INC. — US.

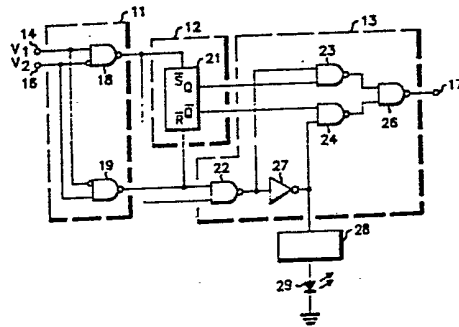
72 Inventeur(s) : Richard A. Comroe et Adolore F. Petrie.

73 Titulaire(s) :

74 Mandataire(s) : Cabinet Beau de Loménie.

54 Récepteur de signaux admettant un dérangement.

57 L'invention concerne un récepteur de signaux admettant un dérangement, qui est destiné à être utilisé avec des systèmes de transmission de niveaux de tension différentiels. Le récepteur 10 possède une unité d'entrée 11 recevant deux niveaux de tension et produisant des signaux de sortie correspondants, une première unité logique 12 recevant le signal de sortie de l'unité d'entrée et produisant un signal de sortie qui est sélectivement variable lorsque les deux niveaux de tension sont valables et non variable lorsque les deux niveaux de tension ne sont pas valables par suite de l'existence d'un état de dérangement dans le système de transmission, et une deuxième unité logique 13 qui reçoit le signal de sortie de la première unité logique 12 et de l'unité d'entrée 11 afin de délivrer correctement un signal numérique décodé 17 dans la mesure où le système de transmission ne possède pas plus d'un état de dérangement. Un moyen 27 de signalisation de dérangement est aussi prévu.



FR 2 575 014 A1

La présente invention concerne de façon générale des récepteurs de communications et, plus spécialement, des récepteurs de signaux qui sont employés avec des lignes de transmission à paire torsadée.

5 De nombreux systèmes électroniquement contrôlés et commandés, comme on peut en trouver dans une automobile, sont constitués par des systèmes ayant une architecture répartie. Plus particulièrement, ces systèmes comprennent une collection de modules, et ces modules fonctionnent typiquement de manière quelque peu  
10 mutuellement indépendante, même s'il faut maintenir entre les modules une certaine quantité de communication. Au lieu d'une ligne de communication spécialisée entre les modules deux à deux à l'intérieur d'un système particulier, celle-ci est typiquement remplacée par une unique liaison à accès multiples.

15 En utilisant une unique liaison série bidirectionnelle à accès multiples, on peut minimiser le nombre requis de conducteurs, ainsi que le coût global. Par la même occasion, il faut toutefois prévoir certains dispositifs de sauvegarde pour minimiser les erreurs ou les pannes rendant impossible une tâche.

20 Sur la figure 1, est présenté un système de transmission de tension différentielle selon la technique antérieure, comme il en est utilisé avec des lignes de transmission à paire torsadée. Ce système comporte une première résistance (R1) connectée entre une source positive à 5 volts et le collecteur d'un  
25 transistor (Q1) connecté à la terre par son émetteur. Une deuxième résistance (Q2) est connectée entre la terre et le collecteur d'un autre transistor (Q2) dont l'émetteur est connecté à la source positive de 5 volts. Les bases des deux transistors (Q1 et Q2) sont connectées à un circuit de déclenchement approprié, comme  
30 cela est bien connu dans la technique.

Un comparateur constitue le mécanisme récepteur de la technique antérieure tel qu'indiqué, et, en substance, il soustrait la tension  $V_2$  qui apparaît sur le collecteur du deuxième transistor (Q2) vis-à-vis de la tension  $V_1$  qui apparaît sur le  
35 collecteur du premier transistor (Q1). Si l'on utilise des dispositifs CMOS et si l'on prévoit une tension d'alimentation de +5 volts,

alors des signaux analogiques dépassant 2,5 volts seront acceptés comme des niveaux "1" logiques, mais les signaux se trouvant en deçà de ce seuil seront interprétés comme étant des niveaux "0" logiques.

5                    En relation avec la figure 2, on peut voir que, lorsque les deux transistors (Q1 et Q2) sont non conducteurs,  $V_1$  dépasse le seuil de 2,5 volts et  $V_2$  vient en deçà du seuil. En résultat, la différence entre les deux est indiquée sur le graphe. Comme on peut le voir, un niveau haut logique relatif  
10 peut facilement être distingué d'un niveau bas logique relatif par le comparateur lorsque aucun état de dérangement ne s'est produit. De cette manière, des données numériquement codées transmises en série peuvent ensuite être transmises via le système de transmission entre les divers modules.

15                    Cette configuration selon la technique antérieure offre un bon facteur de différence, ou réjection en mode commun, pour les interférences. Malheureusement, cette structure ne tolère pas certains états de dérangement dans le système de transmission. Ces états de dérangement peuvent être spécifiquement définis et  
20 être classés de la manière suivante :

- (1) le premier transistor est constamment conducteur ;
- (2) le deuxième transistor est constamment conducteur ;
- (3) le premier transistor ne devient jamais conducteur ;
- (4) le deuxième transistor ne devient jamais conducteur ;
- 25 (5) la ligne de transmission associée au premier transistor est en circuit ouvert ;
- (6) la ligne de transmission associée au deuxième transistor est en circuit ouvert ;
- (7) la première ligne de transmission est en court-circuit sur  
30 la source de tension positive ;
- (8) la première ligne de transmission est en court-circuit sur la terre ;
- (9) la deuxième ligne de transmission est en court-circuit sur la source de tension positive ; ou
- 35 (10) la deuxième ligne de transmission est en court-circuit sur la terre.

Si l'un quelconque des états de dérangement ci-dessus définis se produit, le récepteur selon la technique antérieure n'est pas en mesure de décoder convenablement les signaux entrants. Pour tenir compte de ce problème dans une certaine mesure, la technique antérieure a suggéré que l'on pouvait utiliser des liaisons redondantes, des dispositifs d'excitation redondants et même des récepteurs redondants. L'existence de semblables parties redondantes augmente le coût du système et, finalement, ne fait que retarder une défaillance inévitable et complètement inattendue du système.

Il existe donc un besoin pour un récepteur qui admet un dérangement en ce qu'il peut recevoir et convenablement décoder des signaux de niveaux de tension différentiels même si le système de transmission a souffert d'un état de dérangement.

Les besoins ci-dessus sont sensiblement satisfaits par l'intermédiaire d'un récepteur de signaux qui admet un état de dérangement. Ce récepteur comporte une unité d'entrée, une première unité logique et une deuxième unité logique. L'unité d'entrée reçoit deux signaux de niveaux de tension différentiels constituant la donnée transmise et produit au moins un signal de sortie en liaison avec ces signaux d'entrée. La première unité logique reçoit ce signal de sortie et produit un signal de sortie qui produira un signal de sortie sélectivement variable en fonction des signaux d'entrée lorsque les signaux de niveaux de tension différentiels d'entrée initiaux sont valables. Lorsque ces signaux ne sont pas valables, le premier moyen logique délivre un signal non variable. Enfin, la deuxième unité logique reçoit le signal de sortie de la première unité logique et décode correctement le signal numérique visé, dans la mesure où le système de transmission ne possède pas plus d'un état de dérangement tel que ci-dessus défini. S'il n'y a pas plus d'un état de dérangement, alors un décodage correct a lieu. S'il y a plus d'un état de dérangement, on ne peut alors assurer un résultat précis.

Dans le contexte de cette description, on dit que les signaux de niveaux de tension différentiels sont "valables" lorsqu'il n'existe aucun état de dérangement dans le système de

transmission. Inversement, ces signaux de niveaux de tension différentiels sont "non valables" lorsqu'il existe dans le système de transmission un état de dérangement.

5 Dans un mode de réalisation, l'unité d'entrée peut être constituée de deux portes NON-ET. Chaque porte NON-ET possède une entrée de non-inversion et une entrée d'inversion. La première unité logique peut être constituée d'une bascule dont la borne de positionnement est connectée à la sortie de l'une des portes NON-ET et dont la borne de repositionnement est connectée à la sortie de  
10 la porte NON-ET restante.

La deuxième unité logique peut être constituée de quatre portes NON-ET et d'un inverseur. Les sorties des deux portes NON-ET de l'unité d'entrée sont connectées aux entrées de la première porte NON-ET de la deuxième unité logique. La sortie de  
15 cette porte NON-ET est connectée à l'entrée de l'inverseur ainsi qu'à une entrée d'une deuxième porte NON-ET. L'entrée restante de la deuxième porte NON-ET est connectée à la sortie Q de la bascule. La sortie non-Q de la bascule est connectée à une troisième porte NON-ET, dont l'entrée restante est connectée à la  
20 sortie de l'inverseur. Inversement, les sorties de la deuxième et de la troisième porte NON-ET sont connectées aux deux entrées de la quatrième porte NON-ET, et l'on peut obtenir le signal de sortie décodé sur la sortie de cette quatrième porte NON-ET.

Pendant le fonctionnement normal, et si l'on  
25 suppose qu'il n'existe aucun état de dérangement, la bascule de la première unité logique se positionne et se repositionne en fonction d'un diagramme de réponse sélectivement variable sous commande des signaux d'entrée venant de l'unité d'entrée, lesquels signaux sont directement liés aux signaux de niveaux de tension  
30 différentiels entrants. Le signal de sortie sélectivement variable de la bascule peut être utilisé pour fournir un signal correctement décodé.

Dans le cas où il existe un unique état de dérangement dans le système de transmission, la bascule sera placée  
35 dans un mode de défaillance de sorte qu'elle n'altèrera pas son signal de sortie immédiatement précédent. De plus, les diverses

portes ci-dessus indiquées en relation avec la deuxième unité logique interprètent le signal déformé entrant et, en relation avec le signal de sortie du mode de défaillance de la bascule, fournissent un signal de sortie correctement décodé.

5                   Aussi longtemps qu'il n'existe aucun état de dérangement, la bascule interprétera correctement le signal entrant et fournira un signal de sortie correctement décodé, lequel signal de sortie correct ne sera pas compromis par la deuxième unité  
10                   logique. S'il existe un unique état de dérangement, le signal de sortie de la bascule sera maintenu dans un état non variable et le reste du circuit de la deuxième unité logique servira à produire un signal de sortie décodé correct en relation avec le  
15                   signal de sortie de la bascule. S'il se produit plus d'un état de dérangement, alors il n'est pas possible d'assurer la précision du signal décodé.

                  Dans un mode de réalisation amélioré, un circuit d'excitation et une diode électroluminescente peuvent être connectés à la sortie de l'inverseur de la deuxième unité logique afin  
20                   de fournir une indication visuelle de l'existence d'un état de dérangement. Grâce à cela, il est possible d'alerter un opérateur en lui faisant savoir qu'une défaillance partielle du système s'est produite, même si le système continue dans son ensemble à fonctionner à moins que et jusqu'à ce que se produise un deuxième  
25                   état de dérangement.

                  Il faut noter que le récepteur admettant un dérangement qui est présentement décrit ne produit aucune réjection  
30                   de mode commun pour les interférences. Ainsi, dans une application particulière donnée, il peut être souhaitable d'utiliser à la fois le procédé de décodage par comparateur selon la technique antérieure en même temps que le récepteur admettant un état de  
35                   dérangement selon l'invention. Les signaux de sortie peuvent ensuite être comparés ou utilisés d'une autre manière pour améliorer la précision du processus de décodage.

                  La description suivante, conçue à titre d'illustration de l'invention, vise à donner une meilleure compréhension de ses caractéristiques et avantages ; elle s'appuie sur les  
dessins annexés, parmi lesquels :

la figure 1 est une vue simplifiée d'un système de transmission et d'un récepteur selon la technique antérieure ;

la figure 2 montre un graphe pour diverses lectures de tension normale et anormales dans un système de transmission ;

5 la figure 3 montre un schéma de principe de l'invention ; et

la figure 4 montre un circuit simplifié selon l'invention.

10 On se reporte maintenant aux dessins et, en particulier, à la figure 3. Les constituants généraux d'un récepteur de signaux admettant un état de dérangement peuvent être vus comme cela est décrit sous forme de schéma de principe sous la désignation générale du numéro de référence (10). Le récepteur (10) comporte généralement une unité d'entrée (11), une première unité  
15 logique (12), et une deuxième unité logique (13). L'unité d'entrée (11) possède deux entrées servant à recevoir des signaux de niveaux de tension différentiels ( $V_1$  et  $V_2$ ) de la part de lignes de transmission (14 et 16) telles que décrites sur la figure 1. La deuxième  
20 unité logique (13) possède une sortie (17) servant à produire un signal de sortie décodé en relation avec les signaux de niveaux de tension différentiels.

On va maintenant décrire, de manière plus détaillée, les uns après les autres, chacun des constituants généralement décrits ci-dessus.

25 On se reporte à la figure 4. L'unité d'entrée (11) peut être constituée de deux portes NON-ET (18 et 19). Chaque porte NON-ET (18 et 19) possède une entrée de non-inversion et une entrée d'inversion. L'entrée de non-inversion de la première  
30 porte NON-ET (18) et l'entrée d'inversion de la deuxième porte NON-ET (19) sont connectées à la ligne (14) de transmission de  $V_1$ . L'entrée d'inversion de la première porte NON-ET (18) et l'entrée de non-inversion de la deuxième porte NON-ET (19) sont connectées à la ligne (16) de transmission de  $V_2$ .

35 La première unité logique (12) peut être constituée d'une bascule (21) dont l'entrée non-S est connectée à la sortie de la première porte NON-ET (18) et dont l'entrée non-R est connectée

à la sortie de la deuxième porte NON-ET (19). Les deux sorties de la bascule (21) sont connectées à la deuxième unité logique (13) comme décrit en détail ci-dessous.

La deuxième unité logique (13) comporte quatre portes NON-ET (22, 23, 24 et 26) à deux entrées et un inverseur (27).

5 Une entrée de la première porte NON-ET (22) est connectée à la sortie de la première porte NON-ET (18) de l'unité d'entrée (11), et l'entrée restante de cette même porte NON-ET (22) est connectée à la sortie de la deuxième porte NON-ET (19) de l'unité d'entrée (11). La sortie de cette porte NON-ET (19) est connectée à la fois à  
10 l'entrée de l'inverseur (27) et à une entrée de la deuxième porte NON-ET (23) de la deuxième unité logique (13).

L'entrée restante de la deuxième porte NON-ET (23) est connectée à la sortie Q de la bascule (21) de la première unité logique (12). La sortie non-Q de cette bascule (21) est  
15 connectée à une entrée de la troisième porte NON-ET (24). L'entrée restante de cette troisième porte NON-ET (24) est connectée à la sortie de l'inverseur (27).

Les sorties des deuxième et troisième portes NON-ET (23 et 24) sont connectées aux deux entrées de la quatrième porte NON-ET (26), dont la sortie (17) est connectée à la sortie de la deuxième  
20 unité logique (13).

Enfin, la sortie de l'inverseur (27) peut également être connectée, via un circuit d'excitation (28) approprié, à une diode électroluminescente (29), ou un autre dispositif de signa-  
25 lisation. Le circuit d'excitation (28) peut être constitué par tout circuit d'excitation approprié et bien connu, si bien qu'il n'en sera pas donné d'autres détails.

Le but du système de transmission est la transmission de signaux numériques à un ou plusieurs récepteurs qui sont en  
30 mesure de décoder les signaux émis et de produire un signal de sortie formé de niveaux logiques "1" et "0". Dans ce mode de réalisation particulier, on peut supposer que des dispositifs CMOS ont été employés et qu'une tension d'alimentation de + 5 volts a été employée. Ceci étant le cas, tout signal reçu par l'unité  
35 d'entrée (11) qui dépasse 2,5 volts sera interprété comme un



signal de niveau haut, et tout signal inférieur à cette valeur de seuil sera interprété comme un signal de niveau bas.

On va maintenant décrire le fonctionnement du dispositif pour le décodage de signaux valables (c'est-à-dire de signaux venant d'un système de transmission qui ne possède pas d'état de dérangement).

Selon la technique antérieure, lorsque les deux transistors (Q1 et Q2) et des unités d'excitation sont non conducteurs, un niveau logique haut doit apparaître comme signal de sortie décodé du comparateur. Ainsi que le montre la figure 2, lorsque les deux transistors (Q1 et Q2) sont non conducteurs et qu'il n'existe aucun dérangement,  $V_1$  dépasse 2,5 volts et  $V_2$  est inférieur à 2,5 volts. Par conséquent, il apparaît un niveau logique "1" sur l'entrée de non-inversion de la première porte NON-ET (18) et sur l'entrée d'inversion de la deuxième porte NON-ET (19) de l'unité d'entrée (11), et un niveau logique "0" apparaît sur l'entrée d'inversion de la première porte NON-ET (18) et sur l'entrée de non-inversion de la deuxième porte NON-ET (19).

Avec ces signaux d'entrée relatifs, le signal de sortie de la première porte NON-ET (18) sera à un niveau logique bas et le signal de sortie de la deuxième porte NON-ET (19) sera à un niveau logique haut. Par conséquent, un niveau logique bas sera présenté sur l'entrée non-S de la bascule (21) et un niveau logique haut sera présenté sur l'entrée non-R. De la même façon, un niveau logique haut et un niveau logique bas seront présentés sur les deux entrées respectives de la première porte NON-ET (22) dans la deuxième unité logique (13), si bien qu'un niveau logique haut apparaîtra sur la sortie de cette porte NON-ET (22).

Avec un niveau logique bas sur l'entrée non-S et un niveau logique haut sur l'entrée non-R de la bascule (21), il apparaît un niveau logique haut sur sa borne de sortie Q et un niveau logique bas sur sa borne de sortie non-Q. Le signal de sortie de l'inverseur (27) sera un niveau logique bas. Ainsi, les signaux d'entrée de la deuxième porte NON-ET (23) seront tous deux des niveaux logiques hauts et les signaux d'entrée présentés à la troisième porte NON-ET (24) seront tous deux des niveaux

logiques bas. En résultat, le signal de sortie de la deuxième porte NON-ET (23) sera un niveau logique bas et le signal de sortie de la troisième porte NON-ET (24) sera un niveau logique haut. Avec de tels signaux d'entrée appliqués à la quatrième

5 porte NON-ET (26), le signal de sortie décodé sera un signal logique haut, comme cela est souhaité. Le récepteur (10) peut donc décodé de manière convenable ce signal de niveaux de tension différentiels particulier venant du système de transmission.

Lorsque les deux transistors (Q1 et Q2) du système

10 de transmission sont conducteurs, il apparaît un niveau logique bas comme signal de sortie décodé du comparateur dans le système de la technique antérieure. En relation avec la figure 2, on peut voir que, lorsque les deux transistors (Q1 et Q2) sont conducteurs,  $V_1$  est nul et  $V_2$  vaut 5 volts. Ainsi, les signaux d'entrée appli-

15 qués aux deux portes NON-ET (18 et 19) de l'unité d'entrée (11) seront les opposés de ceux ci-dessus présentés. De la même façon, les signaux de sortie des deux portes NON-ET (18 et 19) seront les opposés de ceux ci-dessus décrits, si bien que le signal de sortie de la première porte NON-ET (18) sera un niveau logique

20 haut et que celui de la deuxième porte NON-ET (19) sera un niveau logique bas.

Ceci étant le cas, l'entrée non-S de la bascule (21) aura un niveau logique haut et l'entrée non-R aura un niveau logique bas. Bien que les signaux d'entrée de la première porte

25 NON-ET (22) de la deuxième unité logique (13) soient les opposés de ceux ci-dessus décrits, il se trouve encore un niveau logique bas et un niveau logique haut à ses entrées, de sorte que le signal de sortie sera un niveau logique haut et que le signal de sortie de l'inverseur (27) sera de nouveau un niveau logique

30 bas.

Avec les signaux d'entrée ci-dessus indiqués, la sortie Q de la bascule (21) aura un niveau logique bas et la sortie non-Q aura un niveau logique haut. Ainsi, les deux entrées de la deuxième porte NON-ET (23) de la deuxième unité logique (13)

35 auront un niveau logique haut et un niveau logique bas, et les entrées de la troisième porte NON-ET (24) auront un niveau haut

et un niveau logique bas. En résultat, les deux portes NON-ET (23 et 24) auront un signal de sortie haut, et ces signaux de sortie placeront un niveau logique bas sur la sortie de la quatrième porte NON-ET (26).

5 Ce niveau logique bas constitue naturellement le signal de sortie voulu et, par conséquent, on peut voir que le récepteur (10) décode de manière convenable un niveau logique bas ou un niveau logique haut venant d'un système de transmission ne possédant aucun état de dérangement.

10 On va maintenant décrire le fonctionnement du récepteur (10) lorsqu'un état de dérangement unique altère les capacités de transmission du système de transmission.

Comme ci-dessus mentionné, Q1 et Q2 sont ordinairement rendus tous deux non conducteurs de façon qu'il soit obtenu un niveau logique haut comme signal de sortie décodé. Dans des conditions normales, lorsque Q1 et Q2 sont tous deux non conducteurs,  $V_1$  présente un niveau logique haut et  $V_2$  présente un niveau logique bas pour l'unité d'entrée (11). Toutefois, lorsque Q1 est en court-circuit sur la terre, c'est-à-dire l'un des états de dérangement énumérés,  $V_1$  s'annule et  $V_2$  s'annule aussi, si bien que les deux signaux d'entrée des deux portes NON-ET (18 et 19) de l'unité d'entrée (11) ont un niveau logique bas. Ces signaux d'entrée produisent un niveau logique haut sur les deux portes NON-ET (18 et 19), le résultat étant qu'un niveau logique haut est présenté à la fois à l'entrée non-S et à l'entrée non-R de la bascule (21) et aux deux entrées de la première porte NON-ET (22) de la deuxième unité logique (13).

Lorsqu'une bascule possède de semblables signaux d'entrée, les états du signal de sortie ne varient pas par rapport aux derniers états de sortie valables, si bien que, dans ce cas, un niveau logique bas apparaît sur la sortie Q et un niveau logique haut apparaît sur la sortie non-Q. La sortie de la première porte NON-ET (22) de la deuxième unité logique (13) a alors un niveau bas, et l'inverseur (27) délivre un signal de niveau logique haut. En résultat, la deuxième porte NON-ET (23) de la deuxième unité logique (13) présente des niveaux logiques bas sur

ses deux entrées et la troisième porte NON-ET (24) présente des niveaux logiques hauts sur ses deux entrées. Par conséquent, le signal de sortie de la deuxième porte NON-ET (23) aura un niveau logique haut et le signal de sortie de la troisième porte NON-ET (24) aura un niveau logique bas, ce qui place un niveau logique haut sur la sortie de la quatrième porte NON-ET (26), celui-ci étant naturellement le signal de sortie décodé voulu.

De plus, comme ci-dessus mentionné, lorsque l'on désire un niveau logique bas, les deux transistors doivent être rendus conducteurs. Relativement à la figure 2, on peut voir que, lorsque Q1 a été mis en court-circuit sur la terre, que  $V_1$  s'annule et que  $V_2$  passe à + 5 volts, si bien que le signal d'entrée de  $V_1$  est interprété comme un niveau logique bas et le signal d'entrée de  $V_2$  est interprété comme un niveau logique haut. Toutefois, cet état du signal d'entrée coïncide avec le signal d'entrée logique correct permettant d'obtenir un niveau logique bas comme signal de sortie décodé et, par conséquent, le récepteur (10) le décode comme ci-dessus décrit lorsqu'un niveau logique bas a été présenté sur l'entrée de  $V_1$  et qu'un niveau logique haut a été présenté sur l'entrée de  $V_2$ .

Le récepteur (10) décode correctement, de manière semblable, tous les autres états de dérangement énumérés, de sorte que, quel que soit le cas, que le système de transmission ne possède qu'un seul état de dérangement ou pas de dérangement du tout, un signal de sortie correctement décodé peut être obtenu.

En substance, l'unité d'entrée (11) interprète les signaux analogiques entrants et les décode correctement en équivalents numériques, et traite en outre ces signaux logiques par l'intermédiaire de portes logiques. La bascule (21) de la première unité logique (12) fournit un signal de sortie sélectivement variable lorsque les deux niveaux de tension d'entrée constituent des signaux d'entrée valables. Lorsque les deux niveaux de tension ne sont pas valables, c'est-à-dire lorsque le signal de niveaux différentiels de tension est constitué par un signal qui n'existerait pas dans un système fonctionnant correctement, le signal de sortie de la bascule devient invariable et la deuxième unité

logique (13) assure qu'un signal correctement décodé apparaît malgré l'existence de l'état de dérangement.

5 Le récepteur (10) ne décodera pas correctement, de manière assurée, un signal venant d'un système de transmission qui possède plus d'un état de dérangement. Ainsi, il peut être approprié de prévoir un signal de commande indiquant qu'il existe un état de dérangement. Le circuit d'excitation (28) et la diode électroluminescente (29) ont été prévus pour servir dans ce but. On notera que, lorsque seuls des signaux d'entrée valables sont  
10 présents dans l'unité d'entrée (11), un niveau logique bas constitue le signal de sortie résultant de l'inverseur (27). Toutefois, lorsque des signaux non valables sont présents, un niveau logique haut constitue le signal de sortie résultant, et ce changement d'état peut être utilisé pour déclencher le circuit d'excitation (28) et allumer la diode électroluminescente (29) afin  
15 d'alerter un opérateur et lui faire savoir que, même si le récepteur (10) continue à décoder correctement les signaux entrants, il existe un état de dérangement et que l'apparition d'un deuxième état de dérangement conduirait à des données potentiellement compromises.  
20

Bien entendu, l'homme de l'art sera en mesure d'imaginer, à partir du récepteur dont la description vient d'être donnée à titre simplement illustratif et nullement limitatif, diverses variantes et modifications ne sortant pas du  
25 cadre de l'invention.

RE V E N D I C A T I O N S

1. Récepteur de signaux qui admet un dérangement, destiné à être utilisé avec des systèmes de transmission de niveaux de tension différentiels à partir desquels au moins deux niveaux de tension ( $V_1$ ,  $V_2$ ) peuvent être sensiblement simultanément détectés pour permettre que lesdits deux niveaux de tension soient décodés en signaux numériques, ledit récepteur (10) étant caractérisé par :
- 5
- (a) un moyen d'entrée (11) servant à recevoir lesdits deux niveaux de tension et à produire au moins un signal de sortie lié auxdits deux niveaux de tension ;
- 10
- (b) un premier moyen logique (12) servant à recevoir ledit signal de sortie de la part dudit moyen d'entrée et à produire un signal de sortie, ledit signal de sortie étant sélectivement variable lorsque lesdits deux niveaux de tension sont variables et non variable lorsque lesdits deux niveaux de tension ne sont pas variables ; et
- 15
- (c) un deuxième moyen logique (13) servant à recevoir ledit signal de sortie dudit premier moyen logique et à délivrer correctement ledit signal numérique décodé, dans la mesure où ledit système de transmission ne comporte pas plus d'un état de dérangement.
- 20
2. Récepteur selon la revendication 1, où ledit deuxième moyen logique (13) comporte une première unité de porte (22) dont au moins une entrée est connectée à la sortie dudit moyen d'entrée et une deuxième unité de porte (23) dont au moins une entrée est connectée à une sortie de ladite première unité de porte (22) et à la sortie dudit premier moyen logique (12).
- 25
3. Récepteur selon la revendication 2, où ledit moyen d'entrée (11) comporte un premier et un deuxième moyen de porte (18, 19) servant à recevoir lesdits deux niveaux de tension ( $V_1$ ,  $V_2$ ) et à produire chacun un signal de sortie lié auxdits deux niveaux de tension.
- 30
4. Récepteur selon la revendication 1, où ledit signal de sortie non variable dudit premier moyen logique (12) est égal
- 35

à un dernier signal de sortie sélectivement variable comme dernier signal de sortie dudit premier moyen logique lorsque lesdits deux niveaux de tension sont des derniers signaux valables.

5. Récepteur selon la revendication 4, où ledit premier  
5 moyen logique comprend une bascule (21).
6. Récepteur selon la revendication 4, où ledit moyen  
d'entrée (11) comporte un premier et un deuxième moyen de porte (18,  
19) servant à recevoir lesdits deux niveaux de tension et à pro-  
duire chacun un signal de sortie lié auxdits deux niveaux de tension.
- 10 7. Récepteur selon la revendication 6, où ledit deuxième  
moyen logique (13) comporte un troisième moyen de porte (27) dont  
au moins une entrée est connectée à la sortie dudit moyen d'entrée  
(11), ledit troisième moyen de porte possédant un signal de sortie  
qui est constant lorsque lesdits deux niveaux de tension sont  
15 valables et qui est une constante différente lorsque lesdits deux  
niveaux de tension ne sont pas valables.
8. Récepteur selon la revendication 1, où ledit deuxième  
moyen logique (13) comporte un moyen (27) détecteur de dérangement  
qui sert à détecter l'existence d'au moins un état de dérangement  
20 dans ledit système de transmission.
9. Récepteur selon la revendication 8, comportant en  
outre un moyen de signalisation (28, 29) qui répond audit moyen  
détecteur de dérangement en produisant un signal d'état de dérangement.
- 25 10. Récepteur selon la revendication 9, comportant en  
outre un moyen de signalisation visible (29) qui répond audit  
signal d'état de dérangement en produisant un signal visible  
lorsque ledit système de transmission possède au moins un état de  
dérangement.

1/2

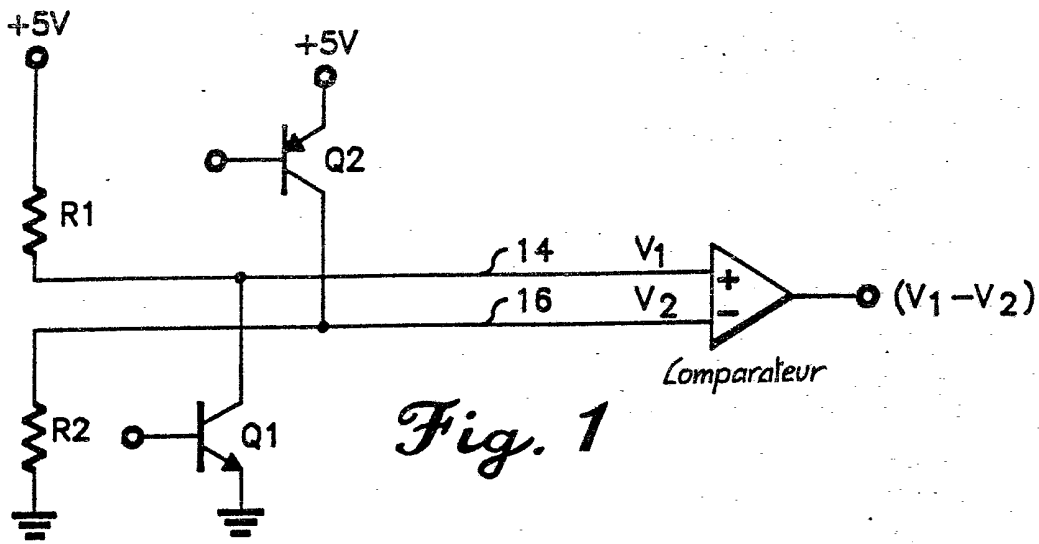


Fig. 1

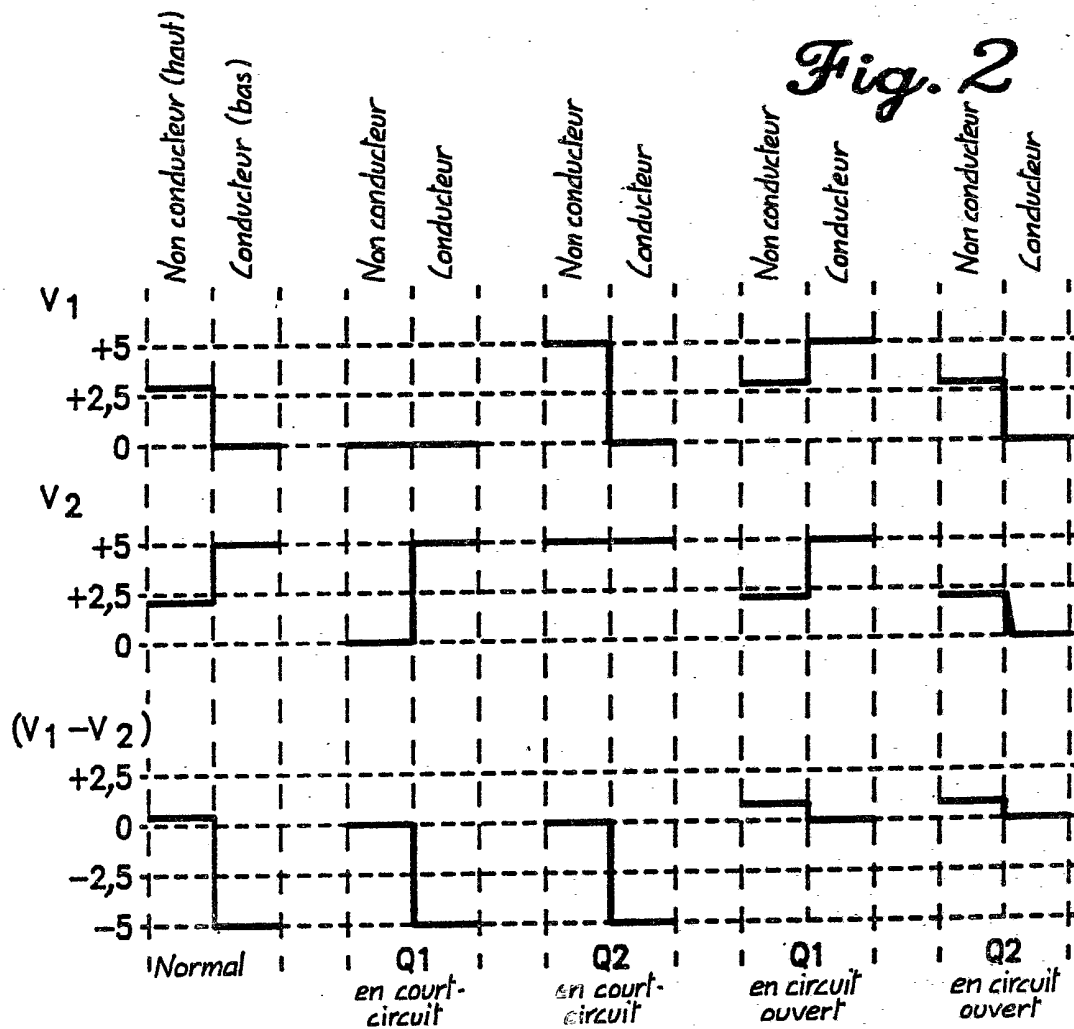


Fig. 2



2/2

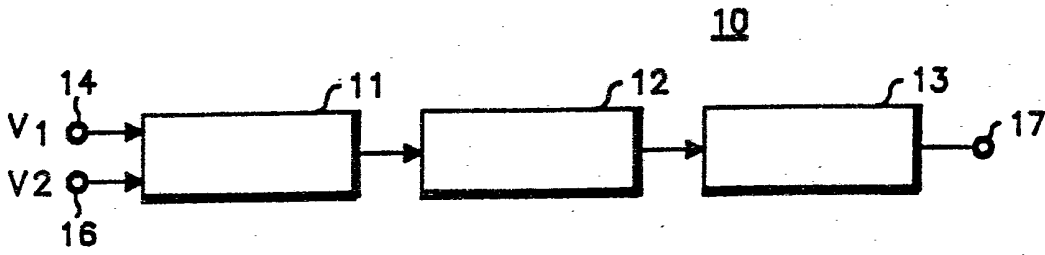


Fig. 3

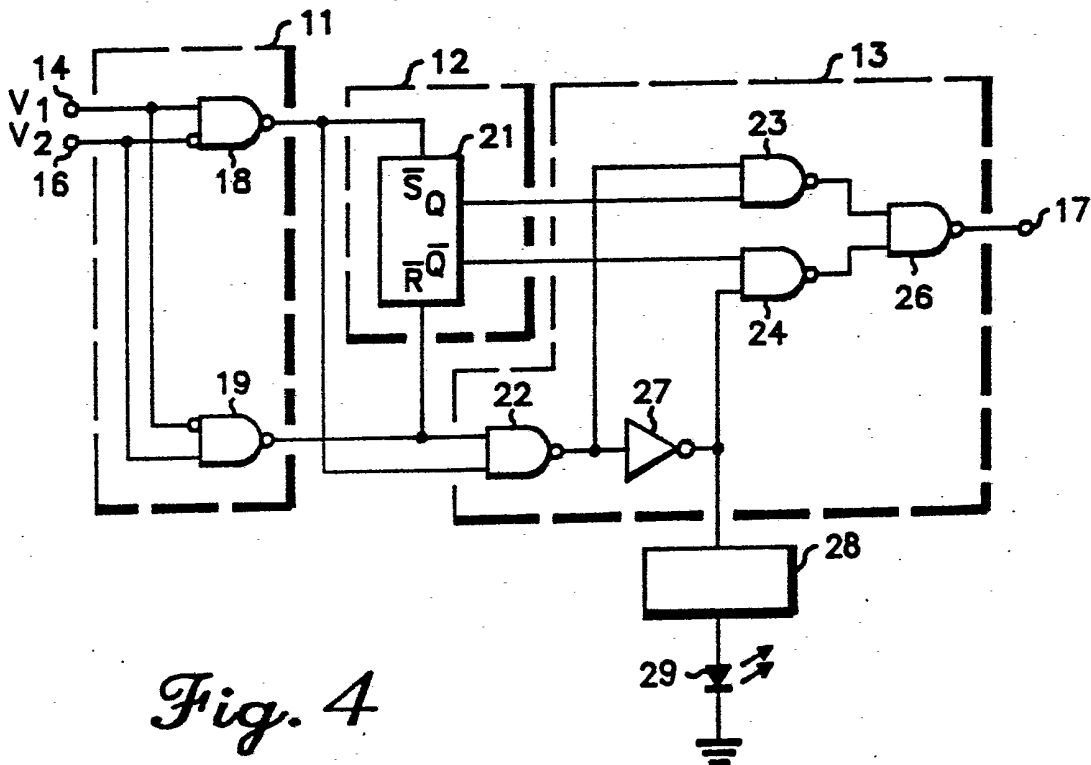


Fig. 4