



(12) 发明专利

(10) 授权公告号 CN 103311245 B

(45) 授权公告日 2015.07.15

(21) 申请号 201310228700.1

(56) 对比文件

(22) 申请日 2013.06.08

CN 103035691 A, 2013.04.10,

(73) 专利权人 株洲南车时代电气股份有限公司
地址 412001 湖南省株洲市石峰区时代路
169号

CN 101640186 A, 2010.02.03,

JP 特开 2012-199434 A, 2012.10.18,

CN 102044543 A, 2011.05.04,

审查员 何贝

(72) 发明人 刘国友 覃荣震 黄建伟

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 王宝筠

(51) Int. Cl.

H01L 27/082(2006.01)

H01L 29/06(2006.01)

H01L 29/861(2006.01)

H01L 21/329(2006.01)

H01L 21/8222(2006.01)

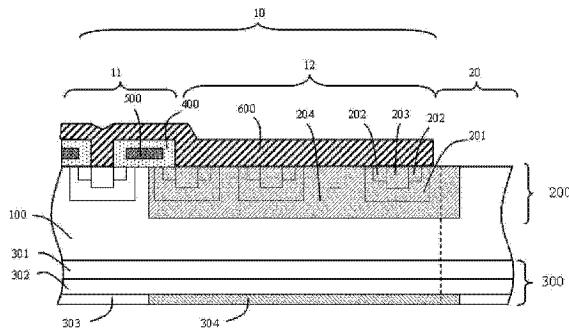
权利要求书3页 说明书11页 附图9页

(54) 发明名称

一种逆导 IGBT 芯片及其制备方法

(57) 摘要

本发明提供了一种逆导 IGBT 芯片及其制备方法。该逆导 IGBT 芯片包括第一导电类型衬底、位于所述衬底第一表面之上的第一表面结构和位于衬底第二表面之上的第二表面结构。所述第一表面结构包括，位于所述衬底第一子表面上的 IGBT 区，位于所述衬底第二子表面上的 FRD 区，以及位于衬底第三子表面内的终端区；本发明将芯片元胞区划分为两个宏观的区域：IGBT 区和 FRD 区，免去了现有技术中制备逆导 IGBT 芯片时需要对 IGBT 芯片的集电极进行光刻窗口和离子掺杂浓度的准确控制的问题，减小了设计和制备逆导 IGBT 芯片的难度。



1. 一种逆导 IGBT 芯片，其特征在于，包括，

第一导电类型衬底，所述衬底包括第一表面和第二表面，所述第一表面和所述第二表面相对，所述第一表面包括第一子表面、第二子表面和第三子表面，其中，所述第二子表面围绕所述第一子表面，所述第三子表面围绕所述第二子表面；

位于所述衬底第一表面之上的第一表面结构，所述第一表面结构包括，位于所述衬底第一子表面上的 IGBT 区，位于所述衬底第二子表面上的 FRD 区，以及位于衬底第三子表面上的终端区；所述 IGBT 区和所述 FRD 区均包括若干个并联的 IGBT 元胞，每个所述 IGBT 元胞包括第二导电类型的基区，所述 FRD 区还包括第二导电类型的扩散阱，所述扩散阱的结深大于所述基区的结深，所述扩散阱的掺杂浓度大于所述基区的掺杂浓度；

位于所述衬底第二表面之下的第二表面结构，所述第二表面结构包括，位于除与所述 FRD 区相对应的部分所述第二表面以外的其它所述第二表面下方的第一扩散层，位于与所述 FRD 区相对应的部分所述第二表面下方的第二扩散层，其中，所述第一扩散层的导电类型为第二导电类型，所述第二扩散层的导电类型为第一导电类型，所述第二扩散层的掺杂浓度大于所述第一扩散层的掺杂浓度；

所述第一导电类型和所述第二导电类型相反。

2. 根据权利要求 1 所述的逆导 IGBT 芯片，其特征在于，所述扩散阱的第一边界延伸至所述终端区内。

3. 根据权利要求 2 所述的逆导 IGBT 芯片，其特征在于，所述扩散阱与所述终端区重叠的长度为 $5 \sim 10 \mu\text{m}$ 。

4. 根据权利要求 1-3 任一项所述的逆导 IGBT 芯片，其特征在于，所述扩散阱的第二边界位于第一预定 IGBT 元胞的基区和第二预定 IGBT 元胞的基区之间，其中，所述第一预定 IGBT 元胞为位于所述 IGBT 区内的相距所述 FRD 区最近的 IGBT 元胞，所述第二预定 IGBT 元胞为位于所述 FRD 区内的相距所述 IGBT 区最近的 IGBT 元胞。

5. 根据权利要求 1-3 任一项所述的逆导 IGBT 芯片，其特征在于，所述 FRD 区面积与所述 IGBT 区的面积的比值为 1:2。

6. 根据权利要求 1-3 任一项所述的逆导 IGBT 芯片，其特征在于，还包括位于所述衬底第二表面下方的缓冲层。

7. 根据权利要求 6 所述的逆导 IGBT 芯片，其特征在于，所述缓冲层包括第一缓冲层和位于所述第一缓冲层下方的第二缓冲层；所述第二缓冲层的掺杂浓度大于所述第一缓冲层的掺杂浓度。

8. 根据权利要求 1-3 任一项所述的逆导 IGBT 芯片，其特征在于，所述第一子表面位于所述第一表面的中心区域。

9. 一种逆导 IGBT 芯片的制备方法，其特征在于，包括芯片第一表面结构的制备方法和芯片第二表面结构的制备方法，

所述芯片第一表面结构的制备方法，包括，

在第一导电类型衬底的第二子表面上方形成第一注入窗口；其中，所述衬底包括第一表面和第二表面，所述第一表面和所述第二表面相对，所述第一表面包括第一子表面、第二子表面和第三子表面，其中，所述第二子表面围绕所述第一子表面，所述第三子表面围绕所述第二子表面；

依据所述第一注入窗口,对衬底的第二子表面进行第二导电类型的离子注入,以形成第二导电类型的扩散阱:

对所述衬底的第一表面进行芯片常规正面加工,所述常规正面加工包括在所述第一子表面和所述第二子表面内制备若干个 IGBT 元胞,在所述第一子表面和所述第二子表面上方制备栅氧化层和多晶硅栅,在所述第三子表面制备终端区;每个所述 IGBT 元胞包括第二导电类型的基区,所述扩散阱的结深大于所述基区的结深,所述扩散阱的掺杂浓度大于所述基区的掺杂浓度;

刻蚀位于所述第二子表面上方的栅氧化层和多晶硅栅;

对所述衬底的第一表面进行芯片正面金属化以形成金属层,所述金属层的边界与所述第一注入窗口或所述第二注入窗口的第一边界对齐;

或者,

对所述衬底的第一表面进行芯片常规正面加工,所述常规正面加工包括在所述第一子表面和所述第二子表面内制备若干个 IGBT 元胞,在所述第一子表面和所述第二子表面上方制备栅氧化层和多晶硅栅,在所述第三子表面制备终端区;

刻蚀位于所述第二子表面上方的栅氧化层和多晶硅栅,以在所述第二子表面上方形成第二注入窗口;

依据所述第二注入窗口,对衬底的第二子表面进行第二导电类型的离子注入,以形成第二导电类型的扩散阱:

对所述衬底的第一表面进行芯片正面金属化以形成金属层,所述金属层的边界与所述第一注入窗口或所述第二注入窗口的第一边界对齐;

所述第一导电类型和所述第二导电类型相反;

所述芯片第二表面结构的制备方法,包括,

在所述衬底第二表面的下方形成第二导电类型的第一扩散层;

在与所述第二子表面相对应的部分所述第一扩散层的下方形成第三注入窗口;

依据所述第三注入窗口,进行第一导电类型的离子注入,以在与所述第二子表面相对应的部分所述第一扩散层区域形成第二扩散层:

对所述衬底的第二表面进行芯片背面金属化;

或者,包括,

在与所述第二子表面相对应的部分所述第二表面下方形成第四注入窗口;

依据所述第四注入窗口,对与所述第二子表面相对应的部分所述第二表面进行第一导电类型的离子注入,以形成第二扩散层:

对除与所述第二子表面相对应的部分所述第二表面以外的其它第二表面进行第二导电类型的离子注入,以形成第一扩散层:

对所述衬底的第二表面进行芯片背面金属化。

10. 根据权利要求 9 所述的制备方法,其特征在于,所述第一注入窗口或所述第二注入窗口的第一边界位于所述第二子表面的内部,且与所述第二子表面和所述第三子表面的交界线相距 3~10 μm。

11. 根据权利要求 10 所述的制备方法,其特征在于,所述 IGBT 元胞包括欧姆接触区,所述第一注入窗口或所述第二注入窗口的第二边界与预定 IGBT 元胞的欧姆接触区靠近所述

第一子表面区域的边界对齐；所述预定 IGBT 元胞为位于所述第二子表面区域内相距所述第一子表面区域最近的 IGBT 元胞。

12. 根据权利要求 9-11 任一项所述的制备方法，其特征在于，所述第一注入窗口或所述第二注入窗口与所述第三注入窗口或所述第四注入窗口在垂直方向上基本对齐。

13. 根据权利要求 9-11 任一项所述的制备方法，其特征在于，所述对所述衬底的第二表面进行芯片背面金属化之前，还包括在所述衬底的第二表面下方形成缓冲层。

14. 根据权利要求 13 所述的制备方法，其特征在于，所述缓冲层包括第一缓冲层和位于所述第一缓冲层下方的第二缓冲层，所述第二缓冲层的掺杂浓度大于所述第一缓冲层的掺杂浓度。

一种逆导 IGBT 芯片及其制备方法

技术领域

[0001] 本发明涉及半导体器件领域,更具体地说,涉及一种逆导 IGBT 芯片及其制备方法。

背景技术

[0002] 众所周知,IGBT 大多数情况下使用在感性负载条件下,需要反并联 FRD (fast recovery diode, 快速恢复二极管)一起使用。其中一种制备方法是将 IGBT 芯片与 FRD 芯片的功能集成到一个芯片上,称之为反向导通 IGBT 或逆导 IGBT。

[0003] 现行制备逆导 IGBT 芯片的方法是基于元胞的概念进行逆导 IGBT 芯片的制备。该制备方法是对 IGBT 芯片上的 IGBT 元胞的集电极进行光刻,并进行选择性的 P/N 型掺杂,形成 P、N 型相间的结构,该掺杂结构充当 IGBT 的集电极和 FRD 的阴极,从而使原来的一个 IGBT 元胞形成包括 IGBT 部分和 FRD 部分的逆导 IGBT 元胞。因此,该制备方法必须十分准确地控制光刻的窗口大小及掺杂的浓度,才能得到性能良好的逆导 IGBT。此外,逆导 IGBT 正向导通时的电流大小及反向导通时的电流大小均与集电极光刻窗口大小及掺杂浓度有关,这进一步缩小了集电极光刻窗口的设计范围,这给芯片设计及其工艺制备均带来了不小的难度。

发明内容

[0004] 基于此,本发明提供了一种逆导 IGBT 芯片及其制备方法,以克服上述制备方法难度大的技术问题。

[0005] 为了解决上述技术问题,本发明采用了以下技术方案:

[0006] 一种逆导 IGBT 芯片,包括,

[0007] 第一导电类型衬底,所述衬底包括第一表面和第二表面,所述第一表面和所述第二表面相对,所述第一表面包括第一子表面、第二子表面和第三子表面,其中,所述第二子表面围绕所述第一子表面,所述第三子表面围绕所述第二子表面;

[0008] 位于所述衬底第一表面上的第一表面结构,所述第一表面结构包括,位于所述衬底第一子表面上的 IGBT 区,位于所述衬底第二子表面上的 FRD 区,以及位于衬底第三子表面上的终端区;所述 IGBT 区和所述 FRD 区均包括若干个并联的 IGBT 元胞,每个所述 IGBT 元胞包括第二导电类型的基区,所述 FRD 区还包括第二导电类型的扩散阱,所述扩散阱的结深大于所述基区的结深,所述扩散阱的掺杂浓度大于所述基区的掺杂浓度;

[0009] 位于所述衬底第二表面之下的第二表面结构,所述第二表面结构包括,位于除与所述 FRD 区相对应的部分所述第二表面以外的其它所述第二表面下方的第一扩散层,位于与所述 FRD 区相对应的部分所述第二表面下方的第二扩散层,其中,所述第一扩散层的导电类型为第二导电类型,所述第二扩散层的导电类型为第一导电类型,所述第二扩散层的掺杂浓度大于所述第一扩散层的掺杂浓度;

[0010] 所述第一导电类型和所述第二导电类型相反。

- [0011] 优选的，所述扩散阱的第一边界延伸至所述终端区内。
- [0012] 优选的，所述扩散阱与所述终端区重叠的长度为 $5 \sim 10 \mu\text{m}$ 。
- [0013] 优选的，所述扩散阱的第二边界位于第一预定 IGBT 元胞的基区和第二预定 IGBT 元胞的基区之间，其中，所述第一预定 IGBT 元胞为位于所述 IGBT 区内的相距所述 FRD 区最近的 IGBT 元胞，所述第二预定 IGBT 元胞为位于所述 FRD 区内的相距所述 IGBT 区最近的 IGBT 元胞。
- [0014] 优选的，所述 FRD 区面积与所述 IGBT 区的面积的比值为 1:2。
- [0015] 优选的，还包括位于所述衬底第二表面下方的缓冲层。
- [0016] 优选的，所述缓冲层包括第一缓冲层和位于所述第一缓冲层下方的第二缓冲层；所述第二缓冲层的掺杂浓度大于所述第一缓冲层的掺杂浓度。
- [0017] 优选的，所述第一子表面位于所述第一表面的中心区域。
- [0018] 一种逆导 IGBT 芯片的制备方法，包括芯片第一表面结构的制备方法和芯片第二表面结构的制备方法，
- [0019] 所述芯片第一表面结构的制备方法，包括，
- [0020] 在第一导电类型衬底的第二子表面上方形成第一注入窗口；其中，所述衬底包括第一表面和第二表面，所述第一表面和所述第二表面相对，所述第一表面包括第一子表面、第二子表面和第三子表面，其中，所述第二子表面围绕所述第一子表面，所述第三子表面围绕所述第二子表面；
- [0021] 依据所述第一注入窗口，对衬底的第二子表面进行第二导电类型的离子注入，以形成第二导电类型的扩散阱；
- [0022] 对所述衬底的第一表面进行芯片常规正面加工，所述常规正面加工包括在所述第一子表面和所述第二子表面内制备若干个 IGBT 元胞，在所述第一子表面和所述第二子表面上方制备栅氧化层和多晶硅栅，在所述第三子表面制备终端区；每个所述 IGBT 元胞包括第二导电类型的基区，所述扩散阱的结深大于所述基区的结深，所述扩散阱的掺杂浓度大于所述基区的掺杂浓度；
- [0023] 光刻和刻蚀位于所述第二子表面上方的栅氧化层和多晶硅栅；
- [0024] 对所述衬底的第一表面进行芯片正面金属化以形成金属层，所述金属层的边界与所述第一注入窗口或所述第二注入窗口的第一边界对齐；
- [0025] 或者，
- [0026] 对所述衬底的第一表面进行芯片常规正面加工，所述常规正面加工包括在所述第一子表面和所述第二子表面内制备若干个 IGBT 元胞，在所述第一子表面和所述第二子表面上方制备栅氧化层和多晶硅栅，在所述第三子表面制备终端区；
- [0027] 光刻和刻蚀位于所述第二子表面上方的栅氧化层和多晶硅栅，以在所述第二子表面上方形成第二注入窗口；
- [0028] 依据所述第二注入窗口，对衬底的第二子表面进行第二导电类型的离子注入，以形成第二导电类型的扩散阱；
- [0029] 对所述衬底的第一表面进行芯片正面金属化以形成金属层，所述金属层的边界与所述第一注入窗口或所述第二注入窗口的第一边界对齐；
- [0030] 所述第一导电类型和所述第二导电类型相反；

- [0031] 所述芯片第二表面结构的制备方法,包括,
- [0032] 在所述衬底第二表面的下方形成第二导电类型的第一扩散层;
- [0033] 在与所述第二子表面相对应的部分所述第一扩散层的下方形成第三注入窗口;
- [0034] 依据所述第三注入窗口,进行第一导电类型的离子注入,以在与所述第二子表面相对应的部分所述第一扩散层区域形成第二扩散层;
- [0035] 对所述衬底的第二表面进行芯片背面金属化;
- [0036] 或者,包括,
- [0037] 在与所述第二子表面相对应的部分所述第二表面下方形成第四注入窗口;
- [0038] 依据所述第四注入窗口,对与所述第二子表面相对应的部分所述第二表面进行第一导电类型的离子注入,以形成第二扩散层;
- [0039] 对除与所述第二子表面相对应的部分所述第二表面以外的其它第二表面进行第二导电类型的离子注入,以形成第一扩散层;
- [0040] 对所述衬底的第二表面进行芯片背面金属化。
- [0041] 优选的,所述第一注入窗口或所述第二注入窗口的第一边界位于所述第二子表面的内部,且与所述第二子表面和所述第三子表面的交界线相距 $3\text{--}10 \mu\text{m}$ 。
- [0042] 优选的,所述 IGBT 元胞包括欧姆接触区,所述第一注入窗口或所述第二注入窗口的第二边界与预定 IGBT 元胞的欧姆接触区靠近所述第一子表面区域的边界对齐;所述预定 IGBT 元胞为位于所述第二子表面区域内相距所述第一子表面区域最近的 IGBT 元胞。
- [0043] 优选的,所述第一注入窗口或所述第二注入窗口与所述第三注入窗口或所述第四注入窗口在垂直方向上基本对齐。
- [0044] 优选的,所述对所述衬底的第二表面进行芯片背面金属化之前,还包括在所述衬底的第二表面下方形成缓冲层。
- [0045] 优选的,所述缓冲层包括第一缓冲层和位于所述第一缓冲层下方的第二缓冲层,所述第二缓冲层的掺杂浓度大于所述第一缓冲层的掺杂浓度。
- [0046] 本发明的有益效果:
- [0047] 本发明提供的逆导 IGBT 芯片及其制备方法基于现有的 IGBT 芯片结构及制备工艺流程将 IGBT 芯片的元胞区分为两个宏观的区域,一个区域对应逆导 IGBT 芯片的 IGBT 区,另一个区域对应逆导 IGBT 芯片的 FRD 区,在 FRD 区形成有一结深大于 IGBT 元胞基区的扩散阱,并且该扩散阱的掺杂浓度大于基区的掺杂浓度,因此该 FRD 区对外表现出逆导 IGBT 芯片 FRD 部分的功能。本发明提供的逆导 IGBT 芯片的制备方法,能够完全兼容现有技术中制备 IGBT 芯片的工艺流程,仅在 FRD 区对应的宏观区域进行离子注入以形成所述的扩散阱,免去了现有技术中对 IGBT 芯片的集电极进行光刻窗口和离子掺杂浓度的准确控制的问题,减小了设计和制备逆导 IGBT 芯片的难度。
- [0048] 同时,通过调整上述所述的两个宏观窗口的大小,可以很方便地调整逆导 IGBT 芯片的 FRD 区和 IGBT 区的电流比例。

附图说明

- [0049] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本

发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

- [0050] 图 1 是传统 IGBT 芯片的剖面结构示意图;
- [0051] 图 2 是本发明实施例一的逆导 IGBT 芯片的正面俯视图;
- [0052] 图 3 是本发明实施例一的逆导 IGBT 芯片结构沿 A-A' 方向的剖面图;
- [0053] 图 4 是本发明实施例二的逆导 IGBT 芯片正面结构的第一种制备方法流程图;
- [0054] 图 5 (1) 至图 5 (5) 是本发明实施例二的逆导 IGBT 芯片正面结构的第一种制备方法一系列制程沿 A-A' 方向的剖面图;
- [0055] 图 6 是本发明实施例二的逆导 IGBT 芯片正面结构的第二种制备方法流程图;
- [0056] 图 7 (1) 至图 7 (4) 是本发明实施例二的逆导 IGBT 芯片正面结构的第二种制备方法一系列制程沿 A-A' 方向的剖面图;
- [0057] 图 8 是本发明实施例二的逆导 IGBT 芯片背面结构第一种制备方法流程图;
- [0058] 图 9 (1) 至图 9 (4) 是本发明实施例二的逆导 IGBT 芯片背面结构的第一种制备方法一系列制程沿 A-A' 方向的剖面图;
- [0059] 图 10 是本发明实施例二的逆导 IGBT 芯片背面结构第二种制备方法流程图;
- [0060] 图 11 (1) 至图 11 (4) 是本发明实施例二的逆导 IGBT 芯片背面结构的第一种制备方法一系列制程沿 A-A' 方向的剖面图。
- [0061] 附图标记:
- [0062] 100 :衬底, 200 :衬底第一表面结构, 300 :衬底第二表面结构, 10 :元胞区, 11 :IGBT 区, 12 :FRD 区, 20 :终端区; 201 :基区, 202 :源极区, 203 :欧姆接触区; 204 :扩散阱, 301 :第一缓冲层, 302 :第二缓冲层, 303 :第一扩散层, 304 :第二扩散层。 400 :栅氧化层, 500 :多晶硅栅, 600 :金属层。

具体实施方式

[0063] 以下将结合附图所示的具体实施方式对本发明进行详细描述。但这些实施方式并不限制本发明,本领域的普通技术人员根据这些实施方式所做出的结构、方法、或功能上的变换均包含在本发明的保护范围内。

[0064] 此外,在不同的实施例中可能使用重复的标号或标识,这些重复仅为了简单清楚地叙述本发明,不代表所讨论的不同实施例及 / 或结构之间具有任何关联性。

[0065] 本发明基于传统的 IGBT 芯片结构和工艺流程(传统的 IGBT 芯片的剖面结构示意图如图 1 所示),将传统的 IGBT 芯片的元胞区划分为两个区域,一个区域为逆导 IGBT 芯片的 IGBT 区,另外一个区域为逆导 IGBT 芯片的 FRD 区,通过在 FRD 区对应的区域进行离子注入使该区域的 IGBT 元胞区的特性被覆盖,对外表现出 FRD 芯片的特性,从而形成逆导 IGBT 芯片。这种逆导 IGBT 芯片的制备方法不需对 IGBT 集电极进行光刻和离子掺杂,解决了现有技术中需要对 IGBT 芯片集电极光刻窗口尺寸和离子掺杂浓度准确控制的技术问题,此外,本发明提供的逆导 IGBT 芯片及其制备方法通过调整 FRD 区的窗口大小,可以很方便地调整 IGBT 区与 FRD 区的电流比例,方便不同的应用需求。

[0066] 实施例一

[0067] 具体地,参见图 2。图 2 是本发明实施例一的 IGBT 芯片的正面俯视图。该 IGBT 芯

片包括元胞区 10 和围绕元胞区 10 的终端区 20, 其中, 元胞区包括 IGBT 区 11 和 FRD 区 12。其中, 优选地, IGBT 区 11 位于芯片正面的靠近中心区域, FRD 区 12 介于 IGBT 区 11 和终端区 20 之间, 可见, FRD 区 12 位于芯片元胞区的边缘。

[0068] 需要说明的是, FRD 区 12 的面积占元胞区 10 (IGBT 区和 FRD 区) 总面积的比例大小可以调整逆导 IGBT 芯片的 IGBT 区 11 和 FRD 区 12 的电流的比例。较优地, FRD 区 12 面积占元胞区 10 (IGBT 区和 FRD 区) 总面积的 33%, 即 FRD 区 12 的面积与 IGBT 区的面积的比值为 1:2, 本发明可以通过调整 IGBT 区 11 和 FRD 区 12 的面积比例控制 IGBT 区和 FRD 区的电流比例, 相较于现有技术中通过调整 IGBT 集电极的 P 型和 N 型离子的掺杂浓度来控制 IGBT 正向导通及反向导通时的电流大小, 本发明控制电流的方法实现起来更为简便。

[0069] 图 3 是本发明实施例一的逆导 IGBT 芯片沿 A-A' 方向的剖面示意图。该 IGBT 芯片包括第一导电类型的衬底 100, 衬底第一表面结构 200 和衬底第二表面结构 300, 其中, 衬底第一表面结构 200 位于衬底 100 的第一表面的上方, 衬底第二表面结构 300 位于衬底 100 的第二表面的下方。

[0070] 所述第一导电类型衬底 100 包括第一表面(正面)和与第一表面(正面)相对的第二表面(背面), 其中, 该第一表面(正面)包括第一子表面、第二子表面和第三子表面, 其中, 第二子表面围绕第一子表面, 第三子表面围绕第二子表面。优选地, 第一子表面位于衬底第一表面的中心区域, 第二子表面位于其外围, 第三子表面位于第二子表面的外围。

[0071] 本实施例可以采用本领域常用的制备逆导 IGBT 芯片的半导体衬底作为本实施例的衬底。例如该衬底材料可以为普通的硅(Si)材料, 也可以为碳化硅(SiC)、氮化镓(GaN)以及金刚石等宽禁带半导体材料, 厚度为 50 ~ 800 μm。

[0072] 所述衬底第一表面结构 200 包括: 位于衬底第一子表面上的 IGBT 区 11 和位于衬底第二子表面上的 FRD 区 12 以及位于衬底第三子表面上的终端区 20。

[0073] 所述 IGBT 区 11 包括形成于衬底 100 第一子表面上的若干个并联的 IGBT 元胞, 所述 FRD 区 12 包括形成于衬底 100 第二子表面上的第二导电类型的扩散阱 204 以及形成于该扩散阱 204 内的若干个并联的 IGBT 元胞。形成于 IGBT 区 11 的 IGBT 元胞和 FRD 区 12 的 IGBT 元胞的结构完全相同。每个 IGBT 元胞包括基区 201, 源极区 202 以及欧姆接触区 203。其中, 基区 201 为第二导电类型, 源极区 202 为第一导电类型, 欧姆接触区 203 为第二导电类型。并且基区 201、源极区 202 以及欧姆接触区 203 各自具有预定离子掺杂浓度以及在衬底内部具有一定尺寸的结深。也可以这么理解, 如果在 FRD 区 12 去除了第二导电类型的扩散阱 204, 其 IGBT 区 11 和 FRD 区 12 的结构相同, 换句话说, FRD 区 12 是在传统 IGBT 芯片结构 IGBT 元胞区的基础上增设了一第二导电类型的扩散阱 204。

[0074] 位于 FRD 区 12 的第二导电类型的扩散阱 204 能够覆盖该 FRD 区 12 内的所有 IGBT 元胞, 该扩散阱 204 的结深大于基区 201 的结深, 且该扩散阱 204 的掺杂浓度大于基区 201 的掺杂浓度。在 IGBT 元胞的基区 201、源极区 202 和欧姆接触区 203 中, 结深最深的为基区 201, 所以当该扩散阱 204 的结深大于基区 201 的结深时, 该扩散阱 204 的结深大于 IGBT 元胞的结深, 能够覆盖 IGBT 元胞。只有该扩散阱 204 满足上述两个条件, 位于 FRD 区 12 的 IGBT 元胞的功能特性才能被扩散阱 204 所覆盖, 扩散阱 204 才能作为逆导 IGBT 芯片的 FRD 部分的阳极。否则, 该 FRD 区对外表现出 IGBT 元胞的性能, 该整个芯片不能实现逆导 IGBT 芯片的功能。

[0075] 进一步地,为了降低芯片元胞区 10 与终端区 20 边界处的电场强度,该扩散阱 204 可以与终端区 20 重叠,即扩散阱 204 的外边界(第一边界)位于终端区 20 内。这样可以提高逆导 IGBT 芯片的耐压稳定性及击穿电压。进一步地,扩散阱 204 与终端区 20 重叠区域的长度为 5-10 μm 。

[0076] 进一步地,为了简化制备该逆导 IGBT 芯片(使得用于形成扩散阱 204 的光刻掩模板也可以用于栅氧化层 400 和多晶硅栅 500 的光刻、刻蚀,免去设计一种新的光刻掩模板的需要),该扩散阱 204 的内边界(第二边界)位于第一预定 IGBT 元胞的基区和第二预定 IGBT 元胞的基区之间。该第一预定 IGBT 元胞为位于 IGBT 区 11 内相距 FRD 区 12 最近的 IGBT 元胞,该第二预定 IGBT 元胞为位于 FRD 区 12 内的相距 IGBT 区 11 最近的 IGBT 元胞。换句话说,扩散阱 204 的内边界(第二边界)位于 IGBT 区 11 和 FRD 区 12 相邻的两个 IGBT 元胞的基区之间。需要说明的是,扩散阱 204 的内边界(第二边界)可以位于芯片元胞区 10 内的任意位置,通过调整该扩散阱 204 的内边界的位置可以调整 IGBT 区 11 和 FRD 区 12 的电流,这种调整电流的方法相对简单。

[0077] 为了实现 IGBT 区 11 的芯片 IGBT 的功能,在 IGBT 区 11 的上方还形成有栅氧化层 400 和多晶硅栅 500。所述的 IGBT 区 11 就具有了逆导 IGBT 芯片的 IGBT 部分的功能,所述 FRD 区 12 就具有了逆导 IGBT 芯片的 FRD 部分的功能。

[0078] 进一步地,在 IGBT 区 11 和 FRD 区 12 的上方还形成有金属层 600。该金属层 600 可以作为逆导 IGBT 芯片的金属电极。金属层 600 的边界位于衬底 100 的第二子表面的内部,优选的,该金属层 600 的边界相距第二子表面和第三子表面的交界线的距离为 3-10 μm ,防止金属电极与终端区 20 接触。

[0079] 本实施例中由于逆导 IGBT 芯片的 FRD 区 12 位于围绕 IGBT 区 11 的外围,作为该 FRD 区阳极的扩散阱 204 位于靠近芯片元胞区 10 的边缘,通过芯片正面的金属层 600 与 IGBT 区 11 的 IGBT 元胞进行连接,相当于在芯片元胞区 10 内形成有一个等电位环,提高了芯片边缘的耐压性能。

[0080] 所述衬底第二表面结构 300 包括位于除与 FRD 区 12 相对应的衬底 100 部分第二表面以外的其它第二表面下方的第一导电类型的第一扩散层 303,该第一扩散层 303 可以作为 IGBT 区 11 的集电极区。

[0081] 所述衬底第二表面结构 300 还包括位于与 FRD 区 12 相对应的衬底 100 部分第二表面下方的第一导电类型的第二扩散层 304,该第二扩散层 304 可以作为 FRD 区 12 的阴极,其中,第一扩散层 303 的掺杂浓度小于第二扩散层 304 的掺杂浓度。从图 3 中可以看出,该第二扩散层 304 的边界与上述所述的扩散阱 204 的边界在垂直方向上基本对齐。

[0082] 需要说明的是,本实施例对衬底 100 的导电类型不做限定,可以为 P 型,也可以为 N 型。本实施例只要满足所述第一导电类型和第二导电类型的导电类型相反即可。

[0083] 为了进一步改善该逆导 IGBT 芯片的性能,衬底第二表面结构 300 还包括位于第二表面下方的缓冲层。该缓冲层可以为一层缓冲层,也可以为两层缓冲层。

[0084] 具体地参见图 3。衬底第二表面结构 300 还包括位于衬底 100 第二表面下方的第一缓冲层 301。该第一缓冲层 301 的导电类型与衬底 100 的导电类型相同,为第一导电类型,且该第一缓冲层 301 的掺杂浓度大于衬底 100 的掺杂浓度。

[0085] 进一步地,该逆导 IGBT 芯片还可以包括两层缓冲层,在上述所述的第一缓冲层

301 的下方还包括第二缓冲层 302。该第二缓冲层 302 的导电类型与第一缓冲层 301 的导电类型相同,且该第二缓冲层 302 的掺杂浓度大于第一缓冲层 301 的掺杂浓度。

[0086] 以上所述为本发明实施例的逆导 IGBT 芯片的结构。本实施例基于现有的 IGBT 芯片结构,将原有的 IGBT 芯片的元胞区 10 分为两部分:IGBT 区 11 和 FRD 区 12。在 FRD 区 12 的正面形成有一扩散阱 204,该扩散阱 204 作为 FRD 区 12 的阳极,在 FRD 区 12 的背面形成有一第二扩散层 304 作为 FRD 区的阴极。这样 FRD 区 12 即能实现逆导 IGBT 芯片的 FRD 区的功能,该 IGBT 区仍然保留原有的 IGBT 结构,可以实现逆导 IGBT 芯片的 IGBT 区的功能。该芯片结构制备工艺简单,避免了准确控制 IGBT 芯片的集电极的光刻窗口大小和离子掺杂浓度的过程。

[0087] 本发明还提供了上述实施例一所述的逆导 IGBT 芯片的制备方法。详细参见实施例二。

[0088] 实施例二

[0089] 本发明提供的逆导 IGBT 芯片的制备方法包括芯片第一表面(正面)结构的制备方法和芯片第二表面(背面)结构的制备方法。

[0090] 首先描述逆导 IGBT 芯片第一表面(正面)结构的制备方法,该芯片第一表面(正面)结构的制备方法又分为两种方法,首先介绍该芯片第一表面(正面)结构的第一种制备方法,参见图 4 至图 5 (5)。图 4 是本发明实施例的芯片第一表面(正面)结构的第一种制备方法流程图,图 5 (1) 至图 5 (5) 是本实施例的芯片第一表面(正面)结构的第一种制备方法的一系列制程沿 A-A' 方向的剖面图。

[0091] 如图 4 所示,该逆导 IGBT 芯片第一表面(正面)结构的制备方法包括以下步骤:

[0092] S41、在第一导电类型衬底的第一表面上方形成第一注入窗口:

[0093] 首先需要说明的是,所述第一导电类型衬底 100 包括第一表面(正面)和与第一表面相对的第二表面(背面),其中,该第一表面(正面)包括第一子表面、第二子表面和第三子表面,其中,第二子表面围绕第一子表面,第三子表面围绕第二子表面。优选地,第一子表面位于衬底第一表面的中心区域,第二子表面位于其外围,第三子表面位于第二子表面的外围。

[0094] 本步骤之前,预先设计一预定光刻掩模板,该光刻掩模板的尺寸与衬底的第二子表面的尺寸基本相同,优选的,当该光刻掩模板放置在衬底 100 第一表面上方时,该光刻掩模板的一边与衬底的第一子表面和第二子表面的交界线对齐,该光刻板的另一边位于第二子表面的内部,并且该光刻板的另一边与第二子表面的外边界相距一定距离,该距离优选为 3~10 μm。参见图 5 (1),利用该预先设计好的光刻掩模板对第一表面进行光刻,在衬底 100 的第一表面上方形成第一注入窗口 w1。该第一注入窗口 w1 的第一边界位于第二子表面的内部。优选的,第一注入窗口 w1 的第一边界与第二子表面和第三子表面的交界线相距 3~10 μm。

[0095] S42、依据所述第一注入窗口对衬底的第二子表面进行第二导电类型的离子注入,以形成第二导电类型的扩散阱:

[0096] 参见图 5 (2),依据该第一注入窗口 w1,对衬底的第二子表面内部进行第二导电类型的离子注入,对第二子表面对应的衬底部分进行掺杂,并退火推进以形成第二导电类型的扩散阱 204。在对第二子表面对应的衬底部分进行掺杂、退火推进的过程中,由于横向扩

散的作用，离子会向第一注入窗口 w1 边界以外的区域甚至向衬底第二子表面边界以外的区域扩散，使得形成的第二导电类型的扩散阱 204 的实际边界超出第一注入窗口 w1 的边界和第二子表面的边界，造成该扩散阱 204 的内边界（第二边界）会超出第二子表面与第一子表面的交界线，使得一部分扩散阱 204 位于第一子表面下方的衬底内部，同时该扩散阱 204 的外边界（第一边界）会超出第二子表面与第三子表面的交界线，使得一部分扩散阱 204 位于第三子表面下方的衬底内部。

[0097] S43、对衬底的第一表面进行芯片常规正面加工：

[0098] 参见图 5 (3)，采用本领域熟知的技术手段对衬底 100 的第一表面进行常规 IGBT 芯片的正面加工，如对第一子表面和第二子表面进行多个可重复的第一扩散阱 201、第二扩散阱 202 和第三扩散阱 203 的形成，以在衬底 100 第一子表面和第二子表面的内部区域形成若干个并联的 IGBT 元胞，其第一扩散阱 201 对应 IGBT 元胞的基区 201，第二扩散阱 202 对应 IGBT 元胞的源极区 202，第三扩散阱 203 对应 IGBT 元胞的欧姆接触区 203。本步骤还需要采用本领域熟知的技术手段在衬底 100 的第三子表面内部形成终端区 20。可以看出，在衬底的第一子表面和第二子表面区域形成了逆导 IGBT 芯片的元胞区（包括 IGBT 部分和 FRD 部分），在衬底的第三子表面区域形成了芯片的终端区。

[0099] 需要说明的是，位于第二子表面内的 IGBT 元胞被扩散阱 204 所覆盖，对外 IGBT 元胞的功能不能表现出来。具体地说，扩散阱 204 的结深大于 IGBT 元胞的基区 204 的结深，扩散阱 204 的掺杂浓度大于 IGBT 元胞的基区的掺杂浓度。

[0100] 该芯片常规正面加工还包括在第一子表面和第二子表面的上方形成栅氧化层 400 和多晶硅栅 500，最终形成如图 5 (3) 所示的剖面结构图。

[0101] S44、光刻和刻蚀位于第二子表面上方的栅氧化层和多晶硅栅：

[0102] 参见图 5(4)，采用本领域熟知的技术手段，利用 S41 中的光刻掩模板，将衬底第二子表面上方的栅氧化层 400 和多晶硅栅 500 去除掉，仅保留衬底第一子表面上方的栅氧化层 400 和多晶硅栅 500。

[0103] S45、对衬底的第一表面进行芯片正面金属化：

[0104] 参见图 5 (5)，对衬底的第一表面进行正面金属化，以形成金属层 600。该金属层 600 可以作为芯片的金属电极。所述金属层 600 的边界与所述第一注入窗口的第一边界对齐，所述第一注入窗口的第一边界为窗口的外边界，该外边界的位置相距衬底第二子表面的外边界（芯片元胞区和芯片终端区的边界）的距离优选为 $3 \sim 10 \mu\text{m}$ 。

[0105] 在衬底 100 的第一子表面形成的结构和第二子表面形成的结构构成上述实施例一所述的元胞区 10，其中，第一子表面的结构作为逆导 IGBT 芯片的 IGBT 区 11，第二子表面的结构作为逆导 IGBT 芯片的 FRD 区 12。其中，扩散阱 204 作为 FRD 区的阳极。

[0106] 上述实施例所述的逆导 IGBT 芯片第一表面（正面）结构的第一种制备方法的扩散阱 204 的形成（S41 至 S42）是在对 IGBT 芯片的常规正面加工（步骤 S43）之前进行的。该扩散阱 204 的形成还可以在对 IGBT 芯片的常规正面加工之后进行。具体参见图 6 至图 7 (4)。

[0107] 本发明实施例的逆导 IGBT 芯片第一表面（正面）结构还可以采用以下方法制备。参见图 6，图 6 是本实施例的逆导 IGBT 芯片第一表面（正面）结构的第二种制备方法的流程图。该制备方法包括以下步骤：

[0108] S61、对衬底的第一表面进行芯片常规正面加工：

[0109] 如上述实施例示例的第一表面结构的第一种制备方法所述，衬底的第一表面包括第一子表面、第二子表面和第三子表面。

[0110] 该步骤的具体实现方式与上述步骤 S43 的实现方式相同。为了简要起见，在此不再详细描述。该步骤执行结束后，对应的剖面图如图 7 (1) 所示。

[0111] S62、光刻和刻蚀第二子表面上方的栅氧化层 400 和多晶硅栅 500，以在所述第二子表面上方形成第二注入窗口：

[0112] 参见图 7 (2)，以预先设计好的光刻掩膜板(该光刻掩膜板的尺寸与上述步骤 S41 中所述的光刻掩膜板相同)作为 IGBT 元胞区的栅氧化层 400 和多晶硅栅 500 光刻和刻蚀的掩膜板，对第二子表面上方的栅氧化层 400 和多晶硅栅 500 进行光刻和刻蚀，将第二子表面上方的栅氧化层 400 和多晶硅栅 500 刻蚀掉，以在第二子表面上方形成第二注入窗口 w2。该第二注入窗口 w2 与上述所述的第一注入窗口的大小和位置相同。

[0113] S63、依据所述第二注入窗口，对衬底的第二子表面进行第二导电类型的离子注入，以形成第二导电类型的扩散阱：

[0114] 参见图 7 (3)，依据第二注入窗口 w2，对第二子表面进行第二导电类型的离子注入，对第二子表面进行掺杂、退火推进以在该第二子表面形成第二导电类型的扩散阱 204。如上所述，在进行掺杂、退火推进的过程中，由于横向扩散的作用，离子会向第二子表面边界以外的区域扩散，使得形成的扩散阱 204 的实际边界超出第二子表面的边界，使得扩散的扩散阱 204 一部分位于终端区 20 内，一部分位于 IGBT 区 11 内。

[0115] S64、对衬底的第一表面进行芯片正面金属化：

[0116] 参见图 7 (4)，采用本领域熟知的技术手段，对逆导 IGBT 芯片的第一表面进行正面金属化，以形成相应的金属层 600，该金属层 600 可以作为芯片的金属电极。所述金属层 600 的边界与所述第一注入窗口或所述第二注入窗口的第一边界对齐，所述第一注入窗口或所述第二注入窗口的第一边界为窗口的外边界，该外边界的位置相距衬底第二子表面的外边界(芯片元胞区和芯片终端区的边界)的距离优选为 3 ~ 10 μm。

[0117] 以上为逆导 IGBT 芯片第一表面(正面)结构的两种制备方法。

[0118] 下面对逆导 IGBT 芯片第二表面(背面)结构的制备方法进行表述。该芯片第二表面(背面)结构的制备方法也有两种方法。参见图 8 至图 9 (4)。图 8 是本实施例的芯片第二表面(背面)结构的第一种制备方法流程图，图 9 (1) 至图 9 (4) 是本实施例的芯片第二表面(背面)结构的第一种制备方法的一系列制程沿 A-A' 方向的剖面图。

[0119] 参见图 8，该逆导 IGBT 芯片第二表面(背面)结构的制备方法包括以下步骤：

[0120] S81、在衬底的第二表面下方形成缓冲层：

[0121] 参见图 9 (1)，为了提高芯片的性能，本实施例可以首先在衬底的第二表面下方形成第一缓冲层 301。进一步地，还可以在第一缓冲层 301 的下方形成第二缓冲层 302，其中，第二缓冲层 302 的掺杂浓度大于第一缓冲层 301 的掺杂浓度。

[0122] S82、在衬底的第二表面的下方形成第一扩散层：

[0123] 参见图 9 (2)，采用本领域熟知的技术手段在衬底 100 的第二表面下方形成第二导电类型的第一扩散层 303。

[0124] S83、在与所述第二子表面相对应的部分所述第一扩散层的下方形成第三注入窗

口：

[0125] 参见图 9 (3), 采用步骤 S41 的光刻掩模板, 在与所述 FRD 区相对应的部分所述第一扩散层 301 的下方形成第三注入窗口 w3。该第三注入窗口 w3 与上述所述的第一注入窗口 w1 或第二注入窗口 w2 在垂直方向上基本对齐。

[0126] S84、依据所述第三注入窗口, 进行第一导电类型的离子注入, 以在与所述第二子表面相对应的部分所述第一扩散层区域形成第二扩散层：

[0127] 参见图 9 (4), 依据所述第三注入窗口 w3, 对与所述第二子表面相对应的部分所述第一扩散层 303 进行第一导电类型的离子注入, 在 FRD 区相对应的部分所述第一扩散层 303 区域形成第二扩散层 304, 该第二扩散层 304 的掺杂浓度大于第一扩散层 303 的掺杂浓度, 其可以作为 FRD 区的阴极。

[0128] 上述所述的步骤 S81 至步骤 S82 为芯片背面的常规加工工艺。可见, 上述所述的逆导 IGBT 芯片第二表面(背面)结构的第一种制备方法是在完成芯片背面常规工艺之后形成 FRD 区的阴极即第二扩散层 304。本实施例也可以在芯片背面的常规加工工艺之前形成 FRD 区的阴极即第二扩散层 304。详细参见图 10 和图 11 (4)。

[0129] 图 10 是逆导 IGBT 芯片第二表面(背面)结构的第二种制备方法流程图。图 11(1)至图 11 (4)是逆导 IGBT 芯片第二表面(背面)结构的第二种制备方法一系列制程对应的剖面图

[0130] 该逆导 IGBT 芯片第二表面(背面)结构的制备方法包括以下步骤：

[0131] S101、在衬底第二表面下方形成第四注入窗口：

[0132] 参见图 11(1), 对衬底第二表面进行光刻, 以在与 FRD 区对应的部分衬底第二表面下方形成第四注入窗口 w4。该第四注入窗口与第三注入窗口 w3 的位置和尺寸相同。

[0133] S102、依据所述第四注入窗口, 对 FRD 区对应的部分衬底第二表面进行第一导电类型的离子注入、以形成第二扩散层：

[0134] 参见图 11 (2), 依据所述第四注入窗口 w4, 对 FRD 区对应的部分衬底第二表面进行第一导电类型的离子注入, 以在与 FRD 区对应的部分衬底第二表面下方形成第二扩散层 304。

[0135] S103、在衬底第二表面下方形成缓冲层。

[0136] 参见图 11 (3), 在衬底第二表面下方形成第一缓冲层 301, 本发明还可以在第一缓冲层的下方形成第二缓冲层 302, 其中, 第一缓冲层 301 的掺杂浓度小于第二缓冲层 302 的掺杂浓度。

[0137] S104、对除与 FRD 区相对应的部分衬底第二表面以外的其它第二表面进行第二导电类型离子注入, 以形成第一扩散层：

[0138] 参见图 11(4), 采用本领域的常规技术手段, 对除与 FRD 区相对应的部分衬底第二表面以外的其它第二表面进行第二导电类型离子注入, 以在该第二表面的下方形成第一扩散层 303, 该第一扩散层 303 作为逆导 IGBT 芯片的集电极。该第一扩散层 303 的掺杂浓度小于第二扩散层 304 的掺杂浓度。

[0139] 以上所述为本实施例提供的逆导 IGBT 芯片第二表面(背面)结构制备方法。

[0140] 实施例二所述的逆导 IGBT 芯片的制备方法将芯片分为宏观的两个窗口区域, 在其中一个窗口区域内形成具有 IGBT 功能的结构, 在另外一个窗口区域内形成具有 FRD 功能

的结构,从而形成逆导 IGBT 芯片。该制备方法免去了现有技术中需要在传统 IGBT 芯片的集电极区域形成尺寸较为准确的光刻窗口,并进行离子掺杂的工艺带来的工艺上的难度,本实施例提供的逆导 IGBT 芯片的制备方法与现有技术中制备 IGBT 芯片的工艺完全兼容,本实施例仅在现有制备 IGBT 芯片的工艺上增加了形成扩散阱 204 和第二扩散层 304 的工艺步骤。该制备方法通过在宏观的区域内进行离子注入,掺杂,该制备工艺相对简单,能够很容易地实现。

[0141] 需要说明的是,本实施例提供的两种逆导 IGBT 芯片第一表面(正面)结构的制备方法和两种第二表面(背面)结构的制备方法可以任意组合构成逆导 IGBT 芯片的制备方法。

[0142] 应当理解,虽然本说明书按照实施方式加以描述,但并非每个实施方式仅包含一个独立的技术方案,说明书的这种叙述方式仅仅是为清楚起见,本领域技术人员应当将说明书作为一个整体,各实施方式中的技术方案也可以经适当组合,形成本领域技术人员可以理解的其它实施方式。

[0143] 上文所列出的一系列的详细说明仅仅是针对本发明的可行性实施方式的具体说明,它们并非用以限制本发明的保护范围,凡未脱离本发明构思所做的等效实施方式或变更均应包含在本发明的保护范围之内。

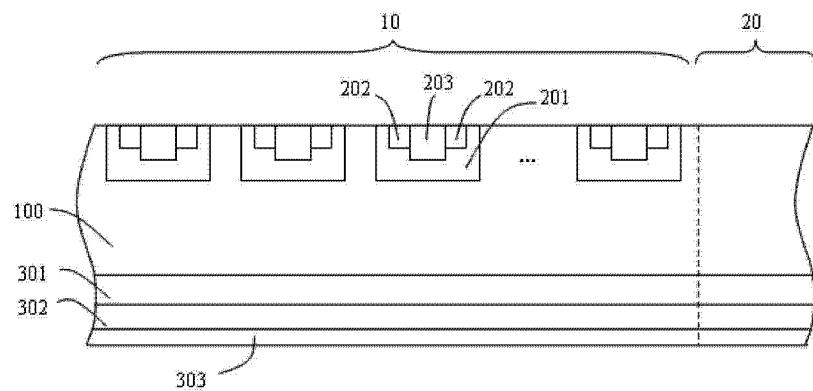


图 1

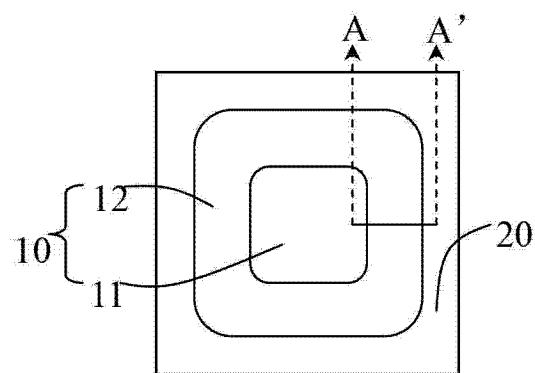


图 2

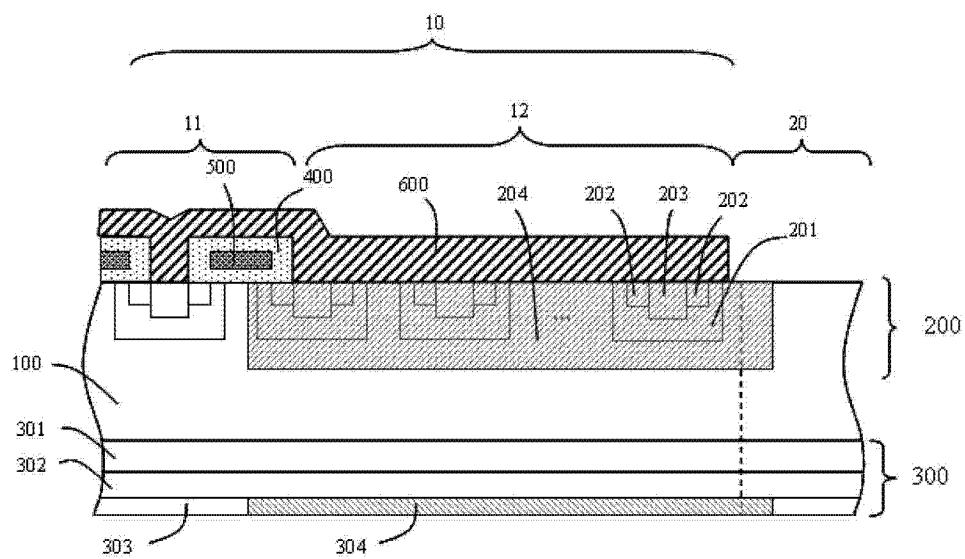


图 3

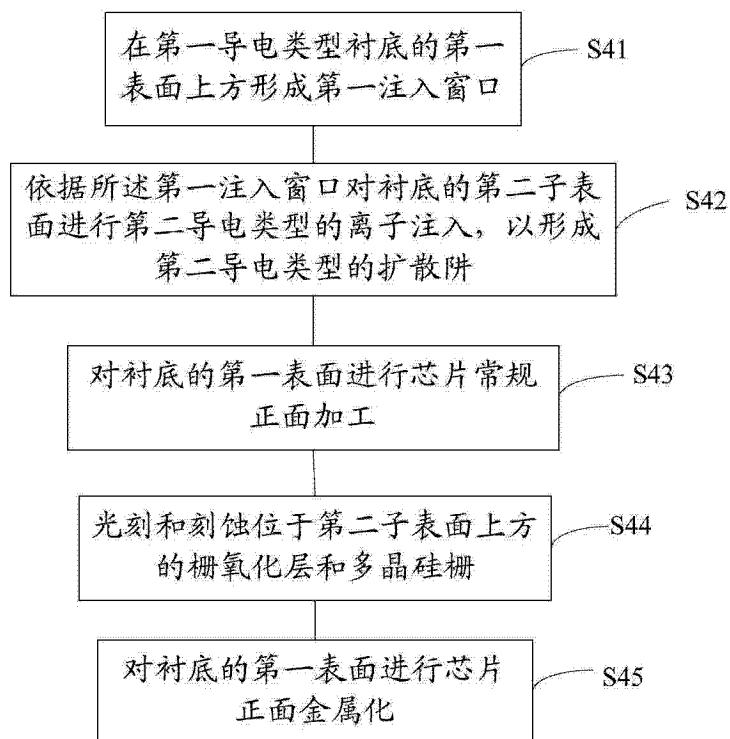


图 4

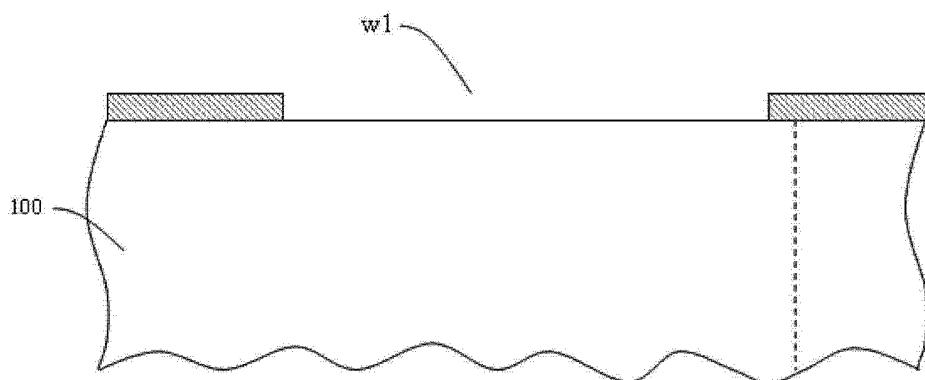


图 5(1)

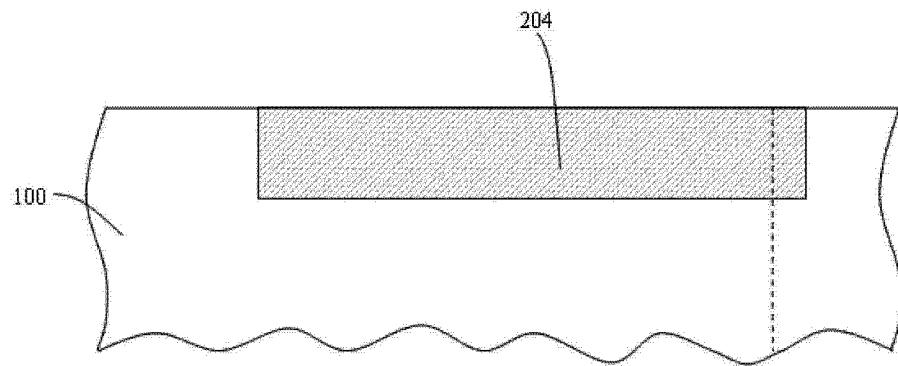


图 5(2)

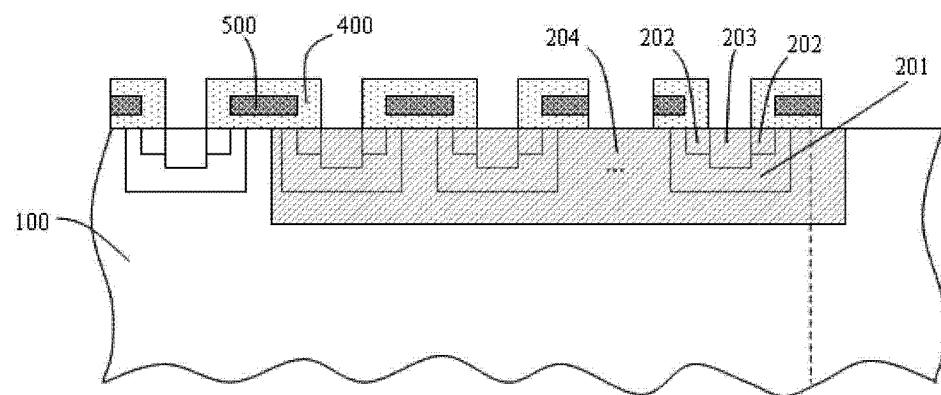


图 5(3)

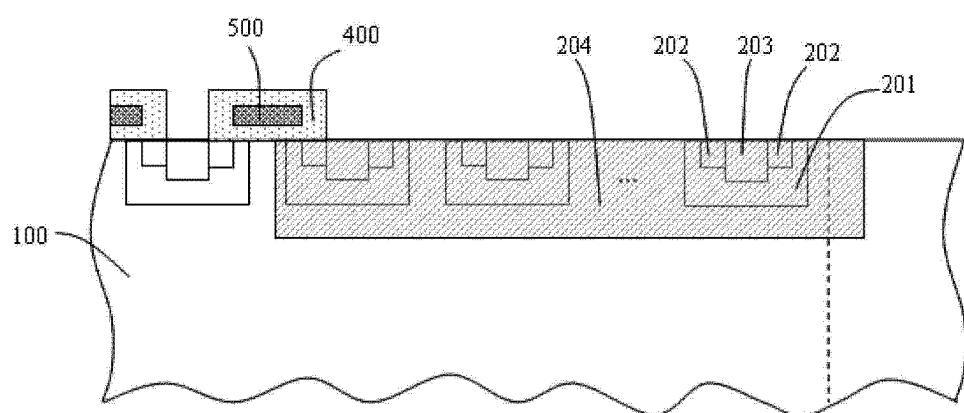


图 5(4)

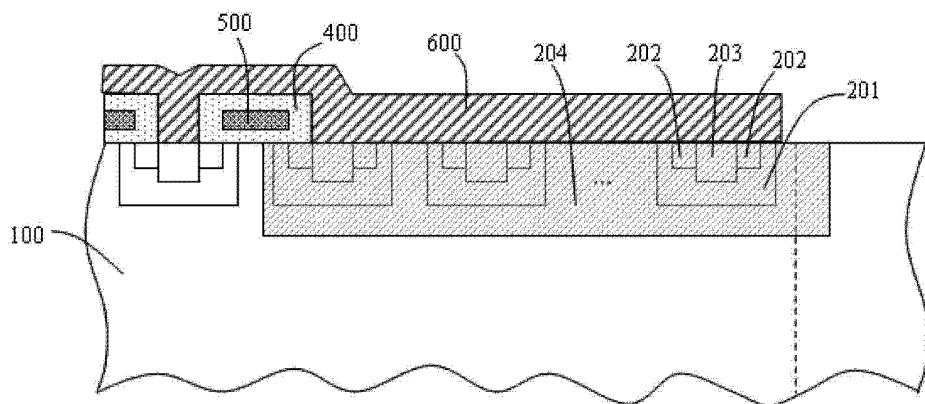


图 5(5)

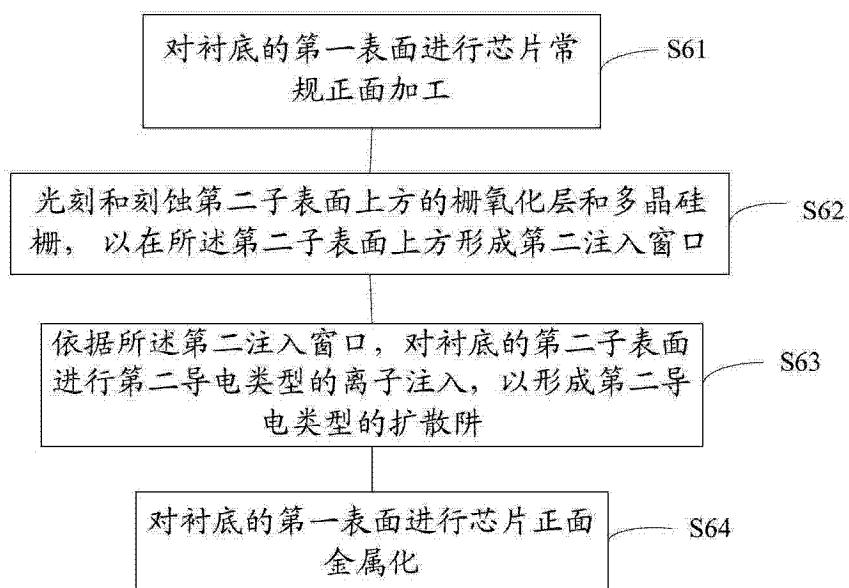


图 6

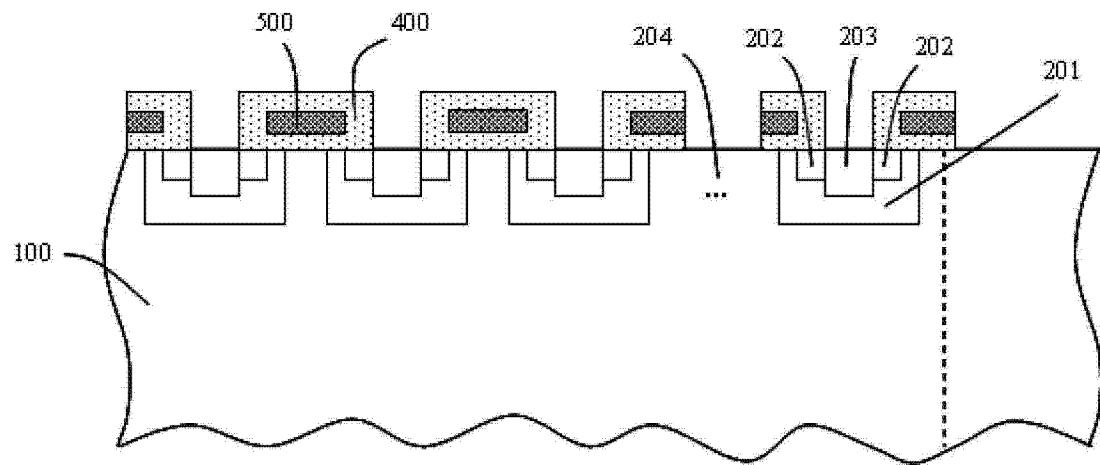


图 7(1)

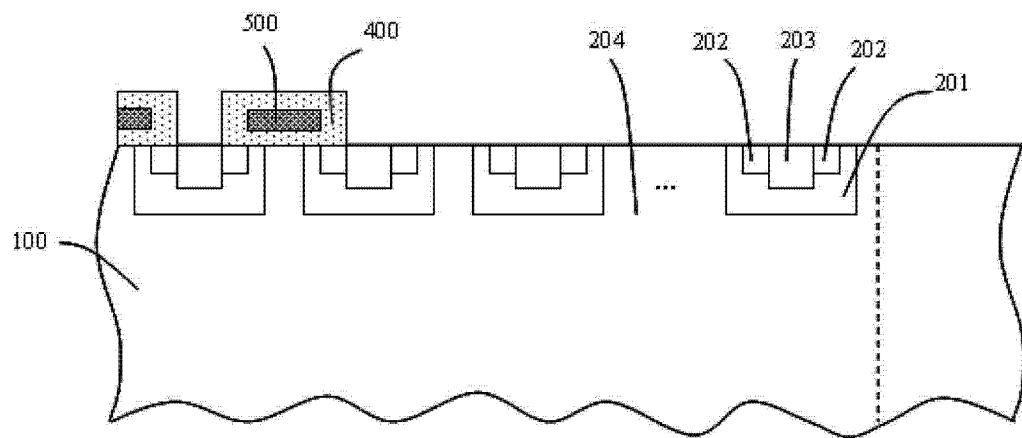


图 7(2)

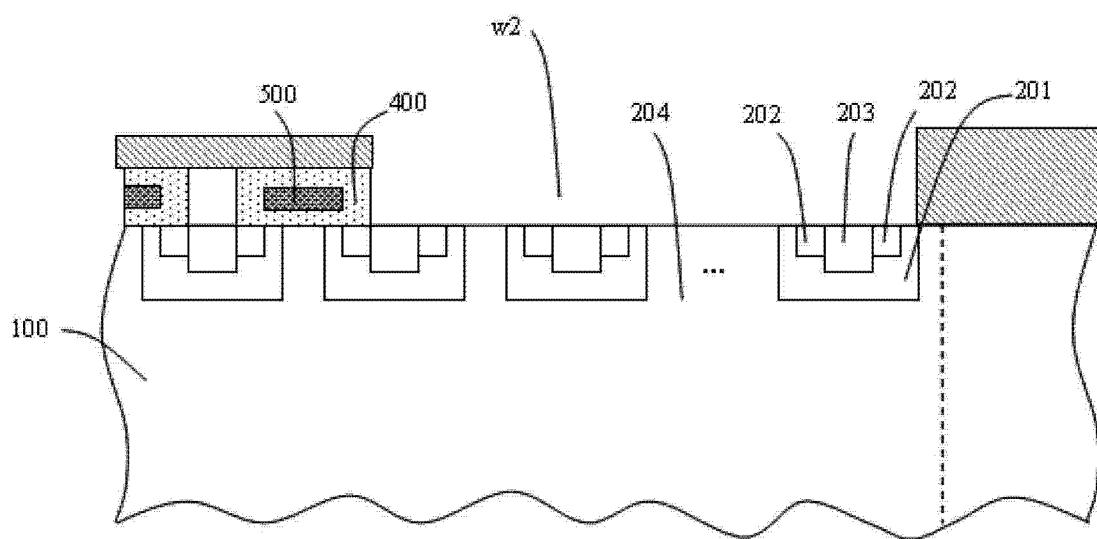


图 7(3)

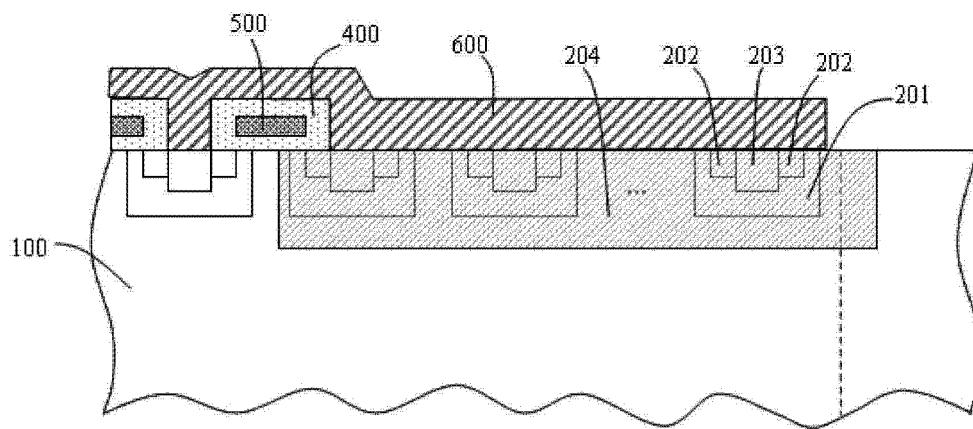


图 7(4)

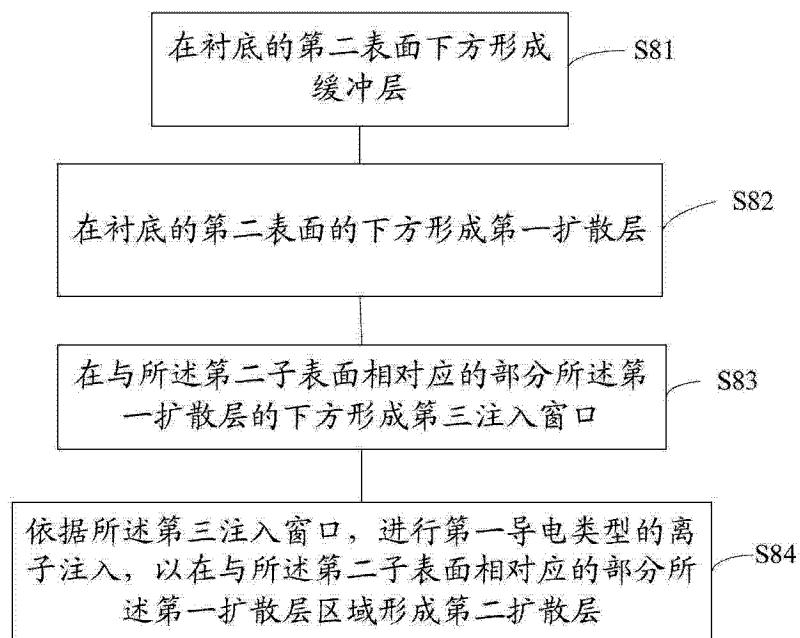


图 8

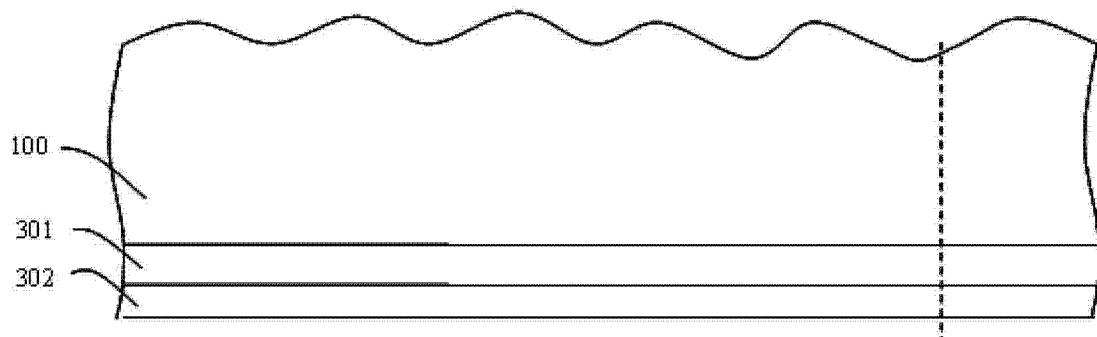


图 9(1)

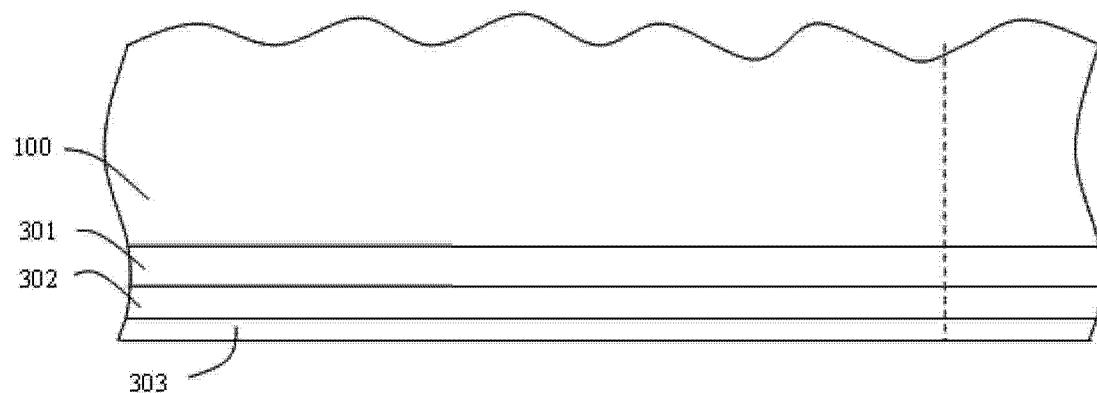


图 9(2)

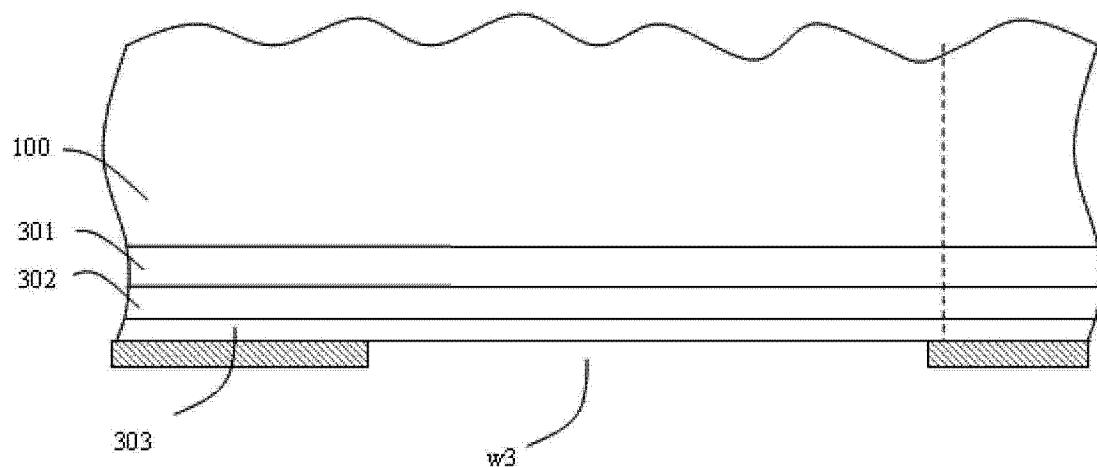


图 9(3)

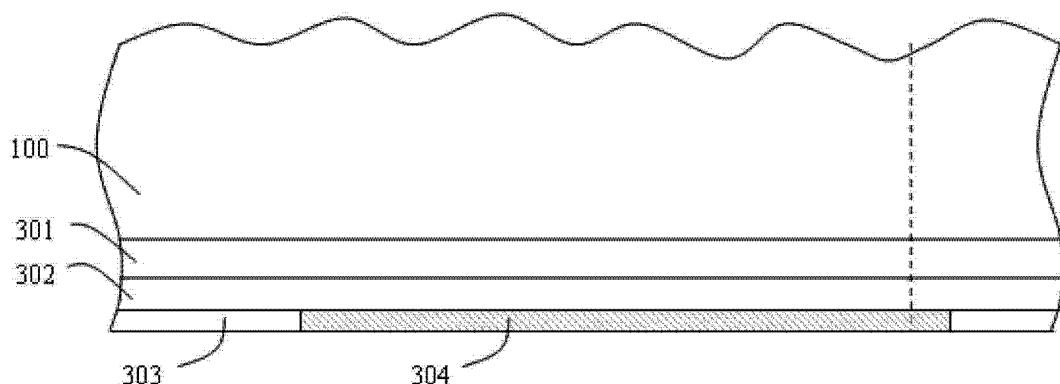


图 9(4)

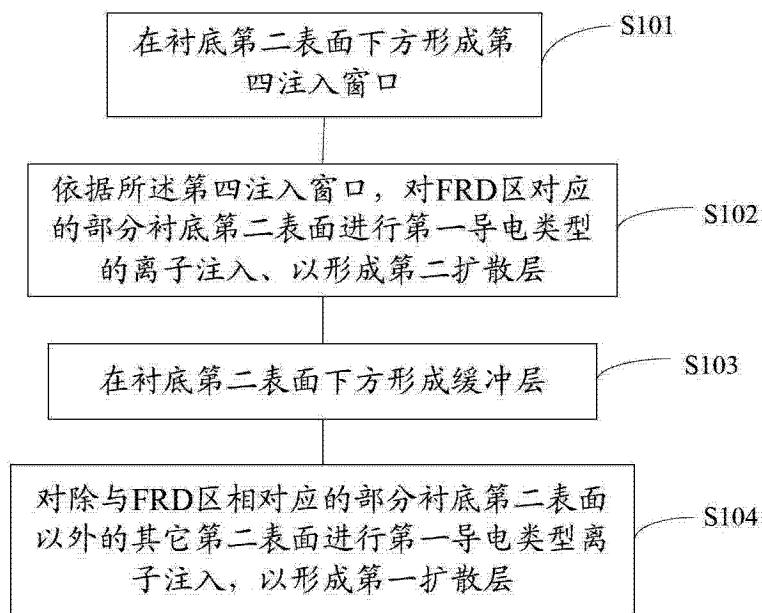


图 10

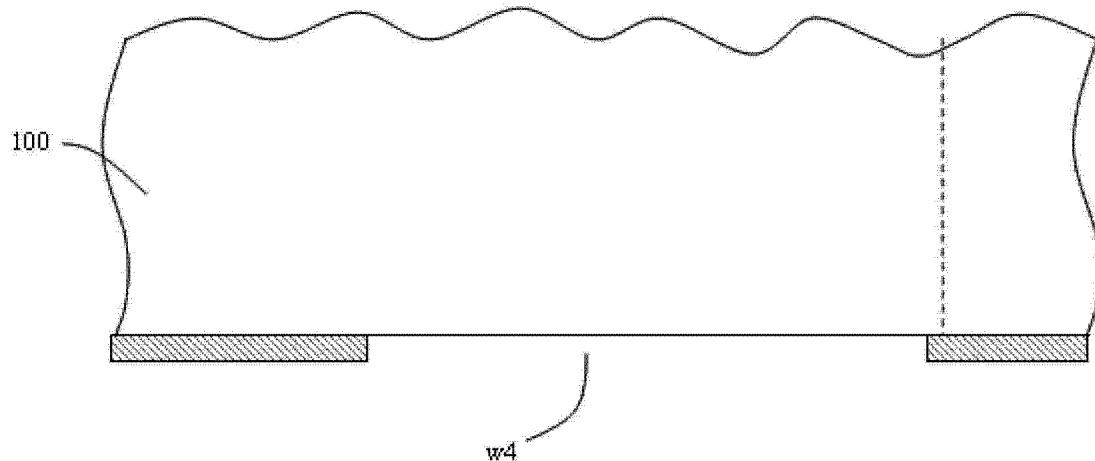


图 11(1)

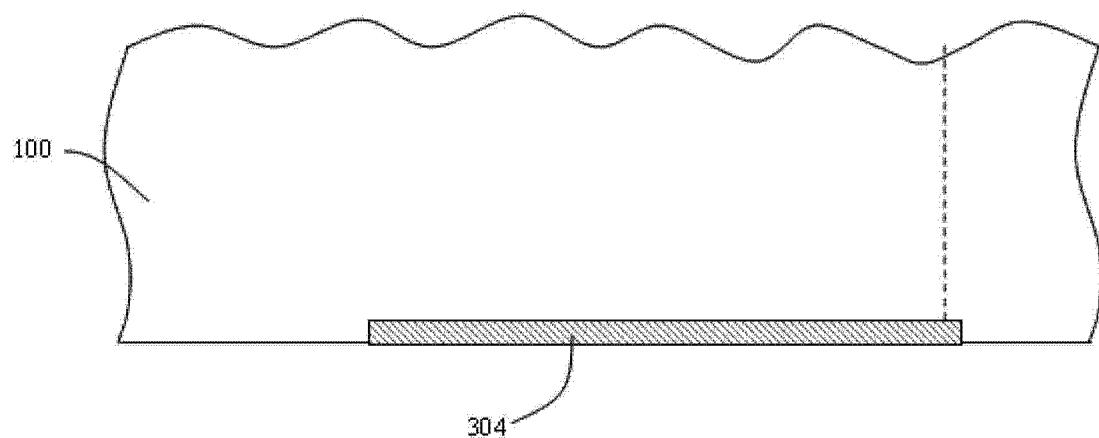


图 11(2)

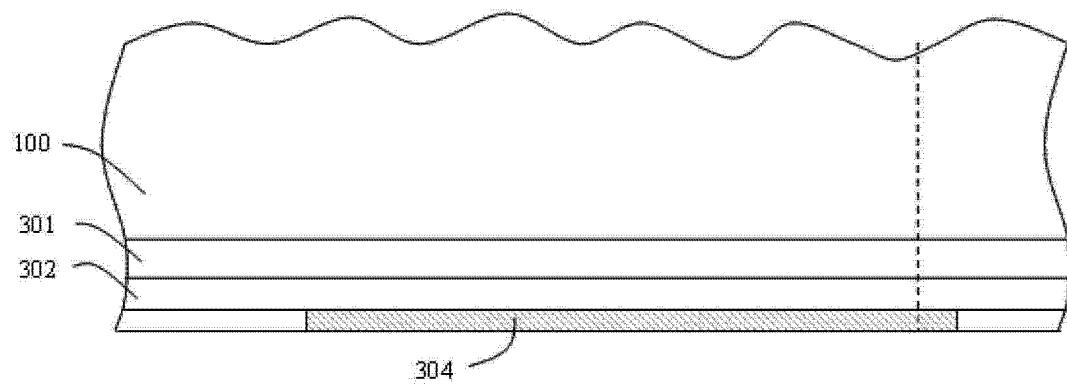


图 11(3)

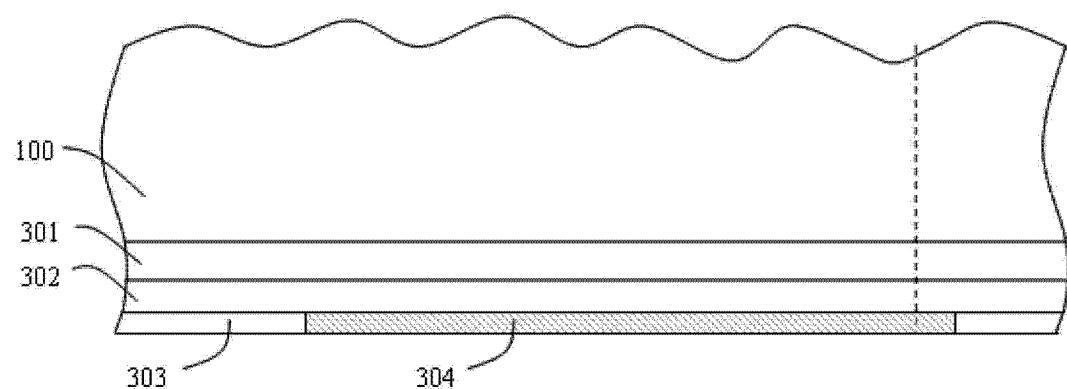


图 11(4)