(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

特開2012-69812 (P2012-69812A)

(43) 公開日 平成24年4月5日(2012.4.5)

(51) Int.Cl.	F 1		テーマコード (参考)
HO1G 4/33	(2006.01) HO 1 G	$3 ext{ } 4/06 ext{ } 1 ext{ } 0 ext{ } 2$	4E351
HO5K 3/46	(2006.01) HO51	C 3/46 Q	5E082
HO5K 1/16	(2006.01) HO51	K 1/16 D	5E346
HO1L 27/04	(2006.01) HO 1.	L 27/04 C	5F038
HO1L 21/822	(2006.01)		
		審查請求 未請求 請求項	の数 16 OL (全 15 頁)
(21) 出願番号	特願2010-214392 (P2010-214392)	(71) 出願人 000003193	
(22) 出願日	平成22年9月24日 (2010.9.24)	凸版印刷株式	会社
		東京都台東区	台東1丁目5番1号
		(74)代理人 100105854	
		弁理士 廣瀬	-
		(74)代理人 100116012	
		弁理士 宮坂	徹
		(72) 発明者 島倉 啓	
		東京都台東区	台東1丁目5番1号 凸版印
		刷株式会社内	
		F ターム (参考) 4E351 BB03	BB33 CC07 DD04 DD19
		DD48	3 GG06 GG20
		5E082 AB0	L EE39 FG02 FG32 PP02

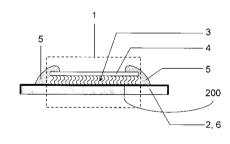
(54) 【発明の名称】コンデンサとその製造方法ならびに多層配線基板

(57)【要約】

【課題】簡便・安価に製造可能な浮遊インダクタンスの小さいコンデンサ部品と、その製造方法を提供する。また、前記コンデンサ部品を低背化した部品と、その低背コンデンサを内蔵した多層配線基板を提供する。

【解決手段】有機材料の単分子膜を誘電体とするコンデンサにおいて、コンデンサ用電極のうち少なくとも一つが、誘電体単分子膜に担持された触媒物質によって開始する無電解めっきで形成されることを特徴とするコンデンサ。コンデンサを支持基材の上に形成することで、薄膜コンデンサを部品として扱うことが可能となる。また、前記支持基材を薄く研削することで、部品の低背化が可能となる。

【選択図】 図1



5E346 AA60 FF45 GG15 GG28 HH01 HH24 HH32 HH40

最終頁に続く

【特許請求の範囲】

【請求項1】

支持基材の表面に、少なくとも有機材料の単分子膜からなる誘電体単分子膜と、前記誘電体単分子膜に担持された無電解めっき触媒と、前記誘電体単分子膜上の無電解めっき層からなるコンデンサ用電極と、を有することを特徴とするコンデンサ。

(2)

【請求項2】

前記支持基材の最表層のうち少なくとも前記誘電体単分子膜が形成される表面に、厚さ50nm以上の第二誘電体層を備えることを特徴とする請求項1に記載のコンデンサ。

【請求項3】

前記第二誘電体層の比抵抗率が 1.0×10^5 (・cm)以上であることを特徴とする請求項 2 に記載のコンデンサ。

【請求項4】

前記支持基材が半導体材料であることを特徴とする請求項1~請求項3のいずれか1項に記載のコンデンサ。

【請求項5】

前記支持基材の厚さが 5 0 μ m 以下であることを特徴とする請求項 4 に記載のコンデンサ。

【請求項6】

前記支持基材を構成する半導体材料の比抵抗率が 1 . 0 (・cm)以下であることを特徴とする請求項 4 又は請求項 5 に記載のコンデンサ。

【請求項7】

前記誘電体単分子膜が、前記支持基材の最表面にある前記第二誘電体層と化学結合を作るものであることを特徴とする請求項2~請求項6のいずれか1項に記載のコンデンサ。

【請求項8】

前記誘電体単分子膜を形成する前記有機材料は、有機シラン化合物、有機チタン化合物のいずれかであることを特徴とする請求項1~請求項7のいずれか1項に記載のコンデンサ。

【請求項9】

前記有機材料は、前記無電解めっき触媒と錯形成能を有する置換基を少なくとも一つ持つことを特徴とする請求項1~請求項8のいずれか1項に記載のコンデンサ。

【請求項10】

前記有機材料は炭素数2から20の脂肪族直鎖を備え、かつ前記置換基が前記脂肪族直鎖に結合していることを特徴とする請求項9に記載のコンデンサ。

【請求項11】

前記置換基のうち一つ以上が、前記脂肪族直鎖の一部をなしていることを特徴とする請求項10に記載のコンデンサ。

【請求項12】

前記無電解めっき触媒がパラジウムであることを特徴とする請求項1~請求項11のいずれか1項に記載のコンデンサ。

【請求項13】

前記コンデンサ用電極が、Ni、Ni-B、Ni-P、Cuのいずれか、もしくはその組み合わせからなることを特徴とする請求項1~請求項12のいずれか1項に記載のコンデンサ。

【請求項14】

請求項1~請求項13のいずれか1項に記載のコンデンサを内部に内蔵したことを特徴とする多層配線基板。

【請求項15】

請求項1~請求項13のいずれか1項に記載のコンデンサの製造方法であって、 前記支持基材の表面に前記単分子誘電体膜を複数形成する工程と、 前記複数の単分子誘電体膜に前記無電解めっき触媒を担持させる工程と、

20

30

10

40

前記複数の単分子誘電体膜上に無電解めっきにより前記コンデンサ用電極を形成して前記支持基材上に複数のコンデンサを形成する工程と、

前記複数のコンデンサを、前記支持基材とともに個片化する工程と、

を備えることを特徴とするコンデンサの製造方法。

【請求項16】

前記複数の単分子誘電体膜上に無電解めっきにより前記コンデンサ用電極を形成して前記支持基材上に複数のコンデンサを形成する工程は、

前記複数の単分子誘電体膜上に無電解めっきにより前記コンデンサ用電極を形成し、前記支持基材を前記コンデンサが形成された面の反対面から研削して、前記支持基材上に複数のコンデンサを形成する工程、であることを特徴とする請求項15に記載のコンデンサの製造方法。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、コンデンサに係り、詳しくは有機薄膜を誘電体とする低インダクタンスかつ 薄型コンデンサの構造と製法、ならびに多層配線基板に関する。

【背景技術】

[00002]

多層配線基板から生じる放射ノイズの大きな原因として、基準電圧が形成されるグラウンド層と、半導体素子をはじめとした電気部品に電源電圧を供給する電源層との間の電源電圧変動が考えられている。特に電源層 - グラウンド層で構成された系が共振を生じた場合には高レベルの電磁波放射が生じる。

このような電源電圧変動に起因した放射を抑制するため、一般的な多層配線基板では電源層とグラウンド層を接続するようなコンデンサを実装する。このコンデンサは「バイパスコンデンサ」とも呼ばれ、電源電圧に生じる瞬間的な電圧変動をグラウンド層にバイパスする。これにより、本来電源層 - グラウンド層の系が共振するはずの周波数での共振を防ぎ、結果として放射ノイズを抑制することができる。

[0003]

ただしバイパスコンデンサは、本来電源層 - グラウンド層の系が共振するはずの周波数での共振を抑制する代わりに、上記の系が持つキャパシタンスと、バイパスコンデンサの追加に伴って増大するインダクタンスによる並列共振を発生させる。上記の系そのものの共振と同様、この並列共振も放射ノイズの原因となるのだが、並列共振周波数は系そのものの共振周波数よりも高いことから、並列共振に起因する放射ノイズの影響は比較的軽微なものとして扱われていた。

[0004]

しかし近年、半導体素子の動作周波数の向上に伴い、並列共振によるノイズの影響が無視できなくなりつつある。この問題への対応として、バイパスコンデンサの追加に伴って増大するインダクタンスを抑制し、並列共振周波数をより高周波数域にシフトさせる技術が開発されている。

バイパスコンデンサの追加に伴って増大するインダクタンスは、コンデンサ自身の浮遊インダクタンスと、コンデンサ実装用構造(実装用パッド・配線・ビア等)の持つインダクタンスに分類できる。

[0 0 0 5]

コンデンサ自身の浮遊インダクタンスに注目して開発された技術の例が特許文献 1 である。この発明においては、薄膜形成プロセスをコンデンサ製造に利用することが提案されている。薄膜形成プロセスを用いたコンデンサは、バイパスコンデンサとして一般的であるディスクリート部品のコンデンサに比べて、同じ容量を実現する際の浮遊インダクタンスを低減できる。

一方特許文献2や特許文献3は、コンデンサを多層配線基板に内蔵する技術の開発例である。コンデンサ内蔵によって電源層、あるいはグラウンド層とコンデンサを接続する配

10

20

30

40

線を短縮することで、コンデンサ実装用構造のインダクタンスを低減できる。

【先行技術文献】

【特許文献】

[0006]

【特許文献1】特開2008-294008公報

【特許文献2】特許第4279096号公報

【特許文献3】特開2006-93493号公報

【発明の概要】

【発明が解決しようとする課題】

[0007]

しかし、上記文献等において開示されている、バイパスコンデンサのインダクタンス低減に関する技術には改善すべき問題が存在する。

例えば特許文献1の薄膜コンデンサ部品は、製造コストが高いことが課題となる。コンデンサ構造を形成する金属電極が高真空を要する薄膜プロセスで形成されるため、製造工程にかかるコストがディスクリート部品のそれに比べて増大してしまう。

[00008]

一方、特許文献2あるいは特許文献3で例示した部品内蔵多層配線基板において障害となるのは、内蔵すべき部品の基板厚さ方向の寸法である。大半の部品内蔵多層配線基板では、内蔵部品が基板表面に露出することはなく、部品は完全に多層配線基板の内部に埋設されている。基板表面の、部品実装可能な面積を極力広く確保するためである。しかしこの場合、部品を内蔵する多層配線基板を、部品の基板厚さ方向の寸法以下にすることができない。

本発明は上記課題を鑑みてなされたものであり、浮遊インダクタンスの小さいコンデンサの供給、およびそれらコンデンサを内蔵した多層配線基板の供給を目的としている。

【課題を解決するための手段】

[0009]

上記課題を解決するために、請求項1に記載した発明は、支持基材の表面に、少なくとも有機材料の単分子膜からなる誘電体単分子膜と、前記誘電体単分子膜に担持された無電解めっき触媒と、前記誘電体単分子膜上の無電解めっき層からなるコンデンサ用電極と、を有することを特徴とするコンデンサを提供するものである。

次に、請求項2に記載した発明は、前記支持基材の最表層のうち少なくとも前記誘電体単分子膜が形成される表面に、厚さ50nm以上の第二誘電体層を備えることを特徴とする。

[0010]

次に、請求項3に記載した発明は、前記第二誘電体層の比抵抗率が1.0×10⁵(

・cm)以上であることを特徴とする。

 次 に 、 請 求 項 4 に 記 載 し た 発 明 は 、 前 記 支 持 基 材 が 半 導 体 材 料 で あ る こ と を 特 徴 と す る -

次に、請求項 5 に記載した発明は、前記支持基材の厚さが 5 0 μ m 以下であることを特徴とする。

次に、請求項 6 に記載した発明は、前記支持基材を構成する半導体材料の比抵抗率が 1.0 (・cm)以下であることを特徴とする。

[0011]

次に、請求項7に記載した発明は、前記誘電体単分子膜が、前記支持基材の最表面にある前記第二誘電体層と化学結合を作るものであることを特徴とする。

次に、請求項8に記載した発明は、前記誘電体単分子膜を形成する前記有機材料は、有機シラン化合物、有機チタン化合物のいずれかであることを特徴とする。

次に、請求項9に記載した発明は、前記有機材料は、前記無電解めっき触媒と錯形成能を有する置換基を少なくとも一つ持つことを特徴とする。

次に、請求項10に記載した発明は、前記有機材料は炭素数2から20の脂肪族直鎖を

10

20

30

40

備え、かつ前記置換基が前記脂肪族直鎖に結合していることを特徴とする。

[0012]

次に、請求項11に記載した発明は、前記置換基のうち一つ以上が、前記脂肪族直鎖の 一部をなしていることを特徴とする。

次に、請求項12に記載した発明は、前記無電解めっき触媒がパラジウムであることを 特徴とする。

次に、請求項13に記載した発明は、前記コンデンサ用電極が、Ni、Ni-B、Ni-P、Cuのいずれか、もしくはその組み合わせからなることを特徴とする。

次に、請求項14に記載した発明は、請求項1~請求項13のいずれか1項に記載のコンデンサを内部に内蔵したことを特徴とする多層配線基板を提供するものである。

[0 0 1 3]

次に、請求項15に記載した発明は、請求項1~請求項13のいずれか1項に記載のコンデンサの製造方法であって、

前記支持基材の表面に前記単分子誘電体膜を複数形成する工程と、

前記複数の単分子誘電体膜に前記無電解めっき触媒を担持させる工程と、

前記複数の単分子誘電体膜上に無電解めっきにより前記コンデンサ用電極を形成して前記支持基材上に複数のコンデンサを形成する工程と、

前記複数のコンデンサを、前記支持基材とともに個片化する工程と、

を備えることを特徴とするコンデンサの製造方法を提供するものである。

[0014]

次に、請求項16に記載した発明は、前記複数の単分子誘電体膜上に無電解めっきにより前記コンデンサ用電極を形成して前記支持基材上に複数のコンデンサを形成する工程は

前記複数の単分子誘電体膜上に無電解めっきにより前記コンデンサ用電極を形成し、前記支持基材を前記コンデンサが形成された面の反対面から研削して、前記支持基材上に複数のコンデンサを形成する工程、であることを特徴とする。

【発明の効果】

[0015]

本発明によれば、めっき触媒の担持能力を持った有機材料を誘電体として、薄膜コンデンサを形成することで、コンデンサ構造の形成に真空プロセスの工数を削減できる。したがって、薄膜コンデンサを安価に得ることができる。

また、コンデンサの形成に支持基材を用いると、薄膜コンデンサ製作中のハンドリング性が向上するのは当然のこと、電子部品として使用する際にもメリットがある。完成した薄膜コンデンサを規格に従って個片化することで、ディスクリート部品のように扱える薄膜コンデンサ部品となる。

[0016]

前記の支持基材として、表面に比抵抗率の高い第二誘電体層を備えたものを用いれば、薄膜コンデンサの耐電圧が向上する効果が期待できる。また、第二誘電体層の材料に合わせて単分子誘電体層を形成する有機材料を選定すれば、支持基材との密着性の向上といった効果が得られる。第二誘電体層を形成する材料としては、二酸化ケイ素、窒化ケイ素などSiを含む絶縁体や窒化ガリウム、シリコン・ゲルマニウム合金などの化合物半導体が好適である。

[0017]

比抵抗率の小さい支持基材によって前記めっき電極に対向する薄膜コンデンサ用電極を 形成する際、支持基材を薄く加工することで、コンデンサの浮遊インダクタンスを更に低 減することができる。

また、支持基材が薄くなることで、完成した薄膜コンデンサの高さも低く抑えることができる。これは部品内蔵多層配線基板にこの薄膜コンデンサを内蔵する際のメリットとなる。部品内蔵多層配線基板の薄型化を制限してきた内蔵部品の高さを抑制できるため、多層配線基板全体の厚さを低減できる。

10

20

30

40

[0018]

支持基材の材質は本発明の効果をいささかも損なうものではなく、A1・Niをはじめとする各種金属、ソーダガラス・石英ガラス・各種セラミックス等の絶縁体、炭化シリコン・窒化ガリウム・ガリウム砒素を含む半導体など、あらゆる材料を採用できる。ただし上記の効果を最大限に引き出すためには、半導体、特に単結晶シリコンを支持基材とすることが望ましい。個片化・薄層化工程が確立していること、前記第二誘電体層が形成されたウエハが市販されていること、比抵抗率の低下が容易に行えることが理由である。

【図面の簡単な説明】

[0019]

【 図 1 】 本 発 明 に 基 づ く 実 施 形 態 に 係 る コ ン デ ン サ の 概 念 図 で あ る 。

【図2】本発明に基づく実施形態に係るコンデンサを製作する工程を説明する断面図である。

- 【 図 3 】 本 発 明 に 基 づ く 実 施 形 態 に 係 る コ ン デ ン サ を 製 作 す る 工 程 を 説 明 す る 断 面 図 で あ る 。
- 【図4】本発明に基づく実施形態に係るコンデンサを製作する工程を説明する断面図である。
- 【図 5 】本発明に基づく実施形態に係るコンデンサを製作する工程を説明する断面図である。
- 【図 6 】本発明に基づく実施形態に係るコンデンサを製作する工程を説明する断面図である。
- 【 図 7 】 本 発 明 に 基 づ く 実 施 形 態 に 係 る コ ン デ ン サ を 製 作 す る 工 程 を 説 明 す る 断 面 図 で あ る。
- 【 図 8 】 本 発 明 に 基 づ く 実 施 形 態 に 係 る コ ン デ ン サ を 製 作 す る 工 程 を 説 明 す る 断 面 図 で あ る。
- 【 図 9 】 本 発 明 に 基 づ く 実 施 形 態 に 係 る コ ン デ ン サ を 製 作 す る 工 程 を 説 明 す る 断 面 図 で あ る 。
- 【 図 1 0 】本発明に基づく実施形態に係るコンデンサを製作する工程を説明する断面図で ある。
- 【図 1 1 】本発明に基づく実施形態に係るコンデンサを製作する工程を説明する断面図である。
- 【図12】本発明に基づく実施形態に係るコンデンサ内蔵の多層配線基板を製作する工程 を説明する断面図である。
- 【図13】本発明に基づく実施形態に係るコンデンサ内蔵の多層配線基板を製作する工程 を説明する断面図である。
- 【図14】本発明に基づく実施形態に係るコンデンサ内蔵の多層配線基板を製作する工程 を説明する断面図である。
- 【図15】本発明に基づく実施形態に係るコンデンサ内蔵の多層配線基板の一部分に関する概要図である。

【発明を実施するための形態】

[0020]

以下、本発明に基づく実施形態を図面を参照して説明する。

なお、下記に記載した実施形態は、発明の概念を説明するため便宜的に取り上げたものであり、何ら発明の実施形態を限定するものではない。

(コンデンサの製造方法)

図1は、本実施形態のコンデンサの構造を模式的に示したものである。

コンデンサ形成に先立って、まずは薄膜コンデンサ構造 1 を形成する支持基材 2 を用意する。

[0021]

支持基材 2 としては、表層に第二誘電体層 2 0 0 が形成済みの半導体材料が好適である。第二誘電体層 2 0 0 は厚さが 5 0 n m 以上の厚さが好ましい。また、第二誘電体層 2 0

10

20

. .

30

40

0 の比抵抗率は 1.0×10^5 (・ c m) 以上が好ましい。また、半導体材料は比抵抗率は 1.0 (・ c m) 以下が好ましい。

続いて、薄膜コンデンサ構造 1 の誘電体単分子膜 3 を形成する。本実施形態のコンデンサは浮遊インダクタンスが小さくなる特徴を活用し、放射ノイズ源のごく近くに実装されるものと想定されるため、大きな静電容量を確保する必要はない。よって、単分子膜の構成・特性に特段の制約を設ける必要もなく、 L B 膜、自己組織化単分子膜など既知の製膜方法を自由に選択できる。

[0022]

ただし、第二誘電体層形成済みの半導体材料については、有機シラン化合物や有機チタン化合物による有機被膜の形成法を用いるのが望ましい。支持基材最表面の第二誘電体層とこれらの有機材料が化学結合を形成するため、支持基材と誘電体単分子膜、コンデンサ用電極間の密着性が向上するためである。

また、単分子膜の原料となる有機材料が、無電解めっきの触媒との錯形成能がある官能基を備えている場合、後述のめっき触媒担持工程において触媒担持量が増えるため、良好な結果が得られる。

[0 0 2 3]

また前記有機材料は、前記無電解めっき触媒と錯形成能を有する置換基を少なくとも一つ持つことが好ましい。前記有機材料は炭素数 2 から 2 0 の脂肪族直鎖を備え、かつ前記置換基が前記脂肪族直鎖に結合していることが好ましい。更に、前記置換基のうち一つ以上が、前記脂肪族直鎖の一部をなしていることが好ましい。

次に、単分子膜に対する無電解めっき触媒の担持を行なう。パラジウムなど、公知の無電解めっき触媒を含む化合物の溶液に誘電体単分子膜を形成した対象を浸漬して、誘電体単分子膜にめっき触媒を担持する。なお、無電解めっき触媒としてパラジウムを用いる場合は、前有機材料にパラジウムと錯体を形成する電子供与性の官能基を1つ以上備えた物質を用いるのが好ましい。電子供与性の原子団を例示すると、アミノ基、カルボキシル基、ピロール基、イミダゾール基、ピリジン基などが考えられる。

[0024]

その後、担持しためっき触媒を起点に、無電解めっきでコンデンサ用の電極4を形成する。電極4の形成には、Ni、Ni-B、Ni-P、Cuなど公知の無電解めっきを単独で、あるいは組み合わせて用いてよい。

最後に、薄膜コンデンサ構造の周辺を絶縁物5で封止し、コンデンサの完成となる。封止用の絶縁物としてはCVDによる二酸化珪素、窒化珪素薄膜なども利用可能だが、熱硬化性の樹脂の塗布、あるいは感光性樹脂による封止であれば、電極4の導通部を容易に露出できるため望ましい。

[0025]

一方、上記の薄膜コンデンサ構造形成工程とは別に、薄膜コンデンサ構造に対向する電極6の形成工程を行う。電極6の形成にあたっては既存の技術を応用した様々な方法が利用可能である。例えば、支持基材2に半導体材料を用いるのであれば、高ドープシリコンを用いる、薄膜コンデンサ構造形成後に追加のドーピングを行う等の工法でウエハそのものの導電率を高める対処法が考えられる。その後支持基材を薄膜コンデンサ構造の裏面から研削することで、支持基材2そのものを電極6として用いるのである。

完成したコンデンサは、必要に応じて個片化してもよい。支持基材ごとレーザーやダイヤモンドソーなどでダイシングすることで、ディスクリート部品のような取り扱いが可能な薄膜コンデンサを実現できる。

【実施例1】

[0026]

本実施例では、単結晶シリコンウエハを支持基材 2 としたコンデンサの製造工程を説明する。図 2 ~図 1 1 は上記コンデンサの製造工程を説明する図である。

始めに、薄膜コンデンサ構造を形成するための支持基材2の前処理を行った。まず、厚さ50nmの窒化ケイ素層が形成済みの6インチのN+型シリコンウエハ2を用意した(

10

20

30

40

図 2 参照)。ウエハ自体の窒化膜形成前の抵抗率は 0 . 2 5 (· c m) であった。このウエハは S P M 処理(H_2 S O_4 : H_2 O_2 = 4 : 1 (容量比))で洗浄した。

[0027]

次に、支持基材 2 上に誘電体単分子膜 3 を形成する工程を行った。シリコンウエハ 2 に対して、耐酸性を備えるドライフィルムレジスト 7 をラミネートした(図 3 参照)。続いて図 4 のように、露光現像工程によって薄膜コンデンサ構造を形成する部分のフォトレジスト層 7 を開口させた。開口部の形状は長辺 0 . 5 ミリメートル、短辺 0 . 2 ミリメートルの長方形であった。また、開口部のピッチは長辺方向には 0 . 6 5 ミリメートル、短辺方向には 0 . 3 5 ミリメートルとした。

こうして処理したシリコンウエハ 2 を、表 1 に示す組成の有機シラン化合物エタノール溶液に 5 0 で 4 時間浸漬した。次に、このウエハをエタノール浴に入れ、超音波洗浄を施した後、ウエハを窒素雰囲気にしたオーブンで 9 0 ・ 6 0 分間加熱することで、ウエハ表面に誘電体単分子膜 3 を定着させた(図 5 参照)。

[0028]

【表1】

	組成比(v/v)
N-(2-アミノメチル)-3- アミノプロピルトリメトキシシラン	1.0
エタノール	99.0

20

10

[0029]

続けて、誘電体単分子膜3に触媒としてパラジウムを担持させる工程を実施した。上記工程によって誘電体単分子膜3を形成したシリコンウエハ2を、表2に示す組成のパラジウム化合物の水溶液に25で30分間浸漬した。その後シリコンウエハ2は純水浴に入れて洗浄した上で、さらに別の純水浴に移して、次の工程にかかるまで保存した。

[0 0 3 0]

【表2】

	成分濃度 (g/L)
塩化ナトリウム	0.5844
2-モノホリノエタンスルホン酸	2.132
四塩化パラジウムニナトリウム	0.1140
pH(水酸化ナトリウムで調整)	4.8 ~ 5.5

30

[0031]

触媒担持工程を終えたシリコンウエハ2は、順次無電解ニッケルめっきによる電極形成工程へ投入した。誘電体単分子膜への無電解ニッケルめっきには、表3に示す組成のめっき液を用いて行った。パラジウムを担持したウエハは、上記めっき液の浴に60 で70分間浸漬し、図6のようにコンデンサ構造用の電極4を形成した。

[0032]

【表3】

	成分濃度 (g/L)
次亜リン酸ナトリウムー水和物	0.15
硫酸アンモニウム	0.50
クエン酸ナトリウム	0.20
硫酸ニッケル六水和物	0.10
рН	4.4 ~ 5.0

[0 0 3 3]

その後、電極を形成したシリコンウエハ 2 からフォトレジスト 7 を剥離した。ここまでの工程により、シリコンウエハ 2 上に所望の形状の薄膜コンデンサ構造 1 が完成した(図 7 参照)。

続く工程として、薄膜コンデンサ構造を保護する絶縁体を形成した。熱硬化性のアンダーフィル材料 5 を、ディスペンサを用いて図 8 のように塗布する。その後、シリコンウエハ 2 をオープンに入れ、窒素雰囲気下で 7 0 、 1 時間加熱してアンダーフィル材料を硬化させた。

引き続き、既に形成したニッケルめっき製の電極 4 に対向する、もう一方の電極 6 を形成する工程を実施した。

[0034]

まず、薄膜コンデンサ構造を形成済みのシリコンウエハをソーダガラス製のサポート基板8に接着した。シリコンウエハの貼り付け方は図9に示すとおり、薄膜コンデンサ構造 形成面がサポート基板8に対向するような向きとした。

[0035]

最後に、完成したコンデンサを図11のように個片化した。薄層化したシリコンウエハ2をサポート基板ごとダイシングテープ(図示せず)に貼り付けた上でサポート基板8と接着剤9を除去し、その後シリコンウエハ2とアンダーフィル材料5を、アンダーフィル材料の部分で切断することでコンデンサを0603サイズに個片化した。

個片化したコンデンサの特性を評価した結果を表4に示す。静電容量はJIS C 5 1 0 1 - 1 - 1 9 9 8 の 4 . 7 項に従って、また浮遊インダクタンスは、コンデンサのインピーダンスを測定した結果得られる共振周波数をもとに、前述の静電容量を用いて算出した。

[0036]

【表4】

		長辺/mm	短辺/mm	高さ/mm	静電容量/nF	浮遊 インダクタンス/nH
実施例1				0.06 (*1)	0.91	0.05
既製品	A社品	0.6	0.3	0.3	1.00	0.39
风衣叩	B社品			0.3	1.00	0.36

*1…支持基材21の底面から絶縁材51の最高点までの寸法

【実施例2】

[0037]

本実施例では、単結晶炭化ケイ素ウエハを支持基材としたコンデンサの製造工程を説明する。工程の概要は上記実施例1と共通するため、工程の説明には図2~図11を流用する。

始めに支持基材の前処理を行った。前処理の第一の工程として、直径4インチ、厚さ0.33mm、比抵抗率0.1(・cm)の単結晶炭化ケイ素ウエハ2に熱酸化プロセスを施し、第二誘電体層となる厚さ100nm(平均値)の二酸化ケイ素層200をウエハ最表面に形成した。(図2)

前処理の第二工程としては、ウエハが90 まで冷却されたところで、ウエハ表面に水蒸気を吹きつけ、二酸化ケイ素層200最表面におけるシラノール基の生成を促進した。最後に前処理第三工程として、ウエハをSPM処理(H₂SО₄:H₂О₂=4:1(容量比

10

20

30

40

) で洗浄した。

[0038]

次に支持基材上に誘電体単分子膜3を形成する工程を行った。単結晶炭化ケイ素ウエハ2に対して、耐酸性を備えるネガ型のフォトレジスト溶液をスピンコートした。その後フォトレジストを塗布したシリコンウエハを100 のホットプレートで120秒間加熱し、図3に示すようにフォトレジスト層7を定着させた。このとき、レジスト層の厚さは約2μmであった。

[0039]

続いて図4のとおり、露光現像工程によって薄膜コンデンサ構造を形成する部分のフォトレジスト層7を開口させた。開口部の形状は長辺0.5ミリメートル、短辺0.2ミリメートルの長方形であった。また、開口部のピッチは長辺方向には0.65ミリメートル、短辺方向には0.35ミリメートルとした。

こうして処理した単結晶炭化ケイ素ウエハ 2 は、表 5 に示す組成の有機チタン化合物エタノール溶液に 5 0 で 4 時間浸漬した。続けてこのウエハをエタノール浴に入れ、超音波洗浄を施した後、窒素雰囲気にしたオーブンで 1 2 0 ・ 4 5 分間加熱することで、ウエハ表面に誘電体単分子膜 3 を定着させた(図 5 参照)。

[0040]

【表5】

	組成比 (v/v)
ジーiープロポキシー ビス(アセチルアセトナト)チタン (71.4% iープロパノール溶液)	0.30
iープロパノール	99.7

[0041]

続けて、誘電体単分子膜に触媒となるパラジウムを担持する工程を実施した。上記工程によって誘電体単分子膜3を形成した単結晶炭化ケイ素ウエハ21を、表6に示す組成のパラジウム化合物の水溶液に25 で30分間浸漬した。その後ウエハを純水浴に入れて洗浄した上で、さらに別の純水浴に移して、次の工程にかかるまで保存した。

[0 0 4 2]

【表6】

	成分濃度 (g/L)
塩化ナトリウム	0.5844
2-モノホリノエタンスルホン酸	2.132
四塩化パラジウムニナトリウム	0.1140
pH(水酸化ナトリウムで調整)	4.8 ~ 5.5

[0043]

触媒担持工程を終えた単結晶炭化ケイ素ウエハ2は、順次無電解銅めっきによる電極形成工程へ投入した。誘電体単分子膜3への無電解銅めっきには、表7に示す組成のめっき液を用いて行った。パラジウムを担持した石英ガラス板22を、上記めっき液の浴に60で70分間浸漬し、図6のようにコンデンサ構造用の電極4を形成した。

[0044]

20

10

30

【表7】

	成分濃度 (g/L)
塩化第二銅五水和物	2.5 (銅として)
エチレンジアミン四酢酸	20.0
水酸化ナトリウム	10.0
ホルムアルデヒド	6.0

[0045]

10

その後、電極を形成したウエハからフォトレジスト 7 を剥離した。ここまでの工程により、支持基板上に所望の形状の薄膜コンデンサ構造 1 が完成した。(図 7)

続く工程として、薄膜コンデンサ構造を保護する絶縁体を形成した。熱硬化性のアンダーフィル材料 5 を、ディスペンサを用いて図 8 のように塗布する。その後、単結晶炭化ケイ素ウエハ 2 をオーブンに入れ、窒素雰囲気下で 7 0 、 1 時間加熱してアンダーフィル材料を硬化させた。

引き続き、既に形成した銅めっき製の電極 4 に対向する、もう一方の電極 6 を形成する 工程を実施した。

[0046]

20

まず、薄膜コンデンサ構造を形成済みの単結晶炭化ケイ素ウエハ2をソーダガラス製のサポート基板8に接着した。シリコンウエハの貼り付け方は図9に示すとおり、薄膜コンデンサ構造形成面がサポート基板8に対向するような向きとした。

次いで、シリコンウエハ 2 の薄層化を行った。薄層化の第一工程として、 BG (Back Grind) プロセスによってウエハを 1 0 0 μ mに研削した。次に薄層化の第二工程として、 CMP (Chemical Mechanical Polishing) 処理を用いてウエハを 5 0 μ mまで研磨した。この工程により、支持基材を兼ねる対向電極 6 1 が完成した(図 1 0 参照)。

[0047]

最後に、完成したコンデンサを図11のように個片化した。薄層化したシリコンウエハ 2 1をサポート基板ごとダイシングテープ(図示せず)に貼り付けた上でサポート基板 8 1と接着剤を除去し、その後ウエハとアンダーフィル材料 5 を、アンダーフィル材料の部分で切断することでコンデンサを 0 6 0 3 サイズに個片化した。

個片化したコンデンサの特性を評価した結果を表 8 に示す。静電容量はJIS С 5 1 0 1 - 1 - 1 9 9 8 の 4 . 7 項に従って、また浮遊インダクタンスは、コンデンサのインピーダンスを測定した結果得られる共振周波数をもとに、前述の静電容量を用いて算出した。

[0048]

【表8】

		長辺/mm	短辺/mm	高さ/mm	静電容量/nF	浮遊 インダクタンス/nH
実施例1				0.075 (*2)	0.30	0.07
既製品	A社品	0.6	0.3	0.30	0.33	0.37
风袋叩	B社品			0.30	0.33	0.30

*2…支持基材2の底面から絶縁材5の最高点までの寸法

[0049]

さらに、完成したコンデンサを用いた部品内蔵多層配線基板を製作した。一般的な多層配線基板の工程に基づいて、図12に示す四層の配線層を備えた多層配線基板11を製作した。ここで、多層配線基板11において最も外側に配置された配線層123には、長辺

40

30

0 . 6 m m ・ 短辺 0 . 3 m m の 長 方 形 の 導体 パ ターン 1 3 を 適 宜 設 け た 。 これ ら の パ ター ン は 全 て グ ラ ウ ン ド 層 に 接 続 さ れ る 設 計 と し た 。

[0050]

続いて、部品内蔵多層配線基板において基板内部に内蔵される部品の実装工程を行った。上記の長方形導体パターン13にスクリーン印刷で鉛フリーのはんだペーストを供給し、そこへ個片化したコンデンサを、チップマウンタを用いて搭載した。最後に、コンデンサを搭載した多層配線基板を最高温度260 のリフロー装置に通して、図13のごとく、コンデンサを多層配線基板に実装した。

[0051]

その後、0.04mm厚のプリプレグと0.015mm厚の導体層を多層配線基板11 の両面に交互に積層し、内蔵コンデンサを完全に埋設した。このとき、コンデンサ搭載面 に積層するプリプレグや銅箔には、コンデンサの位置に対応する穴を設け、積層後の平坦 性を確保した。

内蔵したコンデンサと配線層121の電源パターンとの導通はビアによって確保した。まずプリプレグを積層した多層配線基板11に対して、UV・YAGレーザーによるビア穴加工を施しコンデンサの電極を露出させた。次に、セミアディティブプロセスによってビアの埋め込みと配線形成を行い、図14に示すように、配線層121および、内蔵コンデンサと配線層131を接続するビアを完成させた。図15には、このときの内蔵コンデンサ周辺の断面構造の模式図を示した。

【符号の説明】

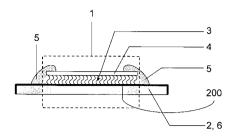
[0052]

- 1 ... 薄膜コンデンサ構造
- 2 ... 支持基材
- 200…支持基材の最表面
- 2 0 1 ... 第二誘電体層
- 3 ... 誘電体単分子膜
- 4 ... 無電解めっきで形成したコンデンサ用電極
- 5 ... 絶縁体
- 6 ... コンデンサ用電極
- 7...フォトレジスト
- 8 ... サポート基板
- 9 ... サポート基板接着用接着剤
- 1 1 ... 多層配線基板
- 1 2 1 ~ 1 2 8 ... 多層配線基板の導体層
- 1 3 ... 内蔵コンデンサ搭載用パッド
- 14…はんだ
- 15…部品内蔵多層配線基板

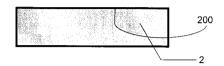
10

20

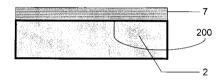
【図1】



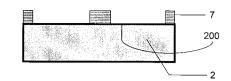
【図2】



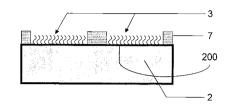
【図3】



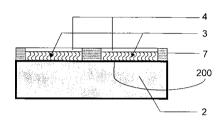
【図4】



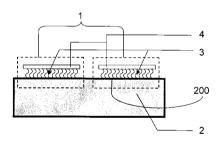
【図5】



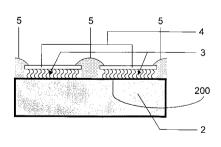
【図6】



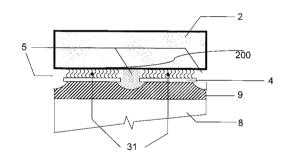
【図7】



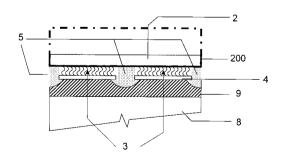
【図8】



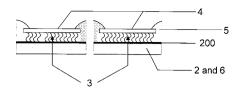
【図9】



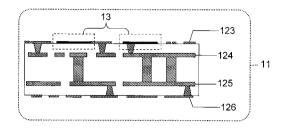
【図10】



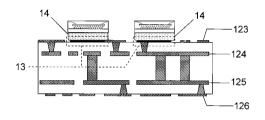
【図11】



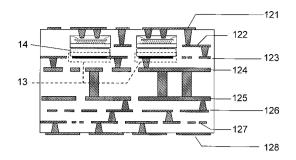
【図12】



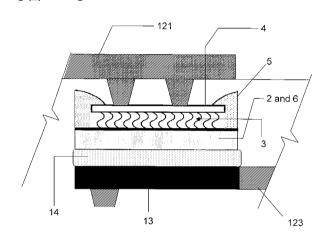
【図13】



【図14】



【図15】



フロントページの続き

F ターム(参考) 5F038 AC05 AC15 AC18 BH03 BH19 EZ14 EZ20