



(12)发明专利

(10)授权公告号 CN 105706069 B

(45)授权公告日 2019.10.15

(21)申请号 201480044500.3

(22)申请日 2014.08.25

(65)同一申请的已公布的文献号
申请公布号 CN 105706069 A

(43)申请公布日 2016.06.22

(30)优先权数据
14/018217 2013.09.04 US

(85)PCT国际申请进入国家阶段日
2016.02.04

(86)PCT国际申请的申请数据
PCT/US2014/052492 2014.08.25

(87)PCT国际申请的公布数据
W02015/034701 EN 2015.03.12

(73)专利权人 英特尔公司
地址 美国加利福尼亚州

(72)发明人 C·P·莫扎克 J·A·麦克考尔

(74)专利代理机构 中国专利代理(香港)有限公司 72001

代理人 张金金 张懿

(51)Int.Cl.
G06F 13/14(2006.01)
G06F 11/16(2006.01)

(56)对比文件
WO 2005/072355 A2,2005.08.11,
WO 99/46775 A2,1999.09.16,
US 2008/0130811 A1,2008.06.05,
CN 102483710 A,2012.05.30,
US 6058047 A,2000.05.02,

审查员 张秋芳

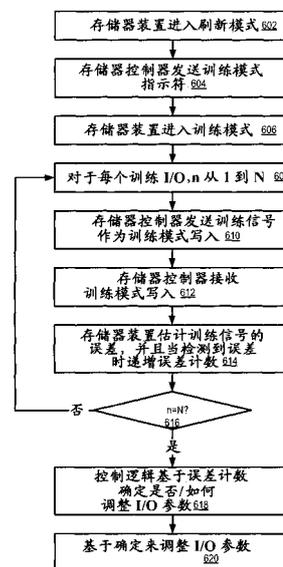
权利要求书3页 说明书16页 附图9页

(54)发明名称

用于未匹配信号接收器的周期训练

(57)摘要

I/O参数基于在所接收的训练信号中检测的误差的数量来调整。控制器装置在存储器装置处于训练模式时发送该训练信号。该存储器装置采样该训练信号并且该系统基于检测的误差数量促使对至少一个I/O参数的调整。该控制器或该存储器装置能够根据该系统的配置执行该误差检测。该控制器的I/O参数或该存储器装置的I/O参数能够根据该系统的配置来调整。



1. 一种用于训练用于与存储器装置通信的输入/输出 (I/O) 设置的方法, 包括:
由存储器装置进入所述存储器装置的训练模式;
在所述训练模式时从控制器接收训练信号;
利用采样电路采样所述训练信号;
由所述存储器装置跟踪采样所述训练信号中的误差的数量; 以及
基于误差的数量促使对至少一个输入/输出 (I/O) 参数的调整。
2. 根据权利要求1所述的方法, 其中进入所述训练模式包括在所述存储器装置的刷新模式期间进入所述训练模式。
3. 根据权利要求1所述的方法, 其中接收所述训练信号包括:
接收作为写入命令的所述训练信号; 以及
丢弃所述训练信号而不将其写入到所述存储器装置的存储器阵列。
4. 根据权利要求1所述的方法, 其中跟踪误差的数量包括:
利用计数器计数在训练信号的序列上出现的误差的数量。
5. 根据权利要求4所述的方法, 其中促使所述调整包括:
发送误差的数量至所述控制器以促使控制器确定要调整的所述至少一个I/O参数。
6. 根据权利要求1所述的方法, 其中促使所述调整包括:
促使对所述存储器装置的接收I/O参数的调整。
7. 根据权利要求1所述的方法, 其中促使所述调整包括:
促使对所述控制器的传送I/O参数的调整。
8. 根据权利要求1所述的方法, 其中促使所述调整进一步包括:
计算搜索函数以确定要调整的所述至少一个I/O参数。
9. 一种存储器装置, 用于训练用于与外部装置通信的输入/输出 (I/O) 设置, 包括:
状态控制器, 用于促使所述存储器装置进入所述存储器装置的训练模式;
硬件接触点, 用于与控制器装置接口, 用于在所述训练模式时从所述控制器装置接收训练信号;
接收器硬件, 用于采样所述训练信号并且跟踪采样所述训练信号中的误差的数量; 以及
逻辑, 用于基于误差的数量促使对至少一个输入/输出 (I/O) 参数的调整。
10. 根据权利要求9所述的存储器装置, 其中所述状态控制器用于促使所述存储器装置在所述存储器装置的刷新模式期间进入所述训练模式。
11. 根据权利要求9的所述存储器装置, 其中所述接收器硬件用于丢弃所述训练信号而不将其写入到所述存储器装置的存储器阵列。
12. 根据权利要求9所述的存储器装置, 进一步包括:
计数器, 用于计数在训练信号的序列上出现的误差的数量。
13. 根据权利要求9所述的存储器装置, 其中所述逻辑用于促使对所述控制器装置的传送器的至少一个I/O参数的调整。
14. 根据权利要求9所述的存储器装置, 其中所述逻辑进一步包括:
搜索函数逻辑, 用于确定要调整的所述至少一个I/O参数。
15. 一种用于训练用于与存储器装置通信的输入/输出 (I/O) 设置的方法, 包括:

发送作为写入命令的训练信号至存储器装置,其中所述存储器装置将所述训练信号写入到寄存器但不写入到所述存储器装置的存储器阵列;

从所述寄存器读取所述训练信号;

检查读取训练信号的误差;以及

基于误差的数量促使对至少一个输入/输出(I/O)参数的调整。

16. 根据权利要求15所述的方法,其中促使所述调整包括:

促使对所述存储器装置的接收I/O参数的调整。

17. 根据权利要求15所述的方法,其中促使所述调整包括:

促使对控制器装置的传送I/O参数的调整,所述控制器装置配置成发送作为所述写入命令的所述训练信号至所述存储器装置。

18. 根据权利要求15所述的方法,其中促使所述调整进一步包括:

计算搜索函数以确定要调整的所述至少一个I/O参数。

19. 根据权利要求15所述的方法,进一步包括:

发送命令以促使所述存储器装置在刷新状态时进入训练状态。

20. 一种控制器装置,用于训练用于与存储器装置通信的输入/输出(I/O)设置,包括:

硬件接触点,用于与存储器装置接口,所述控制器装置经由所述硬件接触点用于:

在刷新状态发送作为写入命令的训练信号至所述存储器装置,其中所述存储器装置将所述训练信号写入到寄存器但不写入到所述存储器装置的存储器阵列;以及

从所述寄存器读取所述训练信号;以及

逻辑,用于检查读取训练信号的误差并且基于误差的数量促使对至少一个输入/输出(I/O)参数的调整。

21. 根据权利要求20所述的控制器装置,其中所述逻辑用于促使对所述存储器装置的至少一个I/O参数的调整。

22. 根据权利要求20所述的控制器装置,其中所述逻辑用于促使对所述控制器装置的至少一个I/O参数的调整。

23. 一种用于训练用于与存储器装置通信的输入/输出(I/O)设置的设备,包括:

用于由存储器装置进入所述存储器装置的训练模式的部件;

用于在所述训练模式时从控制器接收训练信号的部件;

用于利用采样电路采样所述训练信号的部件;

用于由所述存储器装置跟踪采样所述训练信号中的误差的数量的部件;以及

用于基于误差的数量促使对至少一个输入/输出(I/O)参数的调整的部件。

24. 根据权利要求23所述的设备,其中进入所述训练模式包括在所述存储器装置的刷新模式期间进入所述训练模式。

25. 根据权利要求23所述的设备,其中接收所述训练信号包括:

接收作为写入命令的所述训练信号;以及

丢弃所述训练信号而不将其写入到所述存储器装置的存储器阵列。

26. 根据权利要求23所述的设备,其中跟踪误差的数量包括:

利用计数器计数在训练信号的序列上出现的误差的数量。

27. 根据权利要求26所述的设备,其中促使所述调整包括:

发送误差的数量至所述控制器以促使控制器确定要调整的所述至少一个I/O参数。

28. 根据权利要求23所述的设备,其中促使所述调整包括:

促使对所述存储器装置的接收I/O参数的调整。

29. 根据权利要求23所述的设备,其中促使所述调整包括:

促使对所述控制器的传送I/O参数的调整。

30. 根据权利要求23所述的设备,其中促使所述调整进一步包括:

计算搜索函数以确定要调整的所述至少一个I/O参数。

31. 一种用于训练用于与存储器装置通信的输入/输出(I/O)设置的设备,包括:

用于发送作为写入命令的训练信号至存储器装置的部件,其中所述存储器装置将所述训练信号写入到寄存器但不写入到所述存储器装置的存储器阵列;

用于从所述寄存器读取所述训练信号的部件;

用于检查读取训练信号的误差的部件;以及

用于基于误差的数量促使对至少一个输入/输出(I/O)参数的调整的部件。

32. 根据权利要求31所述的设备,其中促使所述调整包括:

促使对所述存储器装置的接收I/O参数的调整。

33. 根据权利要求31所述的设备,其中促使所述调整包括:

促使对控制器装置的传送I/O参数的调整,所述控制器装置配置成用于发送作为写入命令的所述训练信号到所述存储器装置。

34. 根据权利要求31所述的设备,其中促使所述调整进一步包括:

计算搜索函数以确定要调整的所述至少一个I/O参数。

35. 根据权利要求31所述的设备,进一步包括:

用于发送命令以促使所述存储器装置在刷新状态时进入训练状态的部件。

36. 一种计算机可读介质,其上存储有指令,所述指令在被执行时促使计算机执行如权利要求1-8和15-19中的任一项所述的方法。

用于未匹配信号接收器的周期训练

技术领域

[0001] 本发明的实施例一般涉及存储器装置写入,并且更特别地涉及用于在未匹配的体系结构中进行写入的定时控制的周期训练。

[0002] 版权通告/许可

[0003] 本专利文档的公开的部分可包含受到版权保护的材料。版权所有对由专利文档或专利公开中的任何人的复制没有异议,因为其出现在专利和商标局专利文件或记录中,但无论如何以其他方式保留所有版权权利。版权通告应用于如下文所述所有数据,和关于这个的附图,以及下面描述的任何软件:版权©2013,英特尔公司,保留所有权利。

背景技术

[0004] 主机平台上的组件之间的通信对电子装置的操作是必要的。然而,多种条件影响组件之间高速通信的定时,诸如温度改变和电压变化。通常,不同的组件之间的通信能够被称为I/O(输入/输出),并且由标准(例如,在存储器子系统的组件之间)频繁地管理。I/O标准能够涉及I/O功率、I/O延迟和I/O频率的性能特性。I/O性能设置的标准或标称值被设置为能够跨不同的系统为了兼容性和互操作性所实现的值。通常,功率和延迟之间存在权衡。因此,使用严格定时参数能够降低功率,但导致I/O延迟更负面地受温度、电压和过程变化影响。

[0005] 在存储器子系统中,通常使用匹配的体系结构,其中数据路径(DQ)和数据选通路径(DQS)由匹配的连续时间放大器来放大。图1A为已知匹配接收器电路的框图。在匹配的体系结构102中,数据路径的放大器122被匹配至选通路径的放大器124和时钟分布网络130。数据路径包括数据输入DQ[7:0],其利用内部Vref信号110输入至放大器122。数据选通路径包括用于p型装置(DQS_P)的选通以及用于n型装置的选通(DQS_N)的输入。放大器124馈送至时钟分布网络130中,其提供网络以将时钟信号在同一时间分发至多个接收装置。特别示出的是转向到采样电路140的元件142和144的信号。

[0006] 相比于使用匹配的体系结构,使用未匹配的体系结构能够改进接收器的功率和性能。图1B为已知未匹配接收器电路的框图。在未匹配的体系结构104中,数据(DQ)电压在板处直接采样。在采样之后,系统能够放大信号而没有对于匹配的体系结构102所需要的严格的定时约束。即,放大能够在整个UI(单元间隔)或可能更多上发生。因此,未匹配接收器的增益/带宽需求低于匹配接收器的增益/带宽需求。如所图示,DQ[7:0]和内部Vref 110直接馈送至采样电路160的元件162和164。DQS路径仍需要连续时间放大器,放大器126,但DQS上的摆动通常大于DQ的摆动,其意味着更低的增益放大器126能够被使用,因为其不需要与数据路径的高增益放大器匹配。

[0007] 相对于匹配的体系结构102,未匹配的体系结构104改进特定接收器带宽和电压灵敏度,但降低了定时控制。DQS和DQ路径上的延迟在未匹配的体系结构104中没有被自补偿。因此, T_{DQS} 中或通过时钟分布网络130传播选通信号的时间的任何改变将直接降低接收器定时预算。现有训练能够纠正定时一次,但来自训练位置的任何漂移将直接影响定时裕度。漂

移能够跨电压、温度和/或老化发生,这将降低定时裕度并且可能造成链路失败。

[0008] 周期训练是已知的,其中训练数据跨链路被写入(例如,从存储器控制器到DRAM(动态随机存取存储器))并且被检查误差。然而,周期训练承受着复杂度和总线带宽的负载。另外地,如果大量采样被平均,则训练将会最有效,但平均更多的采样直接与性能需求和反馈环带宽冲突。此外,由于现有训练方法的反馈环的迭代特性,已知周期训练固有地较慢。

附图说明

[0009] 下面描述包括具有通过本发明的实施例的实现的示例来给出的说明的附图的讨论。附图应当通过示例,而不是通过限制来理解。如本文所使用的,对一个或多个“实施例”的提及应理解为描述包括于本发明的至少一个实现中的特定特征、结构和/或特性。因此,本文出现的短语例如“在一个实施例中”或“在备选实施例中”描述了本发明的多种实施例和实现,并且不一定全部指代相同的实施例。然而,他们也不一定相互排斥。

[0010] 图1A是已知匹配的接收器电路的框图。

[0011] 图1B是已知未匹配的接收器电路的框图。

[0012] 图2是具有在训练信号上执行误差检查的未匹配的接收器电路的系统的实施例的框图。

[0013] 图3是具有未匹配的接收器电路和在接收的训练信号中对误差计数的误差检查电路的系统的实施例的框图。

[0014] 图4是系统的实施例的框图,其基于从传送器发送至接收器的训练信号中的误差检测来调整I/O操作。

[0015] 图5是用于在接收的训练信号中检测误差的操作定时的实施例的定时图。

[0016] 图6A是在接收的训练信号中检查误差的过程的实施例的流程图,其中误差检查由接收装置执行。

[0017] 图6B是在接收的训练信号中检查误差的过程的实施例的流程图,其中误差检查由传送装置执行。

[0018] 图7是其中能够实现接收信号误差检查的计算系统的实施例的框图。

[0019] 图8是其中能够实现接收信号误差检查的移动装置的实施例的框图。

[0020] 某些细节和实现的描述如下,包括附图的描述,其可描述一些或所有下面描述的实施例,以及讨论了本文提出的创造性概念的其他潜在实施例或实现。

具体实施方式

[0021] 如本文所描述的,在训练状态或训练模式期间,存储器子系统的周期训练被执行。在一个实施例,训练状态处于存储器装置的刷新周期期间。存储器装置和/或存储器控制器能够确定何时将存储器装置放置于训练状态或训练模式,以降低训练的性能效果。因此,存储器子系统能够在不影响存储器装置性能或对性能有较低的影响的时间期间训练I/O(输入/输出)。例如,如果训练在存储器装置的刷新状态期间被执行,可能对性能没有影响,因为没有读或写命令在刷新期间被发出至存储器设备。

[0022] I/O参数基于在接收的训练信号中检测到的误差的数量来调整。控制器装置发送

训练信号,并且存储器装置采样训练信号。控制器能够为中央处理单元(CPU)、存储器控制器或系统中的其他处理器。存储器装置能够为单个装置或以与其他存储器装置并行来配置。基于在接收的训练信号中检测到的误差的数量,系统能够调整至少一个I/O参数。控制器或存储器装置能够根据系统的配置执行误差检测。控制器的I/O参数或存储器装置的I/O参数能够根据系统的配置来调整。

[0023] 通过跟踪误差和响应于跟踪的误差调整至少一个I/O参数,系统能够周期性地跟踪在时间上关联于采样选通信号,TDQS的定时中的漂移。周期性补偿能够允许系统保持采样选通信号(DQS)在数据信号(DQ)的眼部的中间。周期性补偿训练应当理解为补充性的,并且是DQ眼部上的DQS信号的初始训练或中心之外的训练。初始训练通常经由BIOS(基本输入/输出系统)过程执行,BIOS(基本输入/输出系统)过程引导(boot)和初始化存储器装置和控制器所位于的系统。因此,初始训练能够被假设完成,并且周期补偿训练能够跟踪并补偿 T_{DQS} 中的漂移。漂移通常由于环境条件的改变而发生,例如在系统的操作期间温度和/或电压改变。另外地,设备的老化能够导致设备的性能改变。

[0024] 当周期训练用于确定漂移时,代替进行初始化训练,系统能够使用简单训练模式(例如,1010)用于周期训练。简单训练模式应当足以识别选通信号中相对于数据信号的漂移。在一个实施例中,控制器或传送装置控制训练操作。控制器能够单独跟踪提供在关于数据信号的信息的值。在一个实施例中,系统采用相位插值以细分在系统时钟的每个相位期间发生的活动。这些值提供关于时钟周期内数据信号和/或选通信号的具体位置的信息。用于跟踪相位的逻辑能够称为相位插值器(PI),并且获取自该逻辑的值能够称为PI值。典型细分能够为8、16或32,但是其他二进制值也能够使用。

[0025] 在一个实施例中,控制器单独跟踪两个PI值。一个PI指示正常操作的条件,并表示最坏情况训练模式的眼部中心(例如,如初始化训练期间所确定)。第二PI值指示关于用于跟踪眼部边缘的周期训练的条件。在周期训练期间,控制逻辑(例如,在控制器处、在存储器装置处,或某一组合)能够检测DQ边缘相对于在前存储值移动了多少。基于边缘移动了多少,控制逻辑能够确定如何偏移DQ中心值。如果DQ边缘基于训练模式,则其应当准确地捕获平均DQ移动。即使使用简单训练模式这也是成立的,因为其还应指示关于数据总线上的更复杂模式的平均移动(例如,更复杂的模式例如随机、LFSR(线性偏移反馈寄存器)、受干扰对象的干扰源(Victim Aggressor),奇偶模式等)。

[0026] 通过利用周期训练跟踪数据眼部的随时间的眼部边缘漂移或移动,系统能够监测从控制器到存储器装置的I/O接口的写入路径。该监测能够提供关于I/O接口的性能的细节。当在刷新或在I/O接口以其它方式空闲时的一些其他特殊训练时间期间提供时,系统能够生成足够的样本以平均来以对有效总线带宽最小影响过滤误差噪声。

[0027] 在一个实施例中,测试系统或测试引擎能够用于测试存储器子系统,并且更特别地,平台组件(例如,处理器、存储器控制器)和存储器装置之间的I/O(输入/输出)接口或通信。该测试能够实现所描述的周期测试。使用具有调度器或等同逻辑的存储器控制器的任何存储器子系统能够实现测试引擎的至少一个实施例。本文对存储器装置的参考能够包括不同的存储器类型。例如,存储器子系统通常使用DRAM,其为本文描述的存储器装置的一个示例。因此,本文描述的测试引擎与多个存储器技术中任意兼容,例如DDR3(双数据速率版本3,JEDEC(联合电子装置工程师委员会)2007年6月27日原始发布(当前为第21版))、DDR4

(DDR版本4,初始规范由JEDEC发布于2012年9月)、LPDDR4(低功率双数据速率版本4,由JEDEC开发的规范,与本申请的提交的一样)、WIO(宽带I/O,由JEDEC开发的规范,与本申请的提交一样)和/或其他,以及基于这类规范的派生或扩展的技术。

[0028] 在一个实施例中,I/O接口电路的操作能够进一步经由经验测试的使用来控制。基于周期训练所检测的延迟的改变,系统能够经验上测试装置I/O(输入/输出)的性能参数,以确定什么参数被修改以针对所检测的定时改变来调整。基于经由测试系统的经验测试,系统能够设置专用于发生内部装置通信的系统或装置的性能参数。对于用于多个不同的I/O电路参数的多个不同的设置的每一个,测试系统能够设置每个I/O电路参数的值、利用一个或多个参数值生成测试流量以加强测试通信,并测量I/O性能特性的操作裕度。测试系统能够进一步运行搜索函数以确定延迟被补偿的每个I/O电路参数的值。在一个实施例中,系统基于搜索函数为I/O电路参数设置运行时间值。对于特定系统的特定组件,设置可基于测试而动态地改变。

[0029] 如上所述,关于匹配的体系结构,未匹配的体系结构能够在带宽和频率上提供显著改进。然而,传统未匹配的体系结构受到降低的定时控制。如下文更详细地描述,系统能够通过使用周期训练来管理未匹配的接收器体系结构的定时控制。系统检测接收的训练信号中的误差并确定一个或多个I/O参数以在存储器控制器和/或存储器装置之间调整以补偿由误差检测所示的定时漂移。

[0030] 在一个实施例中,接收器电路提供返回至传送器的信息,以使传送器基于所检测的误差调整其操作。因此,延迟改变能够通过改变传送器装置的传送行为而补偿。在一个实施例中,接收器装置能够计算需要的I/O调整。在一个实施例中,接收器装置简单地发送原始数据至传送器,然后其能够基于检测的改变计算I/O调整。

[0031] 图2是具有在训练信号上执行误差检查的未匹配的接收器电路的系统的实施例的框图。系统200包括:装置210,装置210示出具有传送硬件TX 212;以及装置220,装置220示出具有接收硬件222。将理解,在一个实施例中,装置220能够还发送传送至装置210;因此装置220能够包括传送硬件,其未明确示出,而装置210能够包括接收硬件,其未明确示出。在一个实施例中,传送和接收硬件为收发器硬件,其通过传送和接收实现接口。装置经由一个或多个传送线连接,其由传送驱动器驱动。传送线能够为任何类型的信号线(例如,迹线、电缆),连接装置210的I/O针脚与装置220。

[0032] 装置220包括接收控制器230,其表示硬件和其他逻辑,其执行用于装置220的接收操作。接收控制器230能够包括采样电路232,以采样从RX 222所接收的信号的电压级。采样电路232由采样选通234或其他控制信号控制,其指示何时采样进入的或接收的信号。采样选通234由接收控制器230生成为独立信号。接收控制器230包括定时控制236,以控制采样选通234的生成。

[0033] 在一个实施例中,接收控制器230包括误差检查238,其包括硬件和/或其他逻辑,以确定误差是否在接收的训练信号中被检测。采样选通234的定时中关于由RX 222接收的信号中的数据眼的漂移(正或负)能够负面地影响装置230成功接收进入的信号的能力。误差检查238能够确定采样选通是否对齐于数据信号。如果阈值数量的误差在多个样本上接收,系统能够确定漂移已发生于接收器定时中。基于漂移或选通信号或控制信号相对于数据信号的延迟的改变,定时控制236能够为改变而调整。在一个实施例中,定时控制236和/

或其他控制逻辑通过信令装置210调整延迟,以改变其传送参数以更好地匹配采样电路232的采样定时。因此,装置210的定时控制214可调整TX 212的操作。在一个实施例中,定时控制236调整选通采样234的定时,以调整采样电路232的定时。因此,系统200控制装置220的接收电路相对于设备210的传送电路的定时。

[0034] 在一个实施例中,误差检查238生成误差计数,其直接发送至装置210的控制逻辑(定时控制214和/或其他逻辑)。因此,装置210的定时控制214和/或其他控制逻辑可调整装置210和/或装置220的操作,以补偿漂移。将理解,定时控制214和/或定时控制236能够备选地标记为I/O控制,指示其包括调整装置的I/O性能的逻辑。I/O性能调整改变I/O接口的定时。

[0035] 假设在一个示例:装置210为存储器控制器或处理器并且装置220为存储器设备,其能够表述为,系统200涉及如何测量tDQS延迟(数据选通信号的传播延迟),并且调整控制器/处理器发送器定时以补偿延迟的变化。通过在存储器装置的刷新或训练模式的期间跟踪误差,I/O接口能够用于交换训练信号而不影响I/O接口的吞吐量带宽。

[0036] 将理解,采样选通234的电路路径不匹配于采样电路232。因此,接收控制器230采用未匹配的接收器电路体系结构。未匹配的体系结构通常对电压和温度改变敏感,因此电路行为(并且特别为定时)随时间改变。然而,随周期训练监测定时中的改变,如由误差检查238所示,允许系统200调整I/O接口定时,其依次调整采样点。否则,采样点将漂移,从而导致在信号的错误部分进行采样并导致接收误差。

[0037] 将理解,周期训练简单地跟踪I/O接口中的边缘移动,而不是测试关于最坏情况情形或最坏情况模式的I/O接口性能。因此,训练可不被认为是“鲁棒”,因为训练简单地确定相对于先前存储的值发生多少变化。检测的误差数量的改变应当指示相对于选通信号的数据信号边缘的移动。在一个实施例中,存储器装置执行误差检查,其允许测试利用比写入更少的读取来完成。例如,存储器装置能够配置成以忽略或丢弃在训练模式期间接收的写入。因此,相对于如同传统周期测试一样对于每次写入必须执行读取,训练能够更快地完成。

[0038] 真正的读取需要保存和复原,以及需要存储器装置的主动操作,其干扰真正的访问带宽。在训练模式中,存储器装置能够简单地接收和采样进入的信号,然后将其丢弃而不是写入物理媒体。在备选的实施例中,存储器装置能够将进入的信号写入用于训练信号的训练模式的一个寄存器或多个寄存器,并且然后,不将数据写入物理存储媒体阵列。甚至在其中控制器读取一个或多个寄存器以检测训练信号的误差的情况下,保存和复原也是不需要的。

[0039] 将理解,周期训练将优选地利用足量的训练信号样本被执行以允许对检测的误差数量求均值。例如,在单个训练信号样本期间的假性条件能够引起不正确的结果。然而,监测,平均而言,在100个的训练信号上检测的误差数量,能够产生更精确的误差数量的读取。例如,大量训练信号(例如,50或100),能够执行于存储器装置的刷新周期期间而不影响存储器装置的总体性能。

[0040] 在一个实施例中,PI值或其他误差跟踪值能够存储于寄存器并关于后续训练来监测。控制逻辑能够基于当前读误差跟踪值相对于先前值的改变结果而左右移动数据信号边缘。在一个实施例中,系统执行搜索,如下文所述,以确定如何改变I/O接口性能以改变数据边缘。

[0041] 在一个实施例中,系统200使用误差测量作为输入以执行搜索,其特别地确定运行时间系统的设置以改进I/O。基于检测的误差,并且可能其他测量I/O参数,搜索逻辑(其可为测试逻辑的一部分或可为独立的逻辑)从测量值确定在装置之间使用哪些I/O设置。在一个实施例中,搜索逻辑能够使用测量以生成一个或多个表示性的I/O性能曲线。基于表示性的曲线,搜索逻辑能够执行搜索函数以确定使用哪些设置来满足至少一个参数的更好的性能,同时至少保持所需要的(通过标准或配置)其他参数的性能。搜索逻辑能够包括n维搜索逻辑、1维搜索逻辑(以执行n个1维搜索)、线性适应搜索逻辑、二次适应搜索逻辑、最快下降搜索逻辑、曲线拟合搜索逻辑或其他中任意。将理解,n表示整数,指示用于搜索的组合的数量。在一个实施例中,搜索逻辑还能够将多个测量合并在一起以降低可重复性噪声或外推至最坏情况条件。因此,控制逻辑能够确定以促成对存储器装置的接收I/O参数和/或控制器的传送I/O参数的调整。

[0042] 图3是具有未匹配接收器电路和在接收的训练信号上对误差计数的误差检查电路的系统的实施例的框图。电路300提供采样电路和误差检查的一个示例,例如图示在图2的系统200中。在一个实施例中,所述电路300作为其一部分的存储器装置进入训练模式以执行训练或I/O接口测试。在一个实施例中,存储器装置在所有库刷新发生于存储器装置中时能够进入训练模式。因此,训练能够发生接近每7.6uS而不消耗I/O带宽和影响性能。将理解,训练能够更频繁地执行,但增加的频率将导致在刷新期间以外的时间执行训练,其能够负面地影响用于存储器存取操作的可用I/O带宽。将理解,在刷新期间以外的时间执行训练能够被计算为在存储器装置访问的更低负载时间期间,其能够降低训练性能效果。

[0043] 电路300是未匹配的接收器电路,包括采样电路310和未匹配放大器330。放大器330由时钟分布网络(为简便的目的,其已被去除)连接于采样电路310。然而,通过时钟分布网络的延迟和采样接收数据信号DQ[7:0]的延迟之间的差能够识别电路300为未匹配接收器。通过分布网络的延迟的改变能够导致采样信号相比于数据信号的漂移。

[0044] 采样电路310相对于内部参考电压Vref 320采样所接收数据信号DQ[7:0]。将理解,数据信号能够多于或少于8位,其根据电路300作为其部分的系统的配置。采样电路310包括元件312,用于在正采样选通上提供输入信号的样本,以及元件314,用于在采样选通的补充部分上提供输入信号的样本。其他配置也是可能的。元件312和314是采样放大器,其采样实际接收的信号,并放大该采样。因此,相比于如同匹配的配置一样在采样之前放大,该放大能够由更低速的放大器执行。

[0045] 放大器330接收上拉选通信号和下拉选通信号作为输入。时钟分布网络将选通或采样信号分发至多个不同的元件,例如,多个不同的采样元件(未示出)。分布网络层级的确切数量将根据实现而变化。公共分布网络包括二进制树(每个附加的层级包括两个分支)和H树(每个附加的层级包括四个分支并看起来像“H”)分布网络。从放大器330到采样元件312和314的延迟基于装置操作通过老化、改变电压级、温度的改变或可能的其他操作条件而随时间改变。

[0046] 在一个实施例中,采样元件312和314馈送至误差检查电路340,其简化版本图示于图3。在一个实施例中,误差检查电路包括反相门342,以从元件312接收在采样选通的正向部分被采样的样本316,和非反相门344,以从元件314接收在采样选通的负向部分采样的样本318。将理解,对于训练信号1010...,输出样本316应当始终为'1',并且输出样本318应当

始终为'0'。因此,门342和344的输出能够作为输入提供至XOR门346,如果接收信号存在误差,则其应当仅生成1。当接收信号被正确地接收时,门346将始终输出零。

[0047] 计数器350对检测于接收的训练信号中的误差的数量进行计数。在一个实施例中,所采样的进入的训练信号在误差检查电路340处接收,但被丢弃而不是写入电路300作为其部分的存储器装置的存储器阵列。在一个实施例中,计数器350对在训练信号序列上检测的误差数量进行计数。因此,计数器350的最终计数将表示累积值。在一个实施例中,计数器350的输出被发送至存储器装置中的控制逻辑,其响应于检测误差的数量,确定哪些I/O性能参数被调整。基于检测的误差数量,控制逻辑可确定不调整特定训练序列的任何参数。在一个实施例中,计数器350的输出被发送至控制器装置的控制逻辑,然后其能够响应于检测的误差数量确定哪些I/O性能参数被调整。控制逻辑能够包括搜索逻辑,以进行该确定。

[0048] 图4是系统的实施例的框图,其基于从传送器发送到接收器的训练信号中检测的误差而调整I/O操作。系统400能够是根据图2的系统200的系统的一个示例。控制器装置410是传送装置,而存储器装置420是接收装置,用于交换训练信号以测试两个装置之间的I/O接口。如所图示,存储器装置420还能够通信回至控制器410,但这种通信将不包括发送I/O接口训练信号以测试I/O接口。存储器装置420能够将数据传递回控制器,例如发送计数值,用于确定如何调整I/O性能参数或响应于由控制器的读取命令发送数据(其能够包括存储于训练寄存器的训练信号的读取)。

[0049] 控制器410包括收发器412,以与存储器装置420交互。存储器装置420包括收发器422,与控制器410接口。I/O接口连接在两个收发器之间。I/O接口能够理解为包括控制器410的I/O控制器420和存储器装置420的I/O控制器440。I/O控制器420允许控制器410设置收发器412传送和/或接收的参数。类似地,I/O控制器440使存储器装置420设置收发器422接收和/或传送的参数。

[0050] 在一个实施例中,I/O控制器430包括I/O控制432,其能够包括寄存器、表和/或其他机构,其经由收发器412存储关联于I/O的值。I/O控制432控制由收发器412使用的设置,用于通信的物理参数和/或延迟参数。逻辑434表示控制器装置410处的控制逻辑,其能够使控制器装置确定哪个参数或哪些参数应当被调整以补偿如由周期训练所指示的漂移。

[0051] 在一个实施例中,I/O控制器440包括I/O控制446,其能够类似于I/O控制432。因此,I/O控制器440能够包括寄存器、表和/或其他机构,其经由收发器422存储关联于I/O的值。在一个实施例中,I/O控制446包括由存储器装置420使用的一个寄存器或多个寄存器,以暂时存储训练信号供控制器装置410读取,不必将信号写入存储器阵列(存储器阵列未示出)。逻辑444表示存储器控制器420处的控制逻辑,其能够确定哪个参数或哪些参数被调整以补偿如由周期训练所指示的漂移。I/O控制器440能够包括采样电路442,以采样接收信号。在一个实施例中,采样电路442能够包括误差检测电路,以对训练样本序列中的误差数量进行计数。

[0052] 如系统400所图示,在一个实施例中,存储器装置420能够配置成检查训练信号中的误差。在一个实施例中,控制器装置410能够配置成检查训练信号中的误差。存储器装置420能够通过使用误差检查电路检查误差。存储器装置然后能够基于所检测的误差导致调整和/或将所检测的误差指示到控制器装置410以使控制器基于所检测的误差导致调整。

[0053] 控制器装置410能够通过控制器发送读命令以读回发送的训练数据来检查误差。

示例命令测试流能够是:写入数据0、读取数据0、写入数据1、读取数据1、...,其中数据0、数据1,...是在总线上驱动的潜在不同的数据值。对于检查误差的控制器装置,存储器装置420能够配置成在写入和读取命令之间在缓冲器(例如,新的或已有的寄存器或其他缓冲器)中存储训练数据,而不将数据写入存储器阵列。当控制器装置410检查误差时,周期训练能够更容易地测试不同的数据模式。然而,由控制器装置的误差检查被期望比由存储器装置的误差检查更久。

[0054] 在一个实施例中,控制器装置410包括有限状态机(FSM,未明确示出),其控制周期训练。例如,FSM能够配置成实现每N个刷新命令的训练模式,其中N是某一整数。训练能够在每个刷新周期发生或更不频繁。在定时器达到阈值时间之后,FSM能够备选地配置成在存储器装置的相对低的加载时间期间执行训练。控制器装置能够监测已知值,表示数据眼的边缘,并发出M个写入以生成训练信号。如果仅数据眼的边缘被监测(与整个眼部相反),误差检测能够监测与启动和保持边缘不同的边缘(例如,启动定时)。在发出写入命令之后,控制器装置能够读回误差计数和/或读回写入数据,并确定数据边缘是否应当递增或递减。在一个实施例中,FSM能够将数据眼边缘移动一个或多个记号(或细分部分,如利用相位插值得到)。FSM能够运行测试以确定朝哪个方向移动眼部边缘。

[0055] 在一个实施例中,控制器装置410的控制逻辑(如果控制器装置导致误差调整)或存储器装置420的控制逻辑(如果存储器装置进行误差调整)能够响应于在眼部边缘检测的变化而偏移关联于数据眼中心的设置。因此,周期训练能够监测眼部边缘,并匹配于检测于眼部边缘的变化或移动而移动眼部中心。眼部定中心能够根据需要在通道、字、字节或位上来完成。将理解,从存储器装置到控制器装置的反馈量可能需要根据定中心如何被执行而被增加。在一个实施例中,存储器装置420包括多个行列。在一个实施例中,误差检测能够在逐个行列基础上执行。在备选的实施例,误差检测能够执行于所选择的行列,并且跨所有行列来应用。特定实现细节将基于环境约束,例如预期跨不同行列存在多少温度或电压差。

[0056] 将理解,周期训练能够理解为数字反馈环。数字反馈环通常在两个邻接的设置之间抖动。在一个实施例中,PI边缘设置的值能够在两个邻接的设置之间抖动,但该抖动能够使用已知数字过滤技术而被滤出PI中心设置。例如,PI中心设置能够仅在PI边缘设置在相同的方向上移动两次之后移动(例如,中心PI始终通过一个设置延迟边缘移动)。假设PI边缘设置仅通过一个设置值抖动,这种过滤器能够消除作为噪声源的反馈抖动。

[0057] 基于存储器装置的操作模式和/或训练时间约束,确定如何调整一个或多个I/O参数设置以补偿漂移的控制逻辑能够收集更多或更少的数据和/或搜索更多设置或参数。逻辑能够在更多或更少的数据,以及更多搜索时间或更少的搜索时间之间基于系统中先前的漂移结果、功率状态活动、温度变化和/或其他环境变化进行权衡。例如,温度/电压中的频繁波动或先前漂移结果中的极大变化能够指示更多设置能够被使用和/或结果搜索可使用更多处理以实现更精确的结果。很小的变化能够指示相反。

[0058] 图5是用于在接收的训练信号中检测误差的操作定时的实施例的定时图。定时图500图示至DRAM装置的命令流的一个实施例,其能够是根据描述的任何实施例的存储器装置的一个示例。时钟信号510是系统时钟。CMD 520是由存储器控制器发送的DRAM命令信号,其能够为根据描述的任何实施例的控制器装置的一个示例。PRE ALL表示用于训练目的的系统的初始状态。在PRE ALL和MRW进入命令的发送之间存在 t_{RPab} 的延迟。MRW(模式寄存器

写入) 进入表示进入特殊训练状态的命令。

[0059] 训练状态是特殊模式,其能够使用MRW、显式命令或某个类似机制来实现。在等待供DRAM进入训练状态的合适时间 t_{MRW} 之后,主机或存储器控制器能够发送正常写命令至DRAM。在一个实施例中,写入命令和MRW是相同的命令。在一个实施例中,当写入在训练状态接收时与当写入在不是训练状态被接收时相比,DRAM以不同方式对待写入。例如,DRAM能够检查写入数据匹配希望的训练模式而不访问内部存储器阵列。在示出于命令信号520上的命令和生成的数据选通信号(DQS_{t/c}530)之间存在 $WL+t_{DQS0}$ 的延迟(写入等待时间)。在选通信号开始之后,数据接收于数据线DQ 540上。线路上的数据量将取决于多少个写入由存储器控制器生成以用于训练。

[0060] 在一个实施例中,当训练模式1010被使用时,DRAM误差检查非常简单。例如,利用1010训练模式,检查逻辑能够需要所有上升的DQS样本是1而所有下降DQS样本是0。DRAM能够检查字节中的任何通路是否在每个周期遭遇误差。在一个实施例中,如果在给定周期中检测到一个或多个误差,DRAM以1递增误差计数器。在一个实施例中,每个DQ字节在DRAM中具有独立的N位计数器,以对误差计数。相比于DQ,计数器的计数能够提供DQS的平均相对位置的更精确的视图,其允许控制逻辑从少数坏的样本中过滤噪声,降低噪声和训练时间。

[0061] 在一个实施例中,DRAM合并来自不同的通路和计数器之前的DQS边缘的误差计数,这保证训练集中于最坏情况的通路/边缘。在最终写入DQS边缘后等待延迟(t_{wait})之后,存储器控制器能够发送MRR命令或类似命令以读取误差结果。如所图示,MRR结果命令被发送至DRAM。在时间 t_{MRR} (生成读命令的时间)之后,存储器控制器可发送MRW退出命令,和/或存储器装置能够退出训练状态。在 $RL+t_{DQSCK}$ 的延迟(真实等待时间)之后,存储器控制器读取误差计数结果。将理解,类似的流程能够生成用于以下情况,其中存储器控制器读回训练数据以检查控制器中而不是DRAM中的误差。在一个实施例中,误差计数能够通过MRW训练模式进入命令自动复位到0。在一个实施例中,即使DRAM已处于训练状态或训练模式,为了复位计数器,存储器控制器能够还重新发送MRW训练模式命令。

[0062] 图6A是用于检查所接收的训练信号中的误差的过程的实施例的流程图,其中误差检查由接收装置执行。在一个实施例中,存储器装置进入刷新模式602。例如,存储器控制器能够发送命令至存储器装置以使存储器装置进入刷新模式。在刷新中,存储器装置通常不能够接收和处理来自存储器控制器的命令,因为对存储器阵列的访问不被允许。备选地,存储器控制器能够在刷新期间以外的时间发送命令。

[0063] 在一个实施例中,存储器控制器发送训练模式指示符至存储器装置604。训练模式指示符能够是由存储器控制器发送的命令。训练模式指示符能够是存储器控制器设置的存储器装置的寄存器设置。响应于训练模式指示符,存储器装置进入训练模式606。在训练模式,存储器装置能够在命令总线上接收特定训练命令,并且处理该命令,而不访问存储器阵列。

[0064] 在训练模式时,存储器控制器能够发送I/O以供存储器控制器处理。从I/O接口的视角,训练I/O是正常I/O。然而,从对存储器阵列访问的视角,训练I/O是“虚设”I/O,意味着I/O不生成对存储器阵列的访问。对于每个训练I/O,从 $n=1$ 到N,608,训练信号或训练信号序列从存储器控制器发送至存储器装置,610。在一个实施例中,存储器控制器发送训练信号作为训练模式写入。训练模式写入能够是在存储器装置处于训练模式时发送的正常写入

命令或能够是专用于训练的写入命令。存储器装置接收训练模式写入,612。存储器装置与典型写入命令相比以不同方式对待训练模式写入,因为存储器装置接收处理器不将数据转发以供访问存储器阵列媒体。在一个实施例中,存储器装置估计训练信号的误差,并且当误差被检测时递增误差计数,614。

[0065] 只要在训练状态期间 n 不等于 N 或要被接收和处理的训练信号的数量,616否分支,存储器控制器继续发送训练信号,用于由存储器装置处理,608至614。当 n 等于 N 时,控制逻辑基于最终误差计数确定是否和/或如何调整一个或多个I/O参数,618。在一个实施例中,控制逻辑使用搜索函数估计I/O参数。在一个实施例中,控制逻辑是存储器装置的一部分。在一个实施例中,控制逻辑是存储器控制器的一部分。在一个实施例中,控制逻辑确定调整关联于存储器控制器的传送的I/O参数。在一个实施例中,控制逻辑确定调整关联于由存储器装置接收信号的I/O参数。该系统根据确定来调整所确定的I/O参数,620。

[0066] 图6B是用于检查所接收训练信号的误差的过程的实施例的流程图,其中误差检查由传送装置执行。将观察,图6B在630、632和634处不同于图6A。另外,操作流程类似或相同于以上所述的操作流程。图6B的描述将集中在不同的部分,而不重复以上所述操作流程。

[0067] 然而在图6A中,一旦存储器装置接收训练模式写入,612,存储器装置估计训练信号的误差,在图6B中,存储器控制器估计训练信号的误差,具体如下。存储器装置接收训练模式写入,612,并且存储器装置将训练信号写入到训练缓冲器,但存储器装置不写入到存储器阵列,630。存储器控制器在后续操作632从训练缓冲器读取训练信号。例如,存储器控制器能够发送训练缓冲器读命令。训练缓冲器能够是存储器装置现有的寄存器或缓冲器,其中存储器控制器能够例如通过寄存器读命令访问。然后存储器控制器估计读信号的误差,并当误差被检测时递增误差计数,634。再次,过程继续使得所有I/O由存储器控制器发送至存储器装置,用于训练序列。如前所述,存储器控制器处或存储器装置处的控制逻辑基于误差计数确定是否和/或如何调整一个或多个I/O参数。

[0068] 图7是计算系统的实施例的框图,其中接收信号误差检查能够被实现。系统700表示根据本文描述的任何实施例的计算装置,并且能够是膝上型计算机、桌面计算机、服务器、游戏或娱乐控制系统、扫描仪、复印机、打印机、路由或开关装置或其他电子装置。系统700包括处理器720,其为系统700提供指令的处理、操作管理和运行。处理器720能够包括任何类型的微处理器、中央处理单元(CPU)、处理核或其他处理硬件以提供系统700的处理。处理器720控制系统700的总体操作,并且能够是或包括,一个或多个可编程通用或专用微处理器、数字信号处理器(DSP)、可编程控制器、专用集成电路(ASIC)、可编程逻辑设备(PLD)等或这类装置的组合。

[0069] 存储器子系统730表示系统700的主存储器,并且提供由处理器720运行的代码或要用于运行例程的数据值的暂时存储。存储器子系统730能够包括一个或多个存储器装置,诸如只读存储器(ROM)、闪存、随机存取存储器(RAM)的一个或多个变型或其他存储器装置或这类装置的组合。除了别的以外,存储器子系统730存储和主控操作系统(OS)736来为在系统700运行指令提供软件平台。另外,其他指令738从存储器子系统730被存储和运行以提供系统700的逻辑和处理。OS 736和指令738由处理器720运行。

[0070] 存储器子系统730包括存储器装置732,其中它存储数据、指令、程序或其他项。在一个实施例中,存储器子系统包括存储器控制器734,其是根据本文描述的任何实施例的存

储器控制器,并且其包括调度器,以生成和发送命令至存储器装置732。

[0071] 在一个实施例中,存储器子系统730和存储器装置732基于经由周期训练生成的反馈实现I/O定时补偿。存储器装置732进入训练状态,并且存储器控制器734经由存储器装置和存储器控制器之间的I/O接口发送训练信号,其中该存储器装置不在其存储器阵列中存储。在一个实施例中,存储器装置732估计接收的训练信号的误差。在一个实施例中,存储器装置732在训练缓冲器中存储训练信号,其能够是用于存储训练信号的任何缓冲器,并且存储器控制器734读取缓冲的训练信号,并估计信号的误差。基于检测的误差,系统调整存储器控制器或存储器装置或两者的一个或多个I/O参数,以补偿影响I/O定时的环境条件的变化。

[0072] 处理器720和存储器子系统730耦合于总线/总线系统710。总线710是表示任何一个或多个独立的物理总线、通信线路/接口和/或点对点连接(通过合适的桥接器、适配器和/或控制器连接)的概括。因此,总线710能够包括,例如,一个或多个系统总线、外围组件互联(PCI)总线、HyperTransport或工业标准体系结构(ISA)总线、小型计算机系统接口(SCSI)总线、通用串行总线(USB)或电气和电子工程师协会(IEEE)标准1394总线(通常称为“Firewire”)。总线710的总线还能够对应于网络接口750中的接口。

[0073] 系统700还包括一个或多个输入/输出(I/O)接口740、网络接口750、一个或多个内部大容量存储装置760,以及耦合于总线710的外围接口770。I/O接口740能够包括一个或多个接口组件,用户通过其与系统700交互(例如,视频,音频和/或字母数字交互)。网络接口750提供系统700在一个或多个网络上与远程设备相通信的能力(例如,服务器,其他计算装置)。网络接口750能够包括以太网适配器、无线互联组件、USB(通用串行总线)或基于其他有线或无线标准的或专有接口。

[0074] 存储760能够是或包括任何传统媒介,用于以非易失性方式存储大量数据,诸如一个或多个磁性、固态或基于光的磁盘或其组合。存储760以永久状态保存代码或指令以及数据762(即,即使系统700电源中断,该值仍然保留)。存储760能够一般被认为“存储器”,但存储器730是运行或操作存储器,以提供指令至处理器720。尽管存储760是非易失性,存储器730能够包括易失性存储器(即,如果到系统700的电源被中断,则数据的值或状态是不确定的)。

[0075] 外围设备接口770能够包括上面没有特别提到的任何硬件接口。外围设备一般涉及依赖地连接至系统700的装置。依赖性连接是其中系统700提供在其上运行操作并且用户与其交互的软件和/或硬件平台的连接。

[0076] 图8是移动装置的实施例的框图,其中接收信号误差检查能够被实现。装置800表示移动计算设备,诸如计算平板、移动电话或智能电话、无线使能电子阅读器或其他移动装置。将理解,一般示出了某些组件,而并非该设备的所有组件在装置800中示出。

[0077] 装置800包括处理器810,其执行装置800的基本处理操作。处理器810可包括一个或多个物理装置,诸如微处理器、应用处理器、微控制器、可编程逻辑装置或其他处理部件。在一个实施例中,处理器810包括除处理器晶片(die)外的光学接口组件。因此,处理器晶片和光子组件处于相同的封装。根据本文描述的任何实施例,这种处理器封装能够光学接口光学连接器。

[0078] 由处理器810执行的处理操作包括应用和/或装置功能在其上被执行的操作平台

或操作系统的执行。处理操作包括关联于利用人类用户或其他装置的I/O(输入/输出)的操作、关联于功率管理的操作和/或关联于连接设备800至另一个装置的操作。处理操作还可包括关联于音频I/O和/或显示器I/O的操作。

[0079] 在一个实施例中,装置800包括音频子系统820,其表示关联于提供音频功能至计算装置的硬件(例如,音频硬件和音频电路)以及软件(例如,驱动器、编解码器)组件。音频功能可包括扬声器和/或耳机输出,以及麦克风输入。这类功能的装置可集成于装置800或连接于装置800。在一个实施例中,用户通过提供由处理器810接收和处理的音频命令而与装置800交互。

[0080] 显示子系统830表示硬件(例如,显示装置)和软件(例如,驱动器)组件,其提供可视和/或触摸式显示器,用于用户与计算装置交互。显示子系统830包括显示接口832,其包括特定屏幕或硬件装置,用于提供显示至用户。在一个实施例中,显示接口832包括独立于处理器810的逻辑,以执行关联于显示器的至少某一处理。在一个实施例中,显示子系统830包括触摸屏装置,其提供输出和输入至用户。

[0081] I/O控制器840表示关联于与用户的交互的硬件装置和软件组件。I/O控制器840能够操作以管理作为音频子系统820和/或显示子系统830的一部分的硬件。另外,I/O控制器840图示用于附加装置的连接点,其连接至装置800,用户可通过其与系统交互。例如,可连接于装置800的设备可包括麦克风装置、扬声器或立体声系统、视频系统或其他显示装置、键盘或小键盘装置或其他I/O装置,用于特定应用,诸如读卡器或其他装置。

[0082] 如上述,I/O控制器840可与音频子系统820和/或显示子系统830交互。例如,通过麦克风或其他音频装置的输入能够是装置800的一个或多个应用或功能提供输入或命令。另外,音频输出能够代替显示器输出或除显示器输出外而提供。在另一个示例中,如果显示子系统包括触摸屏,显示装置还作为输入装置,其能够至少部分地由I/O控制器840管理。还可在装置800上存在附加的按钮或开关,以提供I/O控制器840管理的I/O功能。

[0083] 在一个实施例中,I/O控制器840管理装置诸如加速度计、照相机、光传感器或其他环境传感器、陀螺仪、全球定位系统(GPS)或其他硬件,其能够包括于装置800中。输入能够是直接用户交互的一部分,以及提供环境输入至系统以影响其操作(诸如过滤噪声,调整亮度检测的显示,应用照相机闪光或其他特征)。在一个实施例中,装置800包括功率管理850,其管理电池功率使用、电池充电和有节能操作的特征。

[0084] 存储器子系统860包括存储器装置862,用于在装置800存储信息。存储器子系统860可包括非易失性(如果到存储器装置的电源被中断,状态不改变)和/或易失性(如果到存储器装置电源被中断,状态不确定)存储器装置。存储器860能够存储应用数据、用户数据、音乐、照片、文档或其他数据,以及关于系统800的应用和功能的运行的系统数据(是否长期或暂时)。在一个实施例中,存储器子系统860包括存储器控制器864(其还能够被认为是系统800的控制的一部分,并且能够潜在地被认为是处理器810的一部分)。存储器控制器864包括调度器,以生成和发送命令至存储器装置862。

[0085] 在一个实施例中,存储器子系统860和存储器设备862基于经由周期训练生成的反馈实现I/O定时补偿。存储器装置862进入训练状态,并且存储器控制器864经由存储器装置和存储器控制器之间的I/O接口发送训练信号,其中存储器装置不在其存储器阵列存储。在一个实施例中,存储器装置862估计所接收的训练信号的误差。在一个实施例中,存储器装

置862在训练缓冲器中存储训练信号,其能够是用于存储训练信号的任何缓冲器,并且存储器控制器864读取缓冲的训练信号,并估计信号的误差。基于检测误差,系统调整存储器控制器或存储器装置或两者的一个或多个I/O参数,以补偿影响I/O定时的环境条件的变化。

[0086] 连接性(connectivity)870包括硬件装置(例如,无线和/或有线连接器和通信硬件)和软件组件(例如,驱动器,协议栈)以使装置800与外部装置相通信。装置能够是独立装置,诸如其他计算装置、无线接入点或基站以及外围设备,诸如听筒、打印机或其他装置。

[0087] 连接性870能够包括多个不同的类型的连接性。概括而言,装置800以蜂窝连接性872和无线连接性874来图示。蜂窝连接性872一般指代由无线载体提供的蜂窝网络连接性,诸如经由GSM(全球移动通信系统)或变型或派生、CDMA(码分多址)或变型或派生、TDM(时分复用)或变型或派生、LTE(长期演进-也称为“4G”)或其他蜂窝服务标准提供。无线连接性874指代非蜂窝的无线连接性,并且能够包括个人区域网络(诸如蓝牙)、局域网(诸如WiFi)和/或广域网(诸如WiMax)或其他无线通信。无线通信指代通过非固态媒介使用调制电磁辐射的数据传送。有线通信通过固态通信媒介发生。

[0088] 外围连接880包括硬件接口和连接器,以及软件组件(例如,驱动器,协议栈)以进行外围连接。将理解,装置800能够是到其他计算设备的外围装置(“至”882),并具有连接于其的外围装置(“来自”884)。装置800通常具有“对接”连接器以连接至其他计算装置,用于诸如管理(例如,下载和/或上传,改变,同步)装置800的内容。另外,对接连接器能够允许设备800连接至某些外围设备,其允许装置800控制输出至例如音频可视或其他系统的内容。

[0089] 除专有对接连接器或其他专有连接硬件外,装置800能够经由基于通用或标准的连接器进行外围连接880。通用类型能够包括通用串行总线(USB)连接器(其能够包括任何多个不同的硬件接口)、显示器端口(包括小型显示器端口(MDP))、高精度多媒体接口(HDMI)、Firewire或其他类型。

[0090] 在一个方面中,用于训练与存储器装置通信的输入/输出(I/O)设置的方法,包括:由存储器装置进入存储器装置的训练模式;在训练模式时从控制器接收训练信号;利用采样电路采样训练信号;由存储器装置跟踪在采样训练信号中的误差的数量;并且基于误差的数量促使对至少一个输入/输出(I/O)参数的调整。

[0091] 在一个实施例中,进入训练模式包括在存储器装置的刷新模式期间进入训练模式。在一个实施例中,接收训练信号包括:接收训练信号作为写入命令;以及丢弃训练信号而不将其写入存储器装置的存储器阵列。在一个实施例中,跟踪误差的数量包括利用计数器计数在训练信号的序列上出现的误差的数量。在一个实施例中,促使调整包括发送误差的数量至控制器以促使控制器确定要调整的至少一个I/O参数。在一个实施例中,促使调整包括促使对存储器装置的接收I/O参数调整。在一个实施例中,促使调整包括促使对控制器的传送I/O参数的调整。在一个实施例中,促使调整进一步包括计算搜索函数以确定要调整的至少一个I/O参数。

[0092] 在一个方面中,一种制造产品,包括计算机可读存储媒介,具有存储其上的内容,其当运行时执行以下操作,包括:由存储器装置进入存储器装置的训练模式;在训练模式时从控制器接收训练信号;利用采样电路采样训练信号;由存储器装置跟踪采样训练信号中的误差的数量;并且基于误差的数量促使对至少一个输入/输出(I/O)参数的调整。

[0093] 在一个实施例中,用于进入训练模式的内容包括,用于在存储器装置的刷新模式

期间进入训练模式的内容。在一个实施例中,用于接收训练信号的内容包括用于接收训练信号作为写入命令以及丢弃训练信号而不将其写入存储器装置的存储器阵列的内容。在一个实施例中,用于跟踪误差的数量的内容包括用于利用计数器计数在训练信号的序列上出现的误差的数量的内容。在一个实施例中,用于促使调整的内容包括用于发送误差的数量至控制器以促使控制器确定要调整的至少一个I/O参数的内容。在一个实施例中,用于促使调整的内容包括用于促使对存储器设备的接收I/O参数调整的内容。在一个实施例中,用于促使调整的内容包括用于促使对控制器的传送I/O参数调整的内容。在一个实施例中,用于促使调整的内容进一步包括用于计算搜索函数以确定要调整的至少一个I/O参数的内容。

[0094] 在一个方面中,一种设备包括:用于由存储器装置进入存储器装置的训练模式的部件;用于在训练模式时从控制器接收训练信号的部件;用于利用采样电路采样训练信号的部件;用于由存储器装置跟踪采样训练信号中的误差的数量的部件;以及用于基于误差的数量促使对至少一个输入/输出(I/O)参数调整的部件。

[0095] 在一个实施例中,用于进入训练模式的部件包括用于在存储器装置的刷新模式期间进入训练模式的部件。在一个实施例中,用于接收训练信号的部件包括用于接收训练信号作为写入命令以及丢弃训练信号而不将其写入存储器装置的存储器阵列的部件。在一个实施例中,用于跟踪误差的数量的部件包括用于利用计数器计数在训练信号序列上出现的误差的数量的部件。在一个实施例中,用于促使调整的部件包括用于发送误差的数量至控制器以促使控制器以确定要调整的至少一个I/O参数的部件。在一个实施例中,用于促使调整的部件包括用于促使对存储器装置的接收I/O参数调整的部件。在一个实施例中,用于促使调整的部件包括用于促使对控制器的传送I/O参数器调整的部件。在一个实施例中,用于促使调整的部件进一步包括用于计算搜索函数以确定要调整的至少一个I/O参数的部件。

[0096] 在一个方面中,一种具有可训练输入/输出(I/O)设置的存储器装置,包括:状态控制器,以促使存储器装置进入存储器装置的训练模式;硬件接触点,以与控制器装置交互,以在训练模式时从控制器接收训练信号;接收器硬件,以采样训练信号并跟踪采样训练信号中的误差的数量;以及逻辑,用于基于误差的数量促使对至少一个输入/输出(I/O)参数的调整。

[0097] 在一个实施例中,状态控制器,用于在存储器装置的刷新模式期间促使存储器装置进入训练模式。在一个实施例中,该接收器硬件用于丢弃训练信号而不将其写入存储器装置的存储器阵列。在一个实施例中,该存储器装置进一步包括计数器,用于计数在训练信号的序列上出现的误差的数量。在一个实施例中,该逻辑用于促使对控制器的传送器的至少一个I/O参数调整。在一个实施例中,该逻辑进一步包括搜索函数逻辑,用于确定要调整的至少一个I/O参数。

[0098] 在一个方面中,一种用于训练与存储器装置通信的输入/输出(I/O)设置的方法,包括:发送作为写入命令的训练信号至存储器装置,其中存储器装置将训练信号写入寄存器但不写入存储器装置的存储器阵列;从寄存器读取训练信号;检查读训练信号的误差;并且基于误差的数量促使对至少一个输入/输出(I/O)参数调整。

[0099] 在一个实施例中,促使调整包括促使对存储器装置的接收I/O参数调整。在一个实施例中,促使调整包括促使对控制器的传送I/O参数调整。在一个实施例中,促使调整进一步包括计算搜索函数,以确定要调整的至少一个I/O参数。在一个实施例中,该方法进一步包

括发送命令以使存储器装置在刷新状态时进入训练状态。

[0100] 在一个方面中,一种制造产品,包括具有存储其上的内容的计算机可读存储媒介,其当运行时执行以下操作,包括:发送作为写入命令的训练信号至存储器装置,其中该存储器装置将训练信号写入寄存器但不写入存储器装置的存储器阵列;从寄存器读取训练信号;检查读取的训练信号的误差;并且基于误差的数量促使对至少一个输入/输出(I/O)参数调整。

[0101] 在一个实施例中,用于促使调整的内容包括用于促使对存储器装置的接收I/O参数调整的内容。在一个实施例中,用于促使调整的内容包括用于促使对控制器的传送I/O参数调整的内容。在一个实施例中,用于促使调整的内容进一步包括用于计算搜索函数以确定要调整的至少一个I/O参数的内容。在一个实施例中,制造产品进一步包括用于发送命令以促使存储器装置在刷新状态时进入训练状态的内容。

[0102] 在一个方面中,用于训练与存储器装置通信的输入/输出(I/O)设置的设备包括:用于发送作为写入命令的训练信号至存储器装置的部件,其中存储器装置将训练信号写入寄存器但不写入存储器装置的存储器阵列;用于从寄存器读取训练信号的部件;用于检查读训练信号的误差的部件;以及用于基于误差的数量促使对至少一个输入/输出(I/O)参数调整的部件。

[0103] 在一个实施例中,用于促使调整的部件包括用于促使对存储器装置的接收I/O参数调整的部件。在一个实施例中,用于促使调整的部件包括用于促使对控制器的传送I/O参数调整的部件。在一个实施例中,用于促使调整的部件进一步包括用于计算搜索函数以确定要调整的至少一个I/O参数的部件。在一个实施例中,该设备进一步包括用于发送命令以促使存储器装置在刷新状态时进入训练状态的部件。

[0104] 在一个方面中,一种用于训练与存储器装置通信的输入/输出(I/O)设置的控制器装置,包括:硬件接触点,用于与存储器装置交互,控制器装置,经由硬件接触点发送作为写入命令的训练信号至刷新状态的存储器装置,其中存储器装置将训练信号写入寄存器但不写入存储器装置的存储器阵列;并且从寄存器读取训练信号;以及逻辑,用于检查读取训练信号的误差并且基于误差的数量促使对至少一个输入/输出(I/O)参数调整。

[0105] 在一个实施例中,该逻辑用于促使对存储器装置的至少一个I/O参数调整。在一个实施例中,该逻辑用于促使对控制器的至少一个I/O参数调整。

[0106] 如本文所图示的流程图提供了多种处理动作的序列的示例。尽管以特定序列或顺序示出,除非另行指定,动作顺序能够被修改。因此,所图示的实施例应当仅理解为示例,并且该过程能够以不同的顺序被执行,而某些动作能够并行执行。另外,一个或多个动作能够在多种实施例被省略;因此,在每个实施例并非需要所有动作。其他处理流程也是可能的。

[0107] 就本文描述的多种操作或功能而言,其能够描述或定义为软件代码、指令、配置和/或数据。该内容能够直接地为可运行的(“对象”或“可运行”形式)源代码或差异代码(“增量”或“补丁”代码)。本文描述的实施例的软件内容能够经由具有存储其上的内容的制造产品或经由通过通信接口发送数据的通信接口的操作方法来提供。机器可读存储媒介能够促使机器执行所描述的功能或操作,并包括以可机器访问的形式存储信息的任何机构(例如,计算装置,电子系统等),诸如可记录/非可记录媒体(例如,只读存储器(ROM),随机存取存储器(RAM),磁盘存储媒体,光存储媒体,闪速存储器装置等)。通信接口包括与任何

硬连线、无线、光等媒介接口的任何机构,用于与另一个装置通信,诸如存储器总线接口、处理器总线接口、互联网连接、磁盘控制器等。该通信接口能够通过提供配置参数和/或发送信号以准备通信接口来配置,以提供描述软件内容的数据信号。通信接口能够经由发送至通信接口的一个或多个命令或信号来访问。

[0108] 本文描述的多种组件能够是用于执行描述的操作或功能的部件。本文描述的每个组件包括软件、硬件或其组合。该组件能够实现为软件模块、硬件模块、专用硬件(例如,专用硬件、专用集成电路(ASIC)、数字信号处理器(DSP)等)、嵌入控制器/硬连线电路等。

[0109] 在本文描述的之外,能够对本发明公开的实施例和实现进行多种修改而不偏离其范围。因此,本文的说明和示例应当以说明性的而不以限制的意义来解释。本发明的范围应当只通过下面的权利要求书的提及来度量。

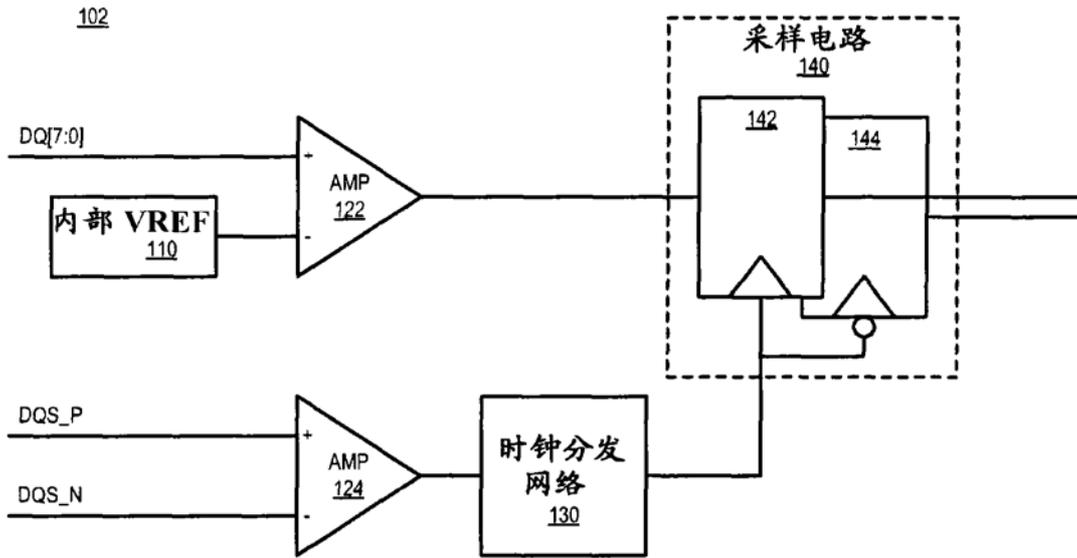


图1A-现有技术

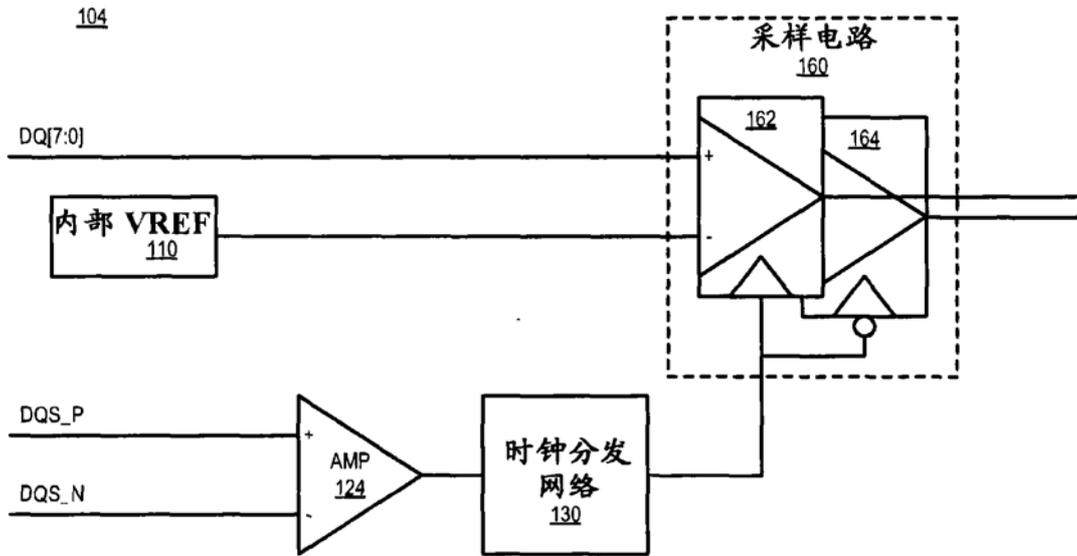


图1B-现有技术

200

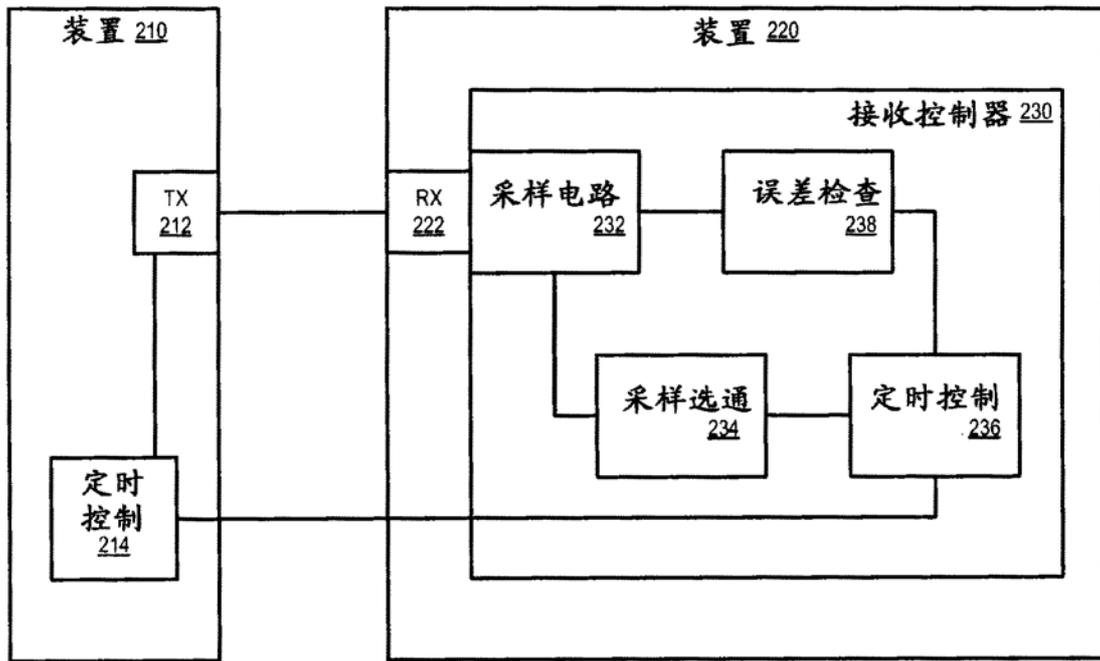


图2

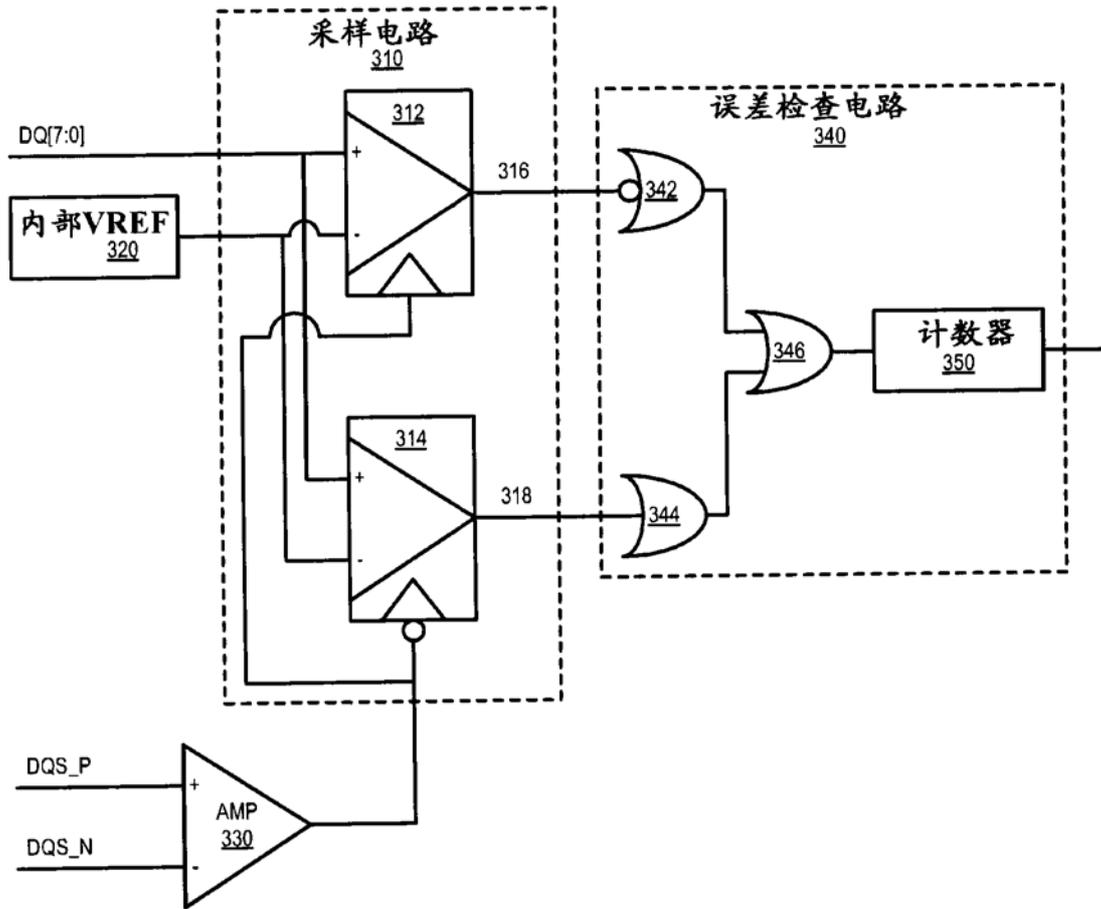


图3

400

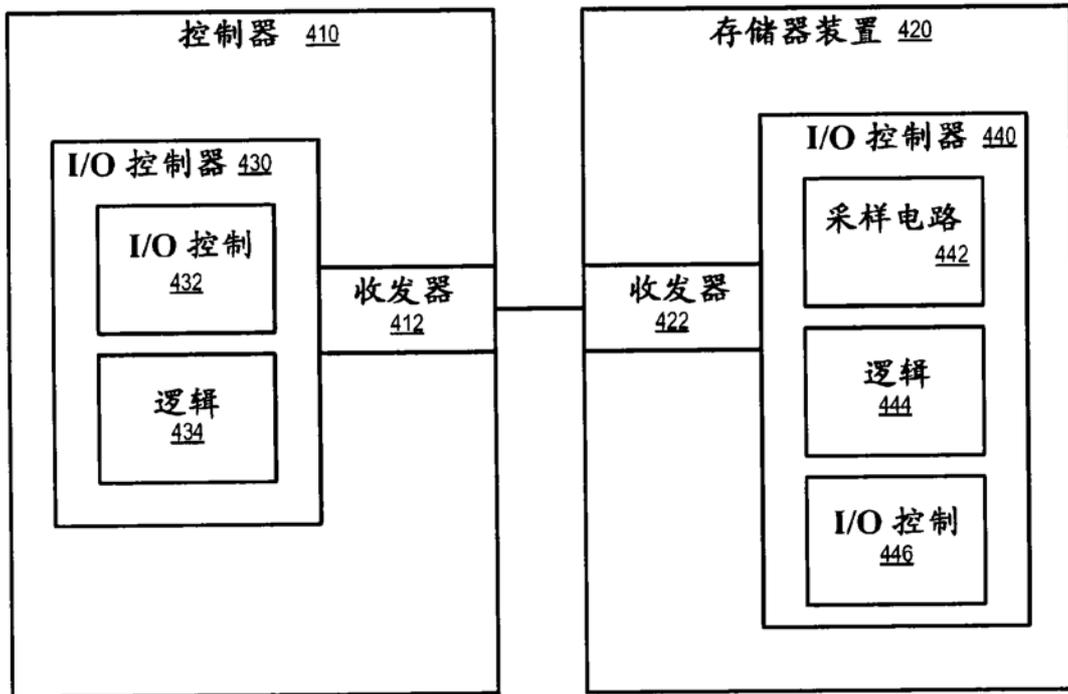


图4

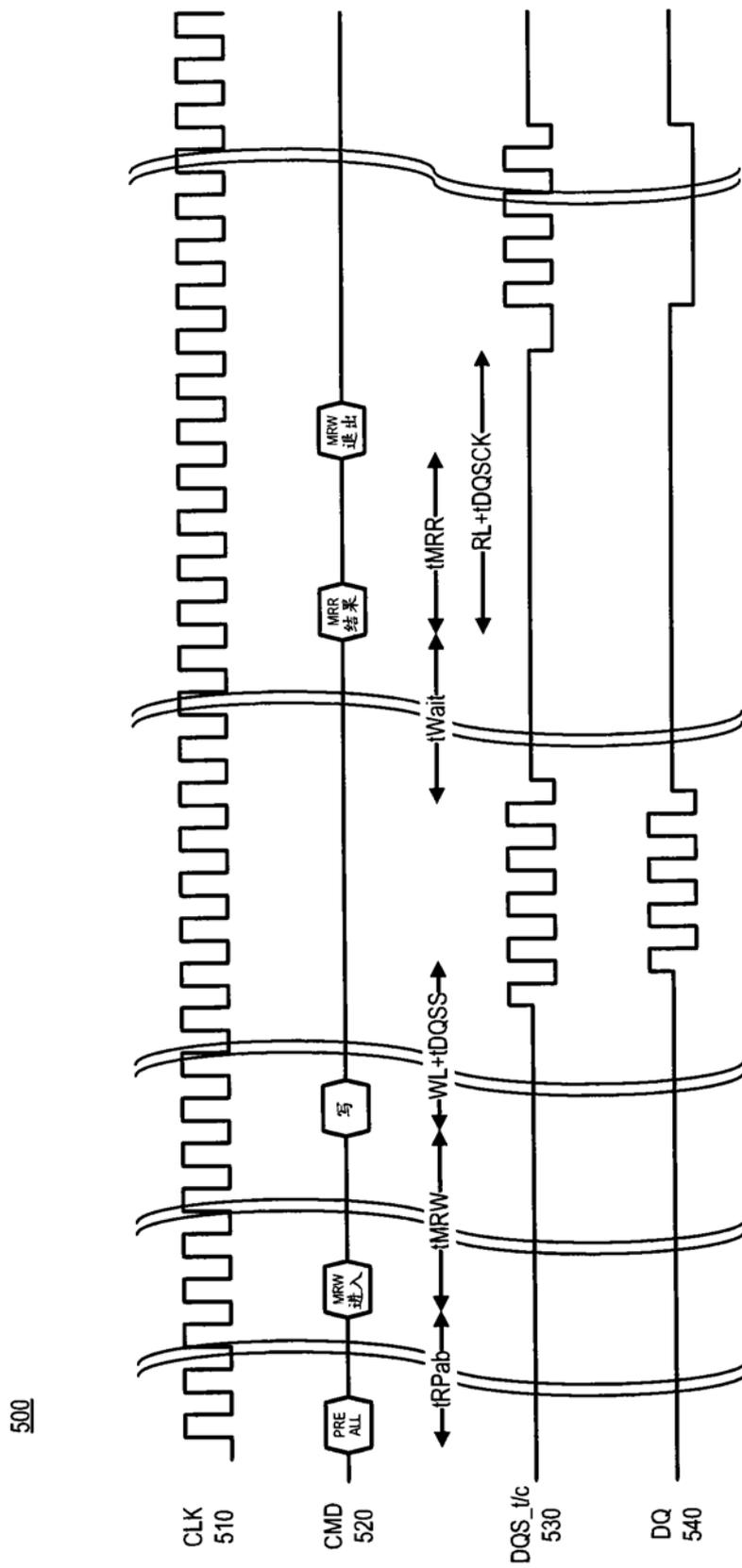


图5

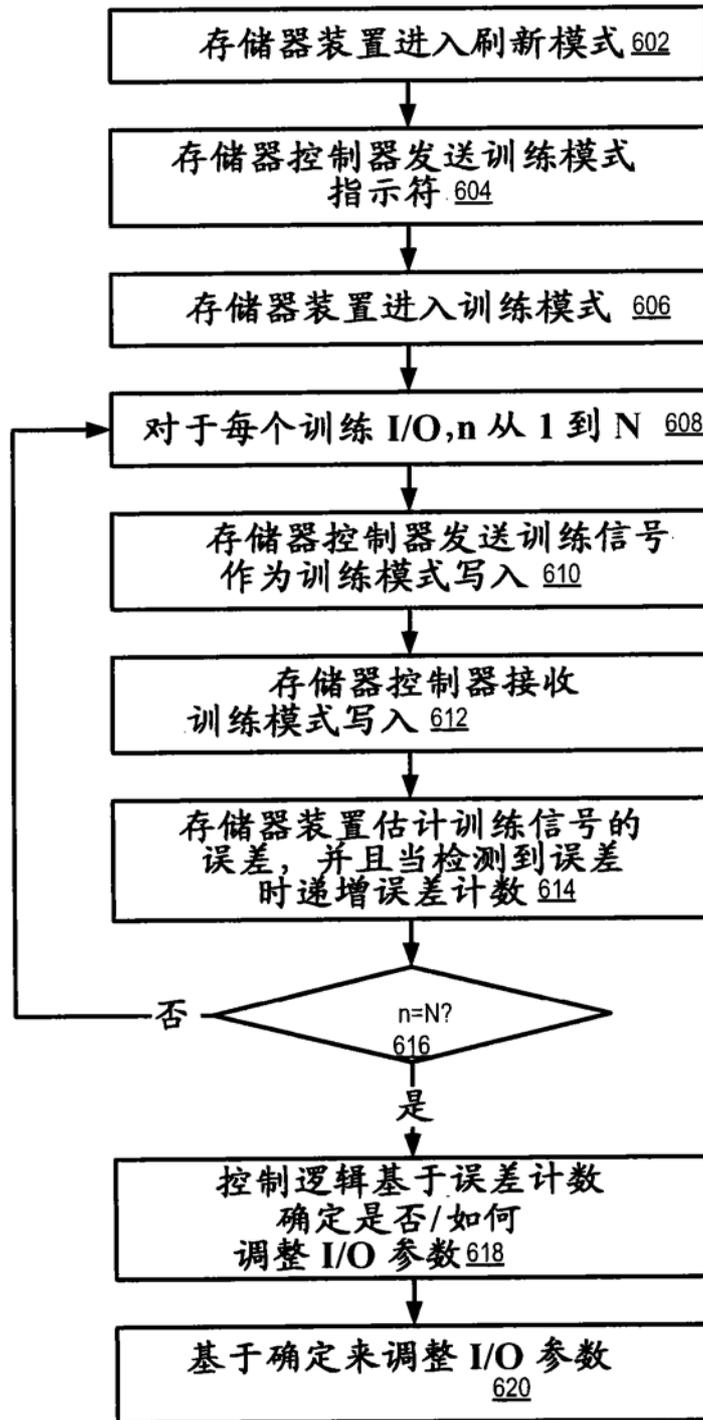


图6A

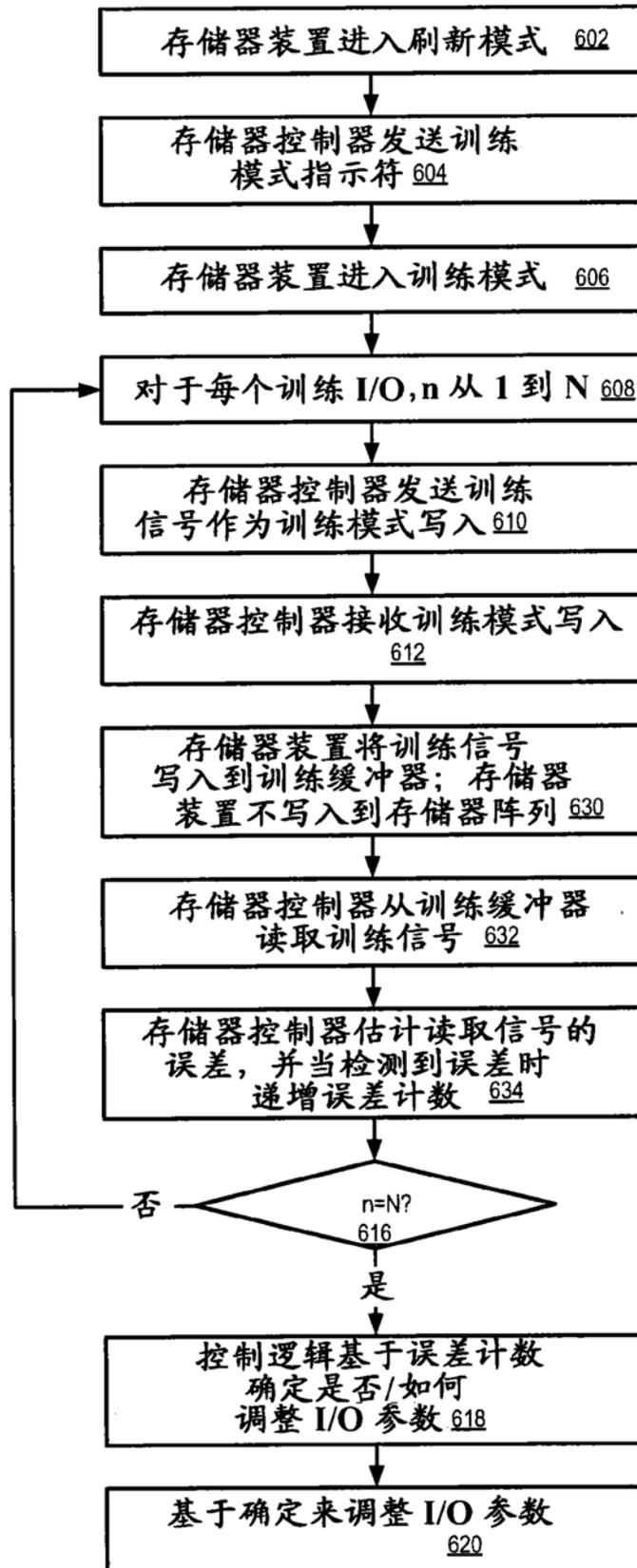


图6B

700

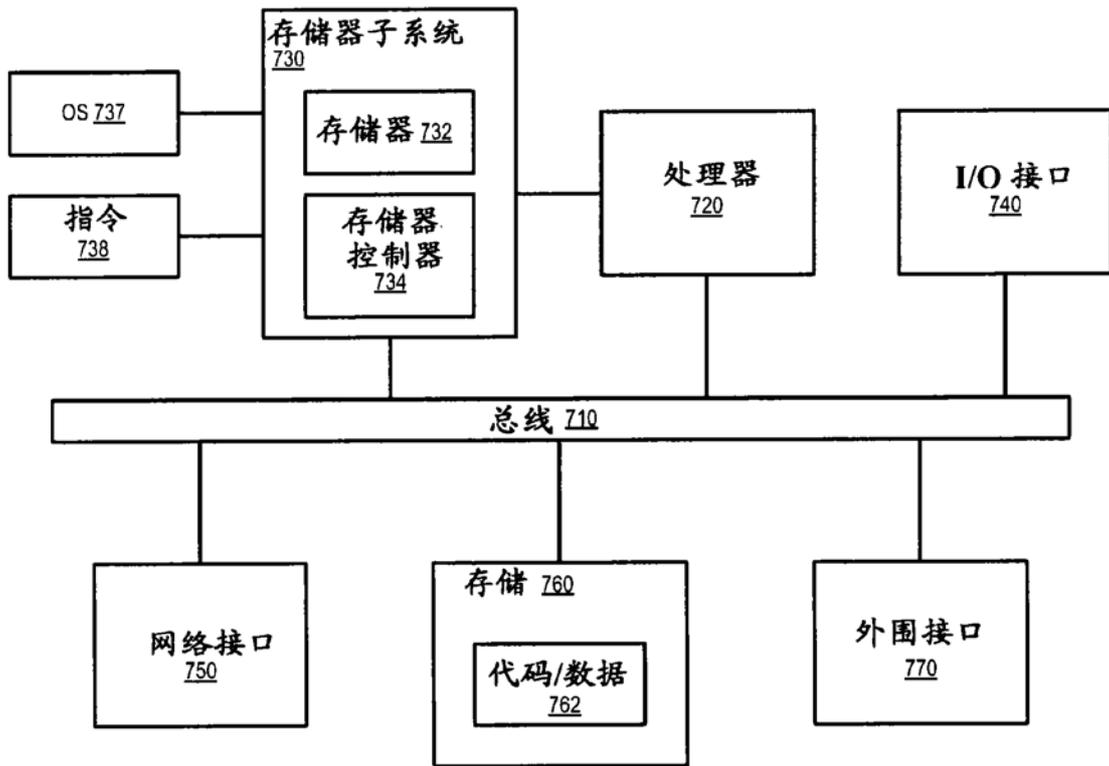


图7

800

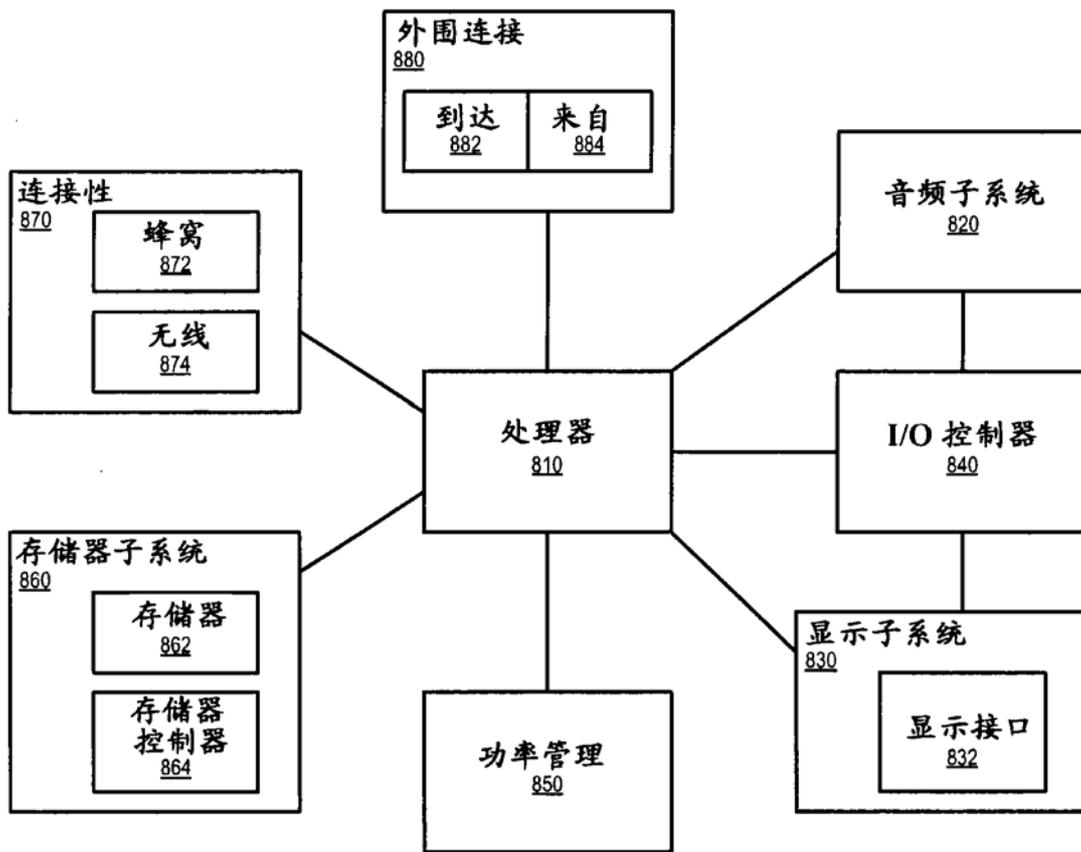


图8