



(12) 发明专利

(10) 授权公告号 CN 102340299 B

(45) 授权公告日 2013. 11. 13

(21) 申请号 201110107450. 7

1-6.

(22) 申请日 2011. 04. 27

CN 101762796 A, 2010. 06. 30, 全文.

US 2003/0225539 A1, 2003. 12. 04, 全文.

(73) 专利权人 灿瑞半导体(上海)有限公司
地址 200081 上海市虹口区四川北路 1717 号 1006 室

EP 0701141 A2, 1995. 08. 17, 全文.

审查员 白桦

(72) 发明人 张良 罗杰 罗立权 刘心泽

(74) 专利代理机构 上海智信专利代理有限公司
31002

代理人 邓琪

(51) Int. Cl.

H03K 17/90(2006. 01)

H03K 17/16(2006. 01)

(56) 对比文件

CN 101782634 A, 2010. 07. 21, 说明书第 [0037] 段至第 [0068] 段, 附图 2-5.

CN 202094863 U, 2011. 12. 28, 权利要求

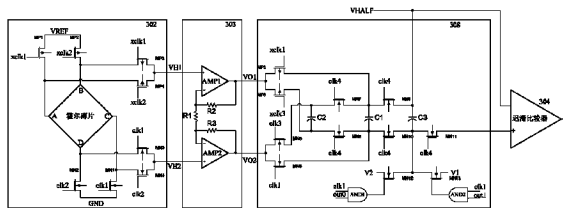
权利要求书2页 说明书6页 附图3页

(54) 发明名称

基于 CMOS 工艺的霍尔开关失调电压消除方法及其电路

(57) 摘要

本发明涉及一种基于 CMOS 工艺的霍尔开关失调电压消除方法及其电路, 在旋转电流法的基础上, 采用互不重叠的第一时钟信号和第二时钟信号, 其中, 第一时钟信号控制霍尔薄片为 0° 状态时霍尔电压的放大和存储, 并将第二时钟信号分为第三时钟信号和第四时钟信号, 第三时钟信号控制 90° 状态霍尔电压的放大和存储, 第四时钟信号控制 0° 状态、90° 状态时的霍尔电压与阈值电压的运算和比较, 以消除霍尔薄片的失调电压。与现有技术相比, 本发明可以在 CMOS 工艺基础上, 使用较少的元器件, 使霍尔开关能在微型化和低功耗的要求下应用于微弱磁场的检测。



1. 一种基于 CMOS 工艺的霍尔开关失调电压消除方法,包括如下步骤:

对电源进行稳压和电压偏置;

霍尔薄片分别在电流方向为 0° 和 90° 时感应磁信号并将其转化为霍尔电压信号;

将所述霍尔电压信号的失调电压消除;

将消除失调后的电压信号与设定的阈值电压进行迟滞比较;

电压偏置所产生的电压为将所述霍尔电压信号的失调电压消除、将消除失调后的电压信号与设定的阈值电压进行迟滞比较提供电压;

采用互不重叠的第一时钟信号和第二时钟信号,其中,第一时钟信号控制霍尔薄片为 0° 状态时霍尔电压的放大和存储,并将第二时钟信号分为第三时钟信号和第四时钟信号,第三时钟信号控制 90° 状态霍尔电压的放大和存储,第四时钟信号控制 0° 状态、 90° 状态时的霍尔电压与阈值电压的运算和比较,以消除霍尔薄片的失调电压;

其中,通过开关电容的存储来消除所述迟滞比较步骤产生的失调电压;所述迟滞比较器失调电压的消除方法是利用霍尔薄片为 0° 状态时的第一时钟信号,将迟滞比较器的失调电压存储到电容上,然后在迟滞比较器的比较周期内,将该失调电压反相后连到负相输入端,从而抵消了迟滞比较器的失调电压。

2. 如权利要求 1 所述的基于 CMOS 工艺的霍尔开关失调电压消除方法,其特征在于,将所述霍尔电压信号的失调电压消除之前进行差分放大。

3. 如权利要求 1 所述的基于 CMOS 工艺的霍尔开关失调电压消除方法,其特征在于,将所述霍尔电压信号的失调电压消除之后转换为单端电压。

4. 如权利要求 1 所述的基于 CMOS 工艺的霍尔开关失调电压消除方法,其特征在于,将处理后的电压信号与设定的阈值电压进行迟滞比较之后进行输出锁存。

5. 如权利要求 3 所述的基于 CMOS 工艺的霍尔开关失调电压消除方法,其特征在于,电压偏置所产生的电压为所述失调电压消除和迟滞比较提供偏置电压。

6. 如权利要求 2 至 5 中任一权利要求所述的基于 CMOS 工艺的霍尔开关失调电压消除方法,其特征在于,通过斩波放大消除差分放大步骤中产生的失调电压。

7. 一种基于 CMOS 工艺的霍尔开关失调电压消除电路,其特征在于,包括:

稳压及电压偏置单元,提供电源和偏置电压;

霍尔薄片电路,分别在 0° 和 90° 两个方向感应磁信号并将其转化为霍尔电压信号;

电压放大器,将所述霍尔电压信号进行差分放大;

信号处理单元,将所述放大后的霍尔电压信号转换为单端电压并进行失调电压的消除以得到处理后的电压信号;

迟滞比较器,将处理后的电压信号与设定的阈值电压进行迟滞比较;

时钟信号与逻辑控制单元,为霍尔薄片、信号处理单元、迟滞比较器提供时钟信号和逻辑控制信号;其中第一时钟信号控制霍尔薄片为 0° 状态时霍尔电压的放大和存储,并将第二时钟信号分为第三时钟信号和第四时钟信号,第三时钟信号控制 90° 状态霍尔电压的放大和存储,第四时钟信号控制 0° 状态、 90° 状态时的霍尔电压与阈值电压的运算和比较,以消除霍尔薄片的失调电压;所述第一时钟信号和第二时钟信号互不重叠;

其中,所述的迟滞比较器电路包括比较器、两个 NMOS 开关管和一个电容,其中,比较器的正相输入端和第十四 NMOS 开关管的源极连到信号处理电路的输出,第十四 NMOS 开关

管的漏极和第四电容的下极板连到电压偏置的第一输出,比较器的负相输入端和第十五开关管的漏极连到第四电容的上极板,第十五 NMOS 开关管的源极连到比较器的输出端,第十四、第十五 NMOS 开关管的栅极连到第一时钟信号。

8. 如权利要求 7 所述的基于 CMOS 工艺的霍尔开关失调电压消除电路,其特征在于,所述霍尔薄片电路包括霍尔薄片,分别连接在霍尔薄片一个相邻两端和稳压及电压偏置单元输出之间的第一 PMOS 开关管、第二 PMOS 开关管,分别连接在霍尔薄片另一个相邻两端和地线之间的第一 NMOS 开关管、第二 NMOS 开关管,分别连接在霍尔薄片所述一个相邻两端和霍尔薄片第一输出端之间的第三 PMOS 开关管、第四 PMOS 开关管,分别连接在霍尔薄片所述另一个相邻两端和霍尔薄片第二输出端之间的第三 NMOS 开关管、第四 NMOS 开关管。

9. 如权利要求 7 所述的基于 CMOS 工艺的霍尔开关失调电压消除电路,其特征在于,所述运算放大电路包括两个对称的第一、第二运算放大器,连接第一、第二运算放大器的反相输入端的第一电阻,连接第一运算放大器的反相输入端和输出端的第二电阻,以及连接第二运算放大器的反相输入端和输出端的第三电阻;所述第一、第二、第三电阻采用相同的材料制成,第一、第二运算放大器的正相输入端分别连到霍尔薄片的两个输出端。

10. 如权利要求 7 或 8 或 9 所述的基于 CMOS 工艺的霍尔开关失调电压消除电路,其特征在于,所述的稳压及电压偏置单元中的电压偏置包括与霍尔薄片相同材料的第四、第九电阻,与霍尔薄片材料相同的电阻温度系数相反的第五、第六、第七、第八电阻;所述第四、第五、第六、第七、第八、第九电阻依次串联,所述第四电阻不与第五电阻连接的一端连接稳压器的输出端,所述第九电阻不与第八电阻连接的一端接地;所述第五、第六电阻的公共端形成第一输出,所述第六、第七电阻的公共端形成第二输出,所述第七、第八电阻的公共端形成第三输出。

11. 如权利要求 10 所述的基于 CMOS 工艺的霍尔开关失调电压消除电路,其特征在于,所述的信号处理单元包括两个 PMOS 开关管、九个 NMOS 开关管、两个与门和三个电容,其中第五 PMOS 开关管和第六 PMOS 开关管的源极连到电压放大电路的第一输出端,第五 NMOS 开关管和第六 NMOS 开关管的漏极连到电压放大电路的第二输出端,第五 PMOS 开关管的漏极、第七 NMOS 开关管的源极、第九 NMOS 开关管的漏极连到第一电容的上极板,第六 PMOS 开关管的漏极、第八 NMOS 开关管的漏极连到第二电容的下极板,第五 NMOS 开关管的源极、第八 NMOS 开关管的源极、第十 NMOS 开关管的漏极连到第一电容的下极板,第六 NMOS 开关管的源极、第七 NMOS 开关管的漏极连到第二电容的上极板,第九 NMOS 开关管的源极、第三电容的上极板连到电压偏置的第一输出,第十 NMOS 开关管的源极、第十一 NMOS 开关管的漏极、第十二 NMOS 开关管的源极、第十三 NMOS 开关管的源极连到第三电容的下极板,第十一 NMOS 开关管的源极连到输出端,第十二、第十三 NMOS 开关管的漏极分别连到电压偏置的第二输出和第三输出,第五 NMOS 开关管和第五 PMOS 开关管的栅极分别连到第一时钟信号和其反相时钟信号,第六 NMOS 开关管和第六 PMOS 开关管的栅极分别连到第三时钟信号和其反相时钟信号,第七、八、九、十、十一 NMOS 开关管的栅极连到第四时钟信号,第十二和第十三 NMOS 开关管的栅极分别连到第一和第二与门的输出,第一与门的两个输入为第一时钟信号和第一输出信号,第二与门的两个输入为第一时钟信号和第二输出信号。

基于 CMOS 工艺的霍尔开关失调电压消除方法及其电路

技术领域

[0001] 本发明涉及霍尔开关电路,特别是涉及一种基于 CMOS 工艺的霍尔开关失调电压消除方法及其电路。

背景技术

[0002] 霍尔效应是磁电效应的一种,这一现象是美国物理学家霍尔(A. H. Hall, 1855—1938)于 1879 年在研究金属的导电机构时发现的。当电流垂直于外磁场通过导体时,在导体的垂直于磁场和电流方向的两个端面之间会出现电势差,这一现象便是霍尔效应,这个电势差也被叫做霍尔电压 V_H 。

[0003] 以霍尔效应为基础的霍尔传感器已发展成一个品种多样的磁传感器产品家族,被越来越广泛地应用于工业控制的各个领域。霍尔开关即是其中的一种应用,它利用通电的集成霍尔薄片检测外部磁场,将磁场的变化参量转变为数字电压的形式输出,使之具备开关的功能。基于 CMOS 工艺的集成霍尔开关因其工艺简单、成本低廉等优点,已广泛应用在工业控制、智能仪器仪表和消费类电子等领域。

[0004] 常规的霍尔开关电路构成模块如图 1 所示,包括稳压器 & 电压偏置 101,霍尔薄片 102,霍尔电压放大器 103,迟滞比较器 104 和锁存输出单元 105。其中,稳压器 & 电压偏置 101 为其它电路提供稳定的电压和电流偏置,霍尔薄片 102 感应磁信号并将其转化为电压信号,霍尔电压放大器 103 对采集到的霍尔电压信号进行放大,放大后的电压信号与设定的阈值电压在迟滞比较器 104 进行比较,输出相应的电压信号到输出锁存 105,时钟信号与逻辑控制 106 为迟滞比较器 204 和输出锁存 205 提供时钟信号和逻辑控制信号。

[0005] 随着现代电子微型化和低功耗的发展趋势,基于 CMOS 工艺的霍尔传感器产生的霍尔电压越来越微弱,一般为几十 μV 到几十 mV,而且受生产工艺的波动,器件内存在的温度梯度以及芯片封装使产生的应力的影响,致使 CMOS 霍尔传感器产生很严重的失调电压。对于微弱的霍尔电压来说,这些非理想因素甚至大到掩盖了需要检测的霍尔电压,因此,必须采用相关技术来减小其失调电压。

[0006] 中国专利公开号 CN101833073A 提出了一种减小霍尔开关失调电压的方法,该方法分别利用旋转电流法和双相关采样法减小了霍尔薄片和电压放大器的失调。这种方法不但没有考虑迟滞比较器的失调电压,而且并不能完全消除霍尔薄片失调电压的影响,随着霍尔电压进一步降低,失调电压的影响会逐步显现,甚至会影响到霍尔开关的输出状态。

发明内容

[0007] 本发明所要解决的技术问题是克服上述现有技术中所存在的缺陷,提供一种基于 CMOS 工艺技术的霍尔开关失调电压消除方法及其电路。

[0008] 本发明所提出的霍尔开关失调电压消除方法可以通过以下技术方案来实现:对电源进行稳压和电压偏置;霍尔薄片分别在电流方向为 0° 和 90° 时感应磁信号并将其转化为霍尔电压信号;将所述霍尔电压信号的失调电压消除;将消除失调后的电压信号与设定

的阈值电压进行迟滞比较；电压偏置所产生的电压为将所述霍尔电压信号的失调电压消除、将消除失调后的电压信号与设定的阈值电压进行迟滞比较提供电压；采用互不重叠的第一时钟信号和第二时钟信号，其中，第一时钟信号控制霍尔薄片为 0° 状态时霍尔电压的放大和存储，并将第二时钟信号分为第三时钟信号和第四时钟信号，第三时钟信号控制 90° 状态霍尔电压的放大和存储，第四时钟信号控制 0° 状态、 90° 状态时的霍尔电压与阈值电压的运算和比较，以消除霍尔薄片的失调电压。

[0009] 本发明进一步地利用斩波放大来消除电压放大器的失调电压。

[0010] 本发明进一步地提出一种利用开关电容消除迟滞比较器失调电压的方法。

[0011] 本发明所提出的霍尔开关失调电压消除方法所涉及的电路，包括稳压及电压偏置单元，提供电源和偏置电压；霍尔薄片电路，分别在 0° 和 90° 两个方向感应磁信号并将其转化为霍尔电压信号；电压放大器，将所述霍尔电压信号进行差分放大；信号处理单元，将所述放大后的霍尔电压信号转换为单端电压并进行失调电压的消除以得到处理后的电压信号；迟滞比较器，将处理后的电压信号与设定的阈值电压进行迟滞比较；时钟信号与逻辑控制单元，为霍尔薄片、信号处理单元、迟滞比较器提供时钟信号和逻辑控制信号；其中第一时钟信号控制霍尔薄片为 0° 状态时霍尔电压的放大和存储，并将第二时钟信号分为第三时钟信号和第四时钟信号，第三时钟信号控制 90° 状态霍尔电压的放大和存储，第四时钟信号控制 0° 状态、 90° 状态时的霍尔电压与阈值电压的运算和比较，以消除霍尔薄片的失调电压；所述第一时钟信号和第二时钟信号互不重叠。

[0012] 与现有技术相比，本发明在设计了一种信号处理电路，消除了霍尔薄片的失调电压，同时利用斩波放大器技术消除了运算放大器的失调电压，利用开关电容消除了迟滞比较器的失调电压，使设计者可以在微型化和低功耗的要求下，设计出基于 CMOS 工艺无失调电压影响的霍尔开关电路，满足更多应用场合的需求。

附图说明

[0013] 图 1 为现有技术中常规霍尔开关电路的结构示意图；

[0014] 图 2 为本发明实施例示出的具有失调电压消除的霍尔开关电路框图；

[0015] 图 3 为本发明霍尔薄片失调电压和运放失调电压消除的实施例原理图；

[0016] 图 4 为时钟信号相位示意图；

[0017] 图 5 为霍尔薄片等效电阻模型图；

[0018] 图 6 为迟滞比较器失调电压消除的实施例示意图；

[0019] 图 7 为图 2 中电压偏置电路的一种实施例示意图。

具体实施方式

[0020] 下面结合附图对本发明作进一步说明：

[0021] 图 2 给出了本发明消除失调电压方法的一实施例，由稳压器 & 电压偏置 201、霍尔薄片 202、霍尔电压放大器 203、信号处理单元 207、迟滞比较器 204、输出锁存 205 和时钟信号及逻辑控制 206 组成。

[0022] 稳压器 & 电压偏置 201 为其它电路提供稳定的电压和电流偏置，霍尔薄片 202 感应磁信号并将其转化为电压信号，电压放大器 203 对采集到的霍尔电压信号进行放大，放

大后的信号经信号处理单元 207 进行失调电压的消除,处理后的电压信号与设定的阈值电压在迟滞比较器 204 进行比较,输出相应的电压信号到输出锁存 205,时钟信号与逻辑控制 206 为迟滞比较器 204 和输出锁存 205 提供时钟信号和逻辑控制信号。

[0023] 图 7 给出了一种电压偏置示意图, V_{REF} 来自稳压器 301,其大小不随电源电压和温度变化。电阻 R1 和 R6 采用与霍尔薄片同种类型的电阻且阻抗相等, R2~R5 采用与霍尔薄片相反温度系数(这里即为负温度系数)的电阻,且 R2 的阻抗等于 R3~R5 的阻抗之和,因此 $V_{HALF}=V_{REF}/2$,不随电源电压和温度变化。

[0024] 本发明在旋转电流法的基础上设计了一种信号处理电路对霍尔薄片的失调的电压进行消除。工作原理如图 3 所示,霍尔薄片通过开关管 MP1~MP2 和 MN1~MN2 连到 V_{REF} 和地之间, V_{REF} 是稳压器 & 电压偏置的输出,电压放大器 303 由两个运算放大器 AMP1~AMP2 和电阻 R1~R3 (R2 与 R3 相等)构成,信号处理单元 308 由开关管 MP5~MP6、MN5~MN14、电容 C1~C3 和与门 AND1~AND2 构成, V_{HALF} 、 V_1 、 V_2 来自稳压器 & 电压偏置,且有 $V_{HALF}=V_{REF}/2 > V_2 > V_1$,记 $V_{TH_H}=V_{HALF}-V_1$ 表示迟滞比较器的高阈值电压, $V_{TH_L}=V_{HALF}-V_2$ 表示迟滞比较器的低阈值电压,时钟信号 c1k1~c1k4 来自时钟信号与逻辑控制,其时序关系如图 4 所示,其中, c1k1 和 c1k2 互不重叠, c1k2 分为 c1k3 和 c1k4, c1k3 和 c1k4 互不重叠,这样可以在保证准确采样保持的基础上,提高霍尔开关的灵敏度。

[0025] c1k1 为高电平时,记为 0° 状态。此时, MP1 和 MN1 导通, MP2 和 MN2 关断, MP3 和 MN3 导通, MP4 和 MN4 关断, MP5 和 MN5 导通, MP6 和 MN6 关断,霍尔薄片中的电流由 A 点流向 C 点,若有垂直纸面向内的磁场 B,则霍尔薄片的 B 点和 D 点之间将产生霍尔电压,且 D 点电压高于 B 点电压(假定霍尔薄片为 N 型半导体材料),B 点和 D 点电压分别通过 MP3 和 MN3 传送到 V_{H1} 和 V_{H2} , $V_{H2}-V_{H1}$ 即为霍尔电压 V_{H0} ,考虑到霍尔薄片本身的失调电压 V_{OP} ,可以将 0° 状态下的霍尔电压 $V_{H(0^\circ)}$ 表示为:

$$[0026] \quad V_{H(0^\circ)} = V_{H0} + V_{OP(0^\circ)} \quad (1)$$

[0027] 其中,

[0028] V_{H0} 表示理想状态下的霍尔电压;

[0029] $V_{OP(0^\circ)}$ 表示 0° 状态下霍尔薄片本身的失调。

[0030] $V_{H(0^\circ)}$ 经电压放大器 303 放大,输出电压 $V_{O(0^\circ)}$ 为:

$$[0031] \quad V_{O(0^\circ)} = V_{O2} - V_{O1}$$

$$[0032] \quad = A_V \times V_{H(0^\circ)}$$

$$[0033] \quad = A_V (V_{H0} + V_{OP(0^\circ)}) \quad (2)$$

[0034] 其中,

[0035] A_V 为电压放大器的放大倍数,其大小为:

[0036]

$$A_V = \frac{V_{O2} - V_{O1}}{V_{H2} - V_{H1}} = 1 + \frac{2R2}{R1} \quad (3)$$

[0037] $V_{O(0^\circ)}$ 经 MP5 和 MN5 对电容 C1 进行充电,平衡后,电容 C1 上的电压大小等于 $A_V (V_{H0} + V_{OP(0^\circ)})$,方向为下正上负。

[0038] 芯片的输出初始状态为 out2 为高电平, out1 为低电平,因此, 0° 状态时与门 AND1 输出低电平, AND2 输出高电平, MN13 关断, MN14 导通,电压 $V_{TH_H}=V_{HALF}-V_1$ 对电容 C3 充电,平

衡后, C3 上的电压大小为 $V_{TH,H}$, 方向为上正下负。

[0039] 霍尔薄片的等效电阻模型图如图 5 所示, 理想情况下, $R_{H1} \sim R_{H4}$ 完全相等, 0° 状态时, B、D 两点的电压相等, 不存在失调。假设 $R_{H1} \sim R_{H4}$ 中任意一个电阻如 R_{H4} 偏离理想值 1%, 即 $R_{H1}=R_{H2}=R_{H3}=R$, $R_{H4}=1.01R$, 则 0° 状态时 B 点的电压 $V_B=V_{REF}/2$, D 点电压为 $V_D=V_{REF}/2.01$, 其中, V_{REF} 为加在 A 点和 C 点之间的电压差, 忽略开关管 MP1 和 MN1 漏极和源极之间的压降。因此, 0° 状态下霍尔薄片引入的失调电压为

[0040]

$$V_{OP(0^\circ)} = V_D - V_B$$

[0041]

$$= -\frac{0.01}{4.02} V_{REF} \quad (4)$$

[0042] C1k2 为高电平时, 记为 90° 状态。此时, MP1 和 MN1 关断, MP2 和 MN2 导通, MP3 和 MN3 关断, MP4 和 MN4 导通, MP5 和 MN5 关断, 霍尔薄片中的电流由 B 点流向 D 点, 若有垂直纸面向内的磁场 B, 则霍尔薄片的 A 点和 C 点之间将产生霍尔电压, 且 A 点电压高于 C 点电压 (假定霍尔薄片为 N 型半导体材料), A 点和 C 点电压分别通过 MP4 和 MN4 传送到 V_{H1} 和 V_{H2} , $V_{H1}-V_{H2}$ 即为霍尔电压 V_{H0} , 考虑到霍尔薄片本身的失调电压 V_{OP} , 可以将 90° 状态下的霍尔电压 $V_{H(90^\circ)}$ 表示为:

$$[0043] \quad V_{H(90^\circ)} = V_{H0} + V_{OP(90^\circ)} \quad (5)$$

[0044] 其中,

[0045] V_{H0} 表示理想状态下的霍尔电压;

[0046] $V_{OP(90^\circ)}$ 表示 90° 状态下霍尔薄片本身的失调。

[0047] $V_{H(90^\circ)}$ 经电压放大器 303 放大, 输出电压 $V_{O(90^\circ)}$ 为:

$$[0048] \quad V_{O(90^\circ)} = V_{O1} - V_{O2}$$

$$[0049] \quad = A_V \times V_{H(90^\circ)}$$

$$[0050] \quad = A_V (V_{H0} + V_{OP(90^\circ)}) \quad (6)$$

[0051] c1k3 为高电平时, MP6 和 MN6 导通, $V_{O(90^\circ)}$ 经 MP6 和 MN6 对电容 C2 进行充电, 平衡后, 电容 C1 上的电压大小等于 $A_V (V_{H0} + V_{OP(0^\circ)})$, 方向为下正上负。

[0052] 再来看 90° 状态下的失调电压, 此时 A 点的电压 $V_A=1.01V_{REF}/2.01$, C 点电压为 $V_C=V_{REF}/2$ 。因此, 90° 状态下霍尔薄片引入的失调电压为

[0053]

$$V_{OP(90^\circ)} = V_A - V_C$$

[0054]

$$= \frac{0.01}{4.02} V_{REF} \quad (7)$$

[0055] c1k4 为高电平时, MN7~MN11 导通, MN12 关断, 电容 C1~C3 上的电荷进行中和, 平衡后, 电容上的电荷变为

$$[0056] \quad Q = V_{TH,H} \times C3 - A_V \times (V_{H0} + V_{OP(0^\circ)}) \times C1 - A_V (V_{H0} + V_{OP(90^\circ)}) \times C2 \quad (8)$$

[0057] 因此, 电容 C3 的下极板电压变为:

[0058]

$$V_{C3D} = V_{HALF} - \frac{V_{TH_H} \times C3 - A_V \times (V_{H0} + V_{OP(0^\circ)}) \times C1 - A_V \times (V_{H0} + V_{OP(90^\circ)}) \times C2}{C1 + C2 + C3} \quad (9)$$

[0059] 该电压通过 MN11 传输到迟滞比较器 304 的正相输入端,与迟滞比较器 304 的负相输入端 V_{HALF} 进行比较。

[0060] 若 $C1=C2=C3$,则上式可写为:

[0061]

$$V_+ = V_{HALF} - \frac{V_{TH_H} - 2A_V(V_{H0} + \frac{V_{OP(0^\circ)} + V_{OP(90^\circ)}}{2})}{3} \quad (10)$$

[0062] 将式(4)和式(7)代入式(9),得

[0063]

$$V_+ = V_{HALF} - \frac{V_{TH_H} - 2A_V V_{H0}}{3} \quad (11)$$

[0064] 因此,迟滞比较器 304 实际上比较的是 V_{TH_H} 和 $2A_V V_{H0}$ 的大小,这样就消除了霍尔薄片失调电压的影响。

[0065] 本发明采用斩波放大器消除电压放大器的失调电压,其电路架构如图 3 中的 303 所示,CMOS 运放 AMP1 和 AMP2 完全相同。假设运放正向端有一个失调电压 V_{OS} ,则运放 AMP1 和 AMP2 的负相端电压分别为

$$[0066] \quad V_{N1} = V_{H1} - V_{OS} \quad (12)$$

$$[0067] \quad V_{N2} = V_{H2} - V_{OS} \quad (13)$$

[0068] 电压放大器 303 的输出为:

$$[0069] \quad V_{O1} - V_{O2} = \frac{V_{N1} - V_{N2}}{R1} \times (R1 + R2 + R3)$$

$$[0070] \quad = A_V \times (V_{H1} - V_{H2}) \quad (14)$$

[0071] 从式(14)可以看出,电压放大器的输出已经不含运放的失调电压 V_{OS} ,因此这种结构能有效消除运放本身失调电压的影响。

[0072] 本发明利用已有的时钟信号,提出一种采用开关电容消除比较器失调的方法,如图 6 所示,迟滞比较器 604 由比较器 COMP、开关管 MN14~MN15 和电容 C4 构成。c1k1 为高电平时, MN14 和 MN15 导通,迟滞比较器的正相端经过 MN14 连到 V_{REF} ,迟滞比较器的负相端经过 MN15 连到输出端,并连到电容 C4 的阳极,电容 C4 的阴极连到电压偏置 V_{REF} 。假设迟滞比较器的正相端有失调电压 V_{OS1} ,c1k1 为高电平时,迟滞比较器的负相端电压就变为 $V_{REF} - V_{OS1}$,因此,迟滞比较器的失调电压 V_{OS1} 就被保存到电容 C4 上,方向为上正下负。c1k4 为高电平时, MN14 和 MN15 的状态为关断,迟滞比较器的负相端为 $V_{REF} - V_{OS1}$,这样就抵消了迟滞比较器正相端的失调电压。

[0073] 本发明设计思想的核心是在旋转电流法的基础上,利用开关电容的原理创造性地提出一种消除霍尔薄片失调的方法,该方法采用互不重叠的时钟信号 c1k1 和 c1k2,其中,时钟 c1k1 控制霍尔薄片为 0° 状态时霍尔电压的放大和存储,并将霍尔薄片为 90° 状态的时钟信号 c1k2 分为 c1k3 和 c1k4,时钟 c1k3 控制 90° 状态霍尔电压的放大和存储,时钟 c1k4 控制 0° 状态、 90° 状态时的霍尔电压与阈值电压的运算和比较,有效地消除了霍尔

薄片的失调电压。本发明利用已有的时钟信号,提出了一种消除迟滞比较器失调电压的方法,该方法利用霍尔薄片为 0° 状态时的时钟信号clk1,将迟滞比较器的失调电压存储到电容上,然后在迟滞比较器的比较周期内,将该失调电压反相后连到比较器输入端,从而抵消了迟滞比较器的失调电压。

[0074] 同时,利用已有的斩波放大器技术消除运放本身的失调,这样,霍尔开关所有的失调都能得到有效的消除,可以将基于CMOS工艺的霍尔开关在微型化和低功耗的要求下,检测到低至几个mT的磁场,满足多种应用场合的需求。

[0075] 以上所述的实施例仅为说明本发明的技术思想及特点,其目的在于使本领域技术人员能够了解本发明的内容并据以实施,并不能依此来限定本发明的保护范围,即以本发明所揭示的精神所作的均等变化或推导,仍应涵盖在本发明的保护范围内。

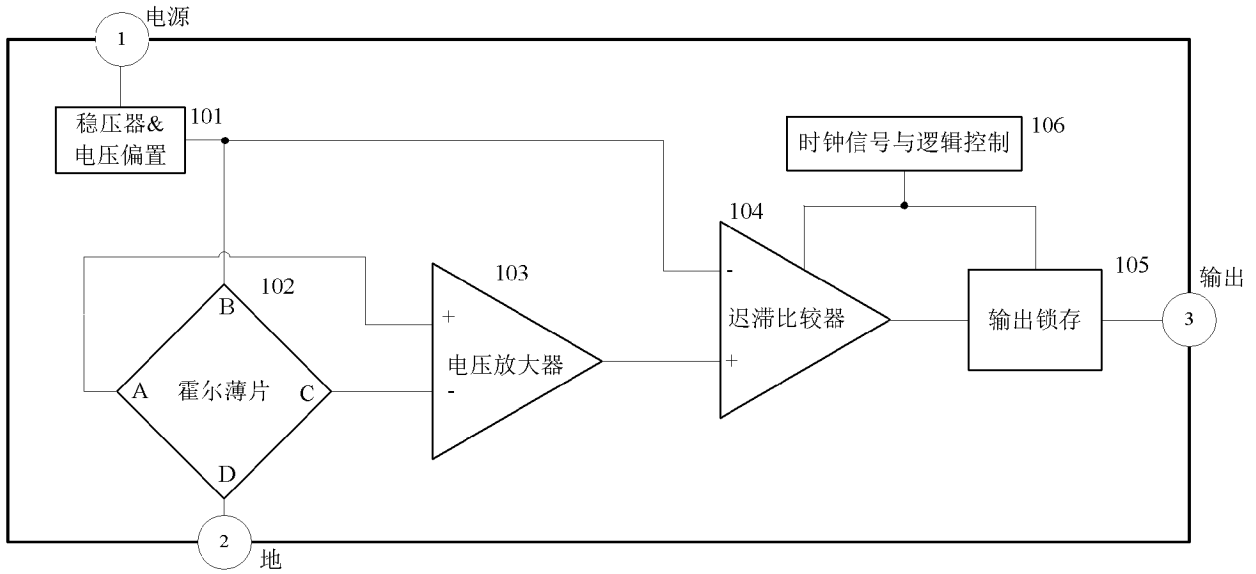


图 1

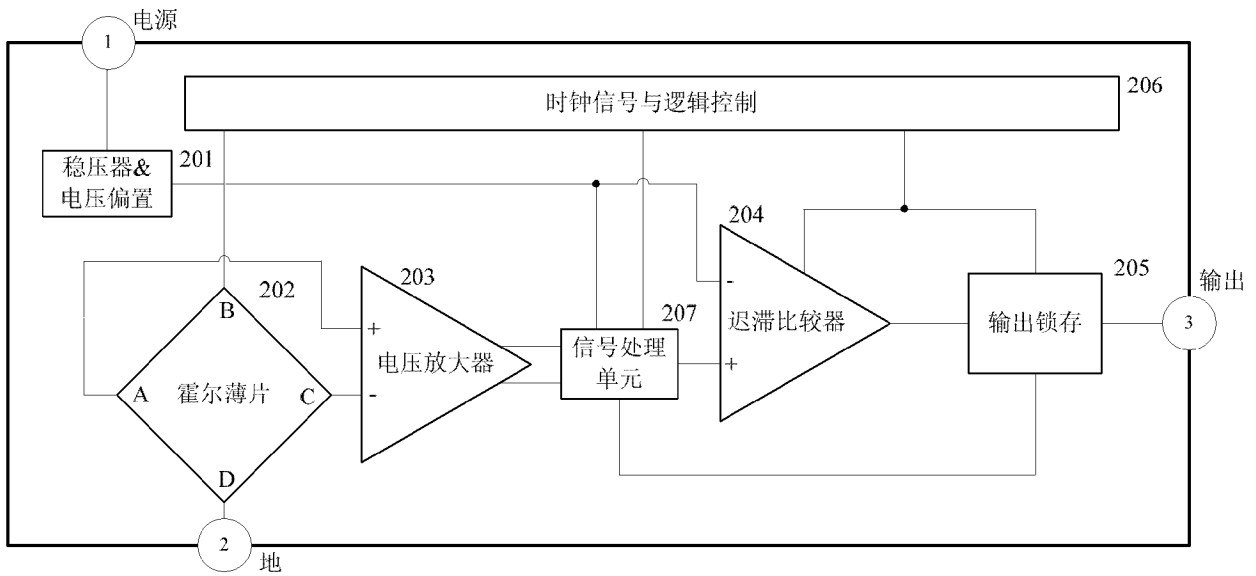


图 2

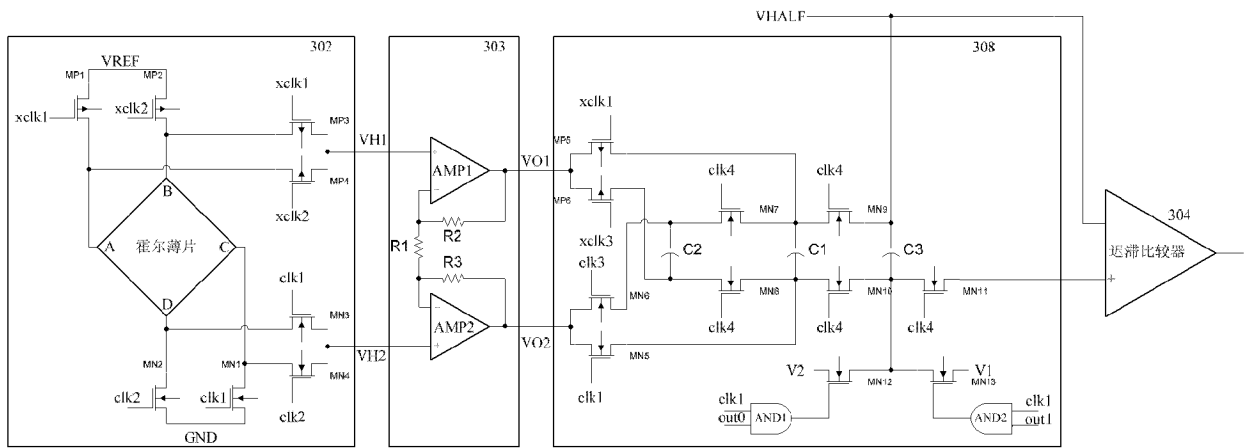


图 3

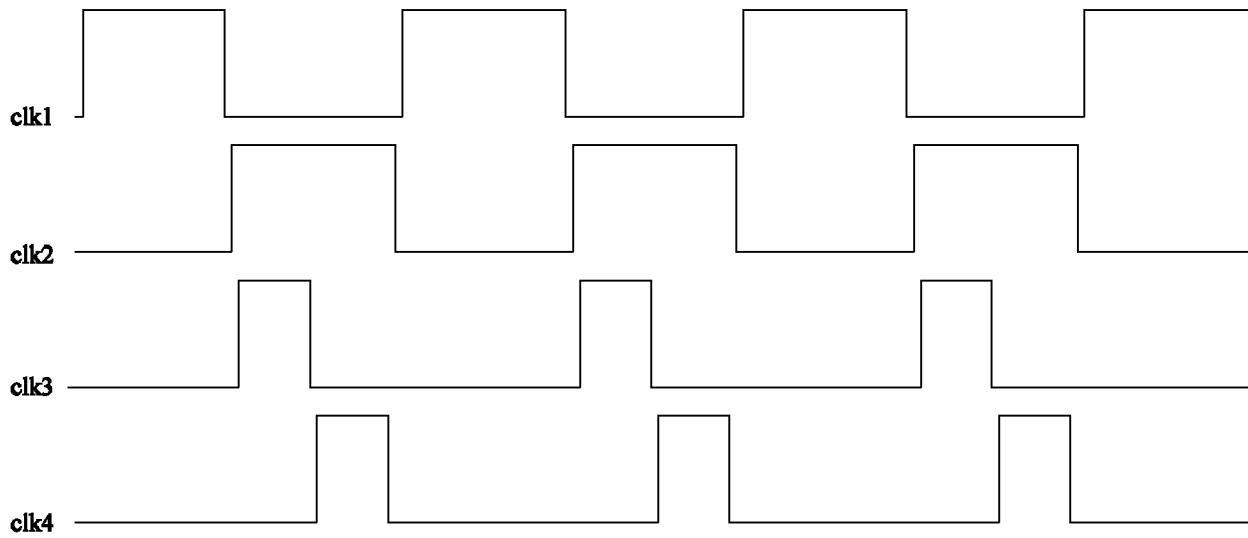


图 4

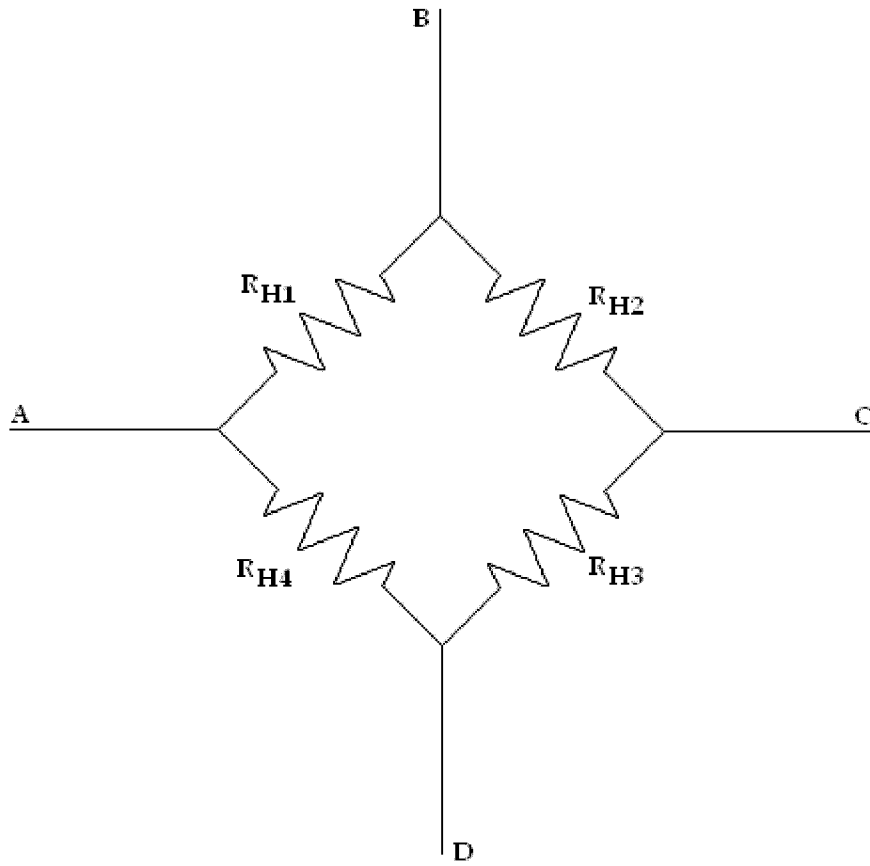


图 5

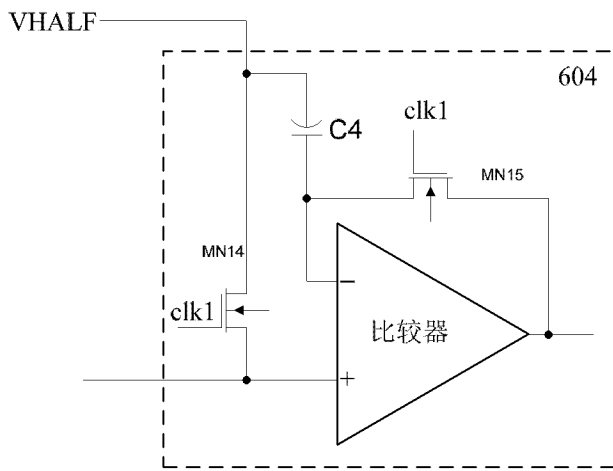


图 6

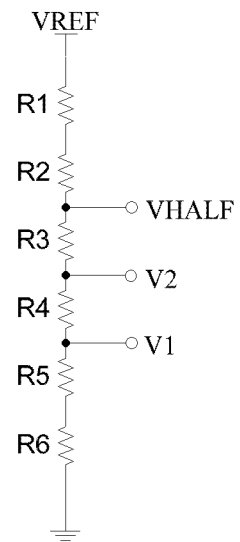


图 7