

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6573198号
(P6573198)

(45) 発行日 令和1年9月11日(2019.9.11)

(24) 登録日 令和1年8月23日(2019.8.23)

(51) Int.Cl. F I
HO2M 7/48 (2007.01) HO2M 7/48 R
 HO2M 7/48 F

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2016-4792 (P2016-4792)	(73) 特許権者	314012076
(22) 出願日	平成28年1月13日 (2016.1.13)		パナソニックIPマネジメント株式会社
(65) 公開番号	特開2017-127115 (P2017-127115A)		大阪府大阪市中央区城見2丁目1番61号
(43) 公開日	平成29年7月20日 (2017.7.20)	(74) 代理人	100105924
審査請求日	平成30年9月27日 (2018.9.27)		弁理士 森下 賢樹
		(74) 代理人	100123102
			弁理士 宗田 悟志
		(72) 発明者	伊藤 智規
			大阪府門真市大字門真1006番地 パナソニック株式会社内
		(72) 発明者	岩松 祐輔
			大阪府門真市大字門真1006番地 パナソニック株式会社内
		審査官	柳下 勝幸

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

入力される直流電圧を変換して交流電圧を出力可能なブリッジ回路と、
 前記ブリッジ回路の出力する前記交流電圧の高周波成分を減衰するフィルタ回路と、
 前記ブリッジ回路と前記フィルタ回路の間に介在し、前記ブリッジ回路の出力側を短絡可能なクランプ回路と、
 前記ブリッジ回路及び前記クランプ回路に含まれるスイッチング素子を制御する制御回路と、を備え、

前記制御回路は、

前記フィルタ回路に3つ以上の電圧レベルを有する前記交流電圧を出力するように前記スイッチング素子を制御する第1モードと、前記フィルタ回路に2つの電圧レベルを有する前記交流電圧を出力するように前記スイッチング素子を制御する第2モードとを有し、
 前記フィルタ回路から出力される交流電力を系統へ供給する連系運転時は前記第1モードを選択し、前記フィルタ回路から出力される交流電力を前記系統と切り離された負荷へ供給する自立運転時は前記第2モードを選択することを特徴とする電力変換装置。

【請求項2】

前記ブリッジ回路は、直列接続された第1のスイッチング素子及び第2のスイッチング素子と、直列接続された第3のスイッチング素子及び第4のスイッチング素子を含み、
 前記第1のスイッチング素子及び前記第2のスイッチング素子の両端と、前記第3のスイッチング素子及び前記第4のスイッチング素子の両端は、直流電源に並列に接続され、

10

20

前記クランプ回路は、互いに逆向きになるように直列接続された第5のスイッチング素子及び第6のスイッチング素子を含み、

前記制御回路は、

前記第1モードにおいて前記複数のスイッチング素子のオン/オフを指定する電圧指令値が正のとき、前記第2のスイッチング素子及び前記第3のスイッチング素子をオフ状態に制御し、前記第6のスイッチング素子をオン状態に制御し、前記第1のスイッチング素子及び前記第4のスイッチング素子の2つと、前記第5のスイッチング素子とを相補的にオン/オフさせるように制御し、

前記第1モードにおいて前記電圧指令値が負のとき、前記第1のスイッチング素子及び前記第4のスイッチング素子をオフ状態に制御し、前記第5のスイッチング素子をオン状態に制御し、前記第2のスイッチング素子及び前記第3のスイッチング素子の2つと、前記第6のスイッチング素子とを相補的にオン/オフさせるように制御し、

前記第2モードにおいて、前記第5のスイッチング素子及び前記第6のスイッチング素子をオフ状態に制御し、前記第1のスイッチング素子及び前記第4のスイッチング素子の2つと、前記第2のスイッチング素子及び前記第3のスイッチング素子の2つとを相補的にオン/オフさせるように制御することを特徴とする請求項1に記載の電力変換装置。

【請求項3】

前記フィルタ回路の出力経路を、前記系統に繋がる経路に接続するか、自立出力経路に接続するか切り替えるスイッチ回路と、

前記系統に繋がる経路の電圧を検出する電圧検出部と、

前記電圧検出部により検出された電圧値から前記系統の停電を検出する停電検出部と、をさらに備え、

前記停電検出部は、前記系統の停電を検出すると、前記第1モードから前記第2モードへの切り替えを指示する切替信号を出力し、

前記スイッチ回路は、前記切替信号が入力されると、前記フィルタ回路の出力経路を前記自立出力経路に接続することを特徴とする請求項1または2に記載の電力変換装置。

【請求項4】

前記フィルタ回路の出力経路を、前記系統に繋がる経路に接続するか、自立出力経路に接続するか切り替えるスイッチ回路と、

ユーザの操作を受け付ける操作部と、をさらに備え、

前記操作部は、系統連系運転から自立運転に切り替える操作を受け付けると、前記第1モードから前記第2モードへの切り替えを指示する切替信号を出力し、

前記スイッチ回路は、前記切替信号が入力されると、前記フィルタ回路の出力経路を前記自立出力経路に接続することを特徴とする請求項1または2に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流電力を交流電力に変換する電力変換装置に関する。

【背景技術】

【0002】

直流電力を交流電力に変換する電力変換装置の多くでは、ブリッジ回路を用いたインバータ回路が用いられる。ブリッジ回路では、直流電源に接続されるハイサイド基準線とローサイド基準線の間、直列接続された2つのスイッチング素子（アーム）が2つ並列に接続される。2つのアームの4つのスイッチング素子の内、第1スイッチング素子及び第4スイッチング素子と、第2スイッチング素子及び第3スイッチング素子とが相補的に動作する。これにより、ハイサイド基準電位とローサイド基準電位が、それぞれの出力時間が調整されながら交互に出力される。この2レベルで規定される信号が後段のフィルタ回路を通過することにより、正弦波状の交流電圧が生成される。以下、本明細書では当該制御方式をバイポーラPWM方式と呼ぶ。

【0003】

ブリッジ回路とフィルタ回路の間にクランプ回路を挿入する回路構成が提案されている（例えば、特許文献1参照）。この回路構成では、ブリッジ回路の両端出力をクランプ回路で短絡させる期間を挿入することができる。従ってハイサイド基準電位、ゼロ電位、ローサイド基準電位の3レベルをフィルタ回路に出力することができる。正弦波の正領域ではハイサイド基準電位とゼロ電位の2レベルで規定される信号が出力され、正弦波の負領域ではゼロ電位とローサイド基準電位の2レベルで規定される信号が出力される。この3レベルで規定される信号が後段のフィルタ回路を通過することにより、正弦波状の交流電圧が生成される。以下、本明細書では当該制御方式をクランプ制御方式と呼ぶ。

【0004】

クランプ制御方式ではバイポーラPWM方式と比較して、フィルタ回路に出力される電圧振幅を半分にすることができるため、損失を低減でき高効率な電力変換が可能である。

10

【0005】

太陽電池、燃料電池、蓄電池などの直流電源と、商用電力系統（以下、系統という）との間に接続される電力変換装置（パワーコンディショナ）は、系統連系モードと自立運転モードを有する。電力変換装置は通常時は系統連系モードで動作するが、系統の停電時は自立運転モードで動作する。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】国際公開第2014/157700号

20

【発明の概要】

【発明が解決しようとする課題】

【0007】

電力変換装置をクランプ制御方式で駆動すると、系統電圧の0V付近（ゼロクロス付近）で当該電力変換装置の出力電圧に、デッドタイムに起因した歪が発生する。これにより、当該電力変換装置の出力電流に歪が発生したり、ゼロクロス検出を行う負荷に悪影響を与える。例えば、ゼロクロスのタイミングを検出して周波数を測定している場合、測定した周波数に誤差が生じやすくなる。特に自立運転モードでは、系統電圧が存在しないためゼロクロス歪が負荷へ与える影響が大きくなる。

【0008】

30

本発明はこうした状況に鑑みなされたものであり、その目的は、高効率で歪が小さい電力変換装置を提供することにある。

【課題を解決するための手段】

【0009】

上記課題を解決するために、本発明のある態様の電力変換装置は、入力される直流電圧を変換して交流電圧を出力可能なブリッジ回路と、前記ブリッジ回路の出力する前記交流電圧の高周波成分を減衰するフィルタ回路と、前記ブリッジ回路と前記フィルタ回路の間に介在し、前記ブリッジ回路の出力側を短絡可能なクランプ回路と、前記ブリッジ回路及び前記クランプ回路に含まれるスイッチング素子を制御する制御回路と、を備える。前記制御回路は、前記フィルタ回路に3つ以上の電圧レベルを有する前記交流電圧を出力するように前記スイッチング素子を制御する第1モードと、前記フィルタ回路に2つの電圧レベルを有する前記交流電圧を出力するように前記スイッチング素子を制御する第2モードとを有する。前記フィルタ回路から出力される交流電力を系統へ供給する連系運転時は前記第1モードを選択し、前記フィルタ回路から出力される交流電力を前記系統と切り離れた負荷へ供給する自立運転時は前記第2モードを選択する。

40

【0010】

なお、以上の構成要素の任意の組み合わせ、本発明の表現を方法、装置、システムなどの変換したものもまた、本発明の態様として有効である。

【発明の効果】

【0011】

50

本発明によれば、高効率で歪が小さい電力変換装置を実現できる。

【図面の簡単な説明】

【0012】

【図1】本発明の実施の形態に係る電力変換装置の構成を説明するための図である。

【図2】第1動作モードにおける、第1スイッチング素子～第6スイッチング素子の駆動信号、インバータ回路の出力電圧値 V_{out} 、リアクトル電流値 I_L 、リアクトル電流値 I_L の平均電流値 I_{Lave} 、出力電流値 I_{out} を示す図である。

【図3】第2動作モードにおける、第1スイッチング素子～第6スイッチング素子の駆動信号、インバータ回路の出力電圧値 V_{out} 、リアクトル電流値 I_L 、リアクトル電流値 I_L の平均電流値 I_{Lave} 、出力電流値 I_{out} を示す図である。

10

【図4】第1動作モードにおけるインバータ回路の出力電圧値 V_{out} と、第2動作モードにおけるインバータ回路の出力電圧値 V_{out} を比較した図である。

【図5】デッドタイム誤差電圧を補償する機能を有する制御部の構成例を示す図である。

【図6】変形例に係る電力変換装置の構成を説明するための図である。

【発明を実施するための形態】

【0013】

図1は、本発明の実施の形態に係る電力変換装置20の構成を説明するための図である。電力変換装置20は直流電源10から供給される直流電力を交流電力に変換して系統30または負荷60に供給する。直流電源10は例えば太陽電池または燃料電池であり、その場合、電力変換装置20は太陽電池または燃料電池により発電された直流電力を交流電力に変換するパワーコンディショナとして機能する。また直流電源10は蓄電池であってもよい。その場合、電力変換装置20は双方向パワーコンディショナとして機能する。

20

【0014】

電力変換装置20の出力電流路は、系統連系用の電流路と自立出力用の電流路に分岐される。系統連系用の電流路には系統連系リレー RLa が挿入され、自立出力用の電流路には自立出力リレー RLb が挿入される。なお系統連系リレー RLa 及び自立出力リレー RLb の代わりに、半導体スイッチなど、他のスイッチ素子を用いてもよい。

【0015】

例えば、電力変換装置20が家庭用の小型パワーコンディショナである場合、自立出力用の電流路の終端にACコンセントが設けられることが多い。また室内の非常用ACコンセントと自立出力用の電流路の終端が配線で接続されていてもよい。ユーザは停電時、負荷60（電気製品）のACプラグを当該ACコンセントに差し込むことにより、当該電気製品を使用することができる。

30

【0016】

また電力変換装置20がオフィスやマンション用の大型パワーコンディショナである場合、自立出力用の電流路と特定の負荷60（例えば、照明灯やエレベータ）を予め接続しておいてもよい。

【0017】

電力変換装置20の第1コンデンサ $C1$ は、直流電源10の電圧を平滑化する。ブリッジ回路21は、直流電源10から供給される直流電力を交流電力に変換するインバータ回路として機能する。ブリッジ回路21は、第1スイッチング素子 $Q1$ と第2スイッチング素子 $Q2$ が直列接続された第1アームと、第3スイッチング素子 $Q3$ と第4スイッチング素子 $Q4$ が直列接続された第2アームを含み、第1アームと第2アームは直流電源10に並列接続される。

40

【0018】

第1スイッチング素子 $Q1$ ～第4スイッチング素子 $Q4$ には例えば、IGBT（Insulated Gate Bipolar Transistor）を使用できる。第1還流ダイオード $D1$ ～第4還流ダイオード $D4$ は、第1スイッチング素子 $Q1$ ～第4スイッチング素子 $Q4$ にそれぞれ並列に、逆向きに接続される。なお第1スイッチング素子 $Q1$ ～第4スイッチング素子 $Q4$ にMOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）を使用してもよい。

50

この場合、第1還流ダイオードD1～第4還流ダイオードD4は、ソースからドレイン方向に形成される寄生ダイオードを利用できる。

【0019】

以上の構成を持つブリッジ回路21は、直流電源10から入力される直流電圧を、2つの電圧レベル(正側基準電圧+Vb、負側基準電圧-Vb)の組み合わせで規定される交流電圧に変換して、第1アームの midpoint N1と第2アームの midpoint N2から出力する。

【0020】

クランプ回路22は、ブリッジ回路21とフィルタ回路23の間に設けられ、ブリッジ回路21の出力端子(N1、N2)間を短絡可能であり、短絡時の導通方向を切替可能な回路である。クランプ回路22は、逆向きに直列接続された第5スイッチング素子Q5と第6スイッチング素子Q6を含み、直列接続された第5スイッチング素子Q5と第6スイッチング素子Q6は、ブリッジ回路21の出力端子(N1、N2)間に接続される。

10

【0021】

図1に示す例では、第5スイッチング素子Q5及び第6スイッチング素子Q6にIGBTが使用され、第5スイッチング素子Q5のコレクタ端子がブリッジ回路21の第1出力線に接続され、第6スイッチング素子Q6のコレクタ端子がブリッジ回路21の第2出力線に接続される。第5スイッチング素子Q5と第6スイッチング素子Q6のエミッタ端子同士が接続される。第5スイッチング素子Q5と並列に、エミッタからコレクタの方向に電流が流れる向きに第5還流ダイオードD5が接続され、第6スイッチング素子Q6と並列に、エミッタからコレクタの方向に電流が流れる向きに第6還流ダイオードD6が接続される。

20

【0022】

なお第5スイッチング素子Q5、第6スイッチング素子Q6にMOSFETを使用する場合、第5還流ダイオードD5、第6還流ダイオードD6に、ソースからドレイン方向に形成される寄生ダイオードを利用できる。図1では第5スイッチング素子Q5と第6スイッチング素子Q6のエミッタ端子同士が接続される向きに第5スイッチング素子Q5と第6スイッチング素子Q6が設置される例を示しているが、コレクタ端子同士が接続される向きに第5スイッチング素子Q5と第6スイッチング素子Q6が設置されてもよい。

【0023】

フィルタ回路23は、第1リアクトルL1、第2リアクトルL2及び第2コンデンサC2を含み、クランプ回路22を通過したブリッジ回路21の出力電圧および出力電流の高調波成分を減衰させて、ブリッジ回路21の出力電圧および出力電流を正弦波に近づける。フィルタ回路23から出力される交流電力は、系統30または負荷60に供給される。

30

【0024】

制御回路24は、ブリッジ回路21及びクランプ回路22に含まれる第1スイッチング素子Q1～第6スイッチング素子Q6を制御して、電力変換装置20を駆動する。制御回路24は、電圧検出部41、電流検出部42、電圧検出部43、制御部44、第1PWM信号生成部45、第2PWM信号生成部46、スイッチ部47、駆動部48、スイッチングパターン切替部49、電圧検出部50及び停電検出部51を含む。制御回路24の構成は、ハードウェア資源とソフトウェア資源の協働、またはハードウェア資源のみにより実現できる。ハードウェア資源としてアナログ素子、マイクロコンピュータ、DSP、ROM、RAM、FPGA、その他のLSIを利用できる。ソフトウェア資源としてファームウェア等のプログラムを利用できる。

40

【0025】

制御回路24は、フィルタ回路23に3つ電圧レベルを出力するように第1スイッチング素子Q1～第6スイッチング素子Q6を制御する第1動作モードと、フィルタ回路23に2つの電圧レベルを出力するように第1スイッチング素子Q1～第6スイッチング素子Q6を制御する第2動作モードをサポートしている。第1動作モードが上述したクランプ制御方式に対応し、第2動作モードが上述したバイポーラPWM方式に対応する。

【0026】

50

電圧検出部 4 1 は、ブリッジ回路 2 1 の入力電圧（直流バス電圧値 V_b ）を検出して制御部 4 4 に出力する。電流検出部 4 2 は、第 1 リアクトル L_1 に流れる交流電流（リアクトル電流値 I_L ）を電流センサ C_T を用いて検出して制御部 4 4 に出力する。電圧検出部 4 3 は、フィルタ回路 2 3 を通過後の交流電圧値 V_{ac} を検出して制御部 4 4 に出力する。

【 0 0 2 7 】

制御部 4 4 は、目標電流値 I_{ref} 、リアクトル電流値 I_L 、直流バス電圧値 V_b 及び交流電圧 V_{ac} をもとに電圧指令値 V_{ref} を生成する。電圧指令値 V_{ref} の具体的な生成方法は後述する。

【 0 0 2 8 】

第 1 PWM 信号生成部 4 5 は、制御部 4 4 から供給される電圧指令値 V_{ref} と第 1 動作モード用の搬送波をもとに、第 1 動作モードで使用される PWM 信号を生成する。第 2 PWM 信号生成部 4 6 は、制御部 4 4 から供給される電圧指令値 V_{ref} と第 2 動作モード用の搬送波をもとに、第 2 動作モードで使用される PWM 信号を生成する。第 1 PWM 信号生成部 4 5 及び第 2 PWM 信号生成部 4 6 はそれぞれ、電圧指令値 V_{ref} と搬送波を比較するコンパレータを有し、当該コンパレータは比較結果に応じてハイレベル信号またはローレベル信号を出力する。

【 0 0 2 9 】

第 1 動作モード用の搬送波は、電圧指令値 V_{ref} が正の半周期で使用される第 1 搬送波と、電圧指令値 V_{ref} が負の半周期で使用される第 2 搬送波の 2 つの搬送波を用いる。第 1 搬送波と第 2 搬送波は、電圧指令値 V_{ref} のゼロレベルを基準に線対称な 2 つの三角波で構成される。第 2 動作モード用の搬送波は 1 つの三角波で構成される。なお第 1 動作モード用の搬送波の振幅は、第 2 動作モード用の搬送波の振幅の半分になる。

【 0 0 3 0 】

スイッチ部 4 7 は、制御部 4 4 から入力される電圧指令値 V_{ref} を第 1 PWM 信号生成部 4 5 に出力するか、第 2 PWM 信号生成部 4 6 に出力するか、スイッチングパターン切替部 4 9 からの制御信号に応じて切り替える C 接点スイッチである。

【 0 0 3 1 】

駆動部 4 8 は、第 1 PWM 信号生成部 4 5 または第 2 PWM 信号生成部 4 6 から供給される PWM 信号にもとづき、第 1 スwitching 素子 Q_1 ~ 第 6 スwitching 素子 Q_6 のゲート端子に供給する駆動信号を生成する。第 1 スwitching 素子 Q_1 ~ 第 6 スwitching 素子 Q_6 の駆動信号はそれぞれ、第 1 アンプ A_1 ~ 第 6 アンプ A_6 で電圧増幅されて、第 1 スwitching 素子 Q_1 ~ 第 6 スwitching 素子 Q_6 のゲート端子に印加される。

【 0 0 3 2 】

図 2 は、第 1 動作モードにおける、第 1 スwitching 素子 Q_1 ~ 第 6 スwitching 素子 Q_6 の駆動信号、インバータ回路の出力電圧値 V_{out} 、リアクトル電流値 I_L 、リアクトル電流値 I_L の平均電流値 I_{Lave} 、出力電流値 I_{out} を示す図である。リアクトル電流値 I_L にはリップルが重畳されており、フィルタ回路 2 3 により平均化される。

【 0 0 3 3 】

第 1 動作モードにおいて電圧指令値 V_{ref} が正のとき、駆動部 4 8 は第 1 動作モード用の PWM 信号をもとに第 2 スwitching 素子 Q_2 及び第 3 スwitching 素子 Q_3 をオフ状態に制御する駆動信号、及び第 6 スwitching 素子 Q_6 をオン状態に制御する駆動信号を生成する。また駆動部 4 8 は第 1 動作モード用の PWM 信号をもとに、第 1 スwitching 素子 Q_1 及び第 4 スwitching 素子 Q_4 の 2 つと、第 5 スwitching 素子 Q_5 とを相補的にオン/オフさせるように制御する駆動信号を生成する。

【 0 0 3 4 】

第 1 動作モードにおいて電圧指令値 V_{ref} が負のとき、駆動部 4 8 は第 1 動作モード用の PWM 信号をもとに第 1 スwitching 素子 Q_1 及び第 4 スwitching 素子 Q_4 をオフ状態に制御する駆動信号、及び第 5 スwitching 素子 Q_5 をオン状態に制御する駆動信号を生成する。また駆動部 4 8 は第 1 動作モード用の PWM 信号をもとに、第 2 スwitching

10

20

30

40

50

グ素子Q2及び第3スイッチング素子Q3の2つと、第6スイッチング素子Q6とを相補的にオン/オフさせるように制御する駆動信号を生成する。

【0035】

図3は、第2動作モードにおける、第1スイッチング素子Q1～第6スイッチング素子Q6の駆動信号、インバータ回路の出力電圧値 V_{out} 、リアクトル電流値 I_L 、リアクトル電流値 I_L の平均電流値 I_{Lave} 、出力電流値 I_{out} を示す図である。

【0036】

第2動作モードにおいて、駆動部48は第2動作モード用のPWM信号をもとに第5スイッチング素子Q5及び第6スイッチング素子Q6をオフ状態に制御する駆動信号を生成する。また駆動部48は第2動作モード用のPWM信号をもとに、第1スイッチング素子Q1及び第4スイッチング素子Q4の2つと、第2スイッチング素子Q2及び第3スイッチング素子Q3とを相補的にオン/オフさせるように制御する駆動信号を生成する。

【0037】

図2に示したクランプ制御方式と図3に示したバイポーラPWM方式を比較するとクランプ制御方式では、ゼロクロス付近でデッドタイムによる制御不感帯に起因する歪が発生しているが、バイポーラPWM方式ではゼロクロス付近で歪が発生していない。またバイポーラPWM方式の方がクランプ制御方式より、リアクトル電流値 I_L の極性が反転するタイミングがゼロクロス地点より離れた位置で発生する。これはバイポーラPWM方式の方が、電流リップルが大きいためである。

【0038】

図4は、第1動作モードにおけるインバータ回路の出力電圧値 V_{out} と、第2動作モードにおけるインバータ回路の出力電圧値 V_{out} を比較した図である。第1動作モードに対応するクランプ制御方式では出力電圧値 V_{out} の振幅が直流電源10の電圧と同じ振幅になるが、第2動作モードに対応するバイポーラPWM方式では出力電圧値 V_{out} の振幅が直流電源10の電圧の2倍の振幅となる。従って、クランプ制御方式ではバイポーラPWM方式と比較して、フィルタ回路23に印加される電圧が半減されるため損失が小さくなる。

【0039】

このようにクランプ制御方式はゼロクロス付近で歪が発生するが変換効率が高い。一方、バイポーラPWM方式はクランプ制御方式より効率が低いが、ゼロクロス付近で歪が発生しない。そこで本実施の形態において、制御回路24は電力変換装置20が系統連系モードで動作しているとき、第1スイッチング素子Q1～第6スイッチング素子Q6をクランプ制御方式に対応した第1動作モードで制御する。一方、電力変換装置20が自立運転モードで動作しているとき、第1スイッチング素子Q1～第6スイッチング素子Q6をバイポーラPWM方式に対応した第2動作モードで制御する。

【0040】

図2に戻る。電圧検出部50は系統30の電圧を検出して停電検出部51に出力する。停電検出部51は、電圧検出部50により検出された電圧値から系統30の停電を検出する。停電検出部51は系統30の停電を検出すると、第1動作モードから第2動作モードへの切り替えを指示する切替信号を出力する。

【0041】

スイッチングパターン切替部49は、第1動作モードから第2動作モードへの切り替えを指示する切替信号が入力されると、制御部44から入力される電圧指令値 V_{ref} の出力先を、第1PWM信号生成部45側から第2PWM信号生成部46側に切り替える。

【0042】

系統連系リレー RLa は、第1動作モードから第2動作モードへの切り替えを指示する切替信号が入力されると閉状態から開状態に遷移する(ターンオフ)。一方、自立出力リレー RLb は、第1動作モードから第2動作モードへの切り替えを指示する切替信号が入力されると開状態から閉状態に遷移する(ターンオン)。

【0043】

停電検出部 51 は系統 30 が復旧すると、第 2 動作モードから第 1 動作モードへの切り替えを指示する切替信号を出力する。スイッチングパターン切替部 49、系統連系リレー RL a 及び自立出力リレー RL b は、第 2 動作モードから第 1 動作モードへの切り替えを指示する切替信号が入力されると、上述の動作と逆の動作を行う。

【 0044 】

ブリッジ回路 21 及びクランプ回路 22 を PWM 信号に基づき制御する際、相補動作すべき複数のスイッチング素子を貫通する電流が流れることを阻止するため、デッドタイムが設けられる。デッドタイムは、相補動作すべき複数のスイッチング素子のそれぞれのオン期間の開始から所定期間、設けられる。デッドタイム期間中は、相補動作すべき複数のスイッチング素子の全てがオフ状態になる。

10

【 0045 】

図 5 は、デッドタイム誤差電圧を補償する機能を有する制御部 44 の構成例を示す図である。制御部 44 は、減算部 44 a、補償部 44 b、第 1 加算部 44 c、第 2 加算部 44 d、及び補償値生成部 44 e を含む。

【 0046 】

減算部 44 a は、目標電流値 I_{ref} から電流検出部 42 で検出されたリアクトル電流値 I_L から求められる出力電流値 I_{out} を減算する。補償部 44 b は、目標電流値 I_{ref} と出力電流値 I_{out} との偏差をもとに、PI 補償または P 補償により、デッドタイム誤差電圧補償前の電圧指令値 V_{refp} を生成する。第 1 加算部 44 c は当該電圧指令値 V_{refp} に、電圧検出部 43 で検出された交流電圧値 V_{ac} を、電圧検出部 41 で検出されたバス電圧値 V_b で割った電圧を加算して、系統電圧による外乱成分を補償する。

20

【 0047 】

第 2 加算部 44 d は、外乱成分が補償されたデッドタイム誤差電圧補償前の電圧指令値 V_{refp} に、補償値生成部 44 e から供給されるデッドタイム誤差補償値を加算して、デッドタイム誤差補償後の電圧指令値 V_{ref} を生成する。当該電圧指令値 V_{ref} は、スイッチ部 47 を介して第 1 PWM 信号生成部 45 または第 2 PWM 信号生成部 46 に出力されると共に、制御部 44 内の補償値生成部 44 e に出力される。

【 0048 】

補償値生成部 44 e は、第 2 加算部 44 d から入力される電圧指令値 V_{ref} と出力電圧値 V_{out} をもとに、デッドタイム誤差電圧を補償するためのデッドタイム誤差補償値を生成する。出力電圧値 V_{out} は、フィルタ回路 23 の前段に別の電圧検出部（不図示）を設けて検出してもよいし、電圧検出部 43 で検出される交流電圧値 V_{ac} と電流検出部 42 で検出されるリアクトル電流値 I_L と第 1 リアクトル L_1 の定数をもとに演算により求めてもよい。

30

【 0049 】

図 5 に示したデッドタイム誤差電圧の補償方式は、電圧方式に分類される補償方式である。この点、出力電流値 I_{out} の位相から電流の極性を検出して、デッドタイム誤差補償値を決定する電流方式を用いてもよい。

【 0050 】

以上説明したように本実施の形態によれば、系統連系モードにおいて第 1 動作モードで動作し、自立運転モードにおいて第 2 動作モードで動作することにより、高効率で歪が小さい電力変換装置 20 を実現することができる。第 1 動作モードでは電圧振幅を小さくすることができるためスイッチング損失を抑えることができる。しかしながらゼロクロス付近で、デッドタイムに起因する歪が発生する。一方、第 2 動作モードではゼロクロス付近で、デッドタイムに起因する歪が発生しない。そこで相対的にゼロクロス歪による影響が小さい系統連系モードでは第 1 動作モードで動作し、ゼロクロス歪による影響が大きい自立運転モードでは第 2 動作モードで動作する。自立運転モードでは系統電圧が存在しないため、インバータ回路の出力電圧の歪により出力電流が受ける歪が大きくなり、負荷 60 への悪影響が大きくなる。従って自立運転モードでは、ゼロクロス歪が基本的に発生しない第 2 動作モードを選択する。

40

50

【 0 0 5 1 】

また第1動作モードと第2動作モードのいずれの場合においても、電流極性と電圧極性を問わず、適切に電流を制御することができる。また第1動作モードと第2動作モードのいずれの場合においても、コモンモード電圧を一定に保つことができ、漏洩電流の増加を抑制することができる。

【 0 0 5 2 】

また相補的に動作する2組のスイッチング素子が同時にオン状態にならないように、2組のスイッチング素子が同時にオフするデッドタイム期間が設けられる。これにより貫通電流を防止し、消費電力の増大と誤動作を抑制することができる。

【 0 0 5 3 】

また第1動作モードと第2動作モードに応じて、適切なデッドタイム誤差補償値を生成して、電圧指令値 V_{ref} に加えることにより、デッドタイム誤差の影響を低減することができる。

【 0 0 5 4 】

以上、本発明を実施の形態をもとに説明した。実施の形態は例示であり、それらの各構成要素や各処理プロセスの組み合わせにいろいろな変形例が可能なおと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

【 0 0 5 5 】

図6は、変形例に係る電力変換装置20の構成を説明するための図である。変形例では、図1の電力変換装置20における電圧検出部50及び停電検出部51が、操作部70に置き換えられる。

【 0 0 5 6 】

操作部70は、電力変換装置20の筐体の外に設けられ、ユーザによる操作を受け付ける。操作部70は、第1動作モードから第2動作モードへの切り替えを指示するユーザの操作を受け付けると、第1動作モードから第2動作モードへの切り替えを指示する切替信号を出力する。

【 0 0 5 7 】

スイッチングパターン切替部49は、第1動作モードから第2動作モードへの切り替えを指示する切替信号が入力されると、制御部44から入力される電圧指令値 V_{ref} の出力先を、第1PWM信号生成部45側から第2PWM信号生成部46側に切り替える。

【 0 0 5 8 】

系統連系リレーRLaは、第1動作モードから第2動作モードへの切り替えを指示する切替信号が入力されると閉状態から開状態に遷移する(ターンオフ)。一方、自立出力リレーRLbは、第1動作モードから第2動作モードへの切り替えを指示する切替信号が入力されると開状態から閉状態に遷移する(ターンオン)。

【 0 0 5 9 】

操作部70は、第2動作モードから第1動作モードへの切り替えを指示するユーザの操作を受け付けると、第2動作モードから第1動作モードへの切り替えを指示する切替信号を出力する。スイッチングパターン切替部49、系統連系リレーRLa及び自立出力リレーRLbは、第2動作モードから第1動作モードへの切り替えを指示する切替信号が入力されると、上述の動作と逆の動作を行う。

【 0 0 6 0 】

図1に示した電圧検出部50及び停電検出部51を使用する構成では、停電発生時に自動的に、第2動作モードで動作する自立運転モードに切り替わる。従ってユーザの手間を省くことができる。一方、変形例では、動作モードの切り替えを外部から手動で行うことにより、運転中の誤検出により、意図しないモードに勝手に切り替わることを防止することができる。

【 0 0 6 1 】

なお図1と図6に示した構成を組み合わせた構成を用いてもよい。この構成では、停電検出部51が停電を検出すると、電力変換装置20の動作を一旦停止させる。ユーザが操

10

20

30

40

50

作部 70 に自立運転を指示する操作を行うと、自立運転モードで電力変換装置 20 の動作が再開する。

【 0062 】

また上述の実施の形態ではクランプ回路 22 が 2 つのスイッチング素子で構成される例を説明した。この点、クランプ回路 22 を構成するスイッチング素子の数を増やして、3 つ以上のレベルの電圧をフィルタ回路 23 に出力できるようにしてもよい。例えば、第 1 動作モードにおいて 5 レベルの電圧をフィルタ回路 23 に出力してもよい。この場合、第 1 動作モードにおける電圧振幅をより小さくすることができ、スイッチング損失をより低減することができる。

【 0063 】

なお、実施の形態は、以下の項目によって特定されてもよい。

【 0064 】

[項目 1]

入力される直流電圧を変換して交流電圧を出力可能なブリッジ回路 (21) と、前記ブリッジ回路 (21) の出力する前記交流電圧の高周波成分を減衰するフィルタ回路 (23) と、

前記ブリッジ回路 (21) と前記フィルタ回路 (23) の間に介在し、前記ブリッジ回路 (21) の出力側を短絡可能なクランプ回路 (22) と、

前記ブリッジ回路 (21) 及び前記クランプ回路 (22) に含まれるスイッチング素子 (Q1 ~ Q6) を制御する制御回路 (24) と、を備え、

前記制御回路 (24) は、

前記フィルタ回路 (23) に 3 つ以上の電圧レベルを有する前記交流電圧を出力するように前記スイッチング素子 (Q1 ~ Q6) を制御する第 1 モードと、前記フィルタ回路 (23) に 2 つの電圧レベルを有する前記交流電圧を出力するように前記スイッチング素子 (Q1 ~ Q6) を制御する第 2 モードとを有し、

前記フィルタ回路 (23) から出力される交流電力を系統 (30) へ供給する連系運転時は前記第 1 モードを選択し、前記フィルタ回路 (23) から出力される交流電力を前記系統 (30) と切り離された負荷 (60) へ供給する自立運転時は前記第 2 モードを選択することを特徴とする電力変換装置 (20) 。

これによれば、高効率で歪を抑えた電力変換装置 (20) を実現することができる。

[項目 2]

前記ブリッジ回路 (21) は、直列接続された第 1 のスイッチング素子 (Q1) 及び第 2 のスイッチング素子 (Q2) と、直列接続された第 3 のスイッチング素子 (Q3) 及び第 4 のスイッチング素子 (Q4) を含み、

前記第 1 のスイッチング素子 (Q1) 及び前記第 2 のスイッチング素子 (Q2) の両端と、前記第 3 のスイッチング素子 (Q3) 及び前記第 4 のスイッチング素子 (Q4) の両端は、直流電源 (10) に並列に接続され、

前記クランプ回路 (22) は、互いに逆向きになるように直列に接続された第 5 のスイッチング素子 (Q5) と第 6 のスイッチング素子 (Q6) を含み、

前記制御回路 (24) は、

前記第 1 モードにおいて前記複数のスイッチング素子 (Q1 ~ Q6) のオン / オフを指定する電圧指令値が正のとき、前記第 2 のスイッチング素子 (Q2) 及び前記第 3 のスイッチング素子 (Q3) をオフ状態に制御し、前記第 6 のスイッチング素子 (Q6) をオン状態に制御し、前記第 1 のスイッチング素子 (Q1) 及び前記第 4 のスイッチング素子 (Q4) の 2 つと、前記第 5 のスイッチング素子 (Q5) とを相補的にオン / オフさせるように制御し、

前記第 1 モードにおいて前記電圧指令値が負のとき、前記第 1 のスイッチング素子 (Q1) 及び前記第 4 のスイッチング素子 (Q4) をオフ状態に制御し、前記第 5 のスイッチング素子 (Q5) をオン状態に制御し、前記第 2 のスイッチング素子 (Q2) 及び前記第 3 のスイッチング素子 (Q3) の 2 つと、前記第 6 のスイッチング素子 (Q6) とを相補

10

20

30

40

50

的にオン/オフさせるように制御し、

前記第2モードにおいて、前記第5のスイッチング素子(Q5)及び前記第6のスイッチング素子(Q6)をオフ状態に制御し、前記第1のスイッチング素子(Q1)及び前記第4のスイッチング素子(Q4)の2つと、前記第2のスイッチング素子(Q2)及び前記第3のスイッチング素子(Q3)の2つとを相補的にオン/オフさせるように制御することを特徴とする項目1に記載の電力変換装置(20)。

これによれば、第1モードにおいて3レベルの電圧を出力することができ、第2モードにおいて2レベルの電圧を出力することができる。

[項目3]

前記フィルタ回路(23)の出力経路を、前記系統(30)に繋がる経路に接続するか、自立出力経路に接続するか切り替えるスイッチ回路(RLa、RLb)と、

前記系統(30)に繋がる経路の電圧を検出する電圧検出部(50)と、

前記電圧検出部(50)により検出された電圧値から前記系統(30)の停電を検出する停電検出部(51)と、をさらに備え、

前記停電検出部(51)は、前記系統の停電を検出すると、前記第1モードから前記第2モードへの切り替えを指示する切替信号を出力し、

前記スイッチ回路(RLa、RLb)は、前記切替信号が入力されると、前記フィルタ回路(23)の出力経路を前記自立出力経路に接続することを特徴とする項目1または2に記載の電力変換装置(20)。

これによれば、停電発生時に自動的に、第2モードで動作する自立運転モードに切り替えることができる。

[項目4]

前記フィルタ回路(23)の出力経路を、前記系統(30)に繋がる経路に接続するか、自立出力経路に接続するか切り替えるスイッチ回路(RLa、RLb)と、

ユーザの操作を受け付ける操作部(70)と、をさらに備え、

前記操作部(70)は、系統連系運転から自立運転に切り替える操作を受け付けると、前記第1モードから前記第2モードへの切り替えを指示する切替信号を出力し、

前記スイッチ回路(RLa、RLb)は、前記切替信号が入力されると、前記フィルタ回路(23)の出力経路を前記自立出力経路に接続することを特徴とする項目1または2に記載の電力変換装置(20)。

これによれば、停電発生後、ユーザの操作に起因して、第2モードで動作する自立運転モードに切り替わるため、自動制御により誤って自立運転モードに切り替えられることを防止することができる。

【符号の説明】

【0065】

10 直流電源、 20 電力変換装置、 21 ブリッジ回路、 22 クランプ回路、 23 フィルタ回路、 24 制御回路、 Q1 第1スイッチング素子、 Q2 第2スイッチング素子、 Q3 第3スイッチング素子、 Q4 第4スイッチング素子、 Q5 第5スイッチング素子、 Q6 第6スイッチング素子、 D1 第1還流ダイオード、 D2 第2還流ダイオード、 D3 第3還流ダイオード、 D4 第4還流ダイオード、 D5 第5還流ダイオード、 D6 第6還流ダイオード、 C1 第1コンデンサ、 C2 第2コンデンサ、 L1 第1リアクトル、 L2 第2リアクトル、 A1 第1アンプ、 A2 第2アンプ、 A3 第3アンプ、 A4 第4アンプ、 A5 第5アンプ、 A6 第6アンプ、 RLa 系統連系リレー、 RLb 自立出力リレー、 41 電圧検出部、 42 電流検出部、 43 電圧検出部、 44 制御部、 45 第1PWM信号生成部、 46 第2PWM信号生成部、 47 スイッチ部、 48 駆動部、 49 スwitchングパターン切替部、 50 電圧検出部、 51 停電検出部、 44a 減算部、 44b 補償部、 44c 第1加算部、 44d 第2加算部、 44e 補償値生成部、 60 負荷、 70 操作部。

10

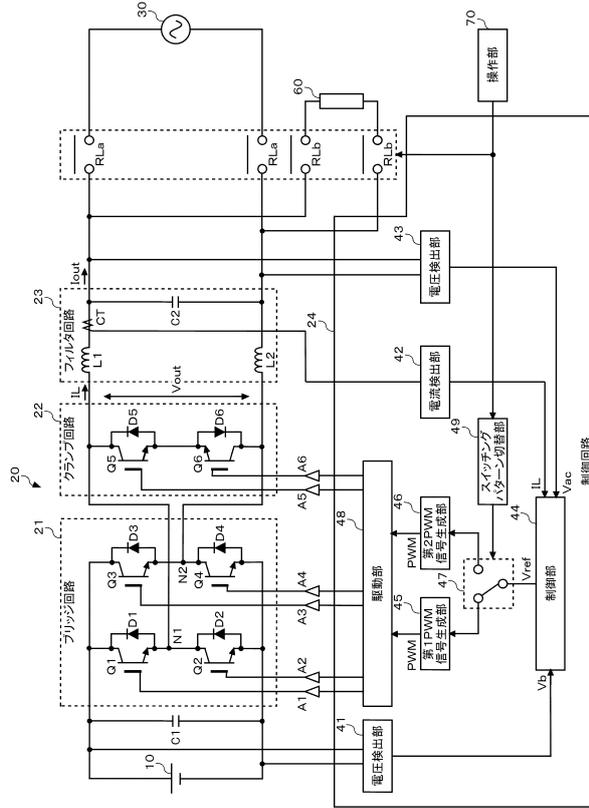
20

30

40

50

【図6】



フロントページの続き

(56)参考文献 特開2015-76050(JP,A)
特開2015-77061(JP,A)
特開2009-89541(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 7/48