



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년06월03일

(11) 등록번호 10-1525653

(24) 등록일자 2015년05월28일

(51) 국제특허분류(Int. Cl.)

H01L 23/48 (2006.01)

(21) 출원번호 10-2012-0120673

(22) 출원일자 2012년10월29일

심사청구일자 2012년10월29일

(65) 공개번호 10-2014-0025257

(43) 공개일자 2014년03월04일

(30) 우선권주장

101130435 2012년08월22일 대만(TW)

(56) 선행기술조사문헌

W02011109648 A1*

KR1020080074010 A*

KR100196242 B1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

국립 중산 과학 기술 연구원

대만 타오유안 룡탄 치아안 촌, 충젠 로드, 치아안 촌 넘버 481

(72) 발명자

쿠오 양-쿠오

중화민국 타이완, 타오유안 카운티 325, 룡탄 타운십, 중젠 로드, 지아안 섹션, 넘버 481

시양 치아-이

중화민국 타이완, 타오유안 카운티 325, 룡탄 타운십, 중젠 로드, 지아안 섹션, 넘버 481

쿠 형-타이

중화민국 타이완, 타오유안 카운티 325, 룡탄 타운십, 중젠 로드, 지아안 섹션, 넘버 481

(74) 대리인

이재민

전체 청구항 수 : 총 1 항

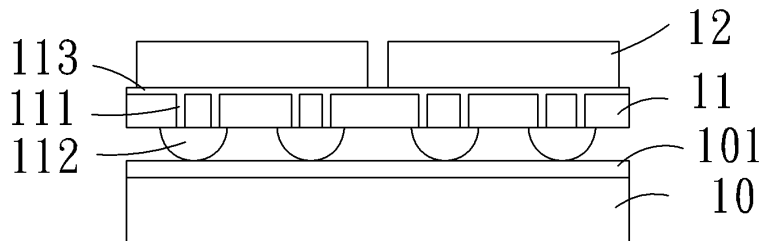
심사관 : 정구원

(54) 발명의 명칭 3차원 집적회로 구조체

(57) 요약

본 발명의 3차원 집적회로 구조체는 제1 금속 회로 기관, 이 제1 금속 회로 기관 위에 배치되고 이에 전기적으로 접속되는 인터포저 기관, 이 인터포저 기관 위에 배치되는 적어도 하나의 반도체 요소를 포함한다. 인터포저 기관은 반도체 요소의 동작시 발생하는 열을 발산하는 역할을 하여 반도체 요소의 수명을 증가시킨다.

대표도 - 도1



명세서

청구범위

청구항 1

일면에 전면적으로 형성된 단일층의 제1 금속 회로층(101)을 갖는 기판(10);

상기 제1 금속 회로층(101) 상에 배치되고, 도전체로 각각 채워지는 다수의 관통공(111), 일면에 형성된 다수의 도전 패드(112), 및 타면에 전면적으로 형성된 제2 금속 회로층(113)을 가지며, 상기 다수의 도전 패드(112)를 통해 상기 제1 금속 회로층(101)에 접속되는 인터포저 기판(11); 및

상기 제2 금속 회로층(113)에 전기적으로 접속되는 적어도 하나의 반도체 요소(12)를 포함하며,

상기 인터포저 기판(11)은 알루미늄 질화물로 제조되고,

상기 적어도 하나의 반도체 요소(12)의 각각의 주변부에 제공되는 전기 접속 영역인, 다수의 도전 패드(212)를 더 포함하며, 다수의 도전 패드(212)는 제2 금속 회로층(113)에 전기적으로 접속되어, 제2 금속 회로층(113)과 단일층을 이루며,

적어도 하나의 반도체 요소(12)에 의해 발생된 열은 상기 인터포저 기판(11)의 상기 제2 금속 회로층(113), 상기 다수의 도전 패드(212), 상기 도전체, 상기 다수의 도전 패드(112), 및 상기 제1 금속 회로층(101)을 통해 수직으로 그리고 수평으로 발산되는, 3차원 집적회로 구조체.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

[0001] 본 발명은 개괄적으로, 3차원 집적회로(a three-dimensional integrated circuit(3DIC)) 구조체 및 인터포저 기판의 방법에 관한 것으로, 특히, 알루미늄 질화물을 인터포저 층으로 사용하는 3차원 집적회로 구조체에 관한 것이다.

배경 기술

[0002] 높은 시스템 집적도 및 통신망의 무선 서핑 성능과 함께, 가볍고 얇고 짧고 작은 전자기기의 개발에 오늘날 전자 산업의 초점이 집중되고 있다.

[0003] 3차원 집적회로는 도전성 금속와이어의 길이 및 그 저항을 감소시킬 수 있을 뿐만 아니라 칩 면적을 줄여서 크기를 줄이고 집적도를 개선하고 전력소모를 줄이며 제조비용을 감축하는 장점을 갖는, 3차원 적층된 칩의 집적체를 의미한다. 그러나 반도체의 크기가 감소하거나 다층으로 적층하게 되면, 반도체 구조체의 온도가 높아져서 반도체 소자의 사용 수명과 효율이 모두 낮아지게 된다.

[0004] 기존에, 실리콘 산화물(이산화 규소)로 절연층을 형성하기 위해 실리콘 기판이 필요하였지만, 이러한 유형의 절연층은 전기의 누설을 쉽게 일으켜서, 이또한 반도체 소자의 수명에 영향을 끼친다.

[0005] 위에서 언급한 문제점에서 볼 때, 반도체 소자의 수명에 영향을 끼치는 반도체 구조체의 온도 상승 및 전기 누설의 문제를 어떻게 해결하느냐가 업계에서 풀어야 할 과제이다.

발명의 내용

해결하려는 과제

- [0006] 본 발명의 주된 목적은 반도체 요소의 동작시에 발생하는 열을 발산하여 반도체 요소의 수명을 증가시킨다는 목적을 달성하기 위해 3차원 집적회로 구조체의 인터포저 기관으로서 알루미늄 질화물을 이용하는, 3차원 집적회로 구조체 및 이를 제조하는 방법을 제공하는 것이다.
- [0007] 본 발명의 다른 목적은 3차원 집적회로 구조체의 온도를 감소시키고 고온 상태에서의 반도체 요소의 수명 단축을 방지하기 위해 인터포저 층으로서 알루미늄 질화물을 이용하는, 3차원 집적회로 구조체 및 이를 제조하는 방법을 제공하는 것이다. 이 인터포저 기관은 효율적으로 전력을 차단하고 전기 누설 문제를 해결할 수 있는 절연 재료로 구성된다.

과제의 해결 수단

- [0008] 상기 목적을 달성하기 위해, 본 발명은 기관, 인터포저 기관, 및 적어도 하나의 반도체 요소를 포함하는 3차원 집적회로 구조체를 제공한다.
- [0009] 제1 금속 회로층이 상기 기관 위에 형성되고, 상기 인터포저 층은 이 제1 금속 회로층 위에 위치하여 도전체로 채워진 다수의 관통공을 갖는다. 다수의 도전 패드가 인터포저 층의 일면에 형성되고, 그 타면에는 제2 금속 회로층이 형성되어 상기 관통공을 통해 상기 제1 금속 회로층에 전기적으로 연결된다. 제2 금속 회로층은 상기 인터포저 기관 위에 있는 적어도 하나의 반도체 요소에 전기적으로 접속된다.
- [0010] 여기서, 상기 인터포저 기관은 알루미늄 질화물로 만들 수 있으며, 상기 인터포저 층은 반도체 요소의 동작시 발생하는 열을 발산하고 전기 누설 및 발열을 방지하는 역할을 한다. 이로써 반도체 요소의 수명을 증대시킬 수 있다.

발명의 효과

- [0011] 본 발명에 따르면, 반도체 요소에서 발생하는 열이 인터포저 층에 의해 발산되고, 고온 상태에서 반도체 요소에서 일어나는 전기 누설을 방지하게 되어, 반도체 요소의 수명을 늘릴 수 있다.

도면의 간단한 설명

- [0012] 본 발명 및 본 발명의 많은 장점들은 이하의 상세한 설명 및 도면에 의해서 보다 더 잘 이해될 수 있을 것이다. 도 1은 본 발명의 3차원 집적회로 구조체의 실시예를 보여주는 개략도이다. 도 2는 본 발명의 3차원 집적회로 구조체의 다른 실시예를 보여주는 개략도이다. 도 3은 본 발명의 3차원 집적회로 구조체의 제조 공정을 나타내는 순서도이다.

발명을 실시하기 위한 구체적인 내용

- [0013] 알루미늄 질화물(nitride) 기관은, 각각 다른 사양의 2인치, 4인치, 6인치, 8인치, 12인치, 18인치의 표준 크기, 또는 그 외의 비표준 크기의 웨이퍼로서 생산할 수 있다.
- [0014] 웨이퍼를 원형으로 만드는 것 외에도, 웨이퍼를 정방형이나 직사각형으로 만들 수도 있다. 또한, 반도체 장비 및 반도체 공정을 활용하여 본 발명의 인터포저 기관으로서 웨이퍼를 만들 수도 있다.
- [0015] 본 발명의 3차원 집적회로 구조체의 일실시예를 개략적으로 보여주는 도 1을 참조한다.
- [0016] 바람직한 실시예에서, 본 발명의 3차원 집적회로 구조체는 제1 금속 회로층(101)을 갖는 기관(10), 제1 금속 회로층(101)과 전기적으로 접속되는 인터포저 기관(11), 그리고 적어도 하나의 반도체 요소(12)를 포함한다. 여기서, 상기 인터포저 기관(11)은 알루미늄 질화물로 만든다. 이 인터포저 기관(11)은 실리콘 질화물, 알루미늄 산화물, 실리콘 탄화물, 갈륨 질화물로 구성되는 재료군 중에서 선택된 재료로 만들 수 있다. 인터포저 기관(11)에는 레이저 천공법, 반도체 에칭법, 또는 모래분사(sandblasting) 천공법 등을 통해 관통공(111)이 형성된다.
- [0017] 다수의 도전 패드(112)가 인터포저 기관(11)의 일면에 형성되고, 이 인터포저 층의 타면에는 제2 금속 회로층

(113)이 형성된다. 다수의 관통공(111)에는 도전체가 채워지며, 이를 통해 각 반도체 요소(12)의 주변부에 전기적으로 접속될 수 있다. 이로써, 인터포저 기관(11)은 반도체 요소(12)의 동작시에 발생하는 열을 발산하고 고온 상태에서의 반도체 요소(12)에서의 전기 누설을 방지하게 되어, 반도체 요소(12)의 수명을 늘릴 수 있게 된다.

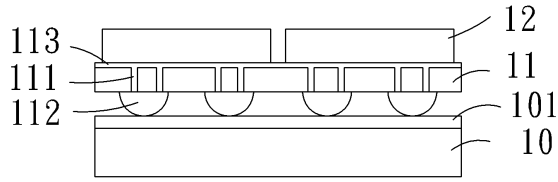
- [0018] 도 2는 본 발명의 3차원 집적회로 구조체의 다른 실시예를 보여주는 개략도이다.
- [0019] 다른 바람직한 실시예에서, 3차원 집적회로 구조체는 제1 금속 회로층(201)을 갖는 기관(20), 제1 금속 회로층(201) 위에 배치된 인터포저 기관(21), 인터포저 기관(21) 위에 배치된 적어도 하나의 반도체 요소(22), 상기 인터포저 기관(21)과 적어도 하나의 반도체 요소(22) 위에 함께 형성된 보호층(23)을 포함한다.
- [0020] 상기 인터포저 기관(21)은 다수의 관통공(211), 인터포저 기관(21)의 한쪽 면에 형성된 다수의 도전 패드(212), 인터포저 기관(21)의 다른 쪽 면에 형성된 제2 금속 회로층(213)을 포함한다. 다수의 관통공(211)에는 도전체가 채워져서 기관(20) 및 제2 금속 회로층(213)에 전기적으로 접속된다. 그리고 적어도 하나의 반도체 요소(22)의 각각의 주변부에 있는 전기 접속 영역(다수의 도전 패드(212)로 구성가능함)은 제2 금속 회로층(213)에 전기적으로 접속된다. 인터포저 기관(21) 위와, 적어도 하나의 반도체 요소(22) 위에 있는 보호층(23)은 외부 수증기 및 기타 물질에 의한 영향을 줄이기 위해 사용되며, 인터포저 기관(21)은 반도체 요소(22)의 동작시 발생하는 열을 발산하고, 고온 상태에서 반도체 요소(22) 동작시에 일어나는 전기 누설을 방지함으로써, 반도체 요소(22)의 수명 연장이라는 목적을 달성할 수 있게 된다.
- [0021] 도 3은 본 발명의 3차원 집적회로 구조체의 제조 과정을 보여주는 순서도로서, 각 단계에 대해 설명하면 다음과 같다.
- [0022] 1 단계 S1: 일면에 제1 금속 회로층(101, 201)이 형성된 기관(10, 20)을 제공하는 단계;
- [0023] 2 단계 S2: 도전체가 채워진 다수의 관통공(21)을 갖는 인터포저 층(11, 12)을 제공하는 단계. 이 인터포저 층(11, 12)의 일면에는 제2 금속 회로층(101, 201)이 형성되고 이 인터포저 층(11, 12)의 타면에는 다수의 도전 패드(112, 212)가 형성됨;
- [0024] 3 단계 S3: 기관(10, 20) 위에 인터포저 기관(11, 21)을 배치하고, 다수의 도전 패드(112, 212)를 통해 제1 금속 회로층(101, 201)과 전기적으로 연결시키는 단계;
- [0025] 4 단계 S4: 적어도 하나의 반도체 요소(12, 22)를 제2 금속 회로층(113, 213) 위에 배치하는 단계. 적어도 하나 이상의 각 반도체 요소(12, 22)는 인터포저 기관(11, 21)에 전기적으로 접속되는데, 이 인터포저 기관(11, 21)은 적어도 하나의 반도체 요소(12, 22)에서 발생하는 열을 발산함으로써, 고온 상태에서 각 반도체 요소(12, 22)에서 일어나는 전기 누설을 감소시킴.
- [0026] 덧붙이자면, 위 4 단계(S4)에서는, 적어도 하나의 반도체 요소(12, 22) 각각이 인터포저 기관(11, 21)에 전기적으로 접속되고, 보호층(23)이 인터포저 기관(11, 21) 및 적어도 하나의 반도체 요소(12, 22) 위에 형성된다. 인터포저 기관(11, 21)은 적어도 하나의 반도체 요소(12, 22)에서 발생하는 열을 발산하고, 고온 상태에서 반도체 요소(12, 22)에서의 전기 누설을 줄이는 역할을 한다.
- [0027] 본 발명의 범위를 벗어나지 않는 범위 내에서 위에서 설명한 실시예를 다양하게 변형 및 수정하는 것이 물론 가능하다. 따라서, 과학 및 유용한 기술의 발전을 촉진하기 위하여 본 발명의 개시 내용은 이하 첨부한 특허청구 범위의 범위 내에서만 제한되어야 할 것이다.

부호의 설명

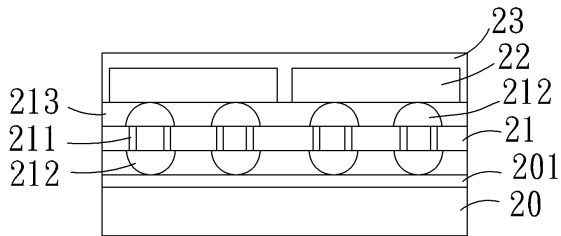
- [0028] 기관(10), 인터포저 기관(11), 반도체 요소(12), 제1 금속 회로층(101), 관통공(111), 도전 패드(112), 제2 금속 회로층(113), 기관(20), 인터포저 기관(21), 반도체 요소(22), 보호층(23), 제1 금속 회로층(201), 관통공(211), 도전 패드(212), 제2 금속 회로층(213)

도면

도면1



도면2



도면3

