



[12] 发明专利申请公开说明书

[21] 申请号 02828163.2

[43] 公开日 2005 年 5 月 25 日

[11] 公开号 CN 1620755A

[22] 申请日 2002.12.17 [21] 申请号 02828163.2
 [30] 优先权
 [32] 2001.12.17 [33] US [31] 10/023,594
 [86] 国际申请 PCT/US2002/040505 2002.12.17
 [87] 国际公布 WO2003/052929 英 2003.6.26
 [85] 进入国家阶段日期 2004.8.17
 [71] 申请人 英特尔公司
 地址 美国加利福尼亚州
 [72] 发明人 L·-P·王 Q·马 V·劳

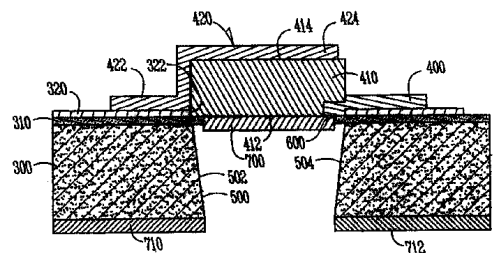
[74] 专利代理机构 中国专利代理(香港)有限公司
 代理人 原绍辉

权利要求书 3 页 说明书 12 页 附图 21 页

[54] 发明名称 获得高 Q 值和低插入损耗的薄膜体声共振器的结构和制造过程

[57] 摘要

一种薄膜体声共振器形成在基片上。该薄膜体声共振器包括一层压电材料，其具有邻近该基片的第一表面和远离该基片的第二表面。沉积在压电材料的第一表面上的第一导电层包括具有在与第二部分相关的表面的不同平面上的表面。一种用于形成该器件的方法包括沉积第一电极的第一部分和压电层到基片上。该方法包括去除在压电层下面和第一电极的该部分下面的基片的一部分，以及沉积第一电极的第二部分到压电薄膜层上和第一电极的第一部分上。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种形成在基片上的薄膜体声共振器，该薄膜体声共振器包括：
一层压电材料，其包括：
5 邻近该基片的第一表面；
 远离该基片的表面的第二表面；
 第一导电层，其包括与该层压电材料的第一表面接触的部分，该
 第一导电层是非平面的；以及
 与该层压电材料的第二表面接触的第二导电层。
- 10 2. 如权利要求1所述的薄膜体声共振器，其特征在于，该第一导电层和第二导电层沉积在该层压电材料的第一表面和第二表面上。
3. 如权利要求1所述的薄膜体声共振器，其特征在于，该层压电材料是单晶薄膜。
4. 如权利要求3所述的薄膜体声共振器，其特征在于，该层压电
15 材料是AlN。
5. 如权利要求3所述的薄膜体声共振器，其特征在于，该层压电材料是ZnO。
6. 如权利要求3所述的薄膜体声共振器，其特征在于，该层压电材料是C轴取向薄膜。
- 20 7. 如权利要求1所述的薄膜体声共振器，其特征在于，该层压电材料包括：
 C轴取向部分；以及
 非C轴取向部分，其中，至少第一导电层的一部分和第二导电层的一部分邻近该层压电材料的C轴取向部分。
- 25 8. 如权利要求1所述的薄膜体声共振器，其特征在于，该第一导电层包括：
 第一平的部分；以及
 第二平的部分，该第一平的部分和第二平的部分具有在不同平面中的表面。
- 30 9. 一种用于在基片中形成器件的方法，其包括：
 将第一电极的第一部分沉积在基片上；
 将压电层沉积在基片上以及第一电极的第一部分的一部分上，该

- 压电薄膜层具有邻近基片的第一表面和远离基片的第二表面；
将第二电极设置在压电层的第二表面上；
去除压电层下面和第一电极的部分下面的基片的一部分；以及
将第一电极的第二部分沉积在压电薄膜层的第一表面上和第一电
- 5 极的第一部分上。
10. 如权利要求 9 所述的方法，其特征在于，该压电层是单晶压电薄膜。
11. 如权利要求 9 所述的方法，其特征在于，还包括去除压电层的第一表面的一部分。
- 10 12. 如权利要求 11 所述的方法，其特征在于，还包括去除第一电极的第一部分的一部分。
13. 如权利要求 9 所述的方法，其特征在于，还包括设置第一电极的第二部分以与第一电极的第一部分电接触。
14. 一种用于形成基片中的器件的方法，其包括：
- 15 将第一电极的第一部分设置在基片上；
将压电层设置在基片上以及第一电极的第一部分的一部分上，该压电层具有邻近基片的第一表面和远离基片的第二表面；
将第二电极设置在压电层的第二表面上；
去除压电层下面和第一电极的部分下面的基片的一部分；
- 20 将第一电极的第二部分设置在压电薄膜层的第一表面上和第一电极的第一部分上。
15. 如权利要求 14 所述的方法，其特征在于，还包括将种晶层设置在基片上的步骤。
16. 如权利要求 15 所述的方法，其特征在于，该种晶层是不导电的。
- 25 17. 如权利要求 14 所述的方法，其特征在于，还包括去除压电层的第一表面的一部分。
18. 如权利要求 15 所述的方法，其特征在于，还包括去除在压电层下面和第一电极的部分下面的种晶层的一部分。
- 30 19. 如权利要求 15 所述的方法，其特征在于，该种晶层是单晶种晶层。
20. 如权利要求 15 所述的方法，其特征在于，该种晶层能够生长

单晶压电薄膜。

21. 如权利要求 15 所述的方法，其特征在于，该种晶层是导电的。

22. 如权利要求 21 所述的方法，其特征在于，还包括去除该压电层的第一表面的一部分。

5 23. 一种用于形成基片中的器件的方法，其包括：

将介电层沉积在基片上；

将种晶层沉积在介电层上；

将第一电极的第一部分沉积在介电层上；

将压电层沉积在介电层上以及第一电极的第一部分的一部分上，

10 该压电层具有邻近基片的第一表面和远离基片的第二表面；

将第二电极设置在压电层的第二表面上；

去除压电层下面和第一电极的部分下面的基片的一部分；

去除压电层下面和第一电极的部分下面的介电层的一部分；

去除压电层下面和第一电极的部分下面的种晶层的一部分；

15 将第一电极的第二部分设置在压电薄膜层的第一表面上和第一电极的第一部分上。

24. 如权利要求 23 所述的方法，其特征在于，该种晶层是非导电的。

20 25. 如权利要求 24 所述的方法，其特征在于，还包括去除压电层的第一表面的一部分。

26. 如权利要求 23 所述的方法，其特征在于，该种晶层是导电的。

27. 如权利要求 26 所述的方法，其特征在于，还包括去除压电层的第一表面的一部分。

获得高 Q 值和低插入损耗的薄膜体声 共振器的结构和制造过程

5 技术领域

本发明涉及形成一种薄膜体声共振器 (“FBAR”) 结构。更具体的, 本发明涉及形成具有高 Q 值和低插入损耗的薄膜体声共振器的结构的方法。

背景技术

10 在一些情况下, 需要提供一种射频前端滤波器。在过去, 陶瓷滤波器和 SAW 滤波器被用作前端射频滤波器。SAW 滤波器的问题在于, 这样的滤波器开始具有 2.4 千兆赫 (GHz) 以上的过度插入损耗。陶瓷滤波器尺寸大, 且随着频率增加以增加的困难来制造。

基本的 FBAR 器件 100 示意性地在图 1 中显示。该 FBAR 器件 100
15 形成在基片 110 的水平面上。第一层金属 120 设置在基片 110 上, 然后压电层 130 设置在金属层 120 上。压电层可以是 ZnO、AlN、PZT、任何其它的压电材料。第二层金属 122 设置在压电层 130 上。第一金属层 120 用作第一电极 120, 第二金属层 122 用作第二电极 122。第一电极 120、压电层 130 和第二金属 122 形成堆叠 140。使用背侧块硅蚀
20 刻来去除堆叠 140 后面或者下面的基片 110 的一部分。使用深沟道反应性离子蚀刻或者使用依赖结晶取向的蚀刻, 诸如 KOH、TMAH 和 EDP, 来实现背侧块硅蚀刻。背侧块硅蚀刻在基片 110 中产生开口 150。最终的结构是定位在基片的开口 150 之上的夹在第一电极 120 和第二电极
25 122 之间的水平定位的压电层 130。该 FBAR 是悬挂在水平基片的开口上的薄膜器件。

图 2 示出了示意性的电路 200, 其包括薄膜体声共振器 100。该电路 200 包括射频 “RF” 电压源 210。RF 电压源 210 通过电通道 220 接
附到第一电极 120, 通过第二电导体 222 接附到第二电极 122。当在谐振频率处施加 RF 电压时, 整个堆叠 140 可以在 Z 方向 “ d_{33} ” 模式上自
30 由地谐振。谐振频率由薄膜的厚度或者压电层 130 的厚度确定, 其在图 2 中由字母 “d” 或者尺寸 “d” 表示。谐振频率由下面的公式确定:

$$f_0 \sim V/2d, \text{ 其中}$$

f_0 = 谐振频率,
 V = 压电层声速, 以及
 d = 压电层的厚度。

应该注意, 在图 1 和 2 中描述的结构可以用作谐振器或者滤波器。
5 为了形成 FBAR, 诸如 ZnO 和 AlN 之类的压电薄膜用作活性材料。这些薄膜的材料特性, 诸如纵向压电系数和声损耗系数, 是谐振器性能的关键参数。关键性能因素包括 Q 因素、插入损耗, 和电/机械连接。目前, 为了制造 FBAR, 压电薄膜使用反应性溅射来沉积在金属电极上。最终的薄膜是具有 c 轴晶体结构取向的多晶体。换句话说, c 轴垂直于
10 基片。该处理程序具有几个问题。

FBAR 形成为夹在两个电极之间的压电层。顶部和底部电极对于 FBAR 的电输出是必须的。因此, 需要底部电极。用于 FBAR 的压电薄膜沉积的起始层或者种晶层限制于导电材料。使用传统的 FBAR 制造技术, 可以感应很高质量或者单晶压电薄膜的任何其它不导电的或者单
15 晶材料不能被用作种晶层。

当压电薄膜被溅射到导电金属上时, 溅射的薄膜的近似 0.05 微米的初始层通常包括具有部分显现的晶体结构的多晶体材料。该初始层具有较差的压电效果。这降低了整体的薄膜质量。这成为具有谐振频率为 10GHz 或者更高的高频 FBAR 的性能问题, 该 FBAR 具有大约 0.2
20 微米厚的压电薄膜。

这样, 需要 FBAR 器件和用于生产导致单晶压电薄膜的 FBAR 器件的方法。还需要制造具有好的性能质量的 FBAR 器件的方法, 其使用种晶层而不是高导电电极。还需要一种制造技术, 其中, 压电材料的初始溅射层可以被去除, 由于该层可以是多晶体的, 且具有较差的压电
25 效果。

附图说明

本发明特别是在后附的权利要求书中指出。然而, 当结合附图考虑时, 通过参考详细描述可以更加完全的理解本发明, 其中, 在全部图中, 同样的标号涉及类似的项, 以及:

30 图 1 示出了现有技术的薄膜体声共振器的截面图。

图 2 示出了薄膜体声共振器的电路的示意图。

图 3A 示出了其上具有介电层和第一电极的一部分的单晶基片的顶

视图。

图 3B 示出了在图 3A 中显示的基片或晶片的侧视图。

图 4A 示出了在压电薄膜和第二电极被沉积在基片上以后的基片。

图 4B 示出了在图 4A 中显示的基片的侧视图。

5 图 5A 示出了在压电材料下面的基片材料的一部分被去除以后的基片。

图 5B 示出了在图 5A 中显示的基片的侧视图。

图 6A 示出了在压电材料下面的种晶层的一部分被去除以后的基片。

10 图 6B 示出了在图 6A 中显示的基片的侧视图。

图 7A 示出了在第一电极的第二部分被沉积在压电层上和第一电极的第一部分上以后的基片。

图 7B 示出了在图 7A 中显示的基片的侧视图。

15 图 8A 示出了其上具有不导电的种晶层和第一电极的一部分的基片的顶视图。

图 8B 示出了在图 8A 中显示的基片的侧视图。

图 9A 示出了在压电薄膜和第二电极被沉积其上以后的基片。

图 9B 示出了在图 9A 中显示的基片的侧视图。

20 图 10A 示出了在压电材料下面的基片材料的一部分被去除以后的基片。

图 10B 示出了在图 10A 中显示的基片的侧视图。

图 11A 示出了在压电材料下面的种晶层的一部分被去除以后的基片。

图 11B 示出了在图 11A 中显示的基片的侧视图。

25 图 12A 示出了在第一电极的第二部分被沉积在压电层上和第一电极的第一部分上以后的基片。

图 12B 示出了在图 12A 中显示的基片的侧视图。

图 13A 示出了其上具有种晶层和第一电极的一部分的基片的顶视图。

30 图 13B 示出了在图 13A 中显示的基片的侧视图。

图 14A 示出了在压电薄膜被沉积其上以后的基片。

图 14B 示出了在图 14A 中显示的基片的侧视图。

图 15A 示出了在第二电极被沉积在压电薄膜上以后，以及在基片的一部分已经从基片的背侧去除以后的基片。

图 15B 示出了在图 15A 中显示的基片的侧视图。

5 图 16A 示出了在基片的一部分和压电材料下面的种晶层的一部分，以及压电材料的一部分被去除以后的基片。

图 16B 示出了在图 16A 中显示的基片的侧视图。

图 17A 示出了在第一电极的第二部分被沉积在压电层上和第一电极的第一部分上以后的基片。

图 17B 示出了在图 17A 中显示的基片的侧视图。

10 图 18A 示出了其上具有介电薄膜、导电种晶层和第一电极的一部分的基片的顶视图。

图 18B 示出了在图 18A 中显示的基片的侧视图。

图 19A 示出了在压电薄膜被沉积其上以后的基片。

图 19B 示出了在图 19A 中显示的基片的侧视图。

15 图 20A 示出了在第二电极被沉积在压电薄膜上以后，以及在从基片的背侧去除基片的一部分以后的基片。

图 20B 示出了在图 20A 中显示的基片的侧视图。

图 21A 示出了在基片的一部分，介电层的一部分，压电材料下面的种晶层的一部分，以及较差取向的压电材料被去除以后的基片。

20 图 21B 示出了在图 21A 中显示的基片的侧视图。

图 22A 示出了在第一电极的第二部分被沉积在压电层上和第一电极的第一部分上以后的基片。

图 22B 示出了在图 22A 中显示的基片的侧视图。

25 这里阐明的说明示出了本发明的各种实施例，这样的说明不是意在解释为以任何方式限制。

具体实施方式

在图 3A - 22B 中描述的是用于制造本发明的薄膜体声共振器“FBAR”的几个实施例中的一个的各个工艺步骤。

30 本发明的一个实施例参考图 3A - 7B 讨论。图 3A 和 3B 示出了具有单晶种晶层 310 和介电层 320 的单晶基片 300 的顶视图和侧视图。第一电极的第一部分 400 形成在种晶层 310 的一部分上和介电层 320 的一部分上。单晶基片 300 可以是硅或者碳化硅 (Si, 或者 SiC)。单

晶种晶层 310 需要促进单晶压电薄膜生长。应该理解, 如果单晶基片 300 能够促进单晶压电薄膜生长, 那么单晶种晶层 310 可以不需要。需要介电层 320 来隔离或者防止与种晶层 310 的金属反应或者与基片 300 的金属反应。介电层 320 构图为开启窗口 322。该窗口暴露单晶种晶层 310, 使得压电薄膜可以在单晶种晶层 310 的暴露的部分上生长。在窗口 322 在介电层 320 中形成以后, 形成第一电极的第一部分 400, 以便其在窗口 322 内覆盖单晶种晶层 310 的一部分, 以致其覆盖介电层 320 的一部分。第一电极的第一部分 400 也可以术语称为埋置金属迹线, 且被用于与器件电接触, 如参考图 7A 和 7B 显示和讨论的。

10 图 4A 和 4B 分别示出了在压电薄膜 410 和第二电极 420 被沉积在基片 300 上以后的基片 300 的顶视图和侧视图。最初, 单晶压电薄膜 410 被沉积和构图, 以便其沉积在暴露单晶种晶层 310 的窗口 322 内。单晶压电薄膜 410 具有第一表面 412, 其形成为与单晶种晶层 310 接触。单晶压电薄膜 410 的第一表面紧邻基片 300。单晶压电薄膜 410 还包括第二表面 414, 其远离单晶基片 300。

在压电薄膜 410 形成和构图以后, 第二电极 420 沉积和构图。第二电极 420 包括第一部分 422 和第二部分 424。第二部分 424 沉积在压电晶体 410 的第二表面 414 上。第二电极 420 的第一部分 422 沉积在介电层 320 上, 且也与第二电极 420 的第二部分 424 电接触。换句话说, 第二电极 420 的第一部分包括电接触垫, 且其一部分沉积在压电薄膜 410 的侧壁上。第二电极 420 的第一部分 422 也包括沉积在压电晶体 410 的第二表面 414 上的部分, 使得第一部分与第二电极 420 的第二部分 424 电连通。第二电极 420 也可以术语称为形成的 FBAR 器件的顶部电极。

25 图 5A 和 5B 分别示出了在压电层和种晶层 310 下面的基片材料的一部分被去除以后的基片 300 的顶视图和侧视图。去除基片 300 的一部分在基片的背侧上产生开口 500。被去除的基片材料 300 相应于在最终的器件或者 FBAR 的有源区域下面的基片 300 的部分。使用深沟道反应性离子蚀刻 (DRIE) 来去除基片材料。DRIE 的蚀刻轮廓调节为负, 使得产生第一倾斜的侧壁 502 和第二倾斜的侧壁 504。

30 图 6A 和 6B 示出了在压电薄膜 410 下面的种晶层 310 的一部分已经被去除以后的基片。单晶种晶层 310 通过前面蚀刻的 DRIE 窗口或者

当基片材料 300 被从晶片的背侧去除时形成的开口 500 来从晶片的背侧蚀刻。用于去除单晶种晶层 310 的蚀刻是自我对准的，且通过端点检测在压电层 410 上停止。更具体的，用于去除单晶种晶层 310 的蚀刻在压电层 410 的第一表面 412 处或者附近停止。去除单晶种晶层 310 的蚀刻沿着基片的背侧暴露了压电层 410，且尤其是表面 412。该蚀刻可以说是形成了第二窗口 600，其由单晶种晶层 310 定界，且在基片 300 的背侧处暴露压电晶体 410 的表面 412。

图 7A 和 7B 示出了在第一电极的第二部分 700 被沉积在压电薄膜 410 的第一表面 412 上以后的基片的顶视图和侧视图。底部电极金属从晶片的背侧沉积。从晶片或者基片 300 的背侧沉积金属产生了第一电极的第二部分 700。基片 300 的背侧表面也被金属化，如图 7B 中的金属层 710 和 712 显示。第二电极 700 与第一电极的第一部分 400，或者也已知为埋置金属迹线电接触。应该注意，没有金属沉积在开口 500 的侧壁上。当制造开口 500 时，DRIE 调节为负，从而产生倾斜侧壁 502 和 504。当金属层被沉积时，其形成第一电极的第二部分 700，该倾斜的侧壁防止金属沉积在侧壁 502、504 上。这防止了在所有的块硅基片 300 上形成连续的金属层，且提供覆盖压电薄膜 410 的第一表面 412 的大部分的独立的电极 700。应该注意，第一电极的第一部分 400 和第一电极的第二部分 700 形成第一电极。通常，第一电极的第二部分 700 重叠第一电极的第一部分 400 一定的量，以提供在第一电极的第一部分 400 和第二部分 700 之间提供足够的电连接。如所示的，重叠近似 10 微米。

现在转向图 8A 到 12B，将讨论用于形成具有高 Q 值和低插入损耗的 FBAR 的第二个实施例和方法。在第二个实施例中，将讨论使得可以使用不导电的种晶层来用于压电薄膜沉积的制造程序。图 8A 和 8B 分别示出了具有不导电的种晶层 810 和第一电极 1200 的第一部分 1210（整个第一电极在图 12B 中显示）的基片 800 的顶视图和侧视图。种晶层 810 可以是任何不导电的材料，当沉积在种晶层 810 上时，其可以感应高质量的压电薄膜。有利地，用于基片 800 上的特殊的种晶层 810 不限于导电材料。因此，种晶层 810 可以选择为优化在种晶层上生长的压电薄膜或者层的特殊的质量。金属层在种晶层上沉积和构图。金属层形成第一电极，或者底部电极触点的第一部分 1210。金属层

1210 也可以术语称为埋置金属迹线，且包括第一部分 1214 和第二部分 1216。第二部分 1216 是电接触垫。

图 9A 和 9B 示出了在压电薄膜 910 已经沉积在种晶层 810 上以后和第二电极 920 已经在种晶层上和压电薄膜上沉积和构图以后的基片 800 的顶视图和侧视图。单晶压电薄膜 910 在种晶层 810 上沉积和构图。种晶层 810 是任何不导电的材料，其感应高质量的压电薄膜在种晶层上沉积。压电薄膜 910 包括第一表面 912，其邻近基片 800。第一表面 912 实际上接触或者交界种晶层 810。压电薄膜 912 也包括第二表面 914，其远离基片 800。第二电极 920 包括第一部分 922 和第二部分 924。第二部分 924 沉积在压电薄膜 910 的第二表面 914 上。第二部分 924 覆盖压电薄膜或者层 910 的第二表面 914 的大部分。第二电极 920 的第一部分 922 包括垫 916 和电迹线 918。电迹线 918 电连接垫 916 和第二电极的第二部分 924。因此，迹线 918 具有沉积在压电层 910 的第二表面 914 的表面 914 上的部分。迹线 918 也沉积在压电薄膜 910 的侧壁或者垂直表面上。沉积然后构图顶部电极或者第二电极 920，以形成第一部分 922 和第二部分 924。

图 10A 和 10B 示出了在压电薄膜 910 下面的基片材料的一部分被去除以后的基片 800。如图 10B 最好的显示，使用深沟道反应性离子蚀刻 (DRIE) 来去除在压电薄膜 910 下面的硅基片。从基片 800 的背侧去除一部分硅基片 800 产生了开口 1000。开口 1000 也可以术语称为 DRIE 蚀刻窗口。DRIE 窗口或者开口 1000 的蚀刻轮廓调节为负。该开口或者 DRIE 窗口 1000 的负蚀刻的轮廓产生第一倾斜的侧壁 1002 和第二倾斜的侧壁 1004。

图 11A 和 11B 示出了在压电材料下面或者在压电薄膜 910 下面的种晶层的一部分被去除以后的基片或者器件。通过前面蚀刻的 DRIE 窗口或者开口 1000 来从基片的背侧蚀刻或者去除不导电的种晶层 810。蚀刻是自我对准的，且通过端点检测来有效地在压电层 910 上停止。尤其是，蚀刻在压电层或者膜 910 的第一表面 912 处或者附近停止。去除不导电的种晶层 810 的从背侧蚀刻的结果是在种晶层 810 中的开口 1100。开口 1100 暴露压电薄膜或者层 910 的表面 912，以及第一电极的第一部分 1210 的部分 1214 的一部分。

图 12A 和 12B 分别示出了在基片 800 的背侧被金属化以后的基片

的顶视图和侧视图。金属沉积在晶片的背侧上。沉积的金属形成第一电极 1200 的第二部分 1212, 以及在基片 800 的背侧上的金属化的层 1220 和 1222。前面调节为具有负轮廓和产生倾斜侧壁 1002 和 1004 的开口 1000 或者 DRIE 窗口防止金属沉积在侧壁 1002、1004 上。这依次防止连续的金属层形成在块硅基片上, 以便第一电极 1200 的第二部分 1212 从其它金属化的部分 1220 和 1222 分离。第一电极 1200 的第二部分 1212 接触第一电极的第一部分 1210。第一电极 1200 的第一部分 1210 和第二部分 1212 重叠, 使得在第一和第二部分之间进行电接触。在该具体的实施例中, 重叠近似 12 微米。

10 现在转向图 13A 到 17B, 将讨论本发明的第三个实施例。在第三个实施例中, 讨论了使得可以去除较差质量的初始压电薄膜的结构和制造程序。图 13A 和 13B 分别示出了具有不导电的种晶层 1310 和第一电极 1700(整个第一电极在图 17B 中显示)的第一部分 1710 的基片 1300 的侧视图和顶视图。起始种晶层 1310 首先沉积在基片 1300 上。种晶层可以是介电材料或者选择的任何其它不导电的材料, 以便当压电材料或者薄膜沉积在种晶层 1310 上时形成好的质量的压电薄膜。应该注意, 基片 1300 本身可以被用作不导电的“种晶层”。沉积和构图第一电极的金属层或者第一部分 1710, 用于以后接触第一电极的第二部分。第一电极部分 1710 包括接触垫 1716 和电迹线 1714。第一电极的第一部分 1710 还可以术语称为埋置金属迹线。

20 图 14A 和 14B 示出了在压电薄膜 1410 被沉积在基片 1300 的种晶层 1310 上以后的基片 1300 的顶视图和侧视图。沉积和构图压电材料, 以形成压电薄膜 1410。压电薄膜 1410 包括第一表面 1412, 其邻近基片 1300, 且包括第二表面 1414, 其在基片 1300 远端或者远离基片 1300。沉积的膜的初始层 1420 可能具有较差的晶体结构。膜的初始层由标号 1420 表示。压电薄膜 1410 的初始层近似 0.05 微米厚。在由标号 1420 表示的较差晶体结构的压电材料的初始层以后, 然后压电材料以 C 轴取向晶体结构开始生长, 如由标号 1422 所示。较差晶体结构区域 1420 和以 C 轴取向晶体结构 1422 生长的压电材料的体积之间的界面由标号 1421 表示。

30 图 15A 和 15B 示出了在第二电极 1520 被沉积在基片 1300 上以后, 以及在基片 1300 的一部分已经从基片 1300 的背侧去除以后的基片。

在压电薄膜 1410 已经沉积到基片 1300 的种晶层 1310 上以后, 沉积和
构图第二电极 1520。第二电极包括第一部分 1522 和第二部分 1524。
第二部分 1524 覆盖或者基本覆盖压电薄膜 1410 的表面 1414。第二电
极 1520 的第一部分 1522 包括垫 1516 和电触点或者迹线 1518, 其将
5 垫 1516 连接到第二电极 1520 的第二部分 1524。迹线 1518 沉积在压
电薄膜 1410 的侧壁上、种晶层 1310 上和压电薄膜 1410 的第二表面
1414 上。如前所述, 迹线 1518 提供第二电极 1520 的第一部分 1522
和第二部分 1524 之间的电接触。

如图 15B 中最好地显示, 在压电薄膜 1410 下面的硅基片 1300 已
10 经通过深沟道反应性离子蚀刻 (DRIE) 去除。去除压电薄膜 1410 下面
的基片部分产生开口 1500, 其也可以称为 DRIE 窗口。DRIE 窗口或者
开口 1500 的蚀刻的轮廓调节为负, 从而产生第一倾斜的侧壁 1502 和
第二倾斜的侧壁 1504。

图 16A 和 16B 示出了在基片的一部分、种晶层 1310 的一部分, 以
15 及压电材料 1420 的一部分已经从基片 1300 的背侧表面去除以后的基
片 1300。种晶层 1310 的一部分和较差取向的压电层 1420 的一部分通
过前面蚀刻的开口 1500 或者 DRIE 窗口从基片 1300 的背侧蚀刻。蚀刻
是自我对准的。种晶层的蚀刻可以有效地通过端点检测在压电层 1410
上停止。较差取向的压电薄膜或者多个压电薄膜 1420 的蚀刻是基于时
20 间控制的。换句话说, DRIE 蚀刻以一定速度去除材料。因此, 对于给
定量的时间, 通常去除给定量的材料。进行用于去除一部分种晶层 1310
和一部分较差取向的压电层 1420 的蚀刻, 以便较差取向的压电层 1420
的整个厚度被去除, 但是不是去除第一电极的第一部分 1710 的所有厚
度。进行蚀刻, 直到刚好遇到或者稍微通过较差取向的压电层 1420 和
25 压电薄膜 1410 的 C 轴取向部分 1422 之间的界面。换句话说, 在蚀刻
完成以后, 只剩下 C 轴取向的薄膜 1422。

图 17A 和 17B 分别示出了在第一电极 1700 的第二部分 1712 从基
片 1300 的背侧沉积到压电薄膜 1410 的 C 轴取向部分 1422 上以后的基
片 1300 的顶视图和侧视图。基片 1300 的背侧被金属化, 导致第一电
30 极的第二部分 1712 通过前面形成的 DRIE 窗口被沉积。金属沉积在基
片的整个背侧上, 其也产生金属化的薄膜或者部分 1720 和 1722。第
二部分 1712 和第一部分 1710 形成第一电极 1700。第一电极 1700 的

第二部分 1712 重叠第一电极的第一部分 1710 近似 10 微米,使得在第一部分 1710 和第二部分 1712 之间进行电接触。应该注意,由于前面进行的 DRIE 调节为负,所以没有金属沉积在开口 1500 的侧壁 1502 和 1504 上。结果,防止第一电极 1710 的底部电极或者第二部分 1712 跨
5 过基片 1300 的整个背侧形成连续的金属薄膜。该具体的实施例的优点在于,较差取向的薄膜部分 1420 被去除,使得由压电层 1410 以及第一电极 1700 和第二电极 1520 形成的 FBAR 在两个电极之间只具有 C 轴取向的压电材料。这形成了具有高 Q 值和低插入损耗的需要质量的 FBAR 器件。

10 现在转向图 18A-22B,将讨论本发明的第四个实施例。在第四个实施例中,讨论了使得可以去除较差质量的初始压电薄膜的结构和制造程序。在该实施例中,种晶层由导电材料形成。图 18A 和 18B 示出了具有沉积在基片 1800 上的介电薄膜 1810、导电种晶层 1820 和第一电极 2200 (整个第一电极在图 22B 中显示)的第一部分 2210 的基片
15 1800 的顶视图和侧视图。介电层或者薄膜 1810 初始沉积在基片 1800 上,以提供基片 1800 与导电种晶材料 1820 和第一电极的第一部分 2210 之间的隔离。导电种晶层材料 1820 然后沉积在介电层 1810 上。种晶层构图为使得其具有合适的尺寸,以接收用于 FBAR 器件的压电材料。沉积和构图金属层,以形成第一电极的第一部分 2210。第一电极
20 的第一部分 2210 可以术语称为埋置金属迹线,其将用于形成与第一电极的第二部分电接触。应该注意,用于形成第一电极的第一部分 2210 的金属层可以是与种晶层 1820 相同的材料。第一电极的第一部分 2210 包括垫 2216 和电迹线 2214。

图 19A 和 19B 分别示出了在压电薄膜 1910 被沉积其上以后的基片
25 1800 的顶视图和侧视图。沉积和构图压电材料 1910。沉积的薄膜 1910 包括具有较差晶体结构 1920 的一部分和具有 C 轴取向晶体结构 1922 的一部分。压电材料的较差晶体结构部分是非 C 轴取向的。具有较差晶体结构的沉积的薄膜通常是包括近似 0.05 微英寸的初始层。携带标号 1921 的线在 19B 中显示,且描述了具有较差晶体结构 1920 的沉积
30 的压电薄膜的部分和具有 C 轴取向晶体结构 1922 的压电薄膜的部分之间的转变。

图 20A 和 20B 分别示出了在第二电极 2020 被沉积在压电薄膜 1910

上以后,以及在从基片 1800 的背侧表面去除基片 1800 的一部分以后的顶视图和侧视图。首先,沉积和构图第二电极 2020。第二电极 2020 也可以术语称为在 FBAR 器件中的顶部电极。第二电极 2020 包括第一部分 2022 和第二部分 2024。第二部分 2024 大致覆盖压电薄膜 1910 的表面 1914。第二电极 2020 的第一部分 2022 包括接触垫 2016 和连接接触垫 2016 和第二电极 2020 的第二部分 2024 的迹线 2018。在压电薄膜 1910 下面的基片材料通过深沟道反应性离子蚀刻 (DRIE) 来去除。基片 1800 的部分的去除产生具有侧壁 2002 和 2004 的开口 2000。DRIE 的蚀刻的轮廓调节为负。开口 2000 也术语称为 DRIE 蚀刻窗口。只有硅或者基片材料 1800 被去除。因此,开口或者 DRIE 蚀刻窗口 2000 由侧壁 2002、2004 和介电层 1810 定边界。

图 21A 和 21B 示出了在基片 1800 的一部分,介电层 1810 的一部分,种晶层 1820 的一部分,以及较差取向的压电材料 1920 被去除以后的基片。介电材料 1810 的部分,金属种晶层 1820 的一部分,以及较差取向的压电层 1920 通过前面蚀刻的 DRIE 窗口或者开口 2000 从基片 1800 的背侧蚀刻。该蚀刻是自我对准的。种晶层 1820 的蚀刻可以通过端点检测来在压电层 1910 上有效地停止。较差取向的多个压电薄膜或者膜 1920 的蚀刻是基于时间控制。在较差取向的压电薄膜或者多个膜 1920 已经被去除以后,只有 C 轴取向的薄膜保持为压电薄膜 1910 的一部分。结果,改进了沉积的薄膜 1910 的压电特性。

图 22A 和 22B 示出了在第一电极 2200 的第二部分 2212 连同其它金属化的部分被沉积在第一电极 2200 的第一部分 2210 上以后的顶视图和侧视图。金属沉积在基片 1800 的背侧上,形成金属化部分 2220、2222 和第一电极 2200 的第二部分 2212。由于 DRIE 窗口或者开口 2000 的蚀刻的轮廓在前面的步骤中被调节为负,金属化或者沉积金属在基片 1800 的背侧表面上不会导致金属沉积在开口 2000 的侧壁 2002、2004 上。第一电极 2200 的第二部分 2212 设置为与第一电极 2200 的第一部分 2210 电接触。在第一电极 2200 的第一部分 2210 和第二部分 2212 之间有一定量的重叠,以致提供了在第一部分和第二部分之间的充分的电通道。在该具体的实施例中,重叠近似为 10 微米。该程序的结果在于,即使压电材料或者薄膜 1910 形成在导电种晶层 1820 上,也可以形成高质量的 FBAR 器件。该程序的结果在于,压电材料的较差

晶体结构的薄膜或者多个薄膜通过背侧蚀刻去除，只留下 C 轴取向的压电材料 1922 作为 FBAR 器件的一部分。

在上述附图中显示和描述的结构，以及所讨论的用于制造这些结构的方法提供了许多优点。使用本发明的方法，可以获得具有单晶压电薄膜的 FBAR 器件。进一步的优点在于，可以使用任何种晶膜，而不是必须使用用于底部或者第一电极的导电金属材料。种晶材料可以选择为产生具有特殊质量的压电薄膜。此外，即使压电薄膜的初始层具有不需要的质量，其也可以被去除，以形成具有高 Q 值和低插入损耗的 FBAR。结果是这样一种 FBAR，当用于高频率应用时，其具有好的性能质量。

前述的具体实施例显示了本发明的大体特性，他人通过应用目前的知识可以容易地修改这些特性，和/或使其适于各种应用，而不偏离一般的构思，因此，这样的适应和修改意在理解为在披露的实施例的等价物的意义和范围内。

可以理解，这里使用的措词或者术语是用于描述目的的，而不是限制性的。因此，本发明意在包括位于后附的权利要求书的精神和宽范围内的所有这样的选择、修改、等价物 and 变化。

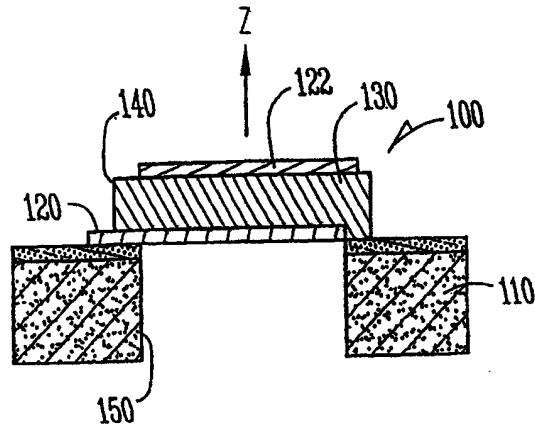


图 1

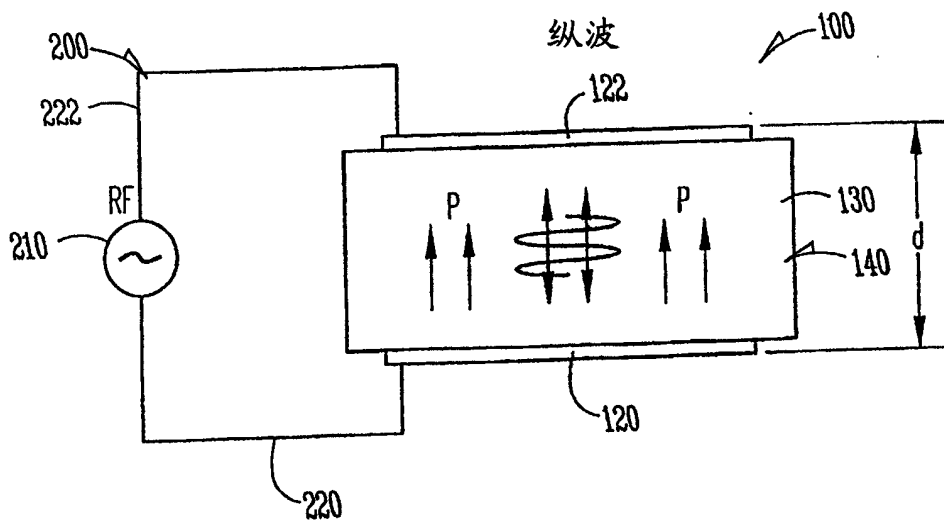


图 2

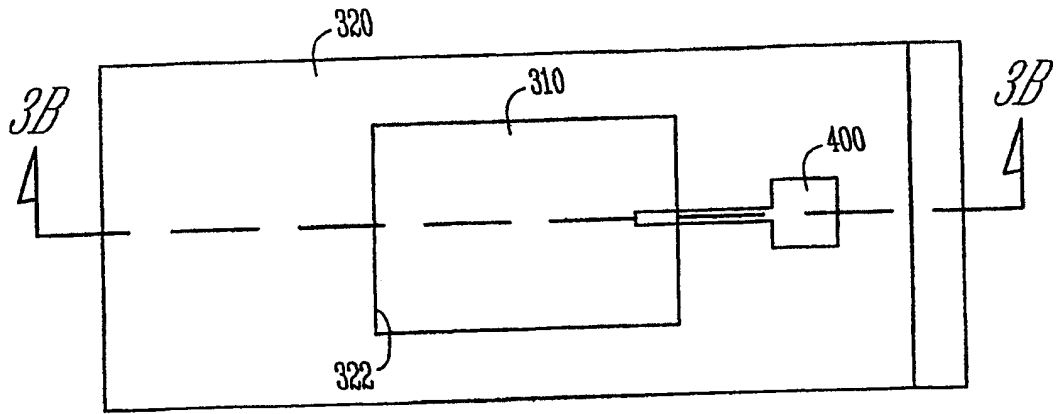


图 3A

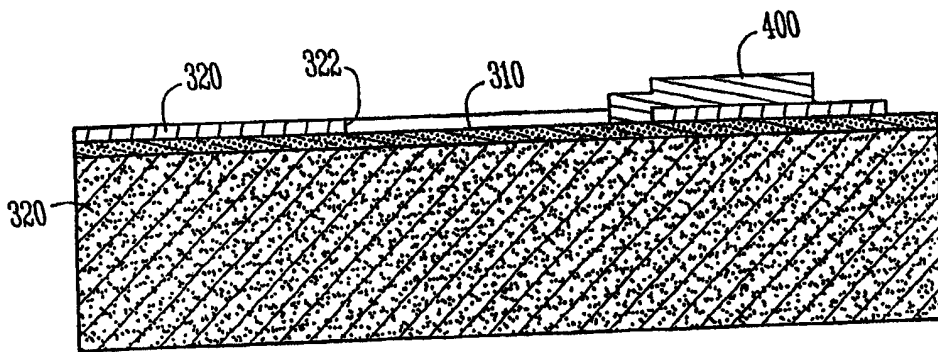


图 3B

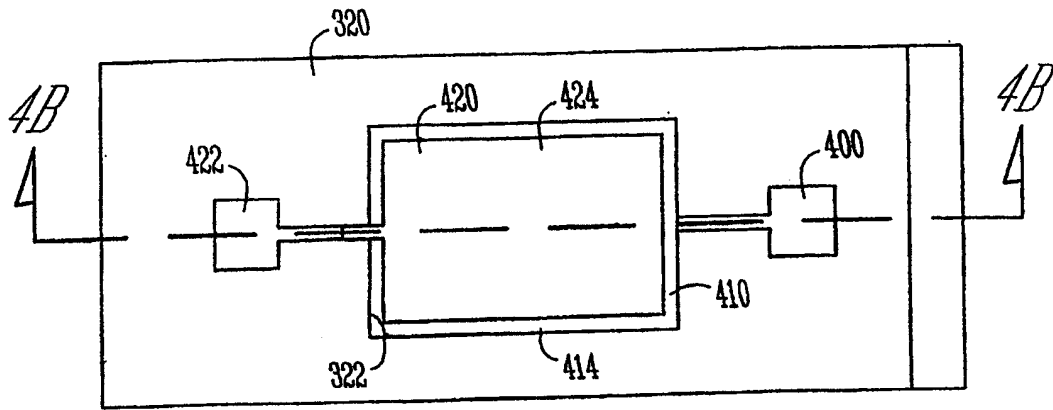


图 4A

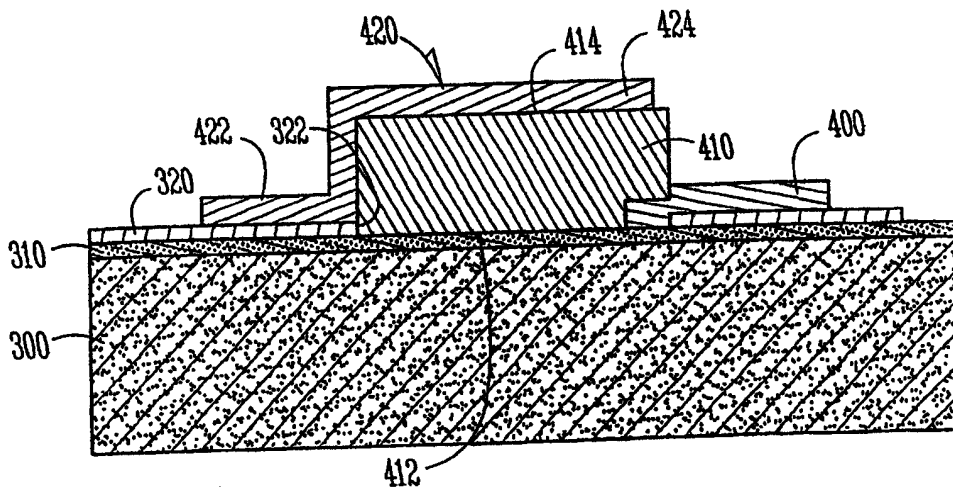


图 4B

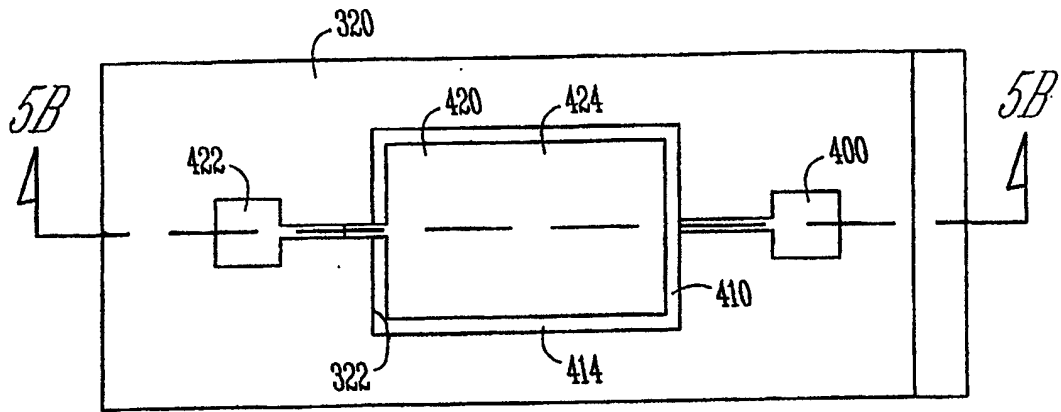


图 5A

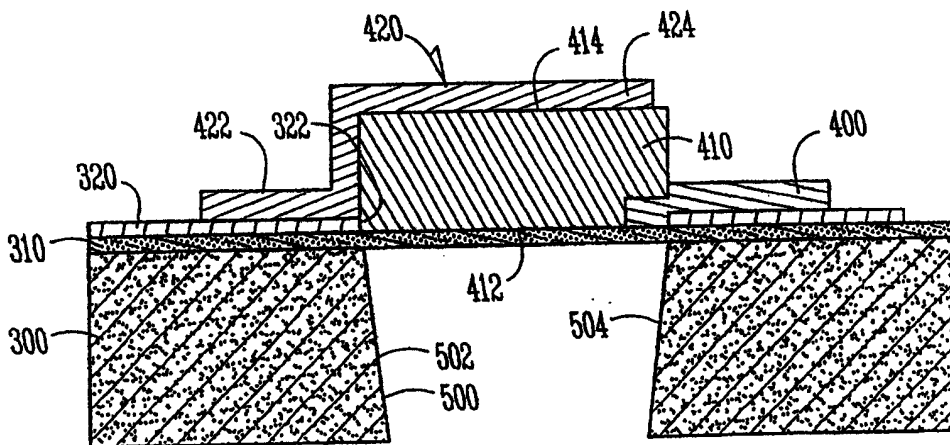


图 5B

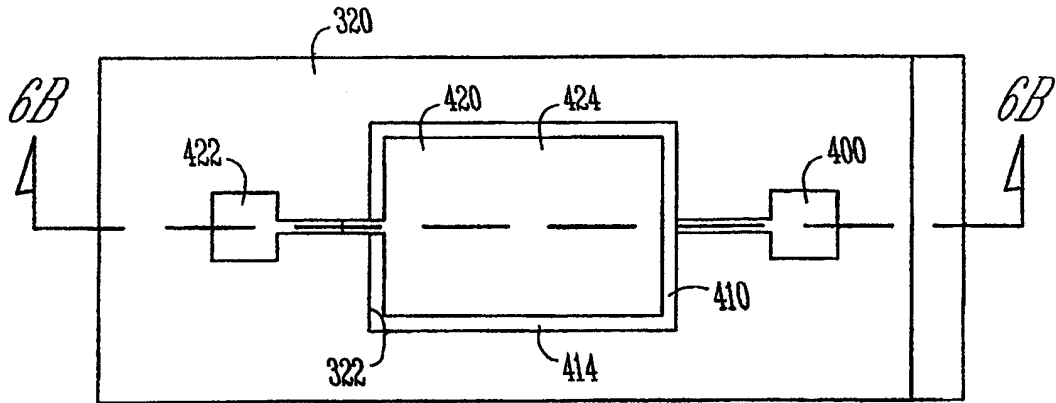


图 6A

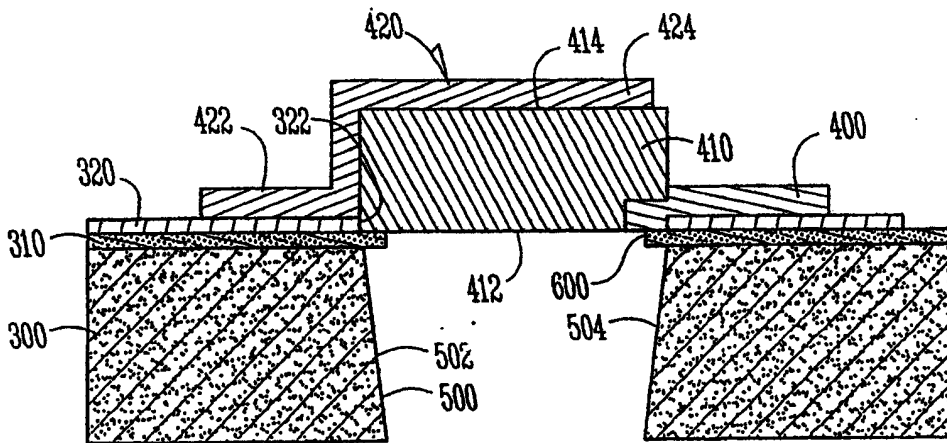


图 6B

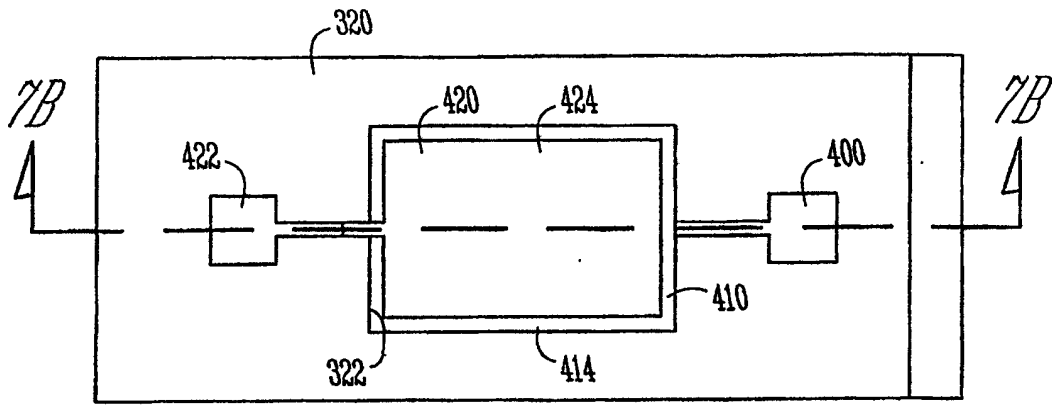


图 7A

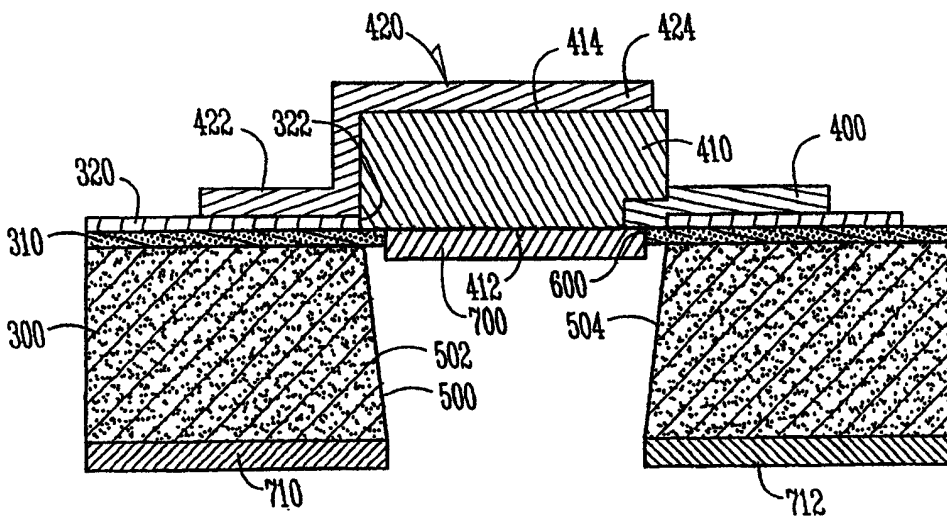


图 7B

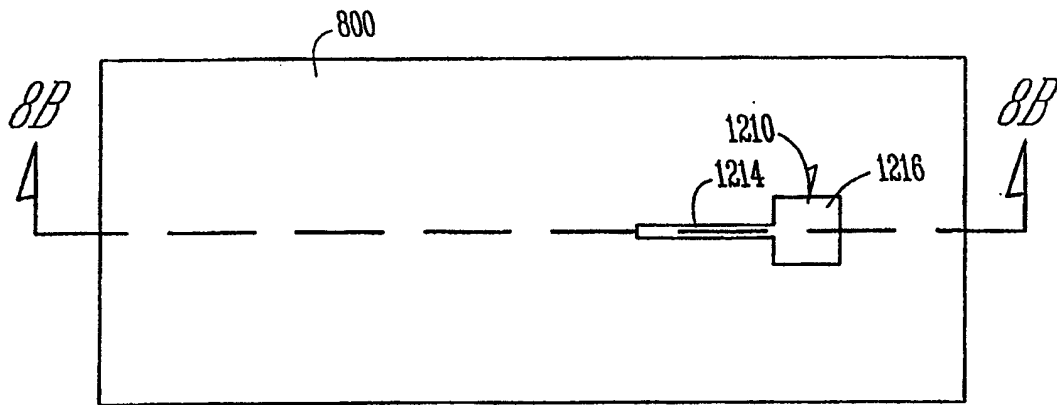


图 8A

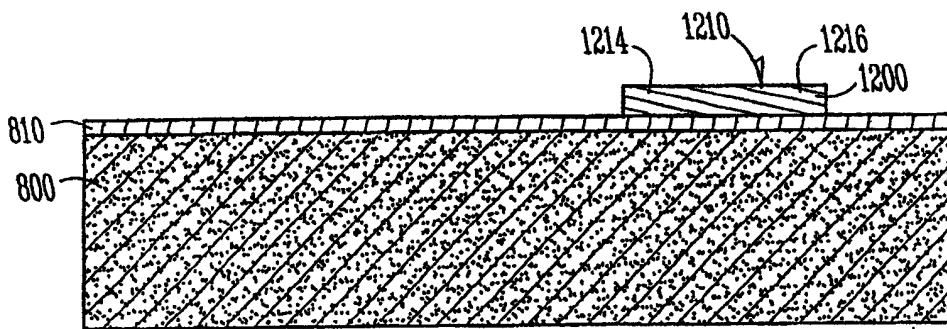


图 8B

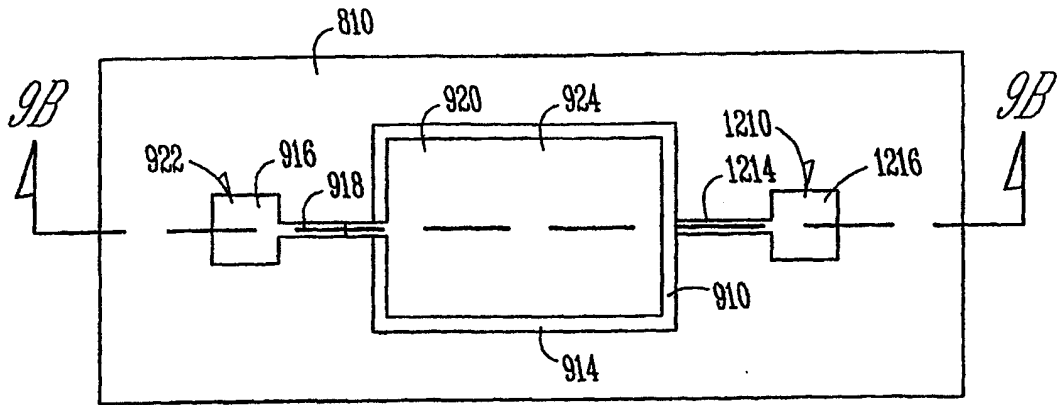


图 9A

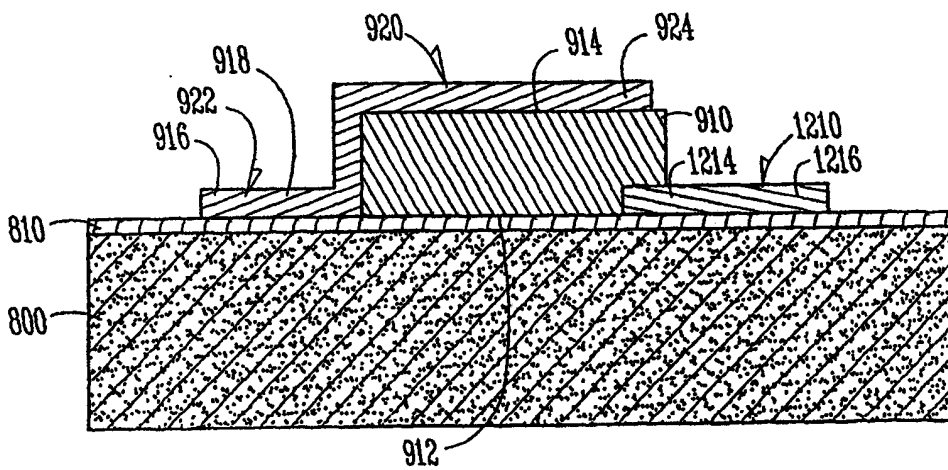


图 9B

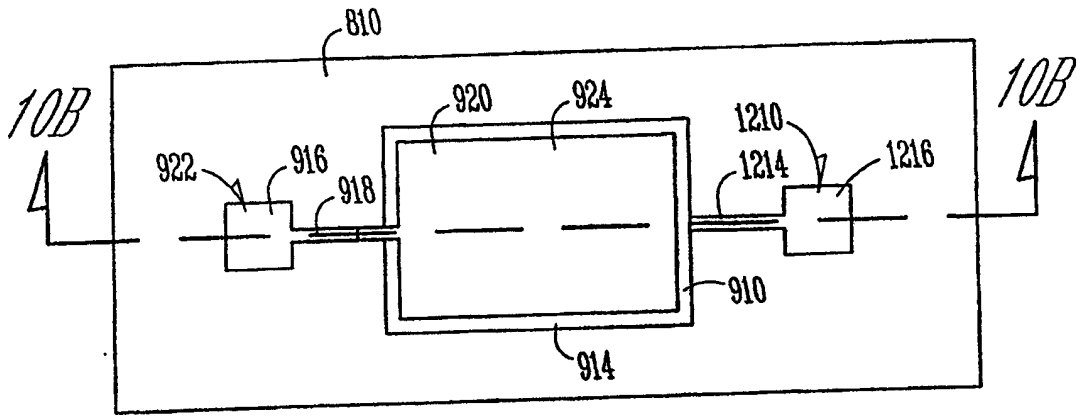


图 10A

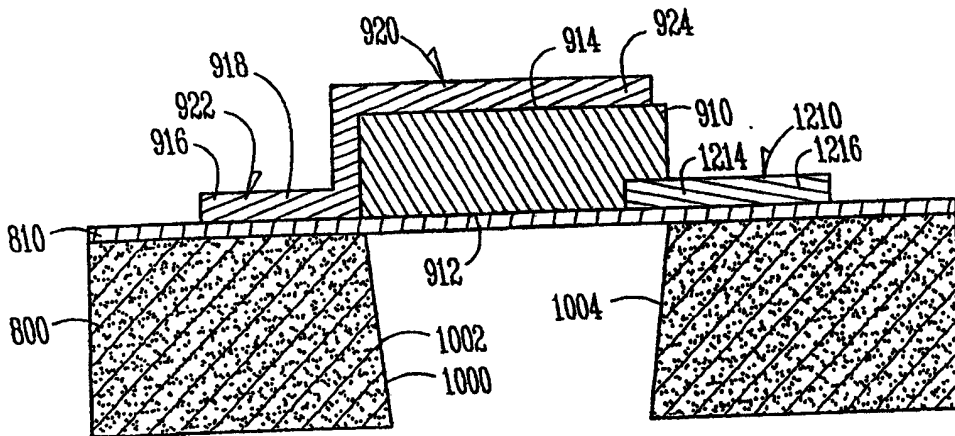


图 10B

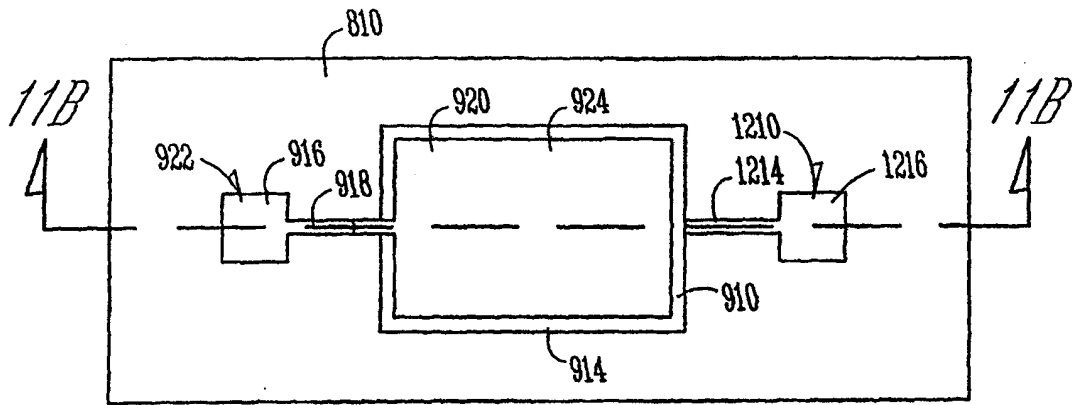


图 11A

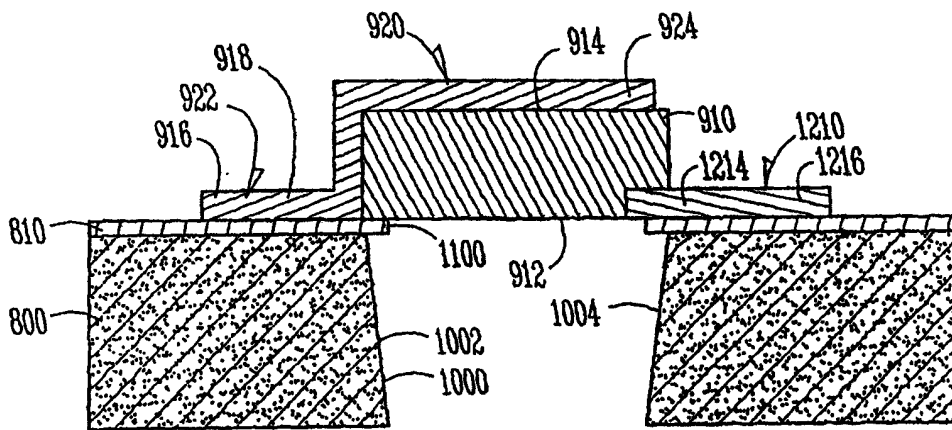


图 11B

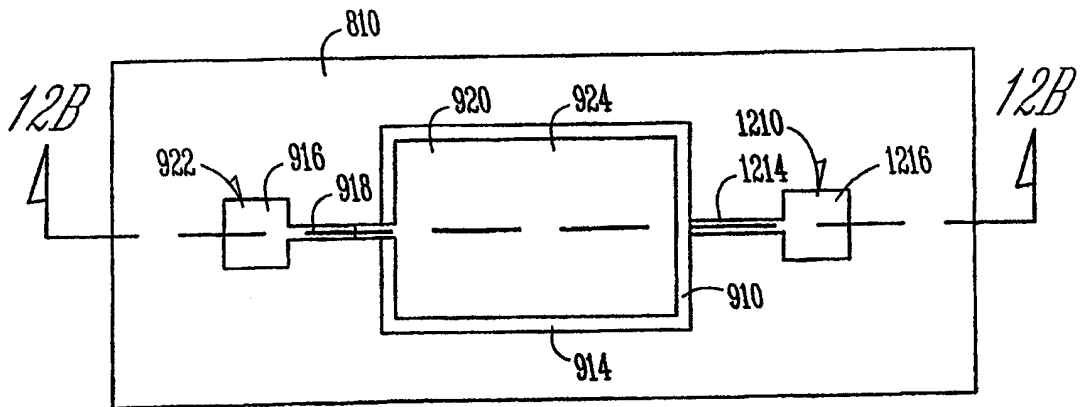


图 12A

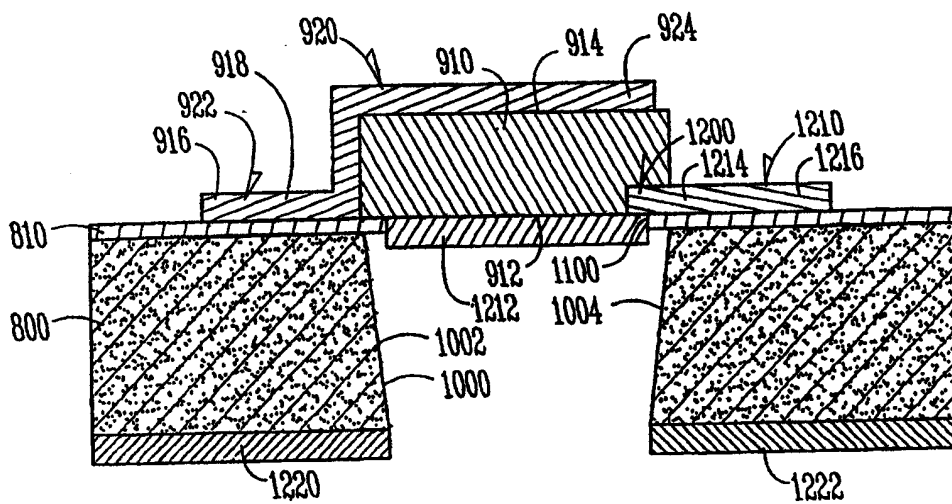


图 12B

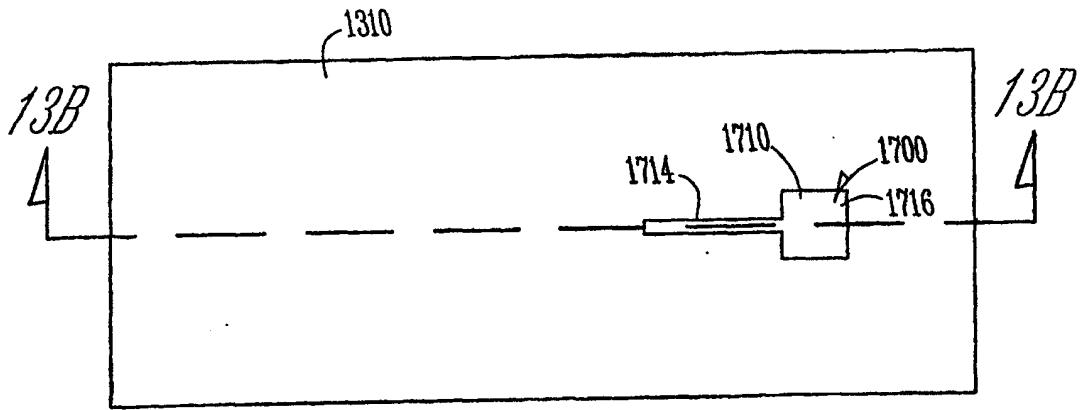


图 13A

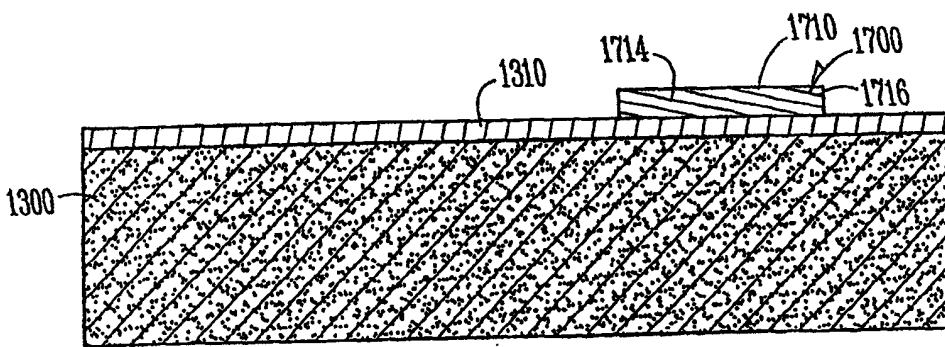


图 13B

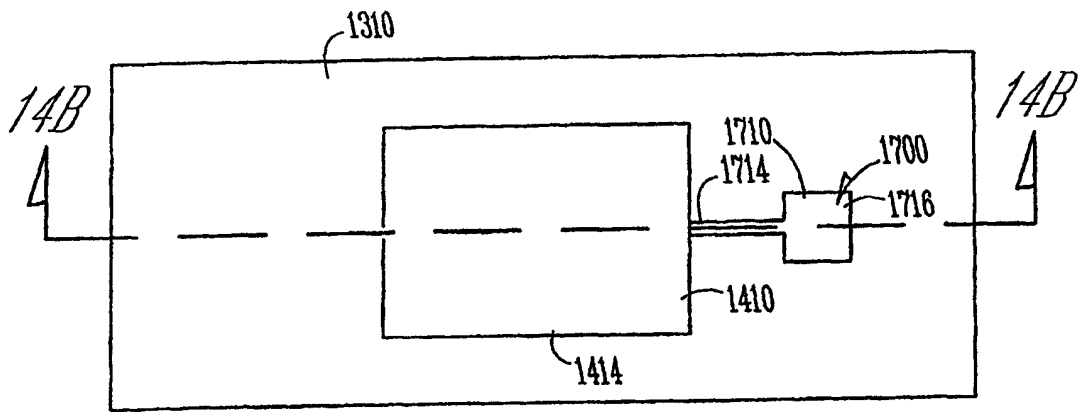


图 14A

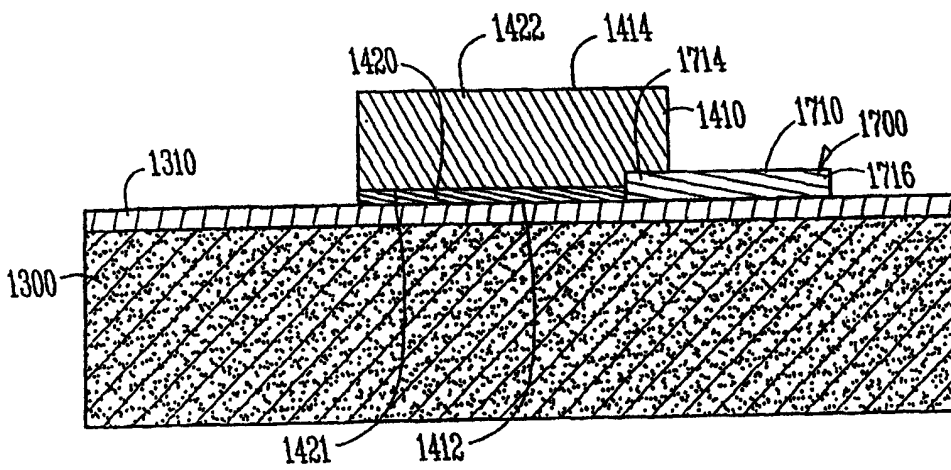


图 14B

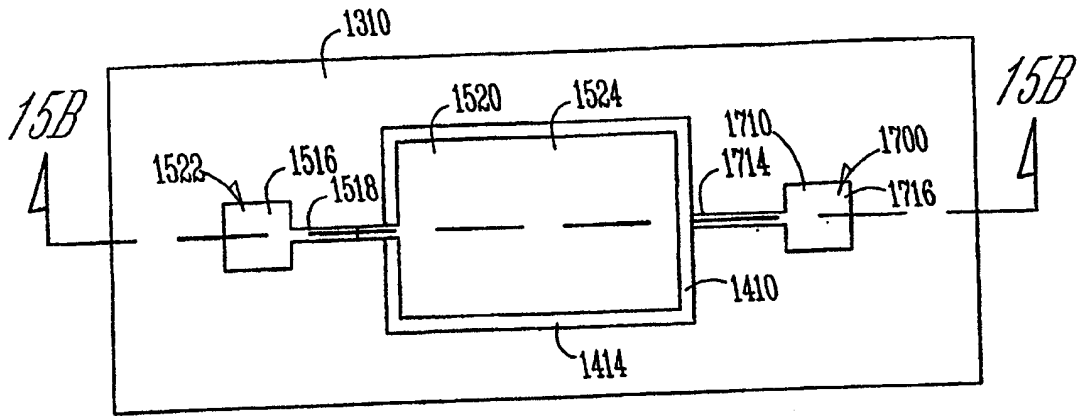


图 15A

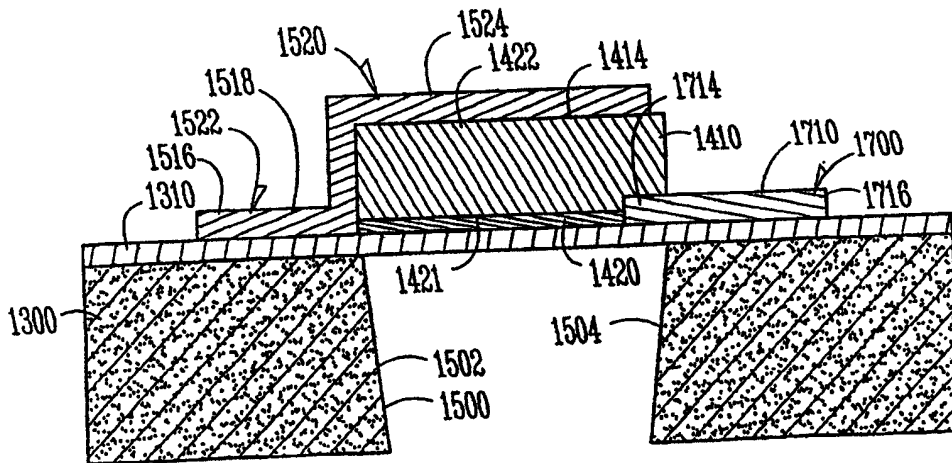


图 15B

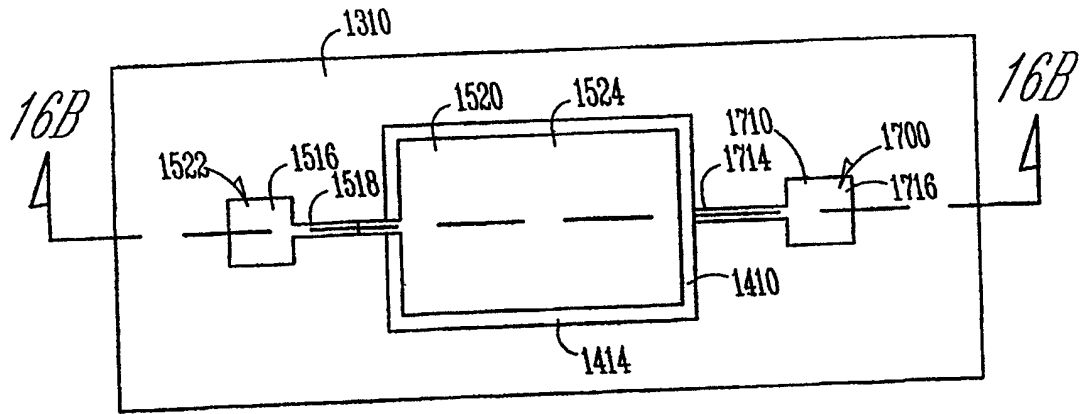


图 16A

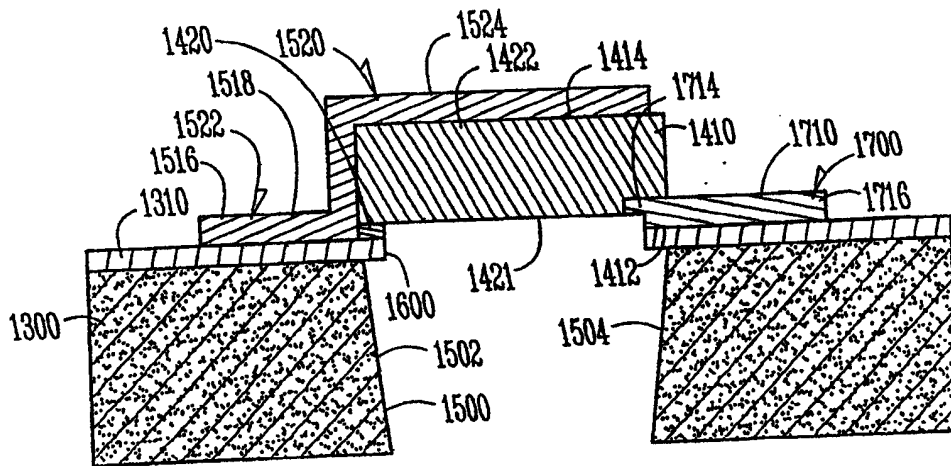


图 16B

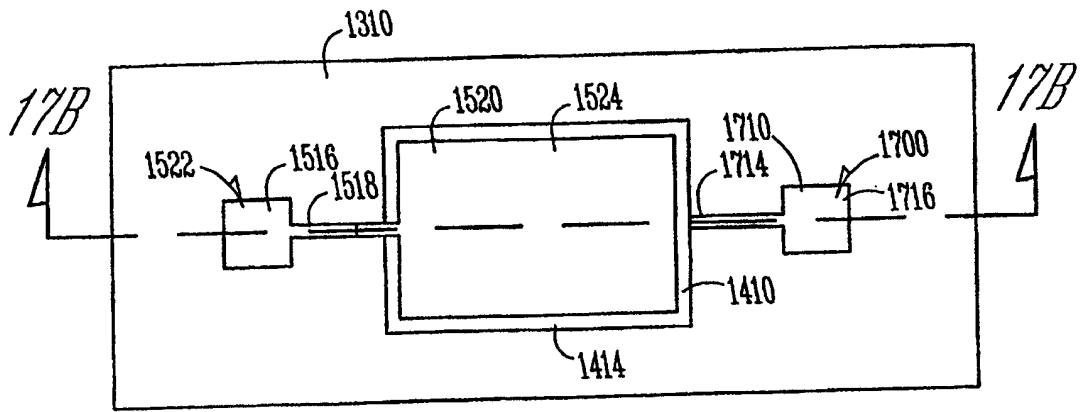


图 17A

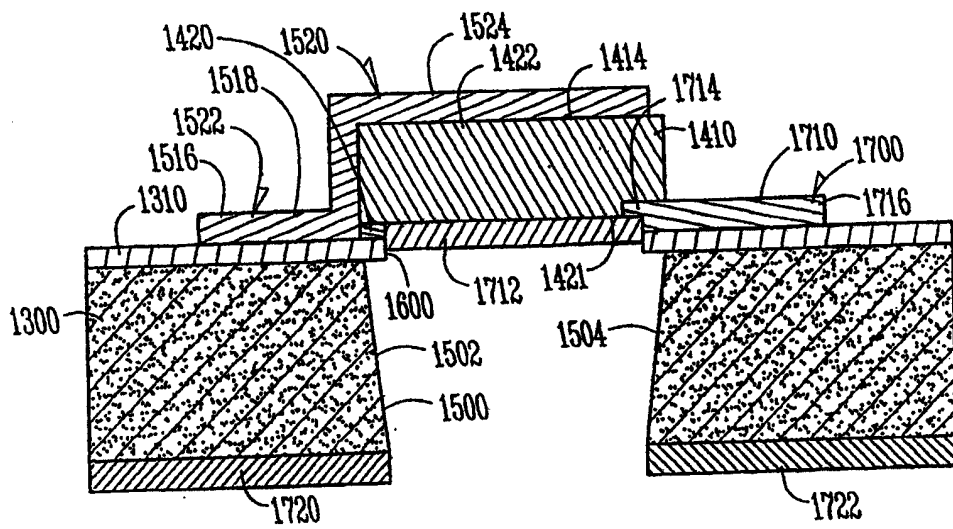


图 17B

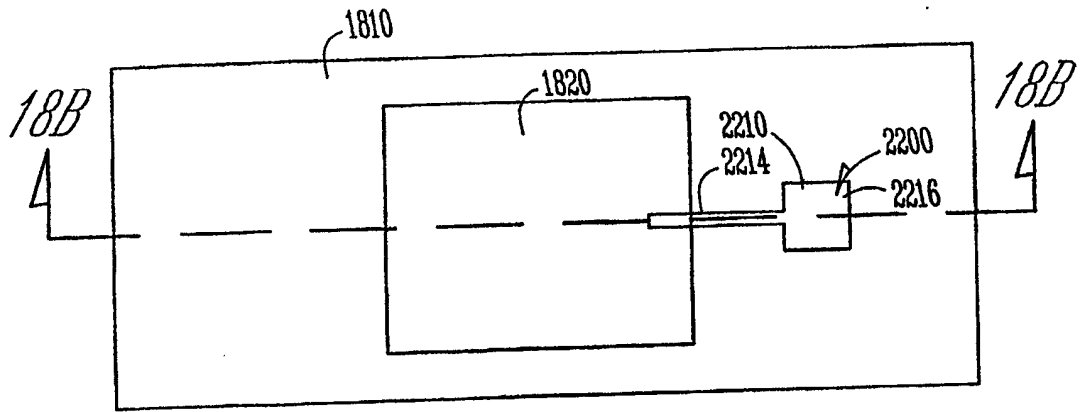


图 18A

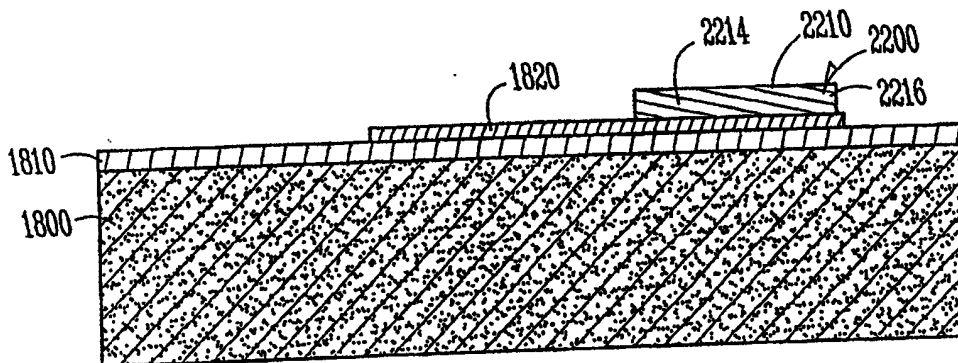


图 18B

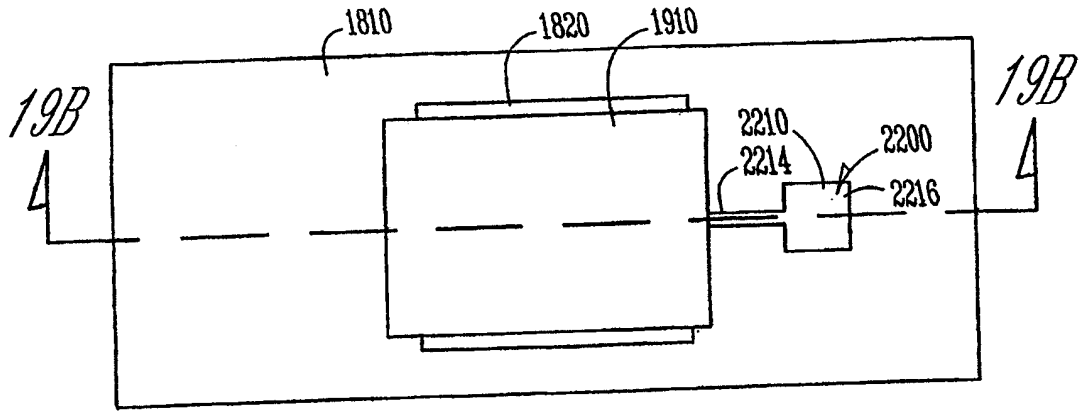


图 19A

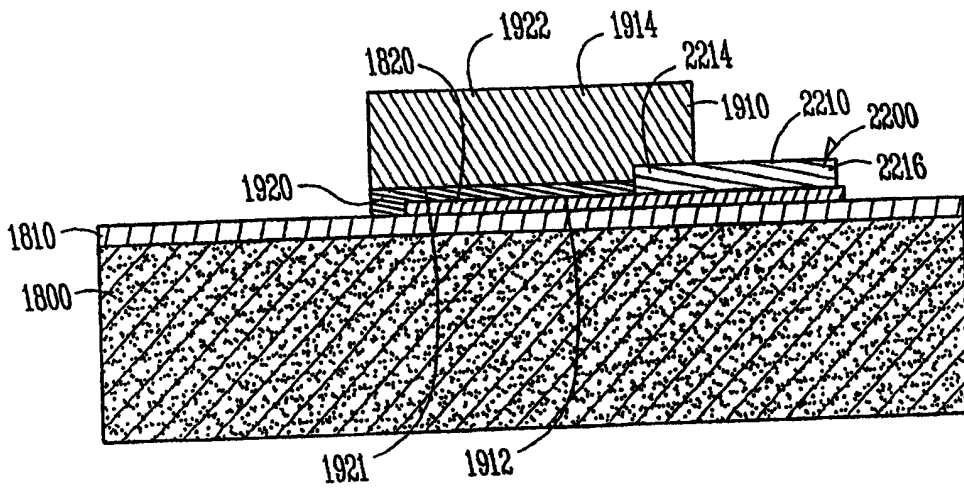


图 19B

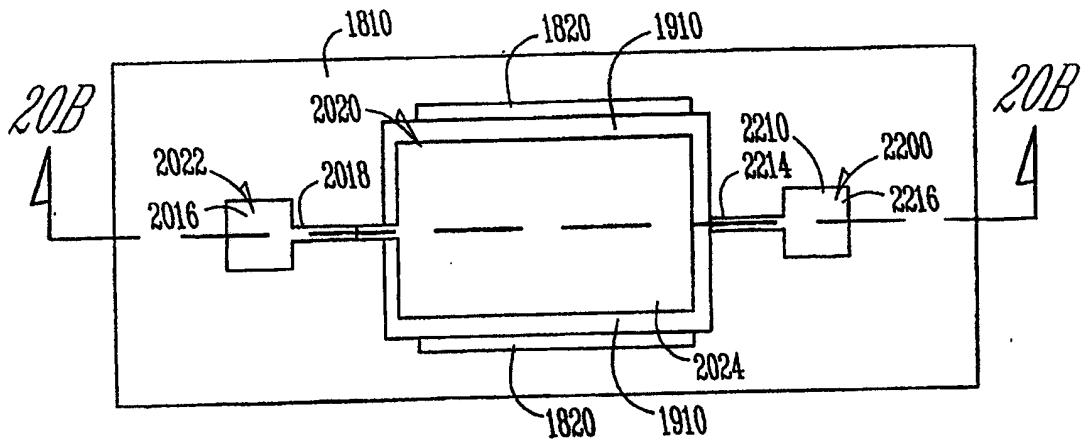


图 20A

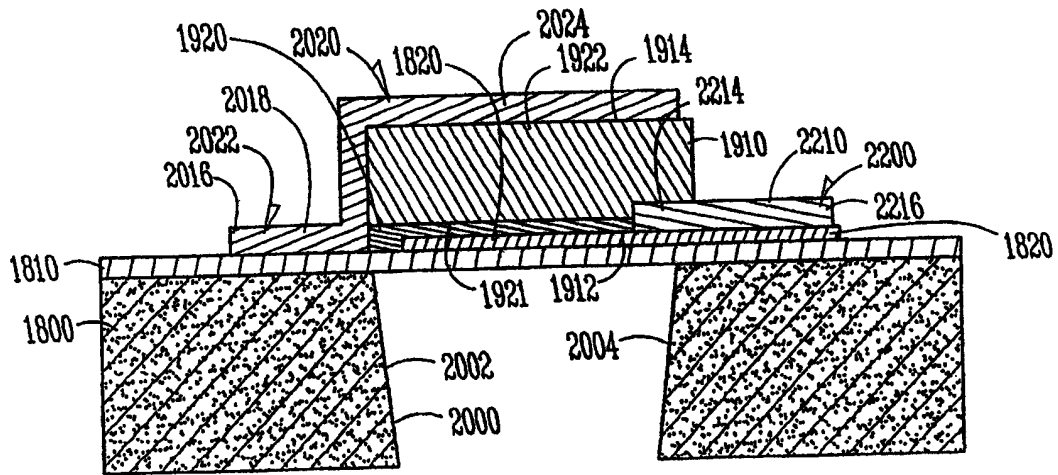


图 20B

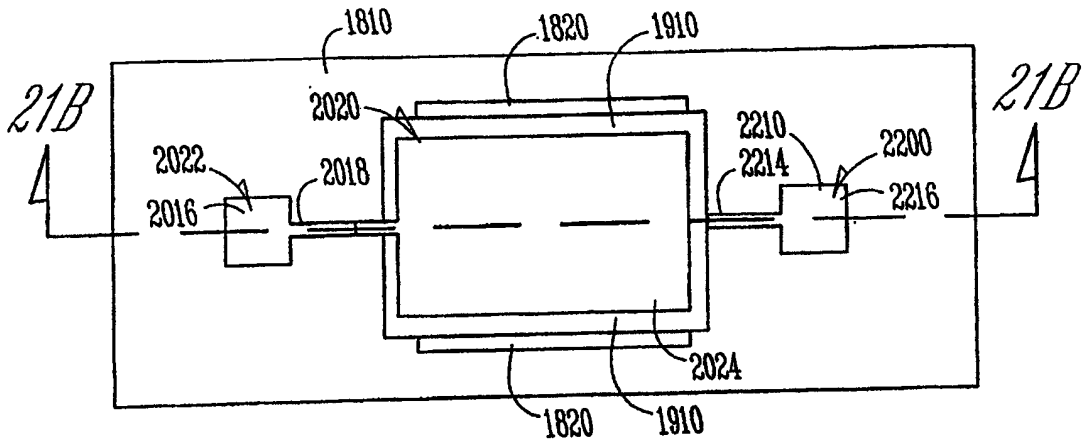


图 21A

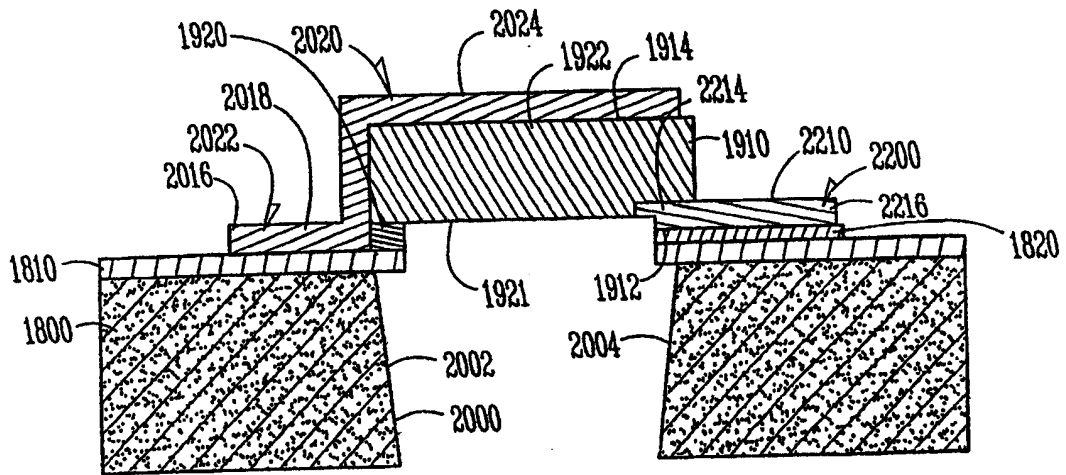


图 21B

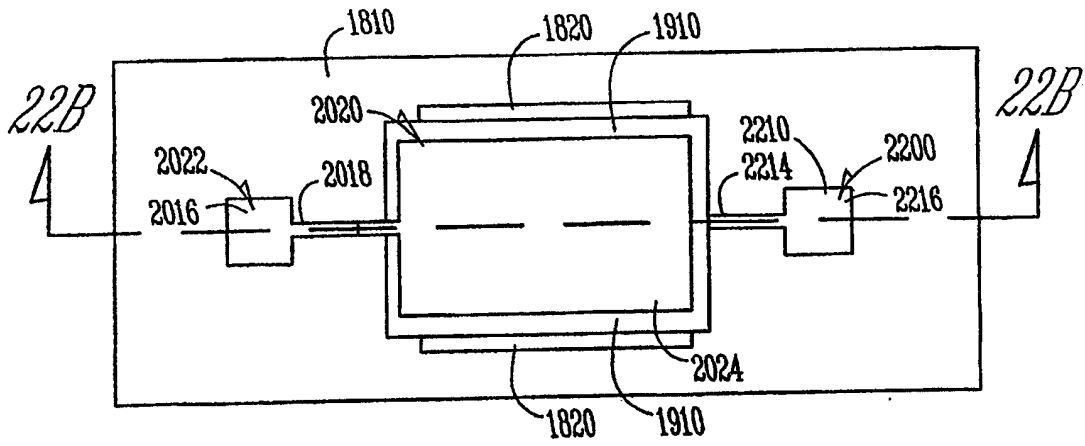


图 22A

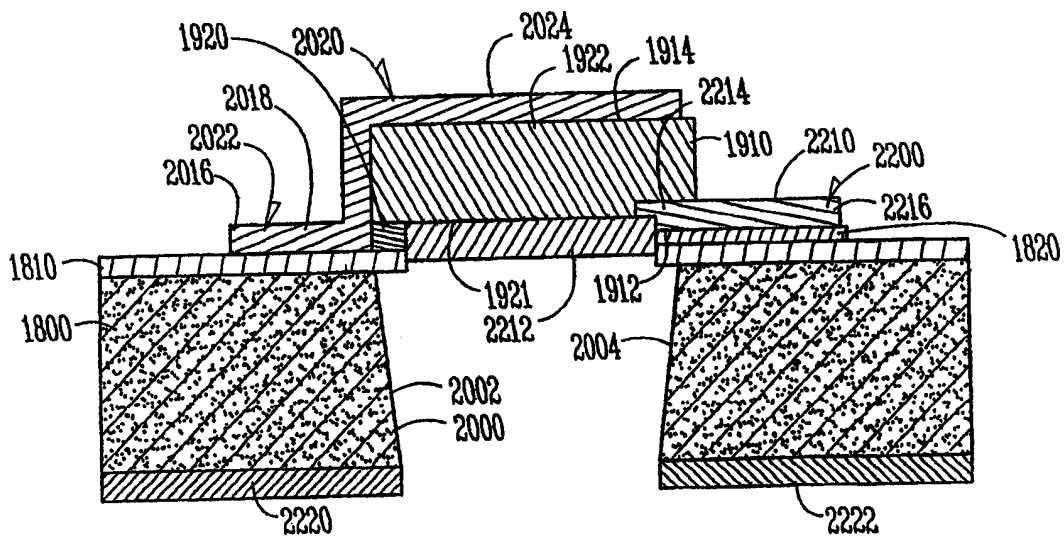


图 22B