

(12) 发明专利

(10) 授权公告号 CN 101184346 B

(45) 授权公告日 2011. 07. 06

(21) 申请号 200710186346. 5

(22) 申请日 2007. 11. 12

(30) 优先权数据

2006-306430 2006. 11. 13 JP

(73) 专利权人 索尼株式会社

地址 日本东京

(72) 发明人 浅田宏平 板桥彻德

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 杜娟

(51) Int. Cl.

H04R 3/00(2006. 01)

(56) 对比文件

CN 1737905 A, 2006. 02. 22, 全文.

CN 101179872 A, 2008. 05. 14, 全文.

WO 2005/053586 A1, 2005. 06. 16, 全文.

CN 1482596 A, 2004. 03. 17, 全文.

US 6683919 B1, 2004. 01. 27, 全文.

审查员 梁军丽

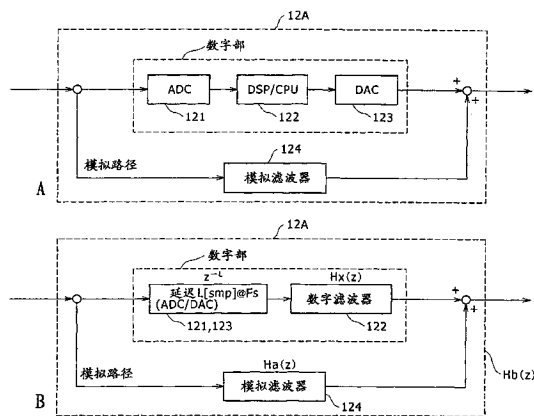
权利要求书 5 页 说明书 21 页 附图 25 页

(54) 发明名称

噪声消除滤波电路、噪声降低信号生成方法和噪声消除系统

(57) 摘要

本发明涉及用于噪声消除的滤波电路、噪声降低信号生成方法以及噪声消除系统。提供一种用于生成噪声降低信号的滤波电路,所述噪声降低信号用于降低通过麦克风收集的噪声信号,所述滤波电路包括:数字部,所述数字部包括模拟/数字转换部,其被配置成将所述噪声信号转换成数字噪声信号;数字滤波部,其被配置成基于所述数字噪声信号生成数字噪声降低信号;以及数字/模拟转换部,其被配置成将所述数字噪声降低信号转换成模拟噪声降低信号;模拟路径,其与所述数字部并联连接并且被配置成按原样输出所述噪声信号或者在通过模拟滤波器进行处理之后再输出;以及合成部,其被配置成将从所述数字部的所述数字/模拟转换部输出的所述模拟噪声降低信号与从所述模拟路径输出的模拟信号进行合成以生成要用于噪声降低的噪声降低信号。



1. 一种滤波电路,用于生成噪声降低信号以降低由麦克风收集的噪声信号,所述滤波电路包括:

数字部,所述数字部包括

模拟 / 数字转换部,被配置成将所述噪声信号转换成数字噪声信号,

数字滤波部,被配置成基于所述数字噪声信号来生成数字噪声降低信号,和

数字 / 模拟转换部,被配置成将所述数字噪声降低信号转换成模拟噪声降低信号;

模拟路径,所述模拟路径与所述数字部并联连接,并且被配置成使所述噪声信号按原样输出或者在经模拟滤波器处理之后输出;以及

合成部,所述合成部被配置成将从所述数字部的所述数字 / 模拟转换部输出的所述模拟噪声降低信号与从所述模拟路径输出的模拟信号进行合成,以生成用于噪声降低的噪声降低信号。

2. 根据权利要求 1 所述的滤波电路,其中,所述数字部的所述数字滤波部包括最小相移型有限脉冲响应滤波器。

3. 根据权利要求 1 所述的滤波电路,其中,所述数字部和所述模拟路径接收由设置在耳机壳体内部的所述麦克风收集的噪声信号的供给,并且用在反馈型噪声消除系统中。

4. 根据权利要求 1 所述的滤波电路,其中,所述数字部和所述模拟路径接收由设置在耳机壳体外部的所述麦克风收集的噪声信号的供给,并且用在前馈型噪声消除系统中。

5. 一种在噪声消除系统中使用的用于生成噪声降低信号的噪声降低信号生成方法,所述噪声降低信号用于响应于经由麦克风收集的噪声信号的供给来降低噪声,所述噪声降低信号生成方法执行:

数字信号处理,所述数字信号处理包括以下步骤:

执行将所述噪声信号转换成数字噪声信号的模拟 / 数字转换步骤,

数字滤波步骤,基于在所述模拟 / 数字转换步骤中被转换成数字信号的所述噪声信号,形成噪声降低信号,以及

数字 / 模拟转换步骤,将在所述数字滤波步骤中生成的所述噪声降低信号转换成模拟信号;

与所述数字信号处理同步地执行模拟信号处理,以便使所述噪声信号按原样输出或者经模拟滤波器处理之后输出;以及

合成处理,将通过所述数字信号处理形成的模拟信号形式的所述噪声降低信号与通过所述模拟信号处理获得的所述模拟信号进行合成,以便生成用于噪声降低的噪声降低信号。

6. 根据权利要求 5 所述的噪声降低信号生成方法,其中,在所述数字滤波步骤中,使用最小相移型有限脉冲响应滤波器来从所述噪声信号形成所述噪声降低信号。

7. 根据权利要求 5 所述的噪声降低信号生成方法,其中,所述噪声降低信号生成方法用在反馈型噪声消除系统中,其中,对于通过所述数字信号处理和所述模拟信号处理而处理的所述噪声信号,使用由设置在耳机壳体内部的所述麦克风收集的噪声信号。

8. 根据权利要求 5 所述的噪声降低信号生成方法,其中所述噪声降低信号生成方法用在前馈型噪声消除系统中,其中,对于通过所述数字信号处理和所述模拟信号处理而处理的所述噪声信号,使用由设置在耳机壳体外部的所述麦克风收集的噪声信号。

9. 一种反馈型噪声消除系统,包括:

麦克风,设置在附于用户耳部的壳体的内部,并且被配置成收集泄漏到所述壳体内部的噪声信号;

滤波电路,被配置成形成噪声降低信号以降低来自所述麦克风所收集的所述噪声信号中的噪声;

放大部,被配置成对通过所述滤波电路形成的所述噪声降低信号进行放大;以及

驱动器,被配置成基于来自所述放大部的所述噪声降低信号,将声音发射到壳体中;

所述滤波电路包括数字部,所述数字部进而包括:

模拟/数字转换部,被配置成接收由所述麦克风收集的所述噪声信号的供给,并且将所述噪声信号转换成数字信号,

数字滤波部,被配置成接收来自所述模拟/数字转换部的数字噪声信号的供给,并且从所述数字噪声信号形成噪声降低信号,以及

数字/模拟转换部,被配置成接收来自所述数字滤波部的所述噪声降低信号的供给,并且将所述噪声降低信号转换成模拟信号,

所述滤波电路还包括:

模拟路径,与所述数字部并联连接,并且被配置成使所述麦克风所收集的所述噪声信号按原样输出或者在经模拟滤波器处理之后输出,以及

合成部,被配置成将从所述数字部的所述数字/模拟转换部输出的模拟信号形式的噪声降低信号与来自所述模拟路径的所述模拟信号进行合成,以便生成用于噪声降低的噪声降低信号。

10. 根据权利要求9所述的噪声消除系统,还包括:

声音质量调节部,被配置成接收作为再现对象的声音信号的供给,并且基于所述声音信号来执行声音质量调节;

再现声音放大部,被配置成接收来自所述声音质量调节部的具有经调节声音质量的声音信号的供给,并且对所接收的声音信号进行放大;以及

再现驱动器,被配置成接收经所述再现声音放大部放大的声音信号的供给,并且响应于所述声音信号将声音发射到所述壳体的内部。

11. 根据权利要求9所述的噪声消除系统,还包括前馈型噪声消除系统部,所述前馈型噪声消除系统部进而包括:

第二麦克风,设置在将附于用户耳部的壳体的外部并且被配置成收集来自噪声源的噪声信号;

第二滤波电路,被配置成形成第二噪声降低信号,以降低来自所述第二麦克风所收集的噪声信号中的噪声;

第二放大部,被配置成对通过所述第二滤波电路形成的所述第二噪声降低信号进行放大;以及

第二驱动器,被配置成基于来自所述第二放大部的所述第二噪声降低信号,将声音发射到壳体中。

12. 根据权利要求11所述的噪声消除系统,还包括:

输入声音再现处理部,所述输入声音再现处理部包括:

声音质量调节部,被配置成接收作为再现对象的声音信号的供给,并且基于所述声音信号来执行声音质量调节;

再现声音放大部,被配置成接收来自所述声音质量调节部的具有经调节声音质量的声音信号的供给,并且对所接收的声音信号进行放大;以及

再现驱动器,被配置成接收经所述再现声音放大部放大的声音信号的供给,并且响应于所述声音信号将声音发射到所述壳体的内部;以及

切换部,被配置成选择性地使所述前馈型噪声消除系统部和所述输入声音再现处理部运转。

13. 根据权利要求 11 或 12 所述的噪声消除系统,其中,所述第二滤波电路具有模拟滤波器的结构,或者

所述第二滤波电路具有数字滤波器的另一结构,所述数字滤波器的另一结构包括:第二模拟/数字转换部,被配置成接收由所述第二麦克风收集的噪声信号的供给并将所接收的噪声信号转换成数字信号;第二数字滤波部,被配置成接收来自所述第二模拟/数字转换部的数字噪声信号的供给,以便形成噪声降低信号;以及第二数字/模拟转换部,被配置成接收来自所述第二数字滤波部的所述噪声降低信号的供给,并且将所述噪声降低信号转换成模拟信号,或者

所述第二滤波电路具有如下结构,该结构包括数字滤波器和第二模拟路径,该第二模拟路径与所述数字滤波器并联连接并且被配置成使所述第二麦克风收集的噪声信号按原样输出或者在经模拟滤波器处理之后输出,并且该结构将所述数字滤波器的输出与所述第二模拟路径的输出进行合成。

14. 根据权利要求 9 所述的噪声消除系统,其中所述数字部的所述数字滤波部包括最小相移型有限脉冲响应滤波器。

15. 一种前馈型噪声消除系统,包括:

麦克风,设置在将附于用户耳部的壳体的外部,并且被配置成收集来自噪声源的噪声信号;

滤波电路,被配置成形成噪声降低信号以降低来自所述麦克风所收集的所述噪声信号中的噪声;

放大部,被配置成对通过所述滤波电路形成的所述噪声降低信号进行放大;以及

驱动器,被配置成基于来自所述放大部的所述噪声降低信号,将声音发射到壳体中;

所述滤波电路包括数字部,所述数字部进而包括:

模拟/数字转换部,被配置成接收由所述麦克风收集的所述噪声信号的供给,并且将所述噪声信号转换成数字信号,

数字滤波部,被配置成接收来自所述模拟/数字转换部的数字噪声信号的供给,并且从所述数字噪声信号形成噪声降低信号,以及

数字/模拟转换部,被配置成接收来自所述数字滤波部的所述噪声降低信号的供给,并且将所述噪声降低信号转换成模拟信号,

所述滤波电路还包括:

模拟路径,与所述数字部并联连接,并且被配置成使所述麦克风所收集的所述噪声信号按原样输出或者在经模拟滤波器处理之后输出,以及

合成部,被配置成将从所述数字部的所述数字 / 模拟转换部输出的模拟信号形式的噪声降低信号与来自所述模拟路径的所述模拟信号进行合成,以便生成用于噪声降低的噪声降低信号。

16. 根据权利要求 15 所述的噪声消除系统,还包括反馈型噪声消除系统部,所述反馈型噪声消除系统部进而包括:

第二麦克风,设置在将附于用户耳部的壳体的内部并且被配置成收集泄漏到所述壳体中的噪声信号;

第二滤波电路,被配置成形成第二噪声降低信号,以降低来自所述第二麦克风所收集的噪声信号中的噪声;

第二放大部,被配置成对通过所述第二滤波电路形成的所述第二噪声降低信号进行放大;以及

第二驱动器,被配置成基于来自所述第二放大部的所述第二噪声降低信号,将声音发射到壳体中。

17. 根据权利要求 15 所述的噪声消除系统,还包括:

声音质量调节部,被配置成接收作为再现对象的声音信号的供给,并且基于所述声音信号来执行声音质量调节;

再现声音放大部,被配置成接收来自所述声音质量调节部的具有经调节声音质量的声音信号的供给,并且对所接收的声音信号进行放大;以及

再现驱动器,被配置成接收经所述再现声音放大部放大的声音信号的供给,并且响应于所述声音信号将声音发射到所述壳体的内部。

18. 根据权利要求 16 所述的噪声消除系统,还包括:

输入声音再现处理部,所述输入声音再现处理部包括:

声音质量调节部,被配置成接收作为再现对象的声音信号的供给,并且基于所述声音信号来执行声音质量调节;

再现声音放大部,被配置成接收来自所述声音质量调节部的具有经调节声音质量的声音信号的供给,并且对所接收的声音信号进行放大;以及

再现驱动器,被配置成接收经所述再现声音放大部放大的声音信号的供给,并且响应于所述声音信号将声音发射到所述壳体的内部;以及

切换部,被配置成选择性地使所述反馈型噪声消除系统部和所述输入声音再现处理部运转。

19. 根据权利要求 16 或 18 所述的噪声消除系统,其中,所述第二滤波电路具有模拟滤波器的结构,或者

所述第二滤波电路具有数字滤波器的另一结构,所述数字滤波器的另一结构包括:第二模拟 / 数字转换部,被配置成接收由所述第二麦克风收集的噪声信号的供给并将所接收的噪声信号转换成数字信号;第二数字滤波部,被配置成接收来自所述第二模拟 / 数字转换部的数字噪声信号的供给,以便形成噪声降低信号;以及第二数字 / 模拟转换部,被配置成接收来自所述第二数字滤波部的所述噪声降低信号的供给,并且将所述噪声降低信号转换成模拟信号,或者

所述第二滤波电路具有如下结构,该结构包括数字滤波器和第二模拟路径,该第二模

拟路径与所述数字滤波器并联连接并且被配置成使所述第二麦克风收集的噪声信号按原样输出或者在经模拟滤波器处理之后输出,并且该结构将所述数字滤波器的输出与所述第二模拟路径的输出进行合成。

20. 根据权利要求 15 所述的噪声消除系统,其中,所述数字部的所述数字滤波部包括最小相移型有限脉冲响应滤波器。

噪声消除滤波电路、噪声降低信号生成方法和噪声消除系统

[0001] 本发明要求 2006 年 11 月 13 日向日本专利局提交的日本专利申请 JP 2006-306430 的优先权,通过引用将其全部内容并入于此。

技术领域

[0002] 本发明涉及用于噪声消除系统的滤波电路和噪声降低信号生成方法,以及使用上述这种滤波电路和噪声降低信号生成方法的噪声消除系统,所述噪声消除系统应用于例如使用户能够欣赏再现音乐等的耳机,用于降低噪声的听筒等装置。

背景技术

[0003] 在现有技术中可获得并入耳机中的有源噪声降低系统。所述噪声降低系统也称为噪声消除系统。因此,下文中将上述这种噪声降低系统称为噪声消除系统。目前投入实际应用的噪声消除系统都是以模拟电路形式来实施的,并且被分为包括反馈型和前馈型的两种类型。

[0004] 例如,在日本专利特开 HEI 3-214892(下文中称为专利文件 1) 中公开了一种噪声降低装置。在专利文件 1 的噪声降低装置中,麦克风单元被设置在要附于用户耳部的传声管(acoustic tube)中。由麦克风单元收集的传声管的内部噪声被相位转换并且被从设置在麦克风单元附近的耳机组件发出,由此降低外部噪声。

[0005] 在日本特开 HEI 3-96199(下文中称为专利文件 2) 中公开了一种噪声降低耳机。在专利文件 2 的噪声降低耳机中,当将耳机附于用户头部时,第二麦克风位于耳机与耳道之间。第二麦克风的输出被用于使得从第一麦克风到耳机的传输特性与外部噪声抵达耳道所经由的路径的传输特性相同,当将耳机附于用户头部时,所述第一麦克风被设置在耳部附近并收集外部声音。所述噪声降低耳机由此可不考虑所述耳机被附于用户头部的方式,而降低外部噪声。

发明内容

[0006] 在想要通过数字电路形成反馈型和前馈型噪声消除系统(在现有技术中由模拟电路组成)的情况下,如果尝试使用西格马-德耳塔($\Sigma \cdot \Delta$)型模拟/数字转换器(下文中简称为 ADC)或者数字/模拟转换器(下文中简称为 DAC),则会引起表现出显著的数字延迟和不能实现充分的噪声降低的问题。虽然在当前情况下可获得能够执行高速转换的顺序转换型 ADC 或者 DAC,但它们实际上是为了军事或者商业应用而设计的并且非常昂贵。因此,很难在并入消费者电器中的噪声消除系统中采用上述转换器。

[0007] 然而,用于耳机或者类似装置的噪声消除系统或者有源噪声降低系统的“数字化结构”具有如下优点,因为能够将系统配置成允许在多个模式中进行自动选择,或者由用户在这些模式中进行人工选择,所以从用户的角度而言,其增强了使用性能。另外,关于再现质量,通过采用可实现精细控制的数字均衡能够实现高声音质量性能。

[0008] 因此,要求提供一种滤波电路、噪声降低信号生成方法以及噪声消除系统,其抑制了数字延迟的影响从而实现了噪声的适当降低,同时保持了通过上述数字化构成所产生的这些优点,所述数字延迟的影响是不能实现充分的噪声降低的主要原因。

[0009] 根据本发明的实施方式,提供一种滤波电路,用于生成噪声降低信号以降低由麦克风收集的噪声信号,所述滤波电路包括:数字部,所述数字部包括:模拟/数字转换部,被配置成将所述噪声信号转换成数字噪声信号,数字滤波部,被配置成基于所述数字噪声信号来生成数字噪声降低信号,和数字/模拟转换部,被配置成将所述数字噪声降低信号转换成模拟噪声降低信号;模拟路径,所述模拟路径与所述数字部并联连接,并且被配置成使所述噪声信号按原样输出或者在经模拟滤波器处理之后输出;以及合成部,所述合成部被配置成将从所述数字部的所述数字/模拟转换部输出的所述模拟噪声降低信号与从所述模拟路径输出的模拟信号进行合成,以生成用于噪声降低的噪声降低信号。

[0010] 所述滤波电路与噪声消除系统一起使用。在所述滤波电路中,被配置成使所述噪声信号按原样输出或者在经模拟滤波器处理之后输出的所述模拟路径与所述数字部并联连接,所述数字部包括所述模拟/数字转换部,数字滤波部以及数字/模拟转换部。合成部将由所述数字部生成的模拟噪声降低信号与从所述模拟路径输出的所述模拟信号进行合成,以生成待用于噪声降低的噪声降低信号。

[0011] 因此,通过数字部形成的噪声降低信号和来自模拟路径的模拟信号,即,由模拟路径形成的噪声降低信号,在能够降低噪声的频带和噪声降低级别方面彼此低偿。因此,可充分确保所述频带和所述噪声降低级别。此外,能够实现通过提供所述数字部而产生数字化构成的优点,即多个模式的设定或选择和数字均衡功能的实施等,并且能够加强从用户角度出发的用户性能。

[0012] 根据本发明的另一实施方式,提供一种反馈型噪声消除系统,包括:麦克风,设置在附于用户耳部的壳体的内部,并且被配置成收集泄漏到所述壳体内部的噪声信号;滤波电路,被配置成形成噪声降低信号以降低来自所述麦克风所收集的所述噪声信号中的噪声;放大部,被配置成对通过所述滤波电路形成的所述噪声降低信号进行放大;以及驱动器,被配置成基于来自所述放大部的所述噪声降低信号,将声音发射到壳体中;所述滤波电路包括:数字部,所述数字部进而包括:模拟/数字转换部,被配置成接收由所述麦克风收集的所述噪声信号的供给,并且将所述噪声信号转换成数字信号,数字滤波部,被配置成接收来自所述模拟/数字转换部的数字噪声信号的供给,并且从所述数字噪声信号形成噪声降低信号,以及数字/模拟转换部,被配置成接收来自所述数字滤波部的所述噪声降低信号的供给,并且将所述噪声降低信号转换成模拟信号,所述滤波电路还包括:模拟路径,与所述数字部并联连接,并且被配置成使所述麦克风所收集的所述噪声信号按原样输出或者在经模拟滤波器处理之后输出,以及合成部,被配置成将从所述数字部的所述数字/模拟转换部输出的模拟信号形式的噪声降低信号与来自所述模拟路径的所述模拟信号进行合成,以便生成用于噪声降低的噪声降低信号。

[0013] 在所述噪声消除系统中,根据设置在要附于用户耳部上的壳体内部的麦克风所收集的噪声信号来生成噪声再现信号。所述噪声消除系统包括生成噪声降低信号的所述数字电路并联连接的数字部和模拟路径。

[0014] 因此,通过所述数字部形成的所述噪声降低信号和来自所述路径的所述模拟信

号,即通过所述模拟路径形成的所述噪声降低信号,在能够噪声降低的频带和噪声降低级别方面彼此补偿。因此,可充分确保所述频带和所述噪声降低级别。另外,也能够受益于通过提供所述数字部而进行数字化构成所产生的优点。

[0015] 所述噪声消除系统还可以包括:声音质量调节部,被配置成接收作为再现对象的声音信号的供给,并且基于所述声音信号来执行声音质量调节;再现声音放大部,被配置成接收来自所述声音质量调节部的具有经调节声音质量的声音信号的供给,并且对所接收的声音信号进行放大;以及再现驱动器,被配置成接收经所述再现声音放大部放大的声音信号的供给,并且响应于所述声音信号将声音发射到所述壳体的内部。

[0016] 在所述噪声消除系统中,能够同时运行反馈型噪声消除系统和包括对来自外部的输入声音进行处理的声音质量调节部、再现声音放大部以及再现驱动器的系统,所述反馈型的噪声消除系统包括滤波电路,所述滤波电路进而包括并联连接的所述数字部和所述模拟路径。

[0017] 利用所述噪声消除系统,能够在有效降低噪声的同时,再现来自外部的声音信号以便由用户欣赏。在这种情况下,能够受益于滤波电路的数字化构成所提供的优点以及通过声音质量调节部的功能加强声音质量的优点。

[0018] 或者,所述噪声消除系统可进一步包括前馈型噪声消除系统部,所述前馈型噪声消除系统部进而包括:第二麦克风,设置在将附于用户耳部的壳体的外部并且被配置成收集来自噪声源的噪声信号;第二滤波电路,被配置成形成第二噪声降低信号,以降低来自所述第二麦克风所收集的噪声信号中的噪声;第二放大部,被配置成对通过所述第二滤波电路形成的所述第二噪声降低信号进行放大;以及第二驱动器,被配置成基于来自所述第二放大部的所述第二噪声降低信号,将声音发射到壳体中。

[0019] 所述噪声消除系统被实施为可同时使用反馈型噪声消除系统和前馈型噪声消除系统两者的噪声消除系统,在所述反馈型噪声消除系统中所述数字部和所述模拟路径并联连接。因此,可实现更高质量级的噪声降低。此外,利用反馈型噪声消除系统也能够受益于所述滤波电路的数字化构成所提供的优点。

[0020] 在此情况下,所述噪声消除系统可进一步包括:输入声音再现处理部,所述输入声音再现处理部包括:声音质量调节部,被配置成接收作为再现对象的声音信号的供给,并且基于所述声音信号来执行声音质量调节,再现声音放大部,被配置成接收来自所述声音质量调节部的具有经调节声音质量的声音信号的供给,并且对所接收的声音信号进行放大,以及再现驱动器,被配置成接收经所述再现声音放大部放大的声音信号的供给,并且响应于所述声音信号将声音发射到所述壳体的内部;以及切换部,被配置成选择性地使所述前馈型噪声消除系统部和所述输入声音再现处理部运转。

[0021] 在所述噪声消除系统中,能够选择性地设置是应当使前馈型噪声消除系统运转,还是应当使用于对输入声音进行处理的所述输入声音再现处理部与反馈型噪声消除系统一起运转,所述反馈型噪声消除系统具有包括并联连接的所述数字部和所述模拟路径的所述滤波电路。

[0022] 利用所述噪声消除系统,如果选择性地使所述前馈型噪声消除系统运转,则能够执行高质量级的噪声降低,由此形成高质量级的无声状态。另一方面,如果选择性地使所述输入声音再现处理部运转,则可再现所输入的再现对象的声音,从而使用户能够欣赏所述

声音,同时通过所述反馈型噪声消除系统抑制了噪声。此外,无论使前馈型噪声消除系统和输入声音再现处理部中的哪一个运转,都能受益于通过反馈型噪声消除系统的滤波电路的数字化构成所提供的优点。

[0023] 总之,利用所述滤波电路和所述噪声消除系统,由所述数字部形成的噪声消除信号和来自所述模拟路径的所述模拟信号,即通过所述模拟路径形成的噪声降低信号,在能够噪声降低的频带和噪声降低级别方面彼此补偿。因此能够充分确保所述频带和所述噪声降低级别。

[0024] 此外,能够实现通过提供所述数字部而进行的数字化构成的优点,即,对多个模式的设定或者选择,以及数字均衡功能等的实施,并且能够加强从用户角度出发的使用性能。

[0025] 结合由相同参考标号表示相同部件或者元件的附图,本发明的上述和其它特征及优点将从下文的说明和所附权利要求中变得明了。

附图说明

[0026] 图 1A 和 1B 是分别示出反馈型噪声消除系统的示意图和框图;

[0027] 图 2A 和 2B 是分别示出前馈型噪声消除系统的示意图和框图;

[0028] 图 3 是例示了表示图 1 中所示的反馈型噪声消除系统的特性的计算表达式的图;

[0029] 图 4 是例示了反馈型噪声消除系统中的相位裕度和增益裕度的板图 (board diagram);

[0030] 图 5 是例示了表示图 2 中所示的前馈型噪声消除系统的特性的计算表达式的图;

[0031] 图 6A、6B 以及 6C 是示出将图 1B 中所示的反馈型噪声消除系统的 FB 滤波电路形成成为数字电路的结构示例的框图;

[0032] 图 7A 和 7B 是例示了与 40 个采样 (采样频率是 48kHz) 的延迟量相对应的增益和相位的图;

[0033] 图 8A、8B 以及 8C 是例示了相位状态的图,其中,采样频率是 48kHz,并且延迟量分别是一个采样、两个采样和三个采样。

[0034] 图 9A 和 9B 是例示了在反馈型噪声消除系统中从驱动器到麦克风的传递函数的测量值的图;

[0035] 图 10A 和 10B 是例示了 FB 滤波电路的预期增益和相位特性的图;

[0036] 图 11A 和 11B 是示出根据本发明的 FB 滤波电路的结构示例的框图;

[0037] 图 12 是例示了图 11B 的 FB 滤波电路的特性和图 11B 中所示的数字滤波部的特性的图。

[0038] 图 13A 和 13B 是示出根据本发明的 FB 滤波电路的结构另一示例的框图;

[0039] 图 14 和 15 是示出应用了根据本发明的不同形式的 FB 滤波电路的不同反馈型噪声消除系统的结构的框图;

[0040] 图 16A 和 16B 是分别例示了图 14 和 15 所示的 ADC/DAC 部的延迟特性中的增益和相位的图;

[0041] 图 17 是示出了 FB 滤波电路的具体结构示例的框图;

[0042] 图 18 是仅例示了图 17 所示的 FB 滤波电路的数字滤波部 (即 LPF 和 MPF 的并联电路) 的特性的图;

[0043] 图 19A 和 19B 是分别例示了图 17 中所示的 FB 滤波电路的数字滤波部和 ADC/DAC 部的相位和增益特性的图；

[0044] 图 20A 和 20B 是例示了图 17 所示的 FB 滤波电路的 β 特性,和通过将所述 β 特性与传递函数的实际测量特性 (ADHM) 相乘而获得的 FB 滤波电路的 ADHM β 特性的图；

[0045] 图 21 是示出所述 FB 滤波电路的结构的具体示例的框图；

[0046] 图 22A 和 22B 是例示了图 21 所示的 FB 滤波电路的 β 特性,和通过将所述 β 特性与传递函数的实际测量特性 (ADHM) 相乘而获得的 FB 滤波电路的 ADHM β 特性的图；

[0047] 图 23 是示出具有合成滤波结构的数字滤波部的 FB 滤波电路的框图；

[0048] 图 24 是示出对模拟输入声音进行 AD 转换以便能够执行数字滤波的噪声消除系统的示意性框图；

[0049] 图 25 是示出被配置成可接受数字输入声音的反馈型噪声消除系统的框图；

[0050] 图 26 是示出包括反馈型系统部分和前馈型系统部分的组合的噪声消除系统的示意性框图；

[0051] 图 27 是示出图 26 中所示的噪声消除系统的详细结构示例的框图；以及

[0052] 图 28 是示出根据本发明的混合 FB 滤波电路的示意性框图,该混合 FB 滤波电路被应用于互补地使用反馈系统和前馈系统的系统。

具体实施方式

[0053] [噪声消除系统]

[0054] 积极消除外部噪声的系统,即噪声消除系统,开始在耳机和听筒中普及。几乎市场上所有的噪声消除系统都由模拟电路形成并且可根据噪声消除技术概略地分成反馈型和前馈型。

[0055] 在描述本发明的优选实施方式之前,参照图 1A 到图 5 来描述反馈型噪声消除系统的结构和操作原理的示例,以及前馈型噪声消除系统的结构和操作原理的示例。

[0056] [反馈型噪声消除系统]

[0057] 首先,描述反馈型噪声消除系统。图 1A 示出耳机系统附于用户头部 (即用户头部 HD) 的情况下的右声道侧的结构,其中所述耳机系统应用了反馈型噪声消除系统。同时,图 1B 示出了反馈型噪声消除系统的总体结构。

[0058] 在应用反馈型系统的情况下,通常麦克风 111 位于图 1A 所示的耳机壳体 (壳体部)HP 的内部。通过所述麦克风 111 收集的信号 (噪声信号) 的逆相位分量 (噪声降低信号) 被反馈并用于伺服控制,从而降低从外部进入耳机壳体 HP 的噪声。在此情况下,麦克风 111 的位置成为与用户的耳部位置相对应的消除点或者控制点 CP。因此麦克风 111 通常设置在接近用户耳部的位置,即,设置在考虑噪声降低效果的均衡器 16 的振动板的前面上。

[0059] 参照图 1B 更详细描述反馈型噪声消除系统。图 1B 中所示的反馈型噪声消除系统包括麦克风和麦克风放大部 11,所述麦克风和麦克风放大部 11 包括麦克风 111 和麦克风放大器 112。噪声消除系统还包括为反馈控制而设计的滤波电路 (下文中称为 FB 滤波电路) 12、合成部 13、功率放大器 14、包括驱动电路 151 和扬声器 152 的驱动器 15、以及均衡器 16。

[0060] 图 1B 中所示的框中描述的字符 A、D、M 以及 $-\beta$ 分别表示功率放大器 14、驱动器 15、麦克风和麦克风放大部 11 以及 FB 滤波电路 12 的传递函数。类似的,均衡器 16 的框中的字符 E 表示均衡器 16 的将与听觉对象的信号 S 相乘的传递函数,并且驱动器 15 与消除点 CP 之间的框中的字符 H 表示从驱动器 15 到麦克风 111 的空间的传递函数,即,所述驱动器与所述消除点之间的传递函数。所述传递函数被表示成复数。

[0061] 参照图 1A 和 1B,字符 N 表示从外部噪声源 NS 进入耳机壳体 HP 中的麦克风位置周围的部分外部的噪声,并且字符 P 表示将到达用户耳部的声压或者输出声音。噪声 N 进入耳机壳体 HP 的原因是例如从耳机壳体 HP 的耳垫的间隙泄漏的作为声压的声音,或者因为施加到耳机壳体 HP 的这种声压所引起的耳机壳体 HP 的振动而传输到所述壳体 HP 内部的声音。

[0062] 此时,在图 1B 中抵达用户耳部的声压 P 由图 3 中的表达式 (1) 来表示。如果关注图 3 中的表达式 (1) 中的噪声 N,则能够识别衰减到 $1/(1+ADHM\beta)$ 的噪声 N。为了使图 3 的表达式 (1) 的系统能够在噪声降低目标频带中作为噪声消除机构稳定运转,需要满足图 3 中的表达式 (2)。

[0063] 总体上,由于反馈型噪声消除系统中的传递函数的乘积的绝对值大于 1 ($1 \ll ADHM\beta$),所以可与按照已有控制理论确定奈奎斯特稳定性一起,按照下列方式对根据图 3 的表达式 (2) 的系统的稳定性进行说明。

[0064] 考虑在图 1B 中的一个位置 ($-ADHM\beta$) 处切断与噪声 N 相关的环路时产生的“开环”。例如,如果在麦克风和麦克风放大部 11 与 FB 滤波电路 12 之间提供切口部分,则可形成“开环”。此开环具有例如通过图 4 所示的板图表示的特性。

[0065] 在选择此开环作为目标的情况下,在奈奎斯特的稳定性确定中有两个条件,即,(1) 当相位通过 0 度点时,增益必须低于 0dB (0 分贝);和 (2) 当增益高于 0dB 时,相位必须不包括 0 度点。

[0066] 如果不满足条件 (1) 和 (2) 的任何一个,则对该环路施加正反馈,从而导致该环路的振荡 (振鸣 (howling))。在图 4 中,参考标记 Pa 和 Pb 各自表示相位裕度,并且 Ga 和 Gb 各自表示增益裕度。在这种裕度小的时候,振荡的可能性高度依赖于使用应用了噪声消除系统的耳机的用户之间的个人差异,并且依赖于耳机安装的偏差。

[0067] 具体来说,图 4 中的横坐标轴表示频率,而纵坐标轴的下半部分和上半部分分别表示增益和相位。从而,当相位经过 0 度点时,如图 4 中的增益裕度 Ga 和 Gb 所示,如果增益低于 0dB,则对环路施加正反馈,从而导致振荡。然而,当增益等于或者大于 0dB 时,如图 4 中的相位裕度 Pa 和 Pb 所示,除非相位不包括 0 度点,否则对环路施加正反馈,从而导致振荡。

[0068] 除了上述噪声降低功能之外,现在描述对来自并入有图 1B 所示的反馈型噪声安全系统的耳机的必要声音的再现。图 1B 中的输入声音 S 是最初通过耳机的驱动器再现的声音信号的通称,所述输入声音 S 例如是来自音乐再现装置的音乐信号、壳体外部的麦克风的声 (其中耳机用作助听功能)、或者通过诸如电话通信的通信传送的声音信号 (其中耳机用作听筒)。

[0069] 如果关注图 3 中的表达式 (1) 中的输入声音 S,则均衡器 16 的传递函数 E 可通过图 3 中的表达式 (3) 来表示。此外,如果还考虑图 3 的表达式 (3) 中的均衡器 16 的传递函

数 E, 则图 1B 的噪声消除系统的声压 P 可通过图 3 中的表达式 (4) 来表示。

[0070] 如果假设麦克风 111 的位置非常接近耳部的位置, 则由于字符 H 表示从驱动器 15 到麦克风 (耳部) 111 的传递函数, 并且字符 A 和 D 分别表示功率放大器 14 和驱动器 15 的传递函数, 所以能够识别出获得了与不具有噪声降低功能的普通耳机的特性类似的特性。注意在此情况下均衡器 16 的传递函数 E 基本上等于开环特性, 如从频率轴上可见。

[0071] [前馈型噪声消除系统]

[0072] 现在对前馈型噪声消除系统进行描述。图 2A 示出在将耳机系统附于用户头部, 即用用户头部 HD 上的情况下, 右声道侧的结构, 所述耳机系统应用前馈型噪声消除系统。同时, 图 2B 示出了前馈型噪声消除系统的总体结构。

[0073] 如图 2A 所示, 在前馈型噪声消除系统中, 麦克风 211 基本上设置在耳机 HP 的外部。随后, 对麦克风 211 收集的噪声进行适当滤波处理, 并且随后通过设置在耳机壳体 HP 内部的驱动器 25 对其进行再现, 以便在接近耳部的位置处消除所述噪声。

[0074] 参照图 2B 更具体地描述前馈型噪声消除系统。图 2B 中所示的前馈型噪声消除系统包括麦克风和麦克风放大部 21, 所述麦克风和麦克风放大部 21 包括麦克风 211 和麦克风放大器 212。噪声消除系统还包括为前馈控制设计的滤波电路 (下文中称为 FF 滤波电路) 22、合成部 23、功率放大器 24、以及包括驱动电路 251 和扬声器 252 的驱动器 25。

[0075] 另外在图 2B 中所示的前馈型噪声消除系统中, 在框中描述的字符 A、D 以及 M 分别表示功率放大器 24、驱动器 25 以及麦克风和麦克风放大部 21 的传递函数。此外, 在图 2 中, 字符 N 表示外部噪声源。噪声从噪声源 N 进入耳机壳体 HP 的主要原因如上文结合反馈型噪声消除系统所述的。

[0076] 此外, 在图 2B 中, 从外部噪声 N 的位置到消除点 CP 的传递函数, 即噪声源与消除点之间的传递函数, 由字符 F 表示。此外, 从噪声源 N 到麦克风 211 的传递函数, 即噪声源与麦克风之间的传递函数, 由字符 F' 表示。此外, 从驱动器 25 到消除点 (耳部位置) CP 的传递函数, 即驱动器与消除点之间的传递函数, 由字符 H 表示。

[0077] 接着, 如果形成前馈型噪声消除系统的核心的 FF 滤波电路 22 的传递函数由 $-\alpha$ 表示, 则在图 2B 中要抵达用户耳部的声压或者输出声音 P 由图 5 中的表达式 (1) 表示。

[0078] 在此, 如果考虑理想状况, 则噪声源与消除点之间的传递函数 F 可由图 5 中的表达式 (2) 表示。那么, 如果将图 5 中的表达式 (2) 带入图 5 中的表达式 (1), 则由于第一项与第二项相互抵消, 则在图 2 所示的前馈型噪声消除系统中的声压 P 可由图 5 中的表达式 (3) 表示。从表达式 (3), 能够认识到噪声被消除, 同时听到的只有音乐信号或者对象声音信号等, 并且可欣赏到与普通耳机操作中类似的声音。

[0079] 然而, 实际上很难获得具有完全满足图 5 所例示的表达式 (2) 的这种传递函数的完全滤波的结构。具体来说, 在中间或者高频区域, 通常不执行上述这种主动噪声降低处理, 而是经常采用由耳机壳体进行的被动声音拦截, 这是出于如下原因, 因为耳部的形状因人而异并且耳机的附着状态也因人而异, 并且特性依据噪声的位置和麦克风的位置而变化。注意图 5 中的表达式 (2) 表示 (从表达式本身可见) 从噪声源到耳部位置的传递函数可通过包括传递函数 α 的电路来模拟。

[0080] 注意, 与反馈型噪声消除系统不同, 可将图 2A 和 2B 中所示的前馈型噪声消除系统中的消除点 CP 设置在如图 2A 所示的用户的任意耳部位置处。然而, 在通常情况下, 传递函

数 α 是固定的,并且预先在设计阶段针对一些目标特征来固定和确定。因此,存在发生如下现象的可能性,即由于耳部形状因人而异,所以不能实现充分的噪声消除效果,或者虽然添加了噪声分量但并非在反转相位中所添加的,从而导致了异常声音的生成。

[0081] 由此,反馈型和前馈型的噪声消除系统总体上具有如下不同特征:当前馈型噪声消除系统具有很低的振荡可能性,而因此具有很高稳定性时,很难获得充分衰减量,而前馈型噪声降低系统要求关注系统的稳定性,同时期望大衰减量。

[0082] 独立地提出了利用适应性信号处理技术的噪声降低耳机。在利用适应性信号处理技术的噪声降低耳机的情况下,将麦克风设置在耳机壳体内部和外部。内部耳机用于分析与滤波处理分量相抵消的误差信号并且生成新适应性滤波器并且对其进行更新。然而,由于耳机壳体外部的噪声基本上由数字滤波器进行处理并且再现,所以噪声降低耳机通常具有前馈型系统的形式。

[0083] [噪声消除系统的数字化构成的必要性和问题]

[0084] 虽然如上所述实施由反馈型和前馈型模拟电路形成的噪声消除系统,但还要求由数字电路形成这种噪声消除系统。另外,已经提出了利用如下适应性信号处理来执行噪声消除的技术,所述适应性信号处理即使由数据滤波器形成 FB 滤波电路 12 或者 FF 滤波电路 22 也不会显示出任何延迟。

[0085] 然而,从系统稳定性的问题,和需要增加处理规模、降低的对象仅针对周期噪声波形、以及不能实现良好效果同时需要较高成本的这些问题来看,目前的情况是器利用适应性信号处理形成数字滤波器从而实现噪声消除的技术尚未商品化。

[0086] 在下文中,具体描述噪声消除系统的数字化构成的必要性和不使用适应性信号处理的数字化构成中的问题。此外,具体描述解决上述问题的本发明。

[0087] 注意,在下文描述中,为了简化描述,作为示例主要描述表现出高噪声衰减效果的反馈型噪声消除系统的应用。然而,针对前馈型噪声消除系统也存在数字化的必要性和问题,并且本发明同样能够解决这些问题。

[0088] [噪声消除系统的数字化构成的必要性]

[0089] 首先,描述噪声消除系统的数字化构成的必要性。如果能够以数字化构成来形成作为反馈型噪声消除系统中的传递函数 $(-\beta)$ 部的 FB 滤波电路 12,则能够享受到以下 (1) 到 (4) 中描述的这些优点。

[0090] 具体来说,(1) 允许自动选择或者由用户人工选择多个模式的系统,并且提高从用户角度出发使用性能。(2) 当使用允许精细控制的数字滤波器时,能够实现表现出降低的偏差的高精确度的控制质量,从而产生噪声降低量和降低频带的增大。

[0091] 此外,(3) 由于能够通过算术运算处理设备(数字信号处理器(DSP)/中央处理单元(CPU))的软件进行修改来改变滤波器的形式,而无需改变部件数量,所以便于进行系统设计或者设备特性的变化所涉及的变更。(4) 由于针对诸如音乐再现或者电话会话的外部输入也使用相同的 ADC/DAC 和 DSP/CPU,所以通过针对这种外部输入信号也应用高度精确的数字均衡,能够预期高声音质量的再现。

[0092] 如果 FB 滤波电路 12 能够以此方式形成为数字化构成,则能够针对各种情况进行灵活控制,并且能够将系统配置成无论使用该系统的用户是谁都能高质量地消除噪声。

[0093] [噪声消除系统的数字化构成中的问题]

[0094] 然而,如上所述,实际应用中,仅将与 FB 滤波电路 12 相对应的部分是由模拟电路形成的系统作为反馈型噪声消除系统。可以利用 ADC、形成数字滤波处理机构(算术运算处理部)的 DSP 或者 CPU、DAC 等对由模拟电路(否则由数字电路)形成的 FB 滤波电路 12 进行配置。

[0095] 然而,具有数字电路结构的 FB 滤波电路 12 需要更多的处理时间。因此 FB 滤波电路 12 增加了处理对象的信号延迟,并且不能适当消除噪声。这是数字化构成的阻碍因素。如果更具体地研究数字化构成的阻碍因素,则发现上述信号的延迟主要是因在由 DSP 和 CPU(下文中称为 DSP/CPU)形成的算术运算处理部(算术运算处理装置)之前和之后插入的 ADC 和 DAC 的延迟所引起的,而不是由 DSP/CPU 构成的数字滤波处理机构(生成用于降低噪声的噪声降低信号的算术运算处理部)所引起的。

[0096] 图 6A、6B 以及 6C 示出了上文参照图 1B 描述的反馈型噪声消除系统的 FB 滤波电路 12 的结构示例,其中 FB 滤波电路 12 以数字化构成而形成。虽然在图 1B 中也以单个块示出 FB 滤波电路 12,但为了以数字化构成来形成在图 6A 中的以单个块示出的 FB 滤波电路 12,如图 6B 所示,FB 滤波电路 12 由 ADC 121、DSP/CPU 122 以及 DAC 123 形成。虽然能够相对自由地将数字滤波器配置成 DSP/CPU 122 中的软件,但其受 ADC 121 和 DAC 123 中内置的滤波器延迟的影响非常大。

[0097] 在此,ADC 121 是用于将麦克风 111 收集并由麦克风放大器 112 放大的信号(噪声信号)转换成数字信号(即数字噪声信号)的块。同时,DSP/CPU 122 是形成噪声降低信号的块,所述噪声降低信号具有与噪声信号相反的相位,并且在考虑相关联电路部的传递函数以及驱动器与消除点之间的传递函数等的情况下能够消除噪声信号。此外,DAC 123 是将由 DSP/CPU 122 形成的数字信号形式的噪声降低信号转换为模拟信号的块。

[0098] 如果图 6B 中示出的 FB 滤波电路 12 的结构被功能表示,则能够将该结构表示为由用于生成延迟 L 的数字滤波部 121、123 和由 DSP/CPU 形成的数字滤波部 122 而形成。接着,在数字化 FB 滤波电路 12 中,如图 6C 所示,针对采样频率 F_s ,强制生成 L 个采样的延迟。因此,即使通过 DSP/CPU 自由设计数字滤波器,也可成功串联插入此组件,如图 6C 中的等效块所示。注意,在可应用图中,[采样]单位被简述为 [smp]。

[0099] 在此,L 个采样的延迟量并非必须是整数,因为 ADC/DAC 等可使用过采样技术。此外,严格的说,当 DSP/CPU 形成输入/输出流时,DSP/CPU 有时具有用于一个到几个采样的缓冲结构,并且缓冲结构也影响电路延迟。然而,在下面的描述中,为了简化说明假设 L 个采样的延迟量是整数,并且 ADC/DAC 所产生的延迟中包括了 DSP/CPU 中产生的延迟量。

[0100] 例如,作为一般示例,如果假设在采样频率 F_s 为 $F_s = 48\text{kHz}$ 的 ADC 和 DAC 中的每个设备内部产生的延迟量是针对采样频率 F_s 的 20 个采样,则即使没有执行与 DSP/CPU 等有关的算术运算,也会在 FB 滤波电路 12 中由 ADC 和 DAC 产生一共 40 个采样的延迟。因此,应用 40 个采样的延迟作为开环对整个系统的延迟。

[0101] 利用实际测量值更具体地描述 FB 滤波电路 12 中涉及的延迟量。图 7A 和图 7B 例示了与 40 个采样的延迟量相对应的增益和相位,其中采样频率 F_s 是 $F_s = 48\text{kHz}$ 。同时,图 8A 到 8C 例示了延迟量分别是 1 个采样、2 个采样以及 3 个采样时的相位状态,同时采样频率 F_s 是 $F_s = 48\text{kHz}$ 。此外,图 9A 和 9B 例示了在反馈型噪声消除系统中从驱动器到麦克风的传递函数的测量值。

[0102] 根具体来说,在图 7A 中,横坐标轴表示频率,并且纵坐标轴表示增益。同时,在图 7B 中横坐标轴表示频率,并且纵坐标轴表示相位。如图 7B 所示,相位的旋转从几十 Hz 开始,并且相位大幅旋转,直到频率到达 $F_s/2$ (24kHz),即到达采样频率 F_s 的一半。

[0103] 如果能够理解,则能够很容易地看出采样频率 $F_s = 48\text{kHz}$ 的一个采样的延迟与如图 8A 所示的 $F_s/2$ 频率处的 180 度 (π) 的相位延迟相对应,并且类似地两个采样的延迟和三个采样的延迟分别与如图 8B 和 8C 所示的 360 度 (2π) 和 540 度 (3π) 相对应。换言之,在示例中,当延迟量增加一个采样时,相位延迟增加 π 。

[0104] 同时,在反馈型噪声消除系统中,仍如图 1A 所示,由于麦克风 111 的位置被设置在驱动器 15 的前面附近,所以它们之间的距离很小,并且能够认识到从驱动器到麦克风的传递函数表现出相对少量的相位旋转,如图 9B 所示。这可从图 7B 和图 9B 之间的比较中显见。

[0105] 在其特性如图 9A 和 9B 所示的反馈型噪声消除系统中,从驱动器到麦克风的传递函数与图 3 中的表达式 (1) 和 (2) 中的 ADHM 相对应,并且此传递函数与频率轴上的 FB 滤波电路 12 的 $-\beta$ 特性之间的乘积结果实际上形成开环。此开环的特性必须满足如下两个条件:(1) 当相位通过 0 度点时,增益必须小于 0dB (0 分贝),和 (2) 当增益大于 0dB 时,相位必须不包括 0 度点。

[0106] 如果在此再次检查图 7B 的相位特性,则能够看出在 1kHz 附近相位从 0 度开始旋转了一周 (2π)。此外,在图 9B 的 ADHM 特性中(在从驱动器到麦克风的传递特性中),相位延迟依据从驱动器到麦克风的距离而存在。

[0107] 如果对在功能上表示 FB 滤波电路 12 的图 6C 中所示的框图或者结构图进行检查,则当通过 DSP/CPU 将自由设计的滤波部 122 (利用 DSP/CPU 实施) 串联连接到延迟部件时,从定律来看基本上很难设计出在数字滤波部 122 中具有超前相的滤波器。然而,根据滤波器形状的配置,仅能够补偿特定频带中的“部分”相位超前。然而,无法在较宽频带上形成对 ADC/DAC 的延迟分量所产生的相位旋转进行补偿的这种相位超前电路。

[0108] 基于此,能够认识到即使在 FB 滤波电路 12 ($-\beta$ 块) 中通过 DSP/CPU 122 设计优选数字滤波器,在此情况下能够通过反馈结构获得噪声降低效果的频带也被限定为小于其中相位旋转一周的大约 1kHz,并且如果假设还包括 ADHM 特性的开环,并且考虑相位裕度和增益裕度,则进一步缩窄了衰减量和衰减频带。

[0109] 图 10A 和 10B 例示了 FB 滤波电路 12 的预期特性。具体来说,图 10A 例示了预期增益特性,并且图 10B 例示了预期相位特性。如图 10A 所示,能够看到针对图 9A 和 9B 中所示的这种特性的 FB 滤波电路 12 的预期特性 (β 特性 (FB 滤波电路 12 中的反相系统)) 具有如下形状:增益形状在希望噪声降低效果的频率范围上基本上为山脉形状,如图 10B 所示没有发生过度的相位旋转。具体来说,在图 10B 中,相位特性在从低频区域到高频区域的范围内没有表现为一周。

[0110] 然而,在如图 6B 和 6C 所示的这种配置中,为了利用串联连接的数字滤波器来形成具有如图 10A 和 10B 所示的这种特性的 FB 滤波电路 (β 滤波形状) 从而获得如图 7B 所示的这种具有多个相位旋转的延迟特性,要求进行大量相位恢复,而这是不可能的。因此当前的目标是产生相位没有旋转一周的形状,因为如果相位在 FB 滤波器 (β 滤波器) (或者 FB 滤波电路 ($-\beta$ 块)) 中旋转一周,则根据图 4 的形状限制也将显著损害噪声衰减特性。

[0111] 注意,如果在噪声降低的目标频带 (主要在低频区域) 中相位旋转较小,则在频带

外部的相位变化基本上没有关联（只有当增益下降时）。然而，如果在高频区域中的相位旋转量较大，则通常对低频区域的影响不小，并且因此，本发明旨在在设计中减小较宽频带上的相位旋转。在这个意义上，与在系统设计中使用模拟电路的情况相比，在显著减少噪声降低效过方面并非优选的缺点换成了上述数字化构成的优点。

[0112] [本发明的具体结构和操作]

[0113] 根据本发明，在能够减少 FB 滤波电路 12 和 FF 滤波电路 22 中的延迟以保持较高噪声降低效果的同时，充分利用了通过 FB 滤波电路 12 和 FF 滤波电路 22 的数字化构成而实现的上述优点。

[0114] 注意，本发明不仅能够应用于反馈型噪声消除系统，而且能够应用于前馈型噪声消除系统，下面为了简化说明，描述本发明应用于反馈型噪声消除系统的情况作为示例。

[0115] 图 11A 和 11B 示出根据本发明的 FB 滤波电路的结构示例。在此未将 FB 滤波电路 12A 设计成仅由如图 6B 所示的包括 ADC/DAC 的数字元件来替换。具体来说，将新 FB 滤波电路 12A ($-\beta$ 块) 设计成使得与包括 ADC 121、DSP/CPU 122 以及 DAC 123 的数字部并联地额外提供了包括模拟滤波器 124 的模拟路径，使得能够累加来自数字部和模拟路径的输出信号作为模拟信号，如图 11A 所示。

[0116] 参照图 11A 所示的具有上述配置的 FB 滤波电路 12A 能够按照如下方式来表示，如图 11B 所示其包括生成延迟 L 的 ADC/DAC 部 121、123，和由 DSP/CPU 形成的数字滤波部 122。另外在图 11B 中针对采样频率 F_s ，通过 ADC/DAC 部 121、123 强制生成 L 个采样的延迟，并且与图 6C 类似将该延迟表示为“延迟 $L[\text{smp}]@F_s$ ”。

[0117] 在将图 11A 和 11B 所示的 FB 滤波电路 12A 和配置成使得通过混合器部（合成部）将模拟滤波器 124 的模拟信号形式的输出和数字滤波部 122 的模拟形式的输出相加的情况下，FB 滤波电路 12A 的结构不限于此。图 13A 和 13B 示出了根据本发明的 FB 滤波电路的另一示例。

[0118] 图 13A 所示的 FB 滤波电路 12B 被配置成不包括模拟滤波器 124，同时将输入到包括 ADC 121、DSP/CPU 122 以及 DAC 123 的数字部的模拟信号加到所述数字部的输出（模拟信号）上。具有刚刚参照图 13A 所示的结构 FB 滤波电路 12B 能够按照如下方式表示，如图 13B 所示，其中其由 ADC/DAC 部 121、123 和数字滤波部 122 组成，所述 ADC/DAC 部 121、123 由生成 L 个采样延迟的 ADC/DAC 形成，所述数字滤波部 122 由 DSP/CPU 形成。

[0119] 能够将图 13A 和 13B 所示的 FB 滤波电路 12B 解释为图 11A 和 11B 所示的 FB 滤波电路 12A 的特殊形式。然而，图 13A 和 13B 所示的 FB 滤波电路 12B 因为没有模拟滤波器因而没有模拟终端，所以在偏差和稳定性方面能够确保系统的高可靠性。

[0120] 接着，将 FB 滤波电路 12B 设计成使得在与通过显示出直通特性的模拟路径执行的处理并行地执行通过所述模拟滤波器 124（如图 11A 和 11B 所示）或者具有直通特性的模拟路径（如图 13A 和 13B 所示）的处理之后，通过将由模拟滤波器 124 处理的模拟信号加到通过数字部（数字滤波器）处理的信号而获得的信号可以具有如图 10A 和 10B 所示的作为 β 特性的这种滤波器特性。虽然通常能够变更模拟滤波电路，但这增加了系统规模。另一方面，通过 DSP/CPU 上的软件可容易地执行数字滤波器的变更。

[0121] 因此，为了使用图 11A 和 11B 中所示的 FB 滤波电路 12A 或者图 13A 和 13B 中所示的 FB 滤波电路 12B，以便并入具有不同噪声降低效果的多个模式，有效的技术是按原样保

持模拟滤波器或者直通模拟路径,同时设计多个数字滤波器并且根据情况需要选择性地使用这些数字滤波器。这种技术可用于根据本发明实施方式的 FB 滤波电路。

[0122] 图 14 和 15 中的每一个示出了完整的反馈型噪声消除系统的结构,其中所述系统应用了根据本发明的 FB 滤波电路。具体来说,图 14 示出了反馈型噪声消除系统,其中具有图 11A 和 11B 中所示的结构 FB 滤波电路 12A,即包括由 ADC 121、DSP/CPU 122 以及 DAC123 组成的数字部和与该数字部并联连接的模拟滤波器 124 的 FB 滤波电路 12A 插入在麦克风和麦克风放大部 11 与功率放大器 14 之间。

[0123] 同时,图 15 示出了另一反馈型噪声消除系统,其中具有图 13A 和 13B 中所示结构的 FB 滤波电路 12B,即包括由 ADC 121、DSP/CPU 122 以及 DAC 123 组成的数字部和具有直通特性并且与该数字部并联连接的模拟路径的 FB 滤波电路 12B 插入在麦克风和麦克风放大部 11 与功率放大器 14 之间。

[0124] 如图 14 和 15 所示,具有图 11A 和 11B 所示的结构 FB 滤波电路 12A 和具有图 13A 和 13B 所示的结构 FB 滤波电路 12B 可用作反馈型噪声消除系统的 FB 滤波电路。

[0125] 图 12 示出了图 11B 所示的 FB 滤波电路 12A 的特性 $H_b(z)$ 和图 11B 所示的数字滤波部 (DSP/CPU) 122 的特性 $H_x(z)$ 的计算表达式。

[0126] 参照图 11B,如果模拟滤波 124 的特性由 $H_a(z)$ 表示,数字滤波部 122 的特性由 $H_x(z)$ 表示,并且 β 特性(设计目标特性,即 FB 滤波电路 12A 的特性)由 $H_b(z)$ 表示,则特性 $H_b(z)$ 可由利用如图 12 中的表达式 (1) 的 z 转换的表达式来表示。

[0127] 注意可通过最初在模拟区中的特性来限定特性 $H_a(z)$ 和 $H_b(z)$,并且也按照模拟模式来执行实际加法。然而,在此为了便于计算,在图 11A、11B 以及 12 中的数字区中可将 $H_a(z)$ 和 $H_b(z)$ 特性处理成针对采样频率 F_s 为离散的。

[0128] 接着,如果将图 12 中的表达式 (1) 转换成用于确定数字滤波部 122 的特性 $H_x(z)$ 的表达式,则获得图 12 中的这种表达式 (2)。在图 12 的表达式 (2) 中,由于作为系数部分的 z 的第 L 次幂的部分 ($z+L$ 部分) 表示时间超前了 L 个采样,为了使数字滤波器 $H_x(z)$ 满足定律,目标特性 $H_b(z)$ 与模拟滤波器 $H_a(z)$ 之间的脉冲响应差 ($H_b(z)-H_a(z)$) 必须从时间轴上的顶点开始的 L 个采样的时间周期内保持一致。如果它们在 L 个采样的时间周期内的响应中没有保持一致,则特性 $H_x(z)$ 变为具有负时间系数,并且实际上不能构造滤波器。

[0129] 在下文中,考虑反馈型噪声消除系统作为示例,详细描述应用了根据本发明的 FB 滤波电路的噪声消除系统,所述反馈型噪声消除系统使用具有图 13A 和 13B 中所示结构的 FB 滤波电路 12B,所述图 13A 和 13B 中所示的结构包括采样频率 F_s 为 $F_s = 96\text{kHz}$ 并且 ADC/DAC 部的延迟是 26 个采样的数字滤波器和具有直通特性并且与数字滤波器并联连接的模拟路径。

[0130] 图 16A 和 16B 例示了本示例中的 ADC/DAC 121 和 123 的延迟特性的增益和相位。具体来说,在图 16A 中,横坐标轴表示频率并且纵坐标轴表示增益。同时在图 16B 中,横坐标轴表示频率并且纵坐标轴表示相位。从图 16A 和 16B 的特性和与图 7A 和 7B 所例示的采样频率 $F_s = 48\text{kHz}$ 情况下的 40 个采样的延迟量相对应的增益和相位的特性之间的比较中可见,与图 7 所例示的特性相比,图 16A 和 16B 所例示的特性的采样频率 F_s 较高并且滤波器延迟较小。因此在 6kHz 中相位旋转一周,并且相位裕度相对于产生噪声衰减效果的 β 特性增加。

[0131] 然而,即使具有如图 16A 和 16B 所示的这种 ADC/DAC 延迟特性,如果如图 6A 到 6C 所示的这种 β 特性块直接被数字滤波器替换,则能够实现噪声降低效果的带宽变得比使用模拟滤波器的情况下更窄并且噪声降低效果变低。

[0132] 为了尽量利用数字化构成的优点(诸如模式转变等)同时扩展频带和噪声衰减效果,采用上文参照图 11A、11B、13A 以及 13B 所述的技术(下文中称为混合反馈系统的技术)。参照图 17 到 22B 描述这种 FB 滤波电路的结构和特性的示例。

[0133] [混合反馈型 FB 滤波电路的具体示例]

[0134] [混合反馈型 FB 滤波电路的具体示例 1]

[0135] 图 17 示出 FB 滤波电路 12C 作为 FB 滤波电路的结构示例,即具体示例 L 参照图 17, FB 滤波电路 12C 被配置成将模拟路径设计成直通路,而不使用模拟滤波器,同时利用低通滤波器(LPF)1221 和由数字二阶 IIR(无限冲激响应)形成的中间存在滤波器(MPF)1222 的并联电路,而形成数字滤波部 122。换言之,图 17 所示的 FB 滤波电路 12C 是图 13A 和 13B 所示的 FB 滤波电路 12B 的具体结构的示例之一。

[0136] 注意,仍然在图 17 中以单个块示出作为用于生成延迟的部分的 ADC 121 和 DAC 123,实际上将形成数字滤波部 122 的 LPF 1221 的输出和 MPF 1222 的输出通过 DAC 123 转换成模拟信号,并且随后按照通过合成部 125 加入来自模拟路径的模拟信号的形式来进行合成。通过合成部 125 合成的信号被提供给反相器 126,通过反相器 126 对信号进行处理以便具有相反相位,并且输出处理之后的所述信号。

[0137] 图 18 仅例示出来自图 17 中所示的 FB 滤波电路 12C 中的数字滤波部(LPF 和 MPF 的并联电路)122 的特性。同时,图 19 例示了其中除了数字滤波部 122 的特性之外还包括通过 ADC/DAC 部 121、123 产生的 16 个采样的延迟的特性。在图 18 和 19 中,上部分示出相位特性的曲线图,其中横坐标轴表示频率并且纵坐标轴表示相位,同时下部分示出增益特性的曲线图,其中横坐标轴表示频率并且纵坐标轴表示增益。

[0138] 从图 18 与 19 之间的比较可见,上部分的曲线图表现出了差异。具体来说,如果将 ADC/DAC 部的延迟特性添加到数字滤波部 122 的特性中,即如果包括了通过 ADC/DAC 产生的 16 个采样的延迟,则虽然增益特性没有差异,但相位特性呈现处差异。换言之,增益特性包括相位旋转。

[0139] 下文中参照图 18 和 19 描述图 17 所示的 FB 滤波电路 12C 的特性(β 特性),所述 FB 滤波电路 12C 包括由数字滤波部 122 和 ADC/DAC 部 121、123 组成的数字部,并且图 20A 例示了具有直通特性的模拟路径。参照图 20A,最上部分的曲线图是传递函数的脉冲响应的顶部(128 个采样)的曲线图,其中横坐标轴表示采样数并且纵坐标轴表示级别。中间部分的曲线图是相位特性的曲线图,其中横坐标轴表示频率,并且纵坐标轴表示相位。最下部分的曲线图是增益特性的曲线图,其中横坐标轴表示频率并且纵坐标轴表示增益。

[0140] 从图 20A 可见,添加模拟路径抑制了相位旋转,并且在从低频区域到高频区域的范围内相位没有旋转一周。从另一相位观察特性的情况下,变成噪声降低中心的低频特性受到数字滤波部 122 的影响较大,但在相位旋转可能增加 ADC/DAC 部的延迟的中间频率和高频率区域中,可有效利用表现出快速响应的模拟路径的特性。

[0141] 在图 20B 中例示了通过将图 20A 所示的特性,即图 17 所示的 FB 滤波电路 12 的特性(β 特性),与图 9A 和 9B 中例示的传递函数(ADHM)的实际测量特性进行相乘所获得的

特性 (ADHM β) 的曲线图。在图 20B 中,也与图 20A 类似,在最上部的曲线图是传递函数的脉冲响应的顶部 (128 个采样) 的曲线图,其中横坐标轴表示采样数并且纵坐标轴表示级别。中间部分的曲线图是相位特性的曲线图,其中横坐标轴表示频率并且纵坐标轴表示相位。最下部的曲线图是增益特性的曲线图,其中横坐标轴表示频率并且纵坐标轴表示增益。

[0142] 接着,图 20B 中所示的传递特性的曲线图是系统的曲线图,其中反转了开环的相位 ($-ADHM\beta$) (乘以 -1)。如果考虑此系统作为其中反转了图 6A 到图 6C 所示的 FB 滤波电路 12 的相位的系统,则在 $-\pi$ (-180 度) 或者 π (180 度) 点处发生振荡。因此,在此相位点附近,增益侧特性必需小于 0dB 。

[0143] 因此,如果如中间部分的曲线图所示防止环路振荡的相位裕度是 30 度 (相位的有效范围从 -150 度到 150 度),并且将增益的纵坐标轴视为相对值,则实际上可在图 20B 的最下部所示的曲线图上平移 FB 滤波电路的特性 (β 特性),直到由粗线表示的水平虚线达到新 0dB 。在此情况下,对反馈环路的最大贡献为大约 13dB 。注意,虽然根据山脉形状,相位裕度在低频率侧和高频率侧上都存在,但必然要将增益调节到较少可能发生振荡的界限之上。

[0144] [混合反馈型 FB 滤波电路的具体示例 2]

[0145] 图 21 示出 FB 滤波电路 12D 作为 FB 滤波电路的结构的具体示例 2。参照图 21,也将 FB 滤波电路 12D 配置成将模拟路径设计成直通路,并且没有使用模拟滤波器。此外,对图 21 中示出的 FB 滤波电路 12D 进行处理,以便将具有 IIR 滤波器结构的 MPF 1223 和另一 MPF 1224 设置在具有数字二阶 IIR 滤波器的结构并且并联设置的 LPF 1221 和 MPF 122sa 之后的位置处,并且 MPF1223 和另一 MPF 1224 分别用于在带宽较窄情况下增加衰减量。

[0146] 具体来说,虽然图 17 所示的 FB 滤波电路 12C 的结构用于相对较宽的带宽,但图 21 所示结构的 FB 滤波电路 12D 即使在带宽较窄的情况下也显示出较大的衰减量。注意,图 21 所示结构的 FB 滤波电路 12D 也具有直通特性的模拟路径,并且是图 13 所示的 FB 滤波电路 12B 的结构的具体示例之一。

[0147] 另外在图 21 所示的 FB 滤波电路 12D 的情况下,ADC 121 和 DAC123 由一个块表示成用于生成延迟的部分,并且来自 MPF 1224 的输出由 DAC 123 转换成模拟信号,随后通过合成部 125 将其与来自模拟路径的模拟信号进行合成。由合成部 125 合成的信号被提供给反相器 126,反相器 126 对所述信号进行处理以便反转其相位,此后输出所述信号。

[0148] 图 22A 例示了在固定模拟路径时图 21 所示结构的 FB 滤波电路 12D 的特性 (β 特性)。同时,图 22B 是通过将图 22A 所示的特性,即图 21 示出的 FB 滤波电路 12D 的特性 (β 特性),与图 9A 和 9B 中所示的传递函数 (ADHM) 在频率轴上的实际测量特性相乘所获得的特性 (ADHM β) 的曲线图。

[0149] 在图 22A 和 22B 的每一个中,最上部的曲线图是传递函数的脉冲响应的顶部 (128 个采样) 的曲线图,其中横坐标轴表示采样数并且纵坐标轴表示级别。中间部分上的曲线图是相位特性的曲线图,其中横坐标轴表示频率,并且纵坐标轴表示相位。最下部的曲线图是增益特性的曲线图,其中横坐标轴表示频率并且纵坐标轴表示增益。

[0150] 仍然在图 22A 中,与上述图 20A 的情况类似,通过添加模拟路径来抑制相位旋转,并且在从低频区域到高频区域的范围上,相位没有旋转一周。在从另一相位观察特性的情

况下,变成噪声降低中心的低频特性受到数字滤波部 122 的影响很大,但在相位旋转可能增加 ADC/DAC 部的延迟的中频区域和低频区域中,可有效利用表示快速响应的模拟路径的特性。

[0151] 另外在图 22B 中,与图 20B 的情况类似,如果如中部上的曲线图所示,用于防止环路振荡的相位裕度是 30 度(相位的有效范围是 -150 度到 150 度),并且将增益纵坐标轴视为相对值,则在图 20B 的最下部所示的曲线图上 FB 滤波电路的特性(β 特性)实际上可平移,直到粗线表示的水平虚线抵达新的 0dB。

[0152] [混合反馈型 FB 滤波电路的具体示例 3]

[0153] 虽然在上述具体示例 1 和 2 中,通过 IIR 滤波器代表数字滤波部以便简化说明,但数字滤波部不限于此。例如,可使用 FIR(无限冲激响应)滤波器自己或者由并联连接或者串联连接的 IIR 和 FIR 滤波器两者形成的组合滤波器。在此情况下,仍然在 FIR 滤波器的设计中,为了尽可能避免不必要的相位旋转,优选的是设计适当增益,随后建立最小相变类型。通过以此方式利用最小相变类型的 FIR 滤波器,可避免上述这种相位旋转并减少延迟,并且可高度精确地实现噪声降低。

[0154] 图 23 示出了具有组合滤波器的结构的数字滤波部 122 的 FB 滤波电路 12E。参照图 23,FB 滤波电路 12E 包括数字滤波部 122,其中并联设置 IIR 滤波器 122x 和另一 IIR 滤波器 122y,并且在 IIR 滤波器 122x 和 122y 之后的位置上设置最小相移类型的 FIR 滤波器 122z。以此方式形成具有数字滤波部 122 的 FB 滤波电路,其中,利用 IIR 滤波器和 FIR 滤波器形成组合滤波器。

[0155] 此外,虽然在上述具体示例的 FB 滤波电路中,利用 96kHz 的相对高采样频率,以便实现高噪声降低效果(有效频带和有效增益),但采样频率不限于此。依据目标效果量,即使降低采样频率,如果使用具有包括并联设置的数字路径和模拟路径的 FB 滤波电路的反馈型噪声消除系统,即,使用混合反馈型噪声消除系统,也能实现类似噪声降低效果。

[0156] [噪声消除系统的应用]

[0157] 现在描述利用根据本发明的混合反馈型 FB 滤波电路的噪声消除系统的应用。

[0158] [噪声消除系统的应用 1]

[0159] 在图 1、14 以及 15 所示的反馈型噪声消除系统中,在对作为听觉对象的模拟输入声音 S(诸如再现音乐、电话会话音、从外部收集的声音等)执行模拟均衡之后,以模拟信号的形式添加所述模拟输入声音 S。然而,如果模拟输入声音 S 是经过 AD(模拟/数字)转换的,并且经过数字滤波(均衡)的,则能够高度精确地实现优良的声音质量。

[0160] 图 24 示出了被配置成对模拟输入声音 S 进行 AD 转换和均衡的噪声消除系统。参照图 24,由驱动电路 151 和扬声器 152 形成的驱动器 15 被设置在要附于用户头部(即用户头部 HD)的耳机的耳机壳体 HP 的内部。此外,麦克风设置在用户耳部之一的位置附近,即在耳机壳体 HP 的内部的消除点 CP 附近。

[0161] 通过麦克风放大器 112 对通过麦克风 111 收集并转换成电信号的声音信号,即噪声信号进行放大,并且将该信号提供给具有模拟路径的混合型 FB 滤波电路 12F。接着,通过 FB 滤波电路 12F 对该噪声信号进行处理以便形成噪声降低信号,接着将该噪声降低信号经由功率放大器 14 提供给驱动器 15,以便从驱动器 15 发射所述声音,从而降低所述噪声信号。

[0162] 从图 24 可见,FB 滤波电路 12F 是混合反馈型的,其中彼此并联设置由 ADC 121、数字滤波部 122 以及 DAC 123 形成的数字部,和具有模拟滤波器 124 的模拟路径。合成部 13 对由数字部的 DAC 123 转换成模拟信号的噪声降低信号和来自模拟路径的模拟信号进行合成。注意下文中将混合反馈型 FB 滤波电路称为混合 FB 滤波电路。

[0163] 在图 24 所示的噪声消除系统的混合 FB 滤波电路 12F 中,ADC121 包括用于将模拟输入声音 S 转换成数字信号的 ADC 121a 和用于将来自麦克风放大器 112 的所收集的声音信号转换成数字信号的另一 ADC 121b。

[0164] DSP/CPU 122 实现:用于输入声音 S 的均衡器/效果部 122a;用于生成噪声降低信号的滤波部 122b;以及用于将来自均衡器/效果部 122a 和来自滤波部 122b 的输出信号进行合成的合成部 122c。注意,在图 24 中,将均衡器/效果部 122a 表述为 EQ/效果。

[0165] 以此方式,由于图 24 所示的混合 FB 滤波电路 12F 具有与用于噪声降低的环路相分离的一个 ADC 121a,所述数字滤波部 122 可以对输入声音 S 执行均衡等,或者能够将输入声音 S 与来自环路的用于噪声降低的噪声降低信号进行合成或者混合,并且将所得信号提供给 DAC 123。

[0166] 由于以上述方式配置图 24 所示噪声消除系统,所以能够对模拟输入声音 S 进行 AD(模拟/数字)转换和数字滤波(均衡等),从而以较高精确度实现精细声音质量调节,并且有效实现噪声降低。

[0167] 图 25 示出被配置成接受数字输入声音 SD 的反馈型噪声消除系统。虽然图 24 所示的噪声消除系统包括 ADC 121a 以便接受输入声音 S 的输入,但也可以在以某种方式对输入声音 S 进行数字化之后,输入所述输入声音 S。

[0168] 在此情况下,如图 25 所示,反馈型噪声消除系统被配置成将数字输入声音 SD 直接提供给实施均衡器/效果部 122a 的功能的、对来自外部的数字输入声音 SD 进行处理的数字滤波部 122。

[0169] 具体来说,图 25 所示的反馈型噪声消除系统的 FB 滤波电路 12G 包括 ADC 121b、包括均衡器/效果部 122a 和滤波部 122b 的数字滤波部 122、DAC 123、模拟滤波器 124 以及合成部 13。因此,图 25 中所示的 FB 滤波电路 12G 被配置成与图 24 所示的噪声消除系统类似,除了其不包括用于输入声音 S 的 ADC 121a 之外。

[0170] 在将反馈型噪声消除系统配置成如图 25 所示那样接受数字输入声音 SD 的供给的情况下,还能够适当处理以数字形式提供的数字输入声音 SD,并且也能有效地实现噪声的降低。

[0171] [噪声消除系统的应用 2]

[0172] 作为本发明的另一应用,还能够以利用反馈系统和前馈系统两者的结合的方式来修改噪声消除系统的基本结构从而获得噪声降低效果。图 26 示出包括反馈系统和前馈系统两者的噪声消除系统。

[0173] 参照图 26,所示噪声消除系统包括:反馈系统部 1,其是反馈型噪声消除系统部;和前馈系统部 2,其是前馈型噪声消除系统部。

[0174] 将通过设置在将附于用户头部 HD 上的耳机壳体 HP 内部的麦克风 111 所收集的声音信号,即噪声信号,提供给反馈系统部 1。反馈系统部 1 借助未示出的 FB 滤波部来生成噪声降低信号,并且将所生成的噪声降低信号提供给合成部 3。

[0175] 同时,将设置在将附于用户头部 HD 的耳机壳体 HP 外部的另一麦克风 211 所收集的另一声音信号,即另一噪声信号,提供给前馈系统部 2。前馈系统部 2 借助 FF 滤波部生成噪声降低信号,并且所生成的噪声降低信号被提供给合成部 3。

[0176] 合成部 3 对来自反馈系统部 1 的噪声降低信号和来自前馈系统部 2 的噪声降低信号进行合成,并且将所得噪声降低信号提供给包括驱动电路 351 和扬声器 352(图 27)的驱动器 35,以便驱动器 35 根据噪声消除信号来发出声音,由此从听觉上降低可能抵达用户耳部的噪声。

[0177] 与反馈系统不同,由于前馈系统基本上不参照控制点的声压,并且包括在设计时固定的单个典型滤波器,所以在消除点 CP2 处,基于噪声源的位置或者个人耳部特征的不同,部分噪声分量可能因多于设计时估计的一个量而仍然保留在再现对象频带的范围内。然而,在同时也使用参照消除点 CP1 的控制点的反馈系统的情况下,也能够消除由前馈系统进行的噪声降低之后仍然可能残留的噪声分量。因此,能够实现噪声降低效果的增加。

[0178] 图 27 更具体地示出包括图 26 所示的反馈系统部 1 和前馈系统部 2 的噪声消除系统的结构示例。

[0179] 参照图 27,在图 27 的右部示出的麦克风和麦克风放大部 11、FB 滤波电路 12A 和 12B、功率放大器 14 以及驱动器 35 协作形成反馈系统部 1。同时,在图 27 的左部示出的麦克风和麦克风放大部 21、FF 滤波电路 22、功率放大器 24 以及驱动器 35 协作形成前馈系统部 2。

[0180] 注意,在图 27 中,为了彼此区别地清楚示出反馈系统部 1 的结构和前馈系统部 2 的结构,在反馈系统部 1 和前馈系统部 2 中都示出了驱动器 35。然而,如图 26 所示,驱动器 35 是由反馈系统部 1 和前馈系统部 2 共同使用的。

[0181] 如上文参照图 26 所述,实际上在驱动器 35 之前的位置处的合成部 3 对反馈系统部 1 的功率放大器 14 的输出和前馈系统部 2 的功率放大器 24 的输出进行合成,随后合成结果被提供给驱动器 35。此后,如上文参照图 26 所述,通过前馈系统部 2 的功能不能充分降低的噪声可进一步通过反馈系统部 1 的功能来降低。

[0182] 最重要的一点是,由于图 27 中被示为 FB 滤波电路 12A、12B 等的 FB 滤波电路的结构利用了根据本发明的混合 FB 滤波电路,该 FB 滤波电路具有如图 11、13A 以及 13B 所示的结构,更具体来说在图 17、21 以及 23 中任何附图中所示的结构,所以能够享受反馈系统部 1 中的 FB 滤波电路的数字化构成所实现的优点,并且能够在较宽频带上获得更高噪声降低效果。

[0183] 此外,如果从另一方面观看上文参照图 26 和 27 所述的噪声消除系统,则可考虑下文。具体来说,在前馈系统中,基本上预先确定消除系数,并且噪声降低量可根据特性的个体差异而增加。换言之,消除信号的增益,即噪声降低信号的增加,被设置到相当低的水平。

[0184] 因此,在上文参照图 26 和 27 所述的噪声消除系统中,利用反馈型噪声消除系统来进一步增加噪声衰减。换言之,上文参照图 26 和 27 所述的噪声消除系统通过互补地利用反馈系统和前馈系统实现了增强的噪声降低效果。

[0185] [噪声消除系统的应用 3]

[0186] 在并入互补地利用反馈系统和前馈系统的系统的情况下,可配置成如图 28 所示的结构的噪声消除系统,其中还包括外部输入部。图 28 示出互补地利用反馈系统和前馈系

统、并且采用根据本发明的混合 FB 滤波电路的系统。

[0187] 参照图 28,用于反馈系统的麦克风 111 设置在将附于用户头部 HD 的耳机壳体 HP 的内部,并且用于前馈系统的麦克风 211 设置在耳机壳体 HP 的外部。麦克风放大器 112 设置在用于反馈系统的麦克风 111 之后的级处,麦克风放大器 212 和切换电路 SW1 设置在用于前馈系统的麦克风 211 之后的级处。

[0188] 噪声消除滤波电路 4 设置在麦克风放大器 112 和切换电路 SW1 之后的级处,并且功率放大器 34 和驱动器 35 设置在噪声消除滤波电路 4 之后的级处。驱动器 35 包括驱动电路 351 和扬声器 352。

[0189] 注意,从图 28 可见,设置在用于前馈系统的麦克风放大器 212 后面的级处的切换电路 SW1 具有输入端 a,其中声音信号,即噪声信号从麦克风放大器 212 提供给所述输入端 a。切换电路 SW1 还具有另一输入端 b,模拟信号形式的输入声音被提供给该输入端 b。切换电路 SW1 因此进行切换,以对输入到输入端 a 和输入端 b 的信号之一进行选择性地输出。

[0190] 此外,虽然下文中进行更详细的描述,但切换电路 SW1 以与设置在噪声消除滤波电路 4 中的另一切换电路 SW2 成互锁关系来进行切换。接着,控制器 5 响应于通过未示出的操作部而从用户输入的操作来执行切换电路 SW1 和切换电路 SW2 的切换控制。此外,控制器 5 不仅执行切换电路 SW1 和切换电路 SW2 的切换控制,还控制数字滤波部 42 的部件,以便能够执行对象处理。

[0191] 此外,噪声消除滤波电路 4 包括 ADC 41、数字滤波部 42、DAC43 以及模拟滤波器 44。ADC 41 包括:用于将来自麦克风放大器 212 的噪声信号或者来自切换电路 SW1 的作为模拟信号的输入声音 S 转换成数字信号的 ADC 411;以及用于将来自麦克风放大器 212 的噪声信号转换成数字信号的 ADC 412。

[0192] 数字滤波部 42 包括用于反馈控制的滤波电路(下文中称为 FB 滤波器)、切换电路 SW2、用于前馈控制的滤波电路(下文中称为 FF 滤波器)422、均衡器/效果部 423(在图 28 中表示为 EQ/效果)以及合成部 424。

[0193] 如上文所述,切换电路 SW1 和 SW2 通过控制器 5 以彼此互锁的关系进行切换。具体来说,当切换电路 SW1 被切换到输入端 a 侧,切换电路 SW2 也被切换到输入端 a 侧,但当切换电路 SW1 被切换到输入端 b 侧时,切换电路 SW2 也被切换到输入端 b 侧。

[0194] 因此,如果切换电路 SW1 被切换到输入端 a 侧,则切换电路 SW2 也被切换到输入端 a 侧。在此情况下,通过麦克风放大器 212 对麦克风 211 收集的声音信号,即噪声信号,进行放大,并且将其通过切换电路 SW1 提供给 ADC 411。接着,ADC 411 将声音信号转换成数字信号,并且接着将其通过切换电路 SW2 提供给 FF 滤波器 422。FF 滤波器 422 根据提供给其的噪声信号形成用于前馈系统的噪声降低信号,即消除信号,并且将所述噪声降低信号提供给合成部 424。

[0195] 同时,麦克风放大器 112 对由麦克风 111 收集的声音信号,即噪声信号,进行放大,接着该信号被提供给 ADC 412 和模拟滤波器 44。ADC 412 将提供给其的声音信号转换成数字信号,并且将所述数字声音信号提供给 FB 滤波器 421。FB 滤波器 421 根据提供给其的噪声信号形成用于前馈系统的噪声降低信号,即消除信号,并且将所形成的噪声降低信号提供给合成部 424。

[0196] 合成部 424 对来自 FF 滤波器 422 的用于前馈系统的噪声降低信号和来自 FB 滤波

器 421 的用于前馈系统的噪声降低信号进行合成,并且将所得信号提供给 DAC 43。DAC 43 将提供其的噪声降低信号转换成模拟信号,并且将所述模拟噪声降低信号提供给所述合成部 45。

[0197] 另外,将通过模拟滤波器 44 进行模拟滤波处理而获得的模拟信号提供给合成部 45。合成部 45 因此对来自 DAC 43 的噪声降低信号和来自模拟滤波器 44 的经过模拟处理的噪声降低信号进行合成,并且将所得信号提供给功率放大器 34。功率放大器 34 将提供其的噪声降低信号放大,并且将经放大的噪声降低信号提供给驱动器 35。因此,噪声降低信号从驱动器 35 发出以便从听觉上消除噪声。

[0198] 在以此方式将切换电路 SW1 和 SW2 切换到输入端 a 侧的情况下,ADC 411、FF 滤波器 422 以及 DAC 43 协作形成 FF 滤波电路,并且麦克风 211、麦克风放大器 212、切换电路 SW1、ADC 411、切换电路 SW2、FF 滤波器、合成部 424、DAC 43、合成部 45、功率放大器 34 以及驱动器 35 协作形成前馈型噪声消除系统。

[0199] 同时,ADC 412、FB 滤波器 421、DAC 43 以及模拟滤波器 44 协作形成 FB 滤波电路,并且麦克风 111、麦克风放大器 112、ADC 412、FB 滤波器 421、合成部 424、DAC 43、模拟滤波器 44、合成部 45、功率放大器 34 以及驱动器 35 协作形成反馈型噪声消除系统。

[0200] 以此方式,在将切换电路 SW1 和切换电路 SW2 切换到输入端 a 侧的情况下,由于前馈型噪声消除系统起作用,并且反馈型噪声消除系统也起作用,其中反馈型噪声消除系统包括具有数字路径和模拟路径的混合 FB 滤波电路,所以可以满意地抑制噪声,并且可以形成高质量的无声状态。

[0201] 另一方面,在将切换电路 SW1 和 SW2 切换到输入端 b 侧的情况下,将输入声音 S 经由切换电路 SW1 提供给 ADC 411。因此,ADC411 将输入声音 S 转换成数字信号,并且所述信号经由切换电路 SW2 被提供给均衡器 / 效果部 423。输入声音 S 因此被均衡器 / 效果部 423 进行高度精确的精细声音质量调整,并且随后被提供给合成部 45。合成部 45 将来自均衡器 / 效果部 423 的输入声音 S 与用于反馈系统的噪声降低信号进行合成,并且输出结果信号。

[0202] 以此方式,在将切换电路 SW1 和 SW2 切换到输入端 b 侧的情况下,通过 DAC 43 将通过声音质量调整之后的输入声音 S 与用于反馈系统的噪声降低信号的合成而形成的信号转换成模拟信号。此外,通过合成部 45 将来自 DAC 43 的模拟信号与来自模拟滤波器 44 的经模拟处理的噪声降低信号进行合成。接着,将通过合成部 45 进行合成而获得的信号经由功率放大器 34 提供给驱动器 35,并且从驱动器 35 发出。在此情况下,在利用反馈型噪声消除系统消除噪声的同时,很好地再现声音质量被高度精确地调整的基于输入声音的声音,从而使用户听到该声音。

[0203] 因此,能够按照如下方式总结图 28 所示的噪声消除系统。具体来说,该噪声系统对包括由麦克风 111 校正的声音信号(反馈麦克风信号)、由麦克风 211 收集的另一声音信号(前馈麦克风信号)以及外部输入信号(输入声音信号 S)的三个信号进行处理。因此,虽然最初需要三个 ADC,但在参照图 28 的上述结构的噪声消除系统中,可在 ADC 之前的级执行前馈麦克风信号与输入声音 S 之间的切换。

[0204] 因此,如果用户想要一个安静的环境,则在相同时间操作两个不同噪声降低机构,即反馈型噪声消除系统和前馈型噪声消除系统的同时,没有再现输入声音 S。另一方面,当

用户听到外部输入声音,即输入声音 S 时,仅操作反馈型噪声消除系统。以此方式,能够执行可以切换所操作的一个或多个噪声消除系统的系统。

[0205] 注意,为了简化图 28 所示的系统,可以由模拟电路来形成图 28 中的前馈型噪声消除系统,或者将执行与外部输入的输入声音 S 的切换的噪声消除系统设置为反馈型噪声消除系统。

[0206] [噪声消除系统的组合的变型]

[0207] 在此对应用本发明的噪声消除系统的变型进行总结。将包括并联提供的数字部和模拟路径并且将数字部的输出和模拟路径的输出合成为模拟信号以便生成噪声降低信号或者消除信号的混合滤波电路应用于 (1) 反馈型噪声消除系统的 FB 滤波电路和 (2) 前馈型噪声消除系统的 FF 滤波电路。

[0208] 在包括反馈型噪声消除系统和前馈型噪声消除系统的噪声消除系统的情况下,如果使用根据本发明的混合滤波电路作为用于所述噪声消除系统之一的滤波电路,则能够使用现有模拟滤波器或者其中并联设置数字滤波器和模拟滤波器的根据本发明的混合滤波电路,作为用于另一噪声消除系统的滤波电路。

[0209] 此外,不仅在包括上文参照图 28 所述的混合 FB 滤波电路的反馈型噪声消除系统中,而且在能够切换地使用前馈型噪声消除系统和输入声音再现处理部(包括用于处理来自外部的输入声音的 ADC411、均衡器/效果部 423)等的系统中,都能够使用现有模拟滤波器、数字滤波器、或者其中并联设置数字滤波器和模拟滤波器的根据本发明的混合滤波电路,作为前馈型噪声消除系统的 FF 滤波电路。

[0210] 类似的是,不仅在包括混合 FF 滤波电路的前馈型噪声消除系统中,而且在能够切换使用反馈型噪声消除系统和输入声音再现处理部(包括用于处理来自外部的输入声音的 ADC、均衡器/效果部)等的系统中,都能够使用现有模拟滤波器、数字滤波器,或者其中并联设置数字和模拟滤波器的根据本明的混合滤波电路,作为反馈型噪声消除系统的 FB 滤波电路。

[0211] 此外,在将根据本发明的混合滤波电路应用于 FB 滤波电路的情况下,并且将根据本发明的混合滤波电路应用于 FF 滤波电路的情况下,可以具有上文结合 FB 滤波电路 12A 到 12G 所述的各种结构。换言之,需要滤波电路具有混合结构,在该混合结构中,数字部和模拟路径并联连接,并且将数字部的输出和模拟路径的输出合成为模拟信号以生成噪声再现信号或者消除信号。

[0212] [总结]

[0213] 根据上文所述,通过如下方式来实现包括在耳机内部的用于消除耳机中的噪声的麦克风机构的反馈型噪声消除系统,即通过将反馈型噪声消除系统构造成使得保持系统的稳定性并确定噪声衰减量的 FB 滤波电路(反馈滤波器)由并联连接包括 ADC、DSP/CPU 部以及 DAC 的数字部和包括模拟滤波器的模拟路径或者主要为直通特性的模拟路径(模拟通路)形成,以便抑制相位旋转并且以模拟模式添加数字部和模拟路径的输出。

[0214] 在此情况下,与数字部并联连接的模拟路径的模拟滤波器可以是诸如一阶 LPF 或者 HPF 的简单结构,或者可以是不具有频率特性并且能够生成可直接以模拟模式添加到来自数字部的输出结果中的信号。

[0215] 另外,能够利用最小相移型 FIR 作为与模拟路径并联连接的数字部中的一部分或

者全部滤波器。

[0216] 另外,能够通过构造成对类型的噪声消除系统,或者同时使用并联连接的这种前馈型的模拟和数字噪声消除系统来形成高质量的无声状态,在所述成对类型的噪声消除系统中,包括并联连接上述数字部和模拟路径的 FB 滤波电路和使用在耳机壳体外部设置的麦克风的前馈型模拟或者数字噪声消除系统。

[0217] 另外,能够构造具有控制部的系统,所述控制部具有如下模式:将噪声消除系统配置成将耳机壳体内部的麦克风和耳机壳体外部的麦克风的输出都输入到 ADC,以使得所述输出稍后经过数字处理的模式;和将来自耳机壳体内部和外部的麦克风的麦克风信号之一切换为外部信号(音乐信号、电话转换信号等),以便将所述信号连接到相同 ADC,并且向 DSP/CPU 发布指令以将可应用程序从噪声消除程序改变为均衡器程序的模式。

[0218] [其它]

[0219] 虽然为了简化描述,结合耳机的处理描述了本发明,但并非必须将所有部件都并入耳机主体中,而是本发明也能应用于如下情况,例如,将处理机构独立地设置在耳机主体外部的盒子内,或者将耳机主体与不同装置相结合。在此,不同的装置可以具有能够再现声音或者音乐信号的各种硬件,诸如便携式音频播放器、电话装置以及网络声音通信装置。

[0220] 当然,也能够将本发明应用于在非常嘈杂的地方(诸如工厂或者飞机场)工作的听筒的噪声消除系统,以消除噪声。此外,在将本发明应用于便携式电话组件的情况下,还能够在嘈杂的环境中实现以清晰声音进行的电话会话。在将本发明应用于便携式音频播放器的情况下,在嘈杂的环境中也能欣赏到清晰的音乐等。

[0221] 此外,在上述实施方式中,将反馈型噪声消除系统的 FB 滤波电路配置成其中数字部和模拟路径并联连接的混合噪声消除系统。然而,不仅能够对 FB 滤波电路进行如此配置,也能将前馈型噪声消除系统的 FF 滤波器配置成其中数字部和模拟路径并联连接的混合噪声消除系统。

[0222] 虽然利用专用术语对本发明的优选实施方式进行了描述,但这种描述是仅为了例示的目的,并且应该理解在不脱离随后权利要求的精神和范围的情况下,能够进行变化和变型。

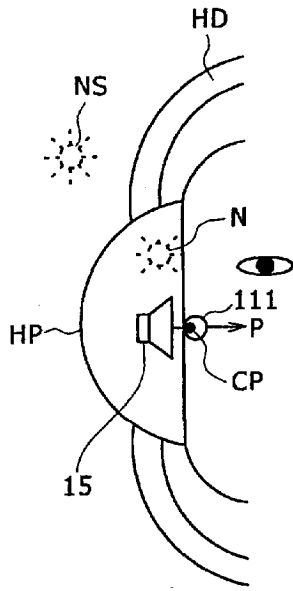


图 1A

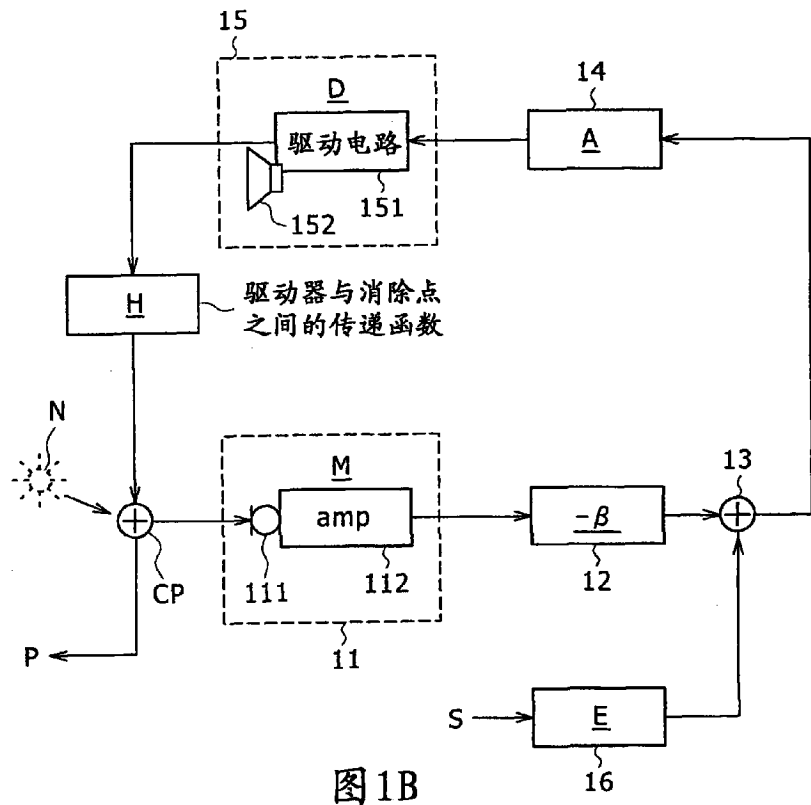


图 1B

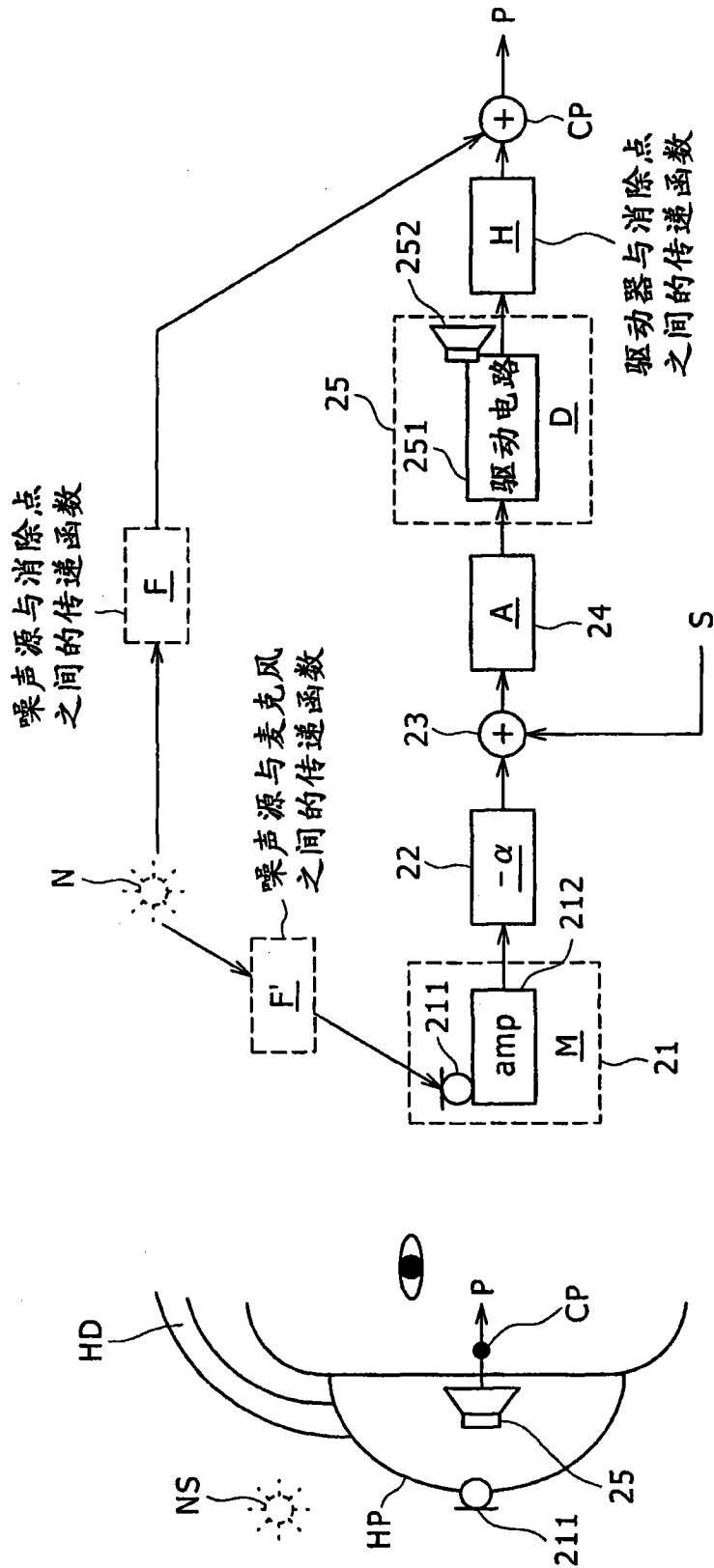


图2A

图2B

$$P = \frac{1}{1 + ADHM\beta} N + \frac{AHD}{1 + ADHM\beta} ES \quad \dots (1)$$

$$\left| \frac{1}{1 + ADHM\beta} \right| < 1 \quad \dots (2)$$

$$E = (1 + ADHM\beta) \quad \dots (3)$$

$$P = \frac{1}{1 + ADHM\beta} N + ADHS \quad \dots (4)$$

图 3

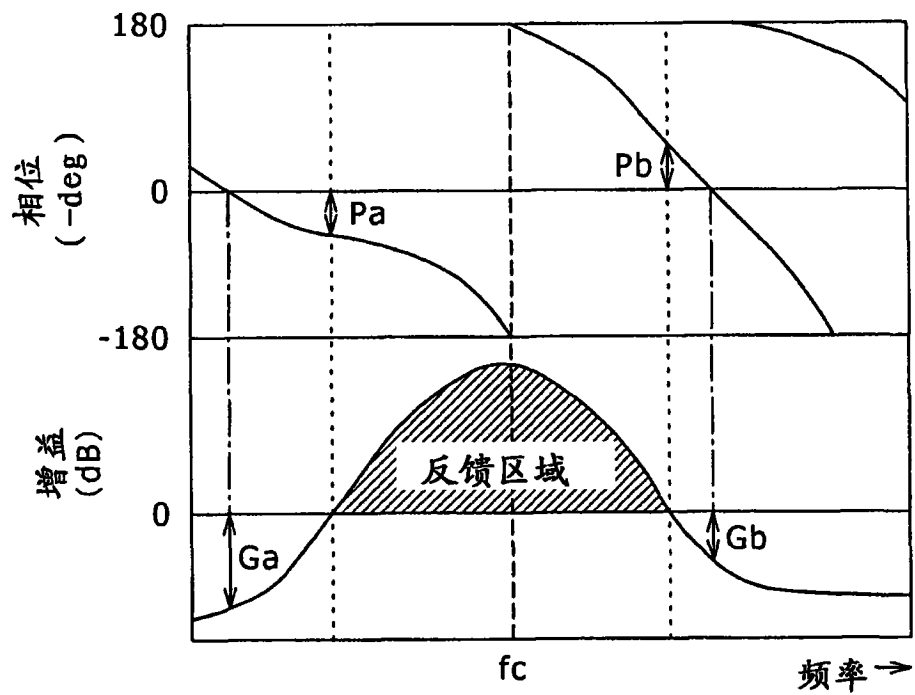


图 4

$$P = -F'ADHM\alpha N + FN + ADHS \quad \dots (1)$$

$$F = F'ADHM\alpha \quad \dots (2)$$

$$P = ADHS \quad \dots (3)$$

图 5

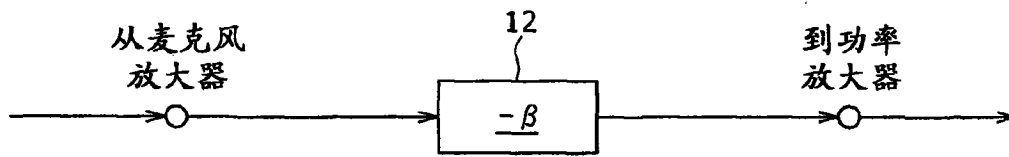


图 6A

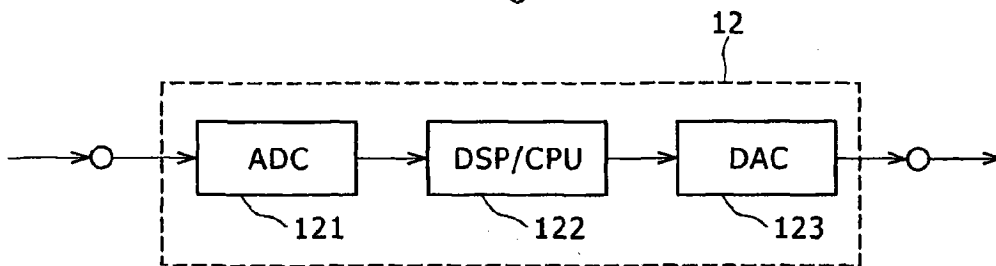


图 6B

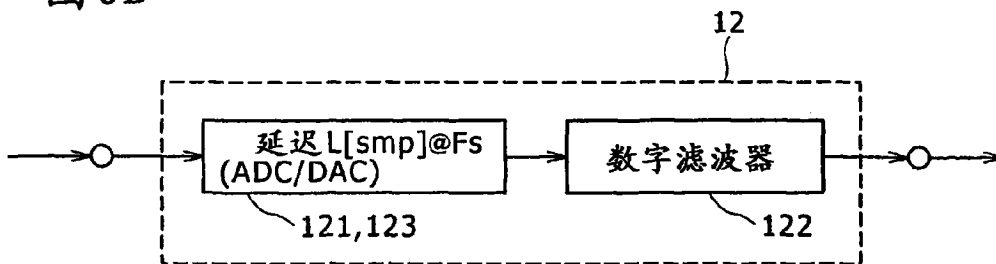


图 6C

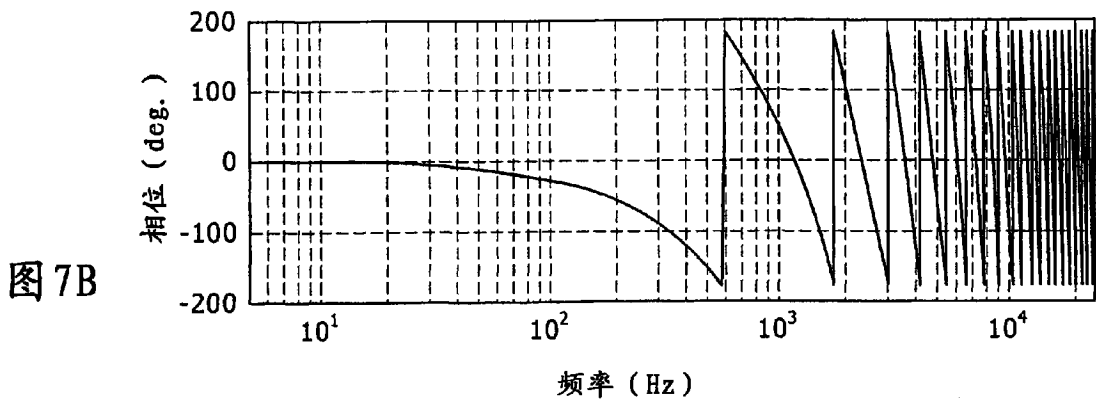
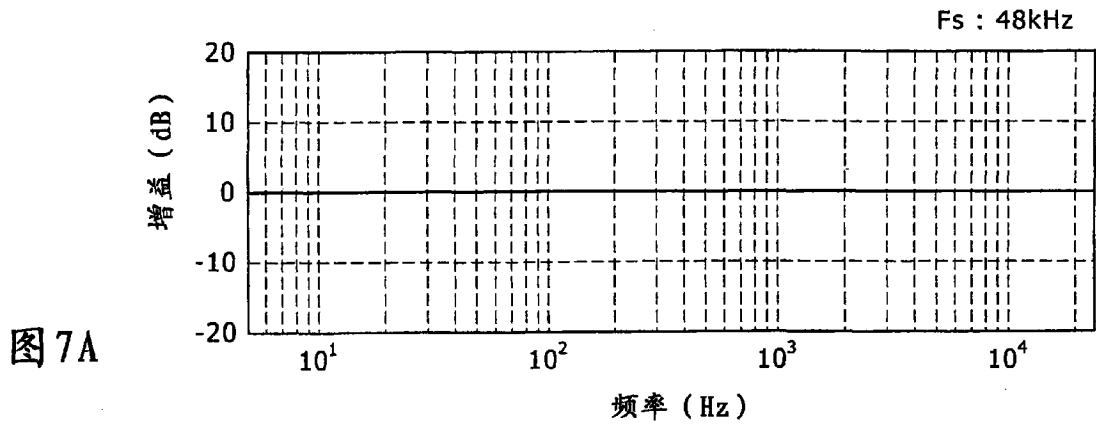


图 8A

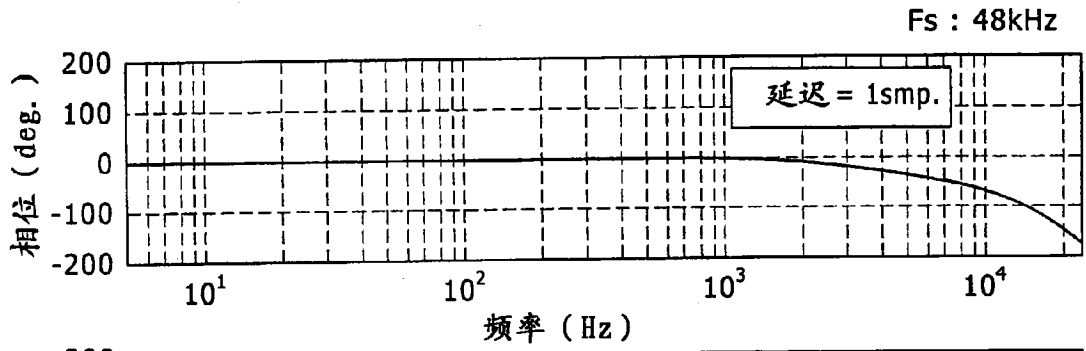


图 8B

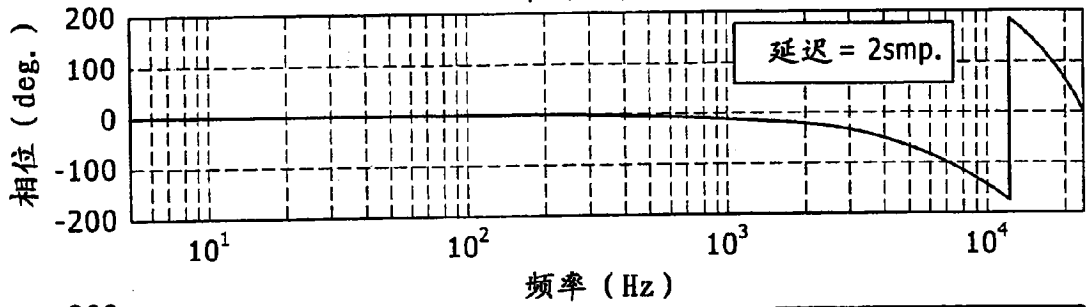
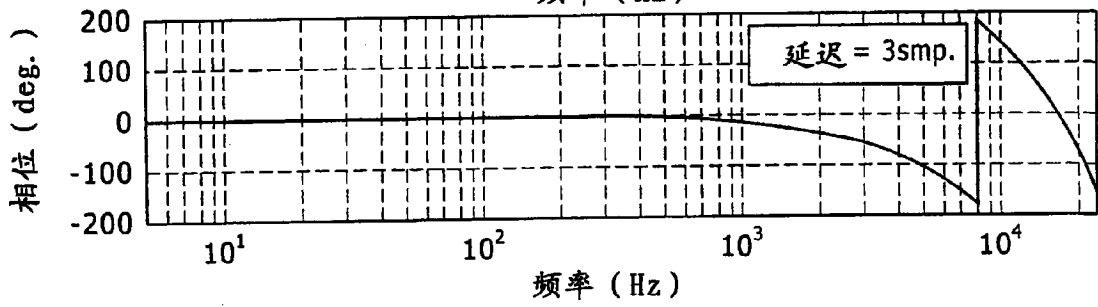


图 8C



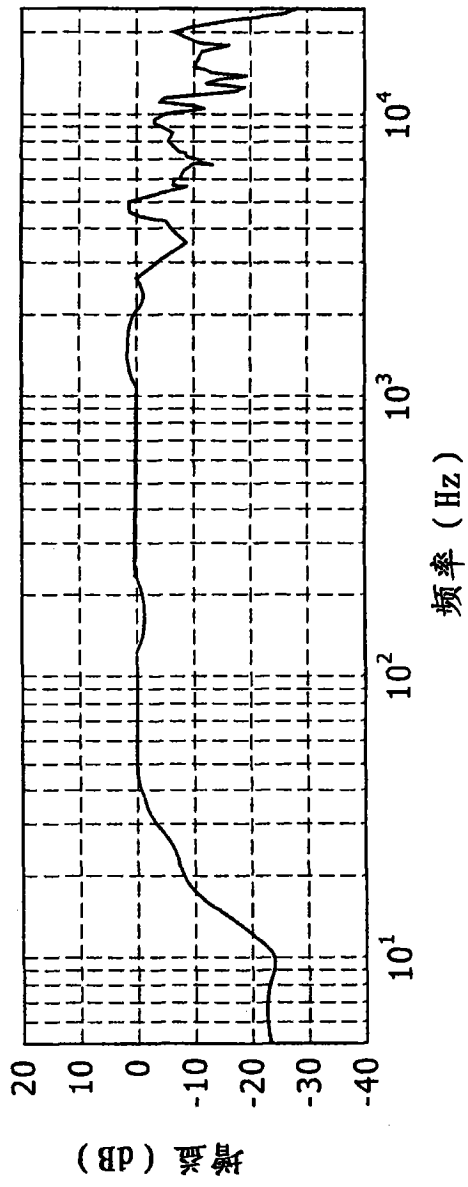


图9A

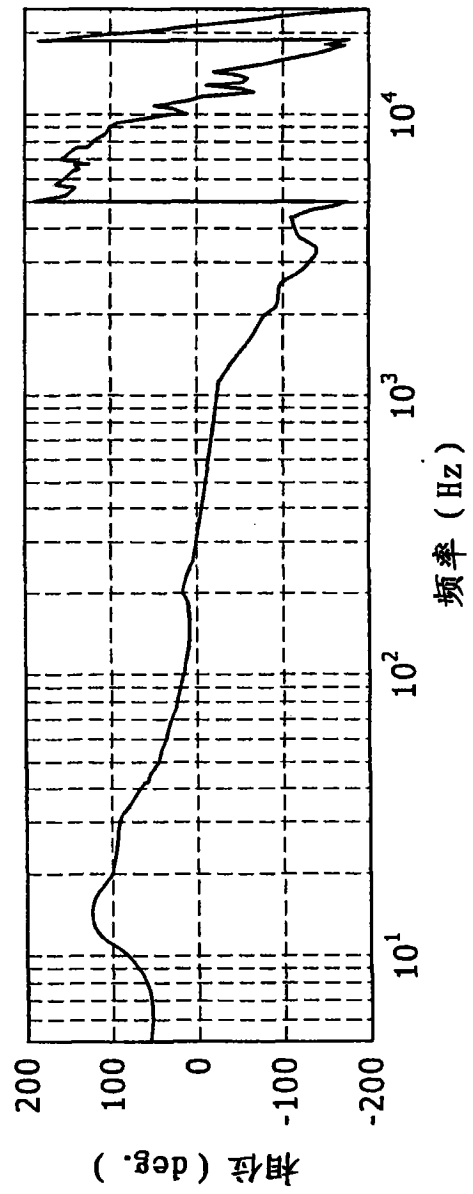


图9B

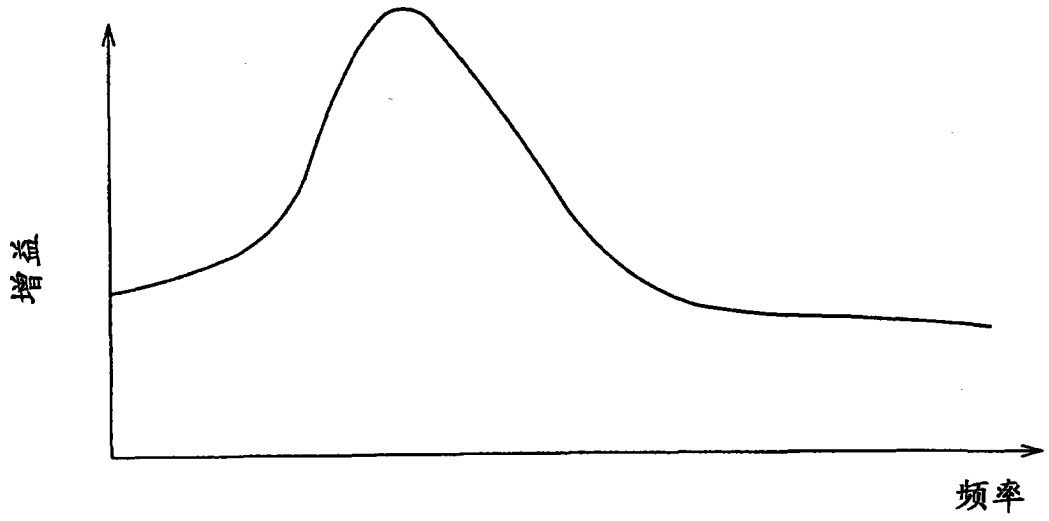


图10A

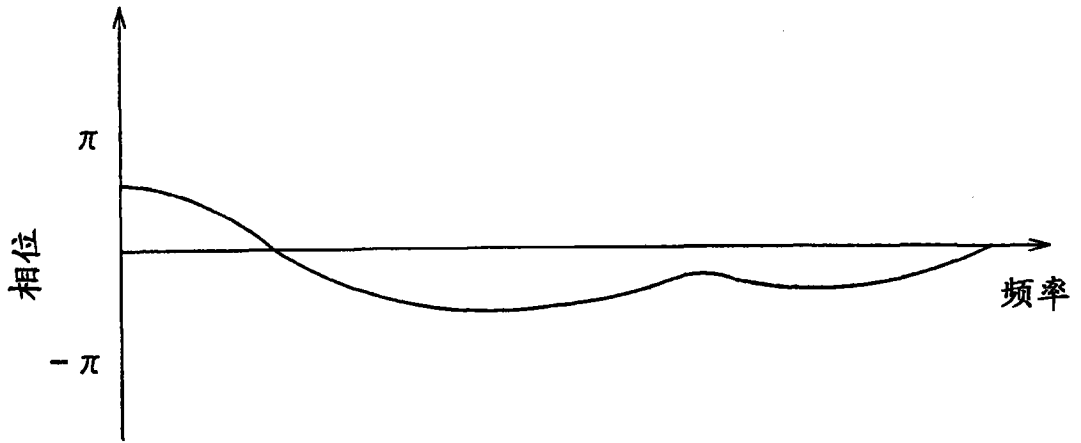
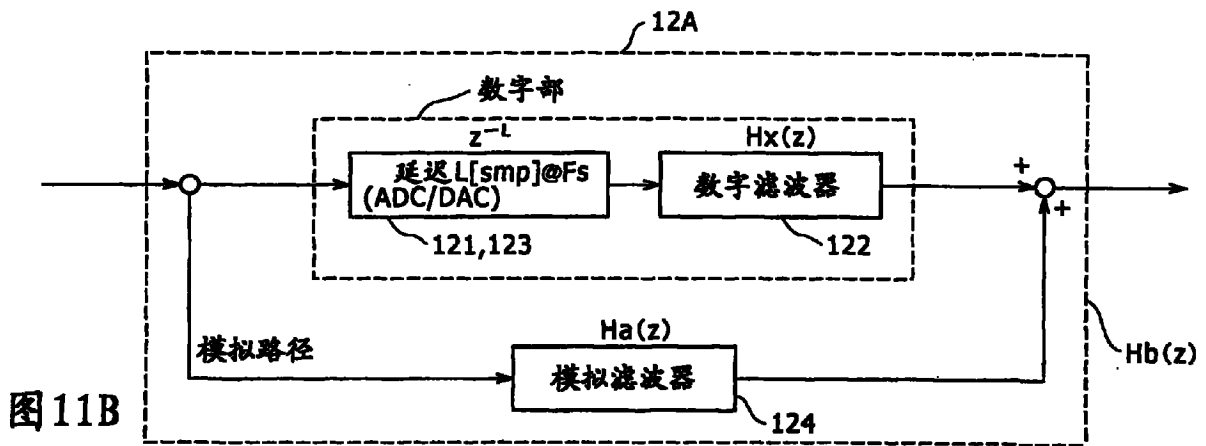
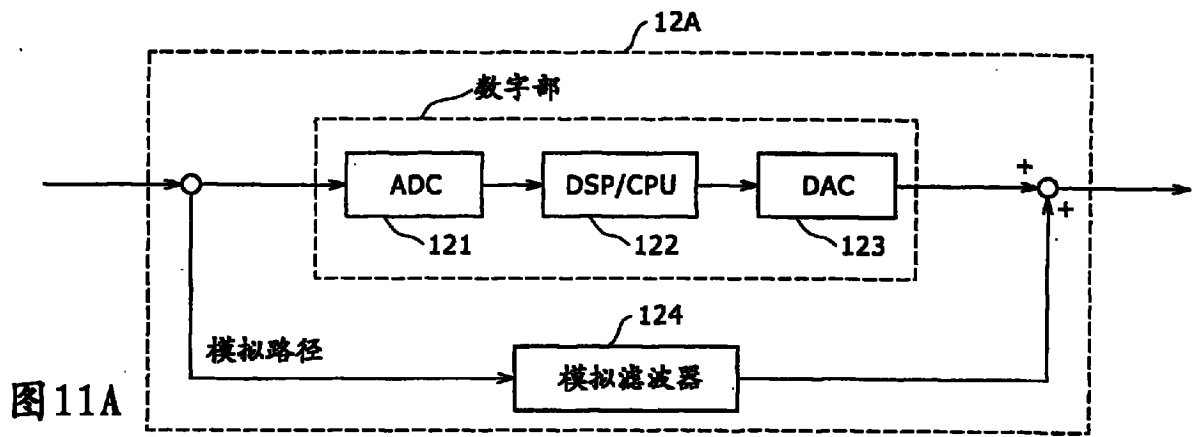


图10B



$$\begin{aligned}
 H_b(z) &= z^{-L} H_x(z) + H_a(z) && \dots (1) \\
 H_x(z) &= z^{+L} (H_b(z) - H_a(z)) && \dots (2)
 \end{aligned}$$

图 12

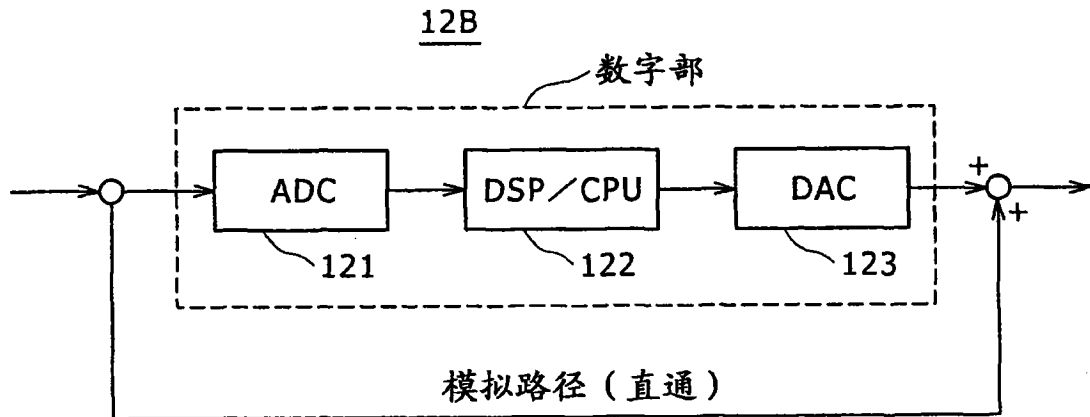


图 13A

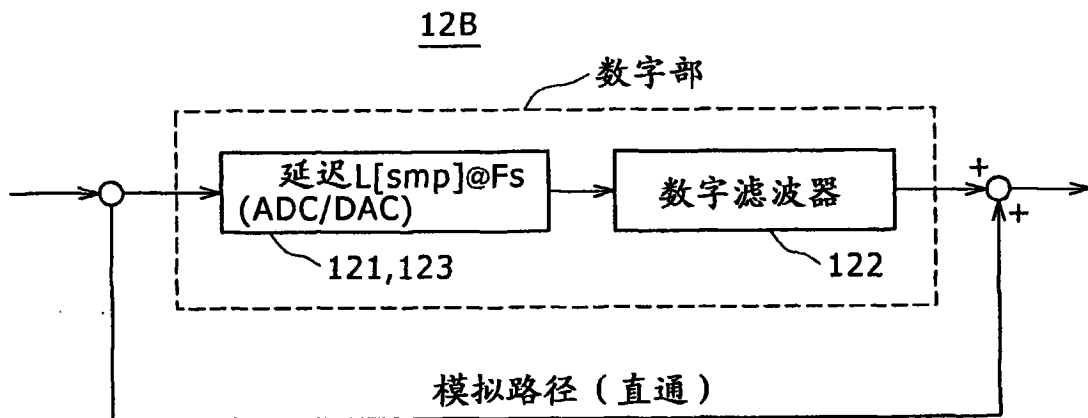


图 13B

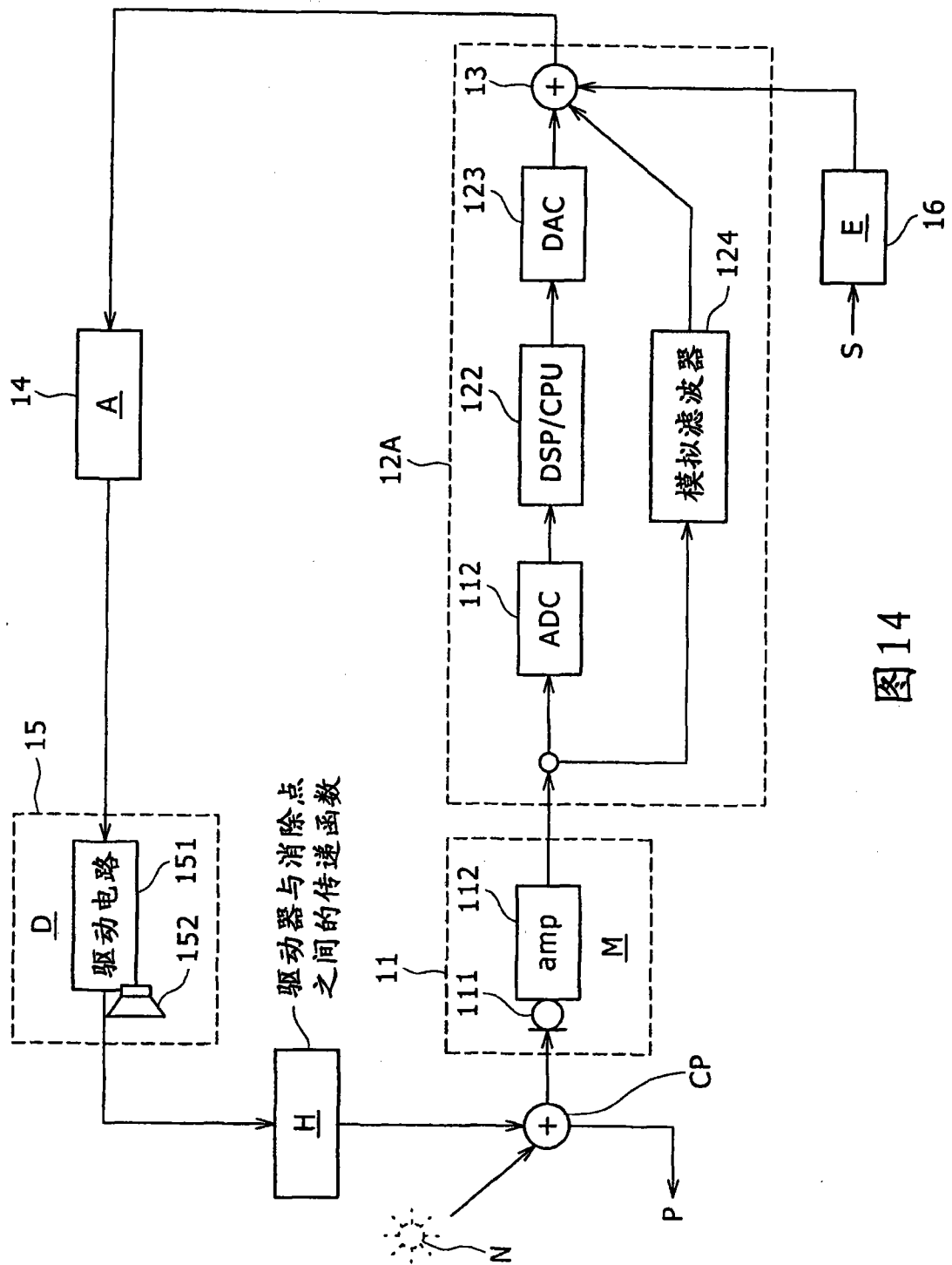


图14

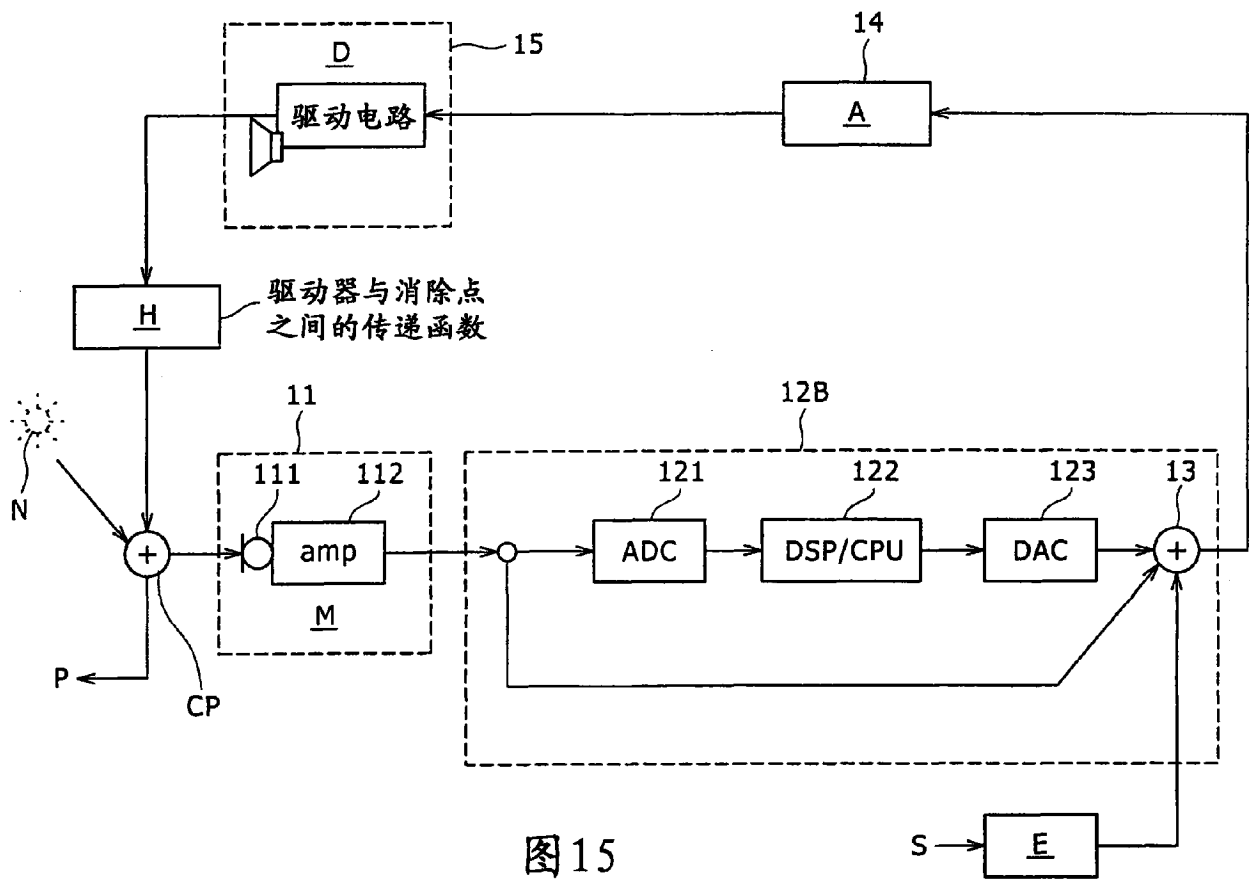


图15

图 16A

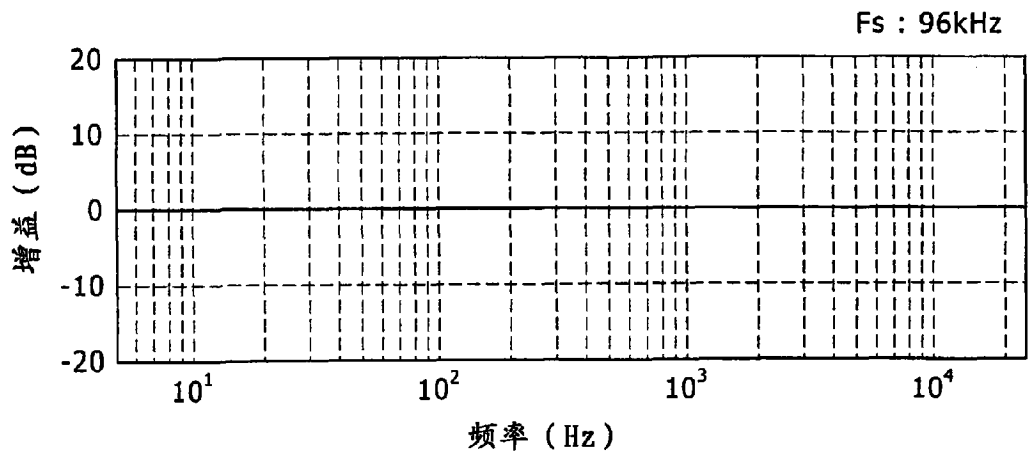
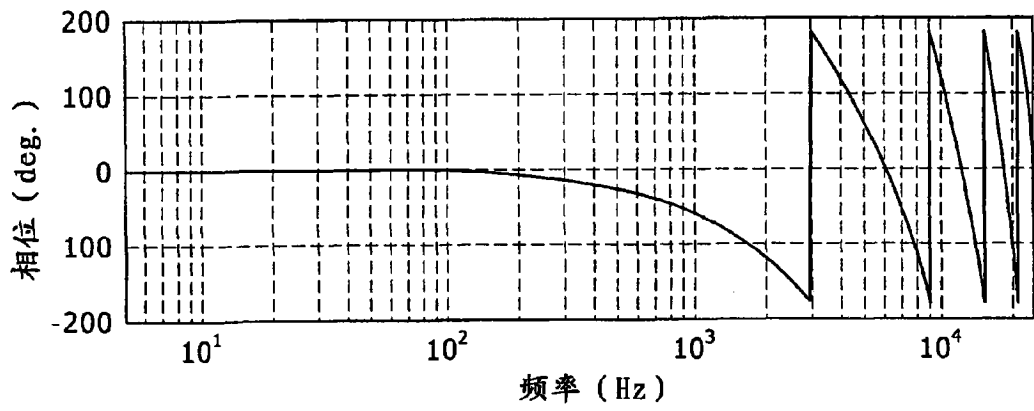


图 16B



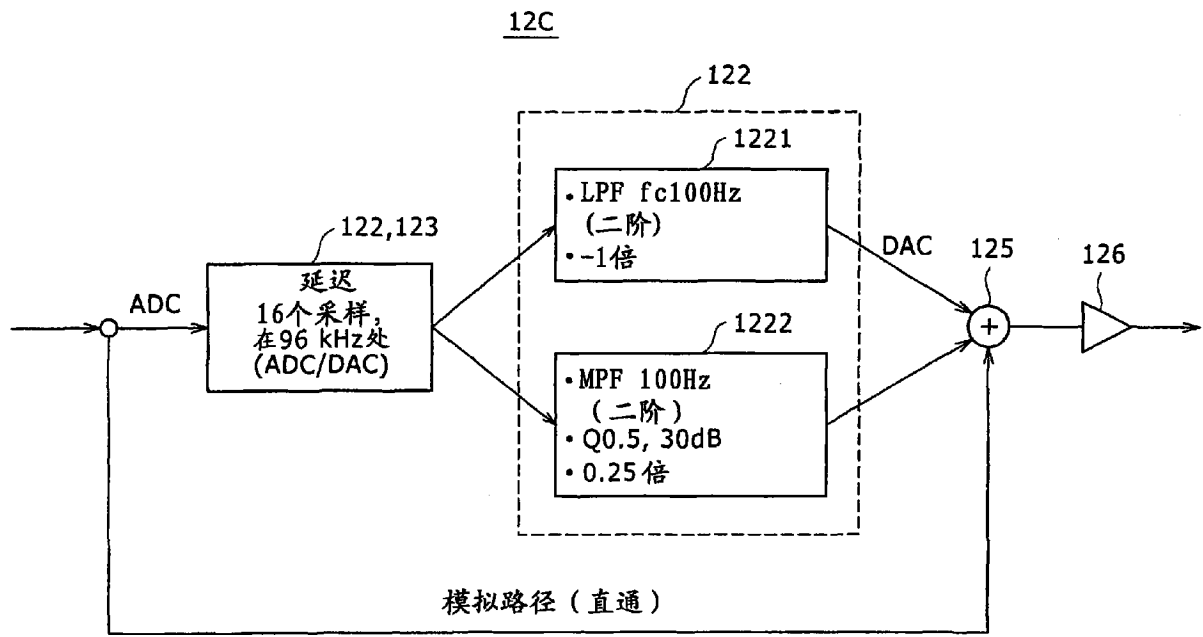


图17

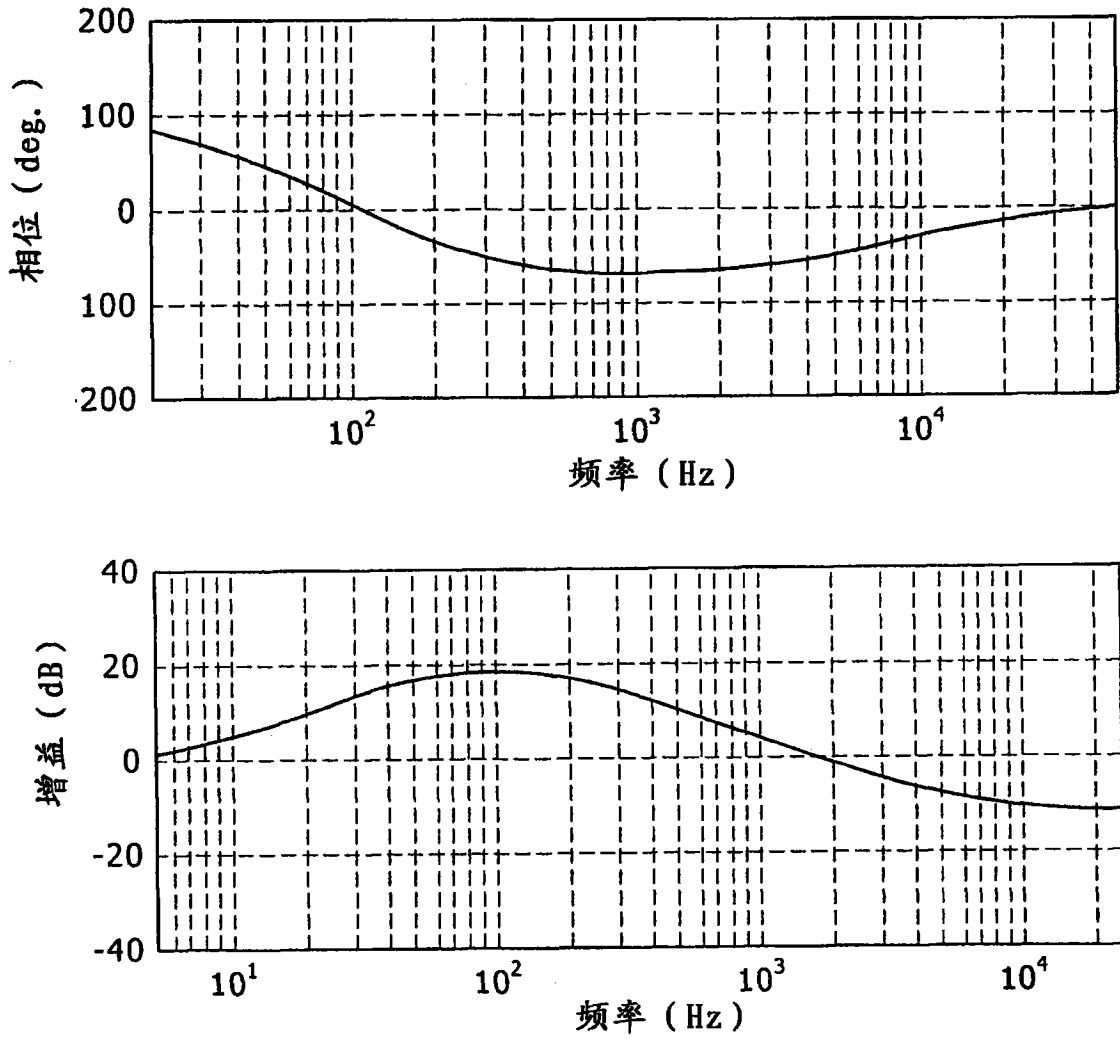


图18

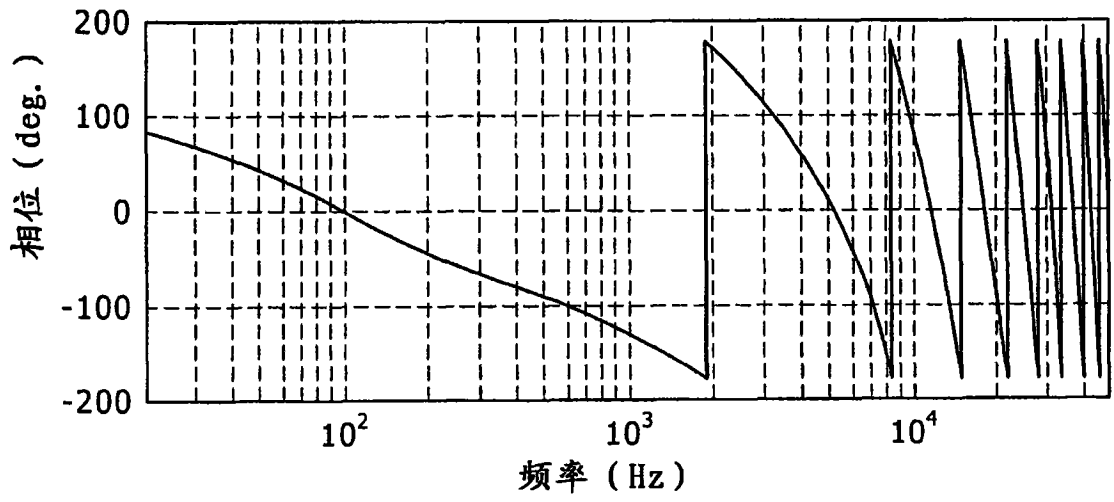


图19A

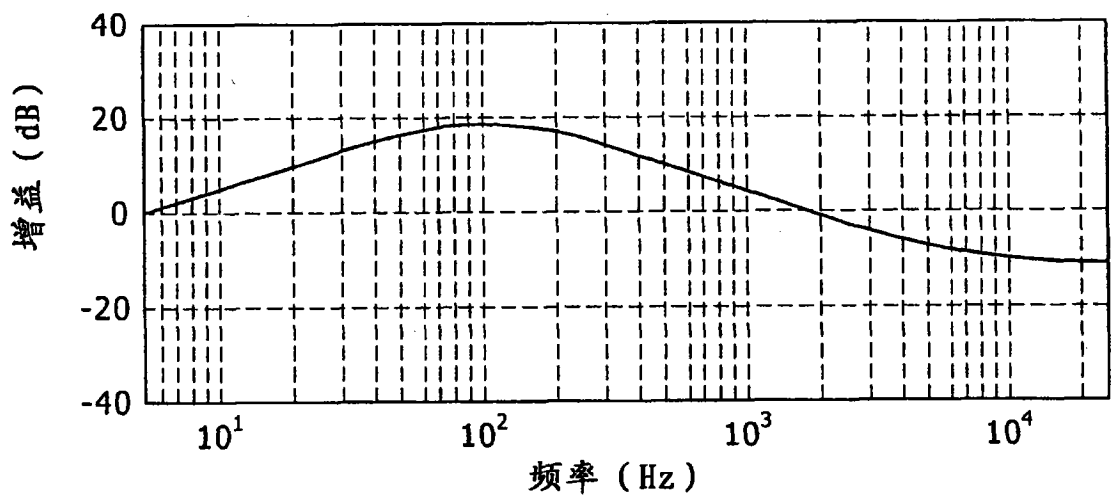


图19B

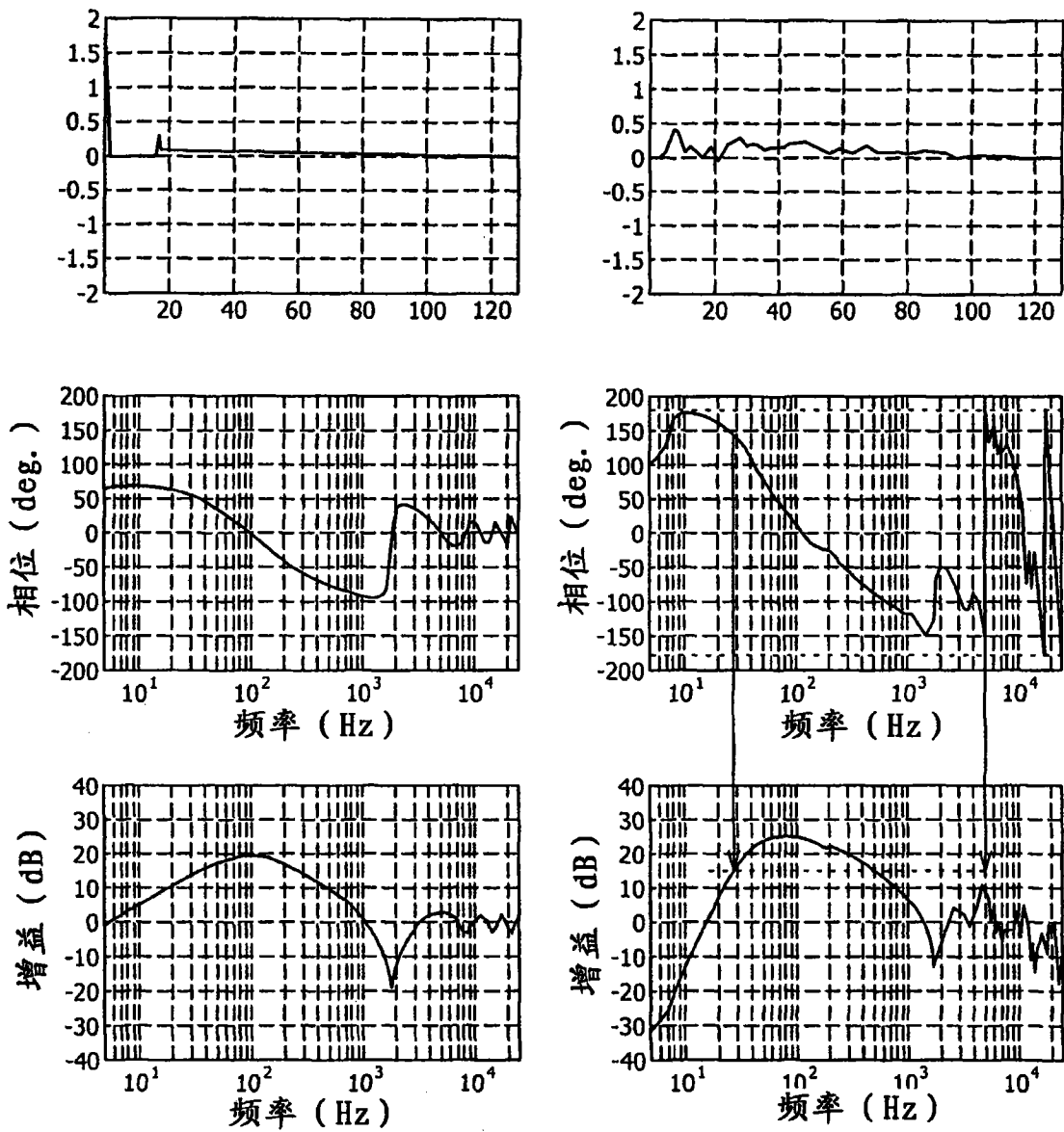


图20A

图20B

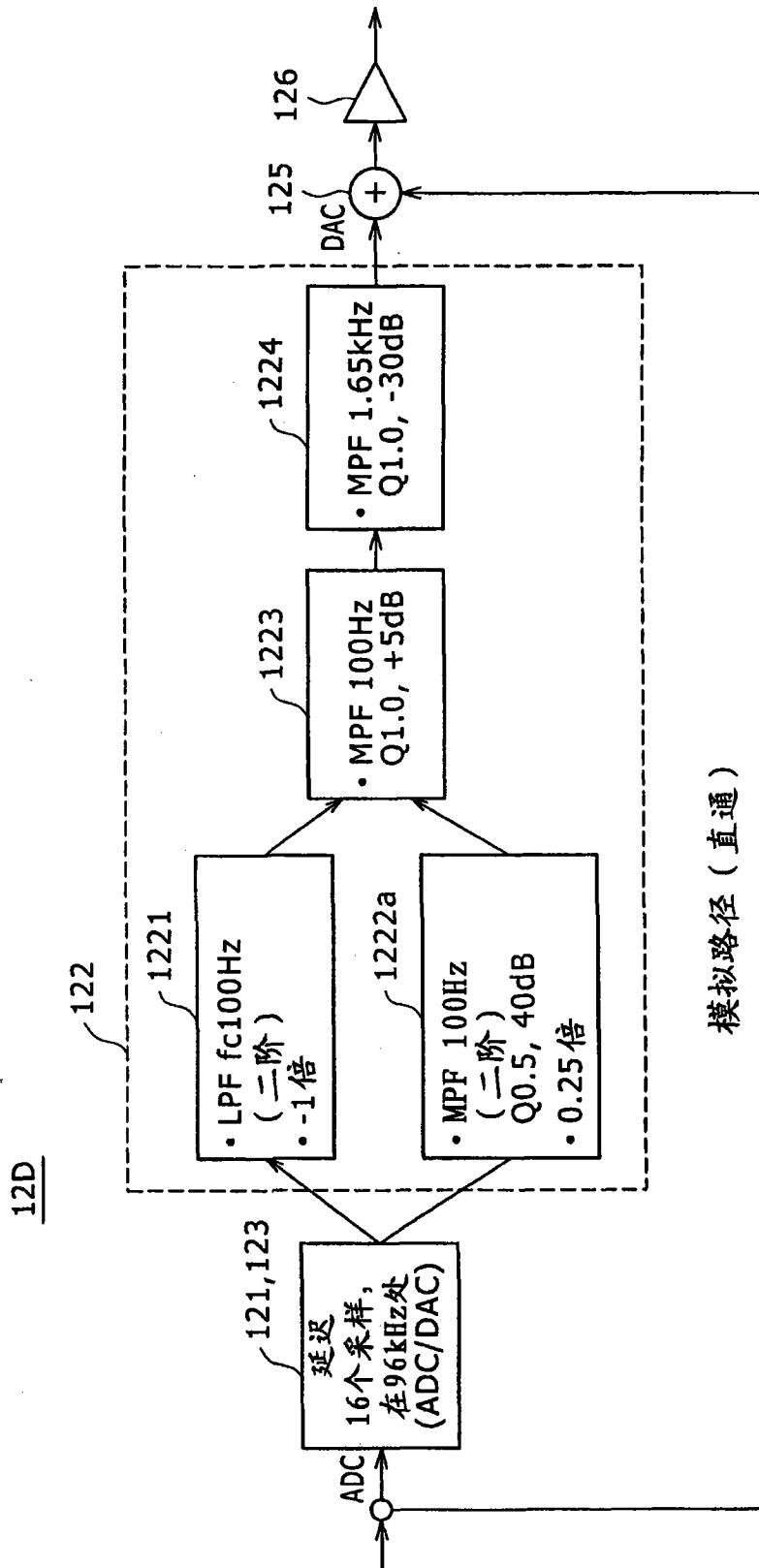


图21

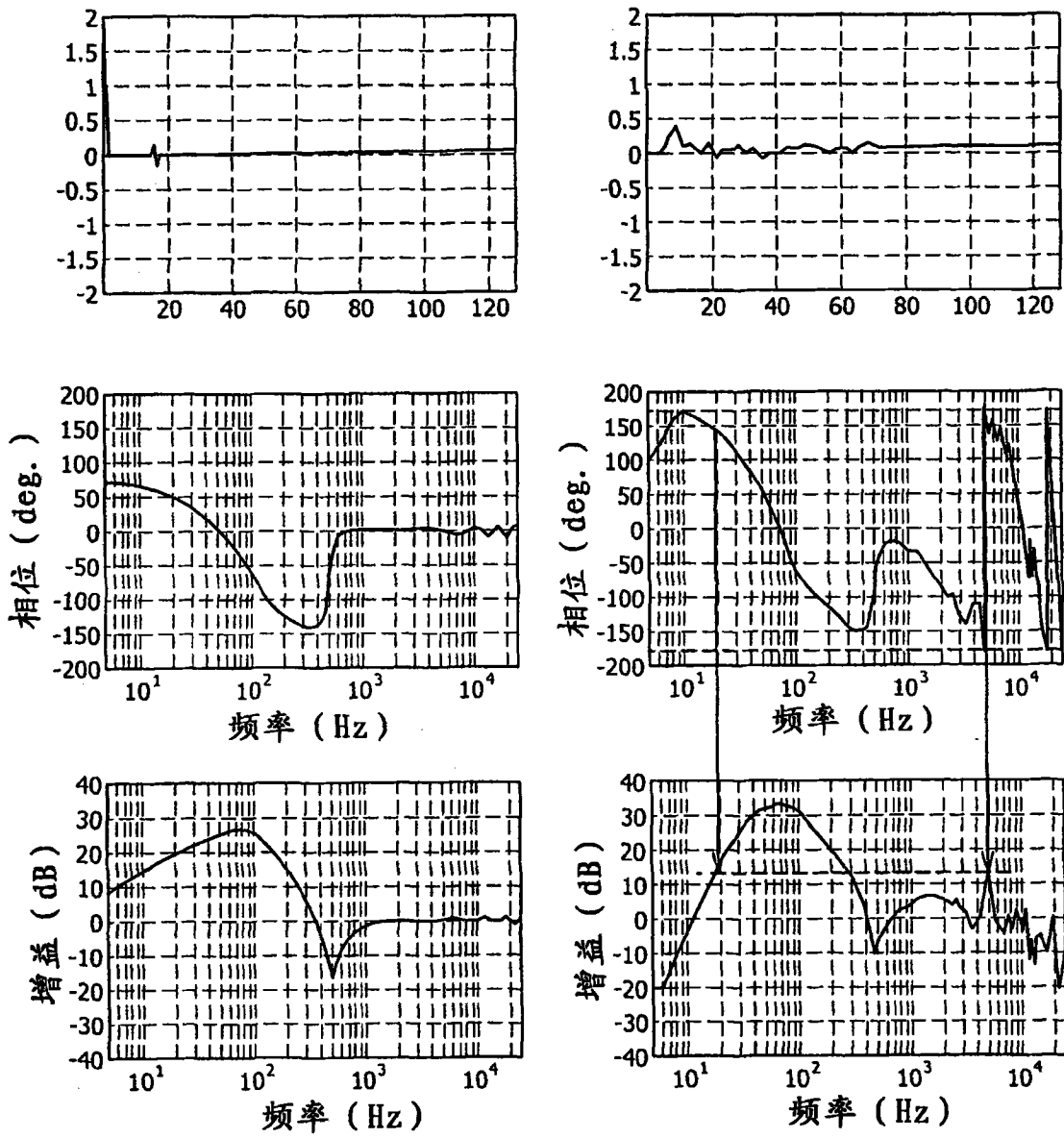


图 22A

图 22B

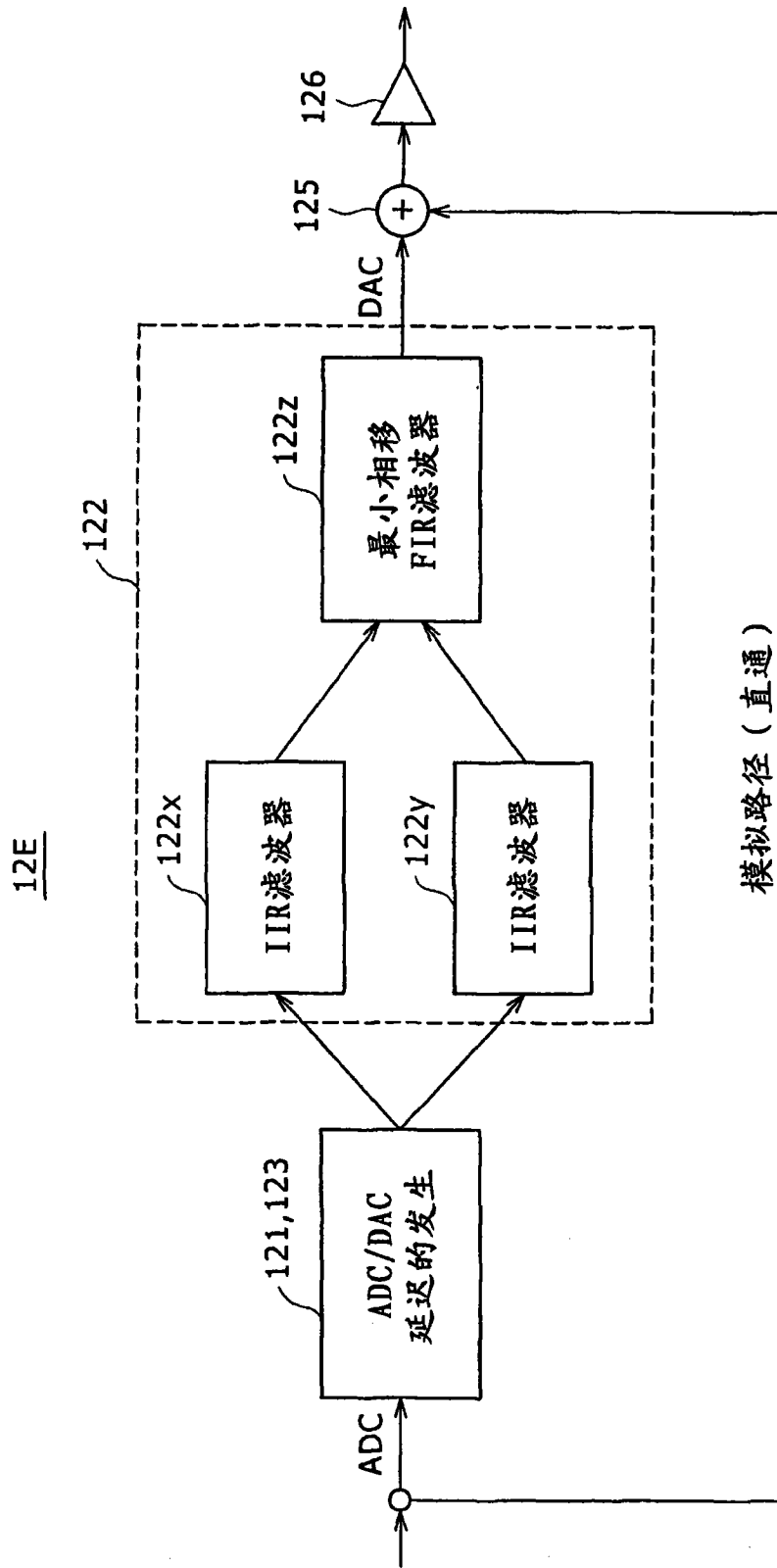


图 23

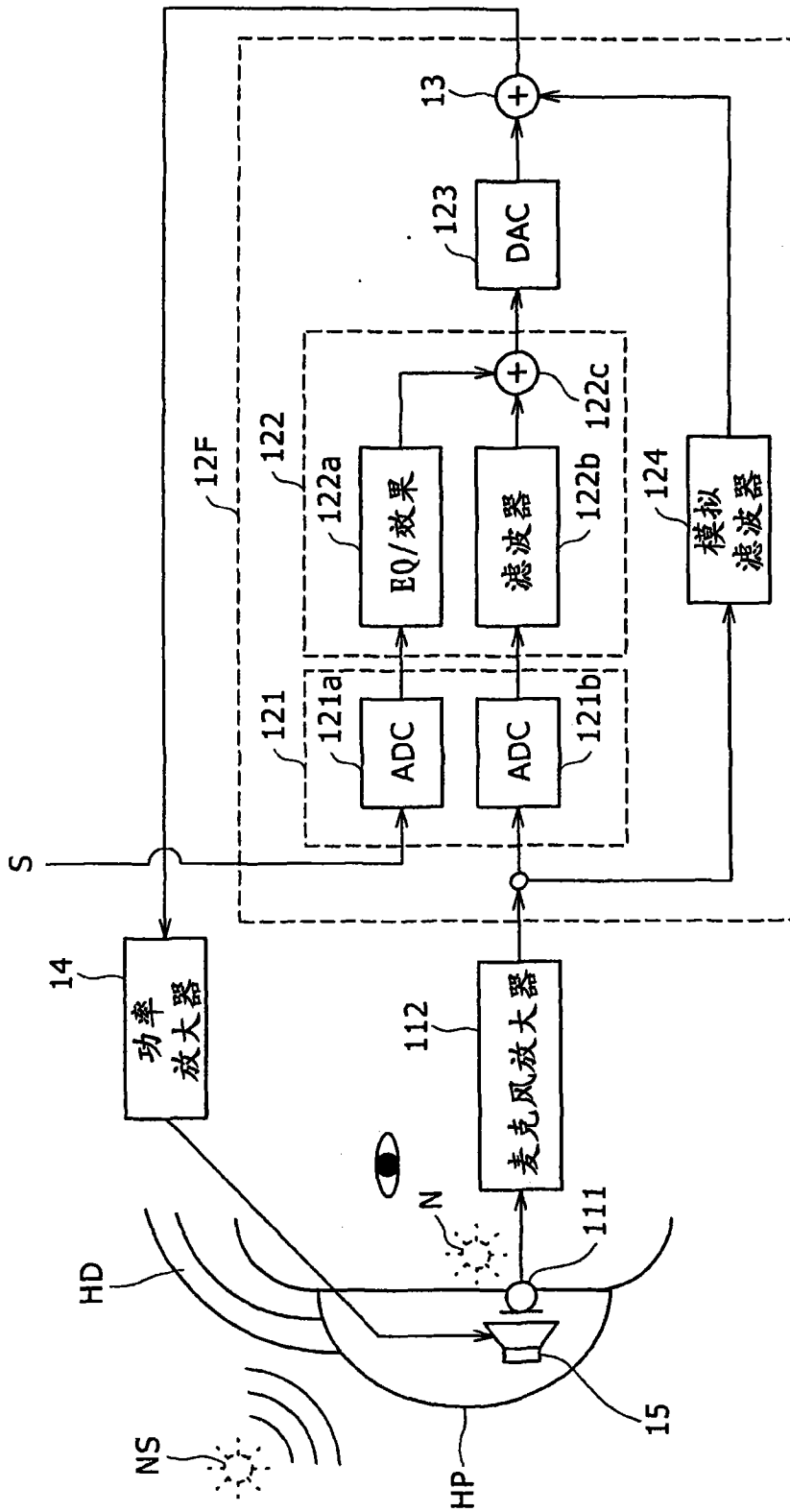


图24

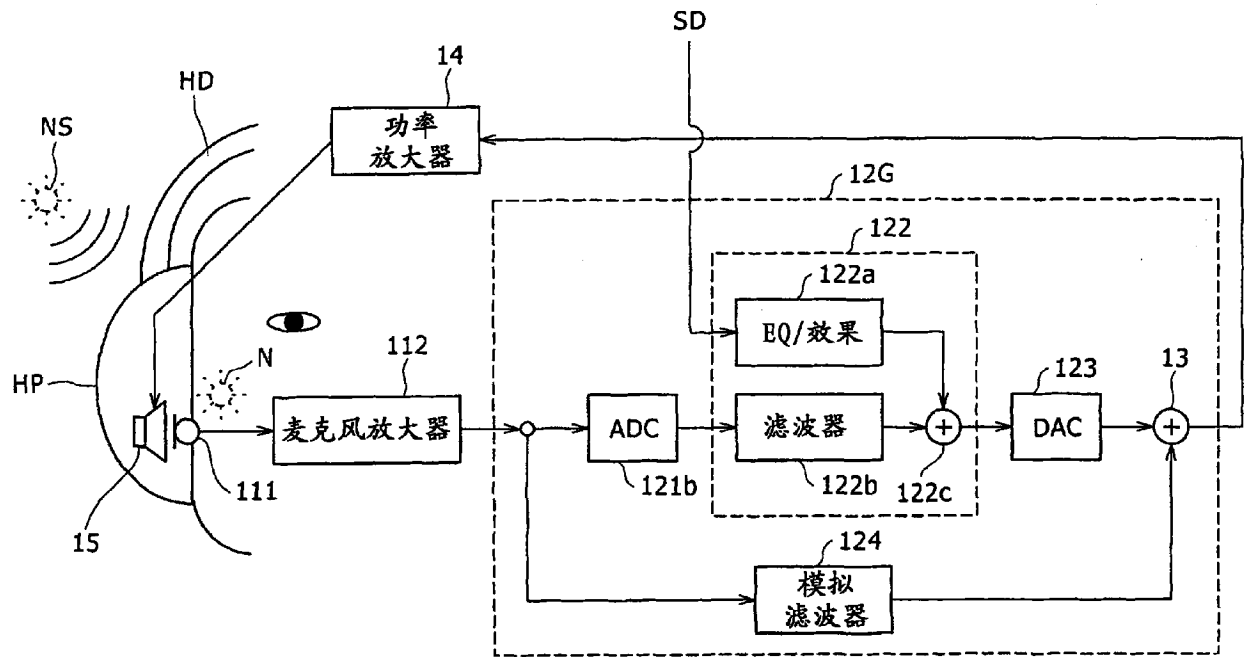


图 25

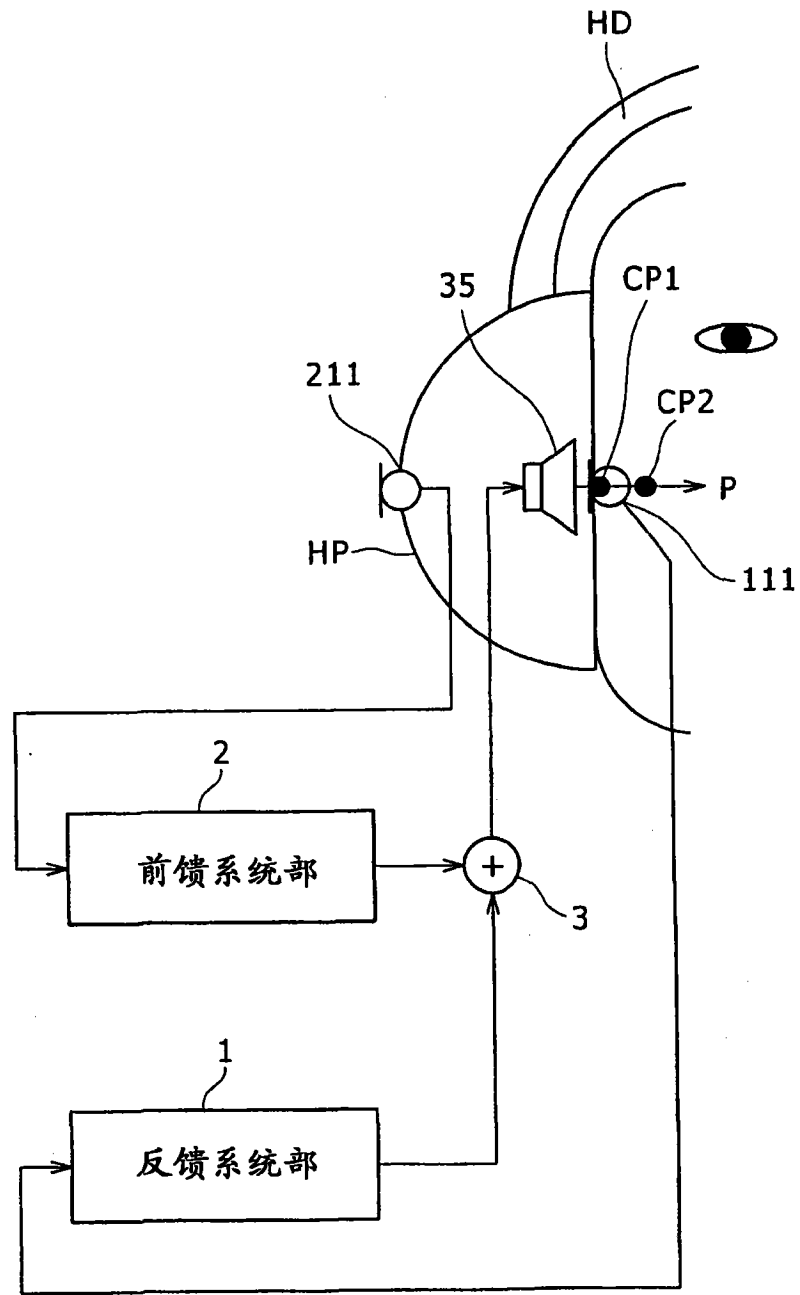


图 26

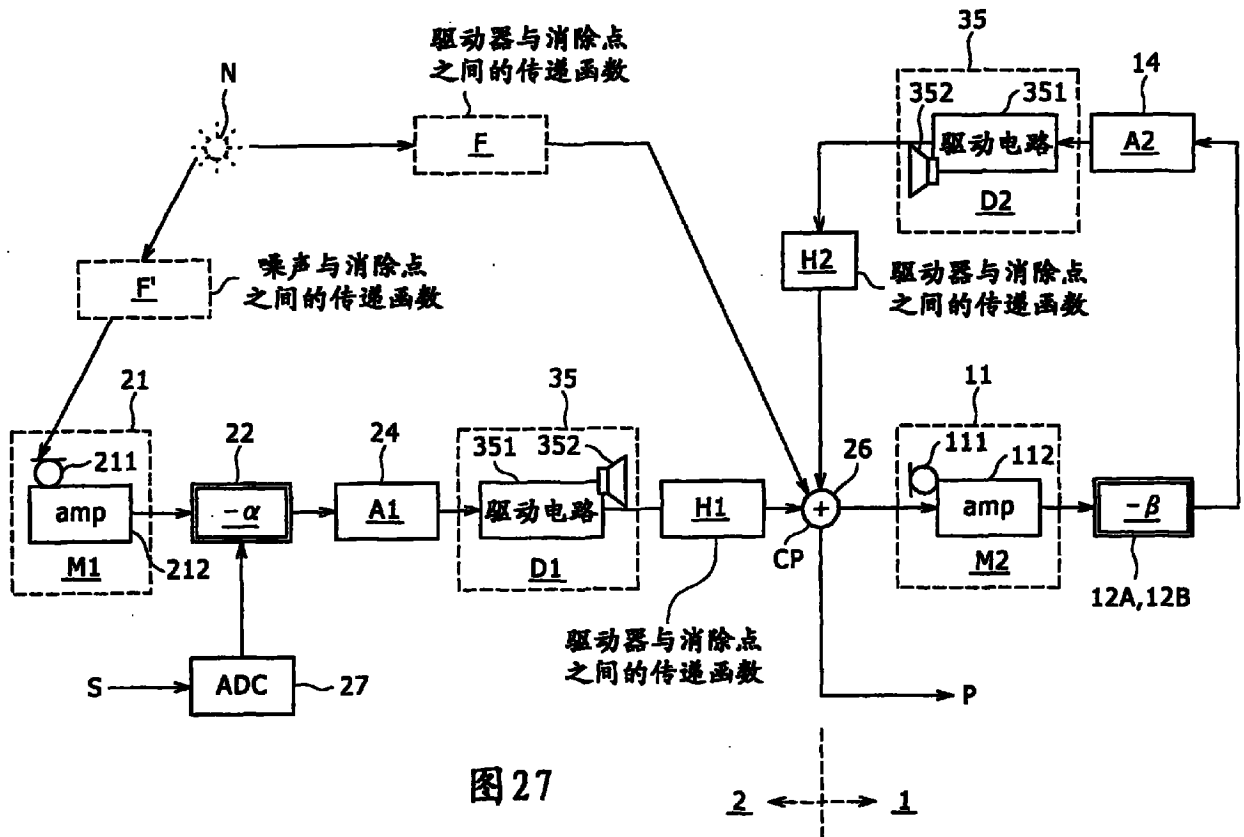
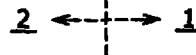


图 27



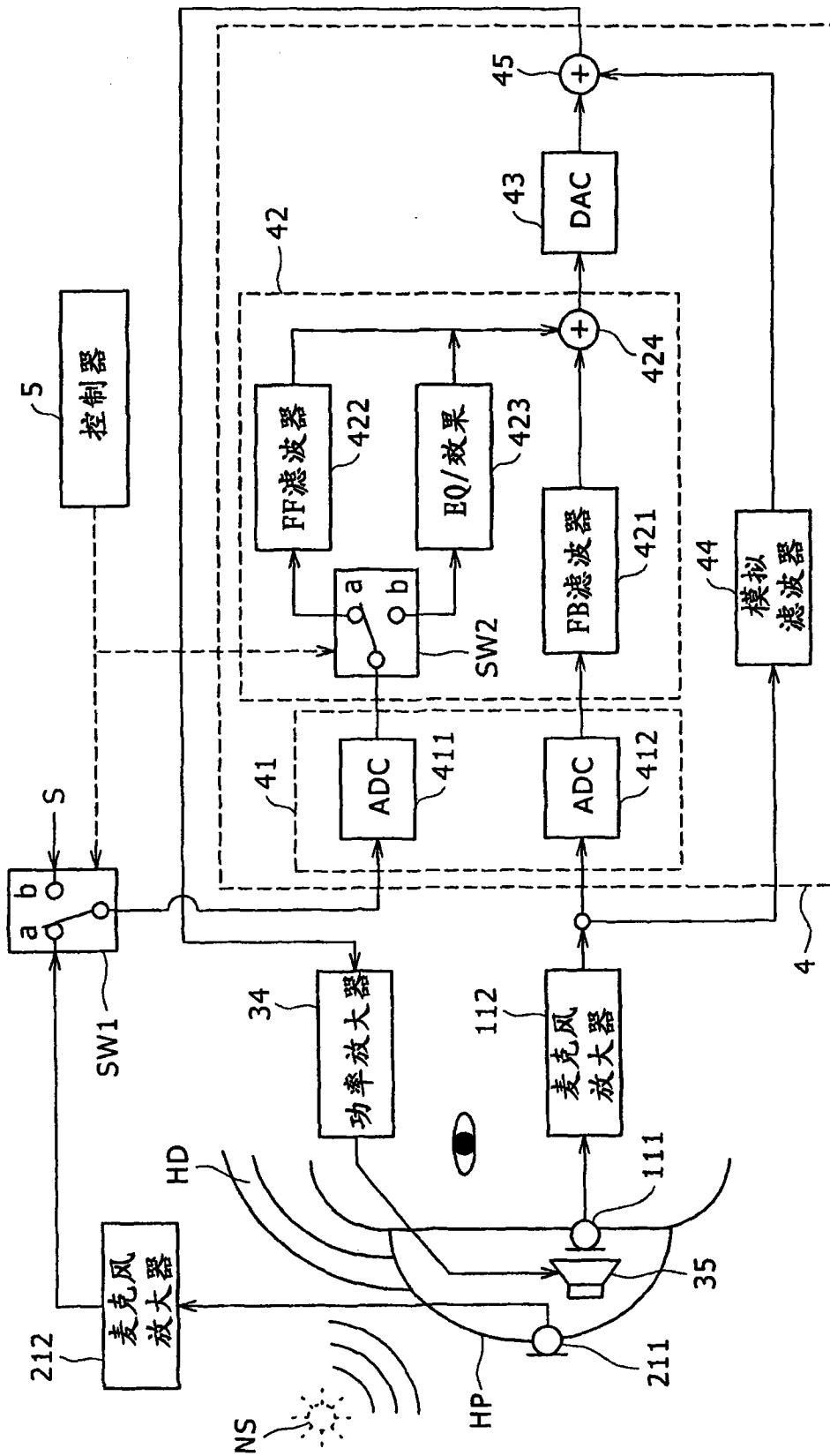


图28