



(12) 发明专利

(10) 授权公告号 CN 108352322 B

(45) 授权公告日 2021.08.27

(21) 申请号 201680043436.6

(22) 申请日 2016.11.25

(65) 同一申请的已公布的文献号  
申请公布号 CN 108352322 A

(43) 申请公布日 2018.07.31

(85) PCT国际申请进入国家阶段日  
2018.01.24

(86) PCT国际申请的申请数据  
PCT/JP2016/084920 2016.11.25

(87) PCT国际申请的公布数据  
W02018/096643 JA 2018.05.31

(73) 专利权人 新电元工业株式会社  
地址 日本国东京都千代田区大手町二丁目  
2番1号

(72) 发明人 小笠原淳 本间史浩

(74) 专利代理机构 上海德昭知识产权代理有限公司 31204

代理人 郁旦蓉

(51) Int.Cl.

H01L 21/329 (2006.01)

H01L 29/06 (2006.01)

H01L 29/861 (2006.01)

H01L 29/868 (2006.01)

(56) 对比文件

CN 103518254 A, 2014.01.15

CN 101075560 A, 2007.11.21

CN 103890919 A, 2014.06.25

JP H1012897 A, 1998.01.16

审查员 杨福华

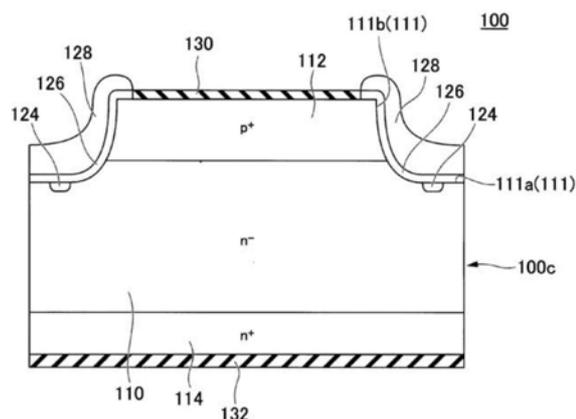
权利要求书2页 说明书12页 附图7页

(54) 发明名称

半导体装置的制造方法以及半导体装置

(57) 摘要

半导体装置的制造方法,包括:掺杂物提供工序,向pn结露出的露出面中n型半导体层露出的第一露出区域提供n型掺杂物;沟道截断环形成工序,通过对第一露出区域进行激光照射,将n型掺杂物导入至n型半导体层从而形成沟道截断环至第一深度;以及氧化膜形成工序,形成氧化膜使其覆盖形成有沟道截断环的露出面,并且将沟道截断环的区域扩大至比第一深度更深的第二深度。



1. 一种半导体装置的制造方法,其特征在于,包括:

半导体基体准备工序,准备具有pn结露出的露出面的半导体基体,所述pn结形成在第一导电型的第一半导体层与和所述第一导电型相反的第二导电型的第二半导体层之间的接合部上,所述露出面由所述第一半导体层露出的第一露出区域和所述第二半导体层露出的第二露出区域构成;

前处理工序,仅对所述露出面中的所述第一露出区域进行疏水性处理,所述疏水性处理为仅将所述第一露出区域浸渍在疏水性处理溶液中;

掺杂物提供工序,向所述露出面中所述第一半导体层露出的第一露出区域提供第一导电型掺杂物;

沟道截断环形成工序,通过对所述第一露出区域进行激光照射,将所述第一导电型掺杂物导入至所述第一半导体层从而形成沟道截断环直至第一深度;以及

氧化膜形成工序,通过一定温度下热氧化处理形成氧化膜使其覆盖形成有所述沟道截断环的所述露出面,并且将所述沟道截断环的区域扩大至比所述第一深度更深的第二深度。

2. 根据权利要求1所述的半导体装置的制造方法,其特征在于:

其中,在所述氧化膜形成工序中,在900℃以上的温度下进行所述热氧化处理90分钟。

3. 根据权利要求1所述的半导体装置的制造方法,其特征在于:

其中,在形成由玻璃组合物构成的层并使其覆盖所述氧化膜之后,包含通过对由所述玻璃组合物构成的层进行烧制从而形成玻璃层的玻璃层形成工序。

4. 根据权利要求3所述的半导体装置的制造方法,其特征在于:

其中,所述玻璃组合物中实质上不含有Pb。

5. 根据权利要求3所述的半导体装置的制造方法,其特征在于:

其中,所述玻璃组合物中实质上不含有As、Sb、Li、Na、K。

6. 根据权利要求3所述的半导体装置的制造方法,其特征在于:

其中,所述玻璃组合物中至少含有SiO<sub>2</sub>、B<sub>2</sub>O<sub>3</sub>、Al<sub>2</sub>O<sub>3</sub>、ZnO、CaO、MgO、以及BaO中的至少两种碱土类金属氧化物,并且实质上不含有Pb、As、Sb、Li、Na、K。

7. 根据权利要求6所述的半导体装置的制造方法,其特征在于:

其中,在所述玻璃组合物中,

SiO<sub>2</sub>的含有量在49.5mol%~64.3mol%范围内,

Al<sub>2</sub>O<sub>3</sub>的含有量在3.7mol%~14.8mol%范围内,

B<sub>2</sub>O<sub>3</sub>的含有量在8.4mol%~17.9mol%范围内,

ZnO的含有量在3.9mol%~14.2mol%范围内,

碱土类金属氧化物的含有量在7.4mol%~12.9mol%范围内。

8. 根据权利要求3所述的半导体装置的制造方法,其特征在于:

其中,所述玻璃组合物在50℃~550℃温度范围内的平均线膨胀率在 $3.33 \times 10^{-6}$ ~ $4.08 \times 10^{-6}$ 范围内。

9. 根据权利要求1至3中任意一项所述的半导体装置的制造方法,其特征在于:

其中,所述露出面为沟槽的内面,所述沟槽被形成为将所述第二半导体层分离成台面状后到达所述第一半导体层。

10. 一种半导体装置,通过权利要求1至9中任意一项所述的半导体装置的制造方法进行制造,其特征在于,包括:

具有所述露出面的半导体元件;

形成在所述半导体元件的所述第一露出区域上的所述沟道截断环;以及

形成为覆盖所述半导体元件的所述露出面的所述氧化膜。

## 半导体装置的制造方法以及半导体装置

### 技术领域

[0001] 本发明涉及一种半导体装置的制造方法以及半导体装置。

### 背景技术

[0002] 以往,关于形成为为了使半导体装置高耐压化的沟道截断环(Channel stopper),有一种被普遍认知制造方法是为:在被预先提供有第一导电型的掺杂物的状态下的沟槽的底面上进行激光(Laser)照射,从而将第一导电型的掺杂物导入至第一半导体层的内部(参照专利文献1)。在专利文献1的制造方法中,由于能够通过激光扫描来形成沟道截断环,因此就不再需要掩膜(Mask)形成工序。

[0003] 【先行技术文献】

[0004] 【专利文献1】特开2007-311655号公报

[0005] 然而近几年来,对于半导体装置来说,诸如即便是在更高的温度环境下也能够确保正常运作这样的市场需求也在不断地提高。即,市场需要一种可靠性更高的半导体装置。

[0006] 本发明鉴于上述课题,目的是提供一种:能够制造高可靠性的半导体装置的半导体装置的制造方法以及半导体装置。

### 发明内容

[0007] 本发明的一种形态所涉及的半导体装置的制造方法,其特征在于,包括:半导体基体准备工序,准备具有pn结露出的露出面的半导体基体,所述pn结形成在第一导电型的第一半导体层与和所述第一导电型相反的第二导电型的第二半导体层之间的接合部上;掺杂物提供工序,向所述露出面中所述第一半导体层露出的所述第一露出区域提供第一导电型掺杂物;沟道截断环形成工序,通过对所述第一露出区域进行激光照射,将所述第一导电型掺杂物导入至所述第一半导体层从而形成沟道截断环直至第一深度;以及氧化膜形成工序,形成氧化膜使其覆盖形成有所述沟道截断环的所述露出面,并且将所述沟道截断环的区域扩大至比所述第一深度更深的第二深度。

[0008] 另外,本发明的一种形态所涉及的半导体装置是通过所述半导体装置的制造方法来进行制造的,其特征在于,包括:具有所述露出面的半导体元件;形成在所述半导体元件的所述第一露出区域上的所述沟道截断环;以及形成为覆盖所述半导体元件的所述露出面的所述氧化膜。

[0009] 发明效果

[0010] 根据本发明,在氧化膜形成工序中第一导电型掺杂物通过热处理在第一半导体层内扩散。即,能够在第一半导体层内扩大沟道截断环的区域。这样,即便是在更高的温度环境下,也能够抑制反向偏置施加状态时耗尽层的扩展。

[0011] 通过这样,制造后的半导体装置就能够抑制漏电流的产生。因此,就能够使半导体装置正常运作。即,能够提供高可靠性的半导体装置。

[0012] 简单附图说明

- [0013] 图1是第一实施方式所涉及的半导体装置的截面构成图。
- [0014] 图2是第一实施方式所涉及的半导体装置的制造方法说明图。
- [0015] 图3是第一实施方式所涉及的半导体装置的制造方法说明图。
- [0016] 图4是第一实施方式所涉及的半导体基体分割工序说明图。
- [0017] 图5是第二实施方式所涉及的半导体装置的制造方法说明图。
- [0018] 图6是第二实施方式所涉及的半导体装置的制造方法说明图。
- [0019] 图7是展示在沟道截断环形成工序后,露出面的深度方向与掺杂物浓度之间关系的图。
- [0020] 图8是展示在氧化膜形成工序前后的,露出面的深度方向与掺杂物浓度之间关系的图。

### 具体实施方式

#### [0021] 【第一实施方式】

[0022] 以下,将参照图1至图4对本发明的第一实施方式进行说明。

#### [0023] (半导体装置的构成)

[0024] 本实施方式涉及的半导体装置为配置有沟道截断环的台面型(Mesa type)半导体装置。下面,将参照图1,对本实施方式涉及的半导体装置的构成进行说明。

[0025] 如图1所示,本实施方式涉及的半导体装置100,包括:半导体元件100c;沟道截断环124;以及氧化膜126。其中,半导体元件100c具有N<sup>-</sup>型(第一导电型)第一半导体层110、以及被配置在第一半导体层110的一个主面侧的p<sup>+</sup>型(第二导电型)第二半导体层112。

[0026] 半导体元件100c还具有被配置在第一半导体层110的另一个主面侧的n<sup>+</sup>型(第一导电型)第三半导体层114。半导体装置100还包括:玻璃层128;被形成在第二半导体层112表面的阳电极130;以及被形成在第三半导体层114表面的阴电极132。

[0027] 半导体元件100c还具有pn结露出的露出面111,该pn结形成在第一半导体层110与第二半导体层112之间的接合部上。沟道截断环124形成在露出面111中第一半导体层110露出的第一露出区域111a上。氧化膜126被形成为覆盖露出面111。玻璃层128被形成为覆盖氧化膜126。

[0028] 如图2以及图3所示,本实施方式涉及的半导体装置的制造方法包含以下的工序。下面,对各工序依次进行说明。

#### [0029] (半导体叠层构造制作工序)

[0030] 半导体叠层构造制作工序如图2(a)所示,是半导体叠层构造100a的制造工序。半导体叠层构造100a包括:n<sup>-</sup>型(第一导电型)第一半导体层110;配置在第一半导体层110的一个主面侧的p<sup>+</sup>型(第二导电型)第二半导体层112;以及配置在第一半导体层110的另一个主面侧的n<sup>+</sup>型(第一导电型)第三半导体层114。

[0031] 在半导体叠层构造制造工序中,首先,通过从n<sup>-</sup>型硅基板(n<sup>-</sup>型第一半导体层)110的一个主面的p型掺杂物扩散来形成p<sup>+</sup>型第二半导体层112。并且,通过从n<sup>-</sup>型硅基板110的另一个主面的n型掺杂物扩散来形成n<sup>+</sup>型第三半导体层114。通过这样,就能够制造出在n<sup>-</sup>型第一半导体层110与p<sup>+</sup>型第二半导体层112之间的接合部上形成有与主面相平行的pn结的半导体叠层构造100a。然后,通过热氧化,在p<sup>+</sup>型第二半导体层112的表面形成表面氧化膜

120。并且,通过热氧化,在 $n^+$ 型第三半导体层114的表面形成表面氧化膜122。

[0032] 第一半导体层110的掺杂物浓度例如为 $2 \times 10^{14} \text{cm}^{-3}$ 。第二半导体层112的掺杂物浓度例如为 $2 \times 10^{19} \text{cm}^{-3}$ 。第三半导体层114的掺杂物浓度例如为 $2 \times 10^{19} \text{cm}^{-3}$ 。第一半导体层110的厚度例如为 $150 \mu\text{m}$ 。第二半导体层112的厚度例如为 $60 \mu\text{m}$ 。第三半导体层114的厚度例如为 $40 \mu\text{m}$ 。

[0033] (半导体基体准备工序)

[0034] 半导体基体准备工序如图2(a)、(b)所示,是从半导体叠层构造100a的一个主面侧形成沟槽118,并且准备在沟槽118的内面具有pn结露出的露出面111的半导体基体110b准备工序。其中,该pn结形成在第一半导体层110与第二半导体层112之间的接合部上。

[0035] 沟槽118例如是通过蚀刻来形成的。首先,对第二半导体层112上的表面氧化膜120进行蚀刻。然后再进一步从第二半导体层112侧对半导体叠层构造100a进行蚀刻。通过这样,就能够从半导体叠层构造100a的一个主面形成深度超过pn结的沟槽118。此时,在沟槽118的内面形成有露出面111。露出面111由第一半导体层110露出的第一露出区域111a、以及第二半导体层112露出的第二露出区域111b构成。作为蚀刻液,例如使用氟酸(HF)、硝酸( $\text{HNO}_3$ )以及醋酸( $\text{CH}_3\text{COOH}$ )的混合液(例如, $\text{HF}:\text{HNO}_3:\text{CH}_3\text{COOH}=1:4:1$ )。

[0036] 沟槽118的宽度例如为 $300 \mu\text{m}$ ,沟槽118的深度例如为 $90 \mu\text{m}$ 。

[0037] (前处理工序)

[0038] 前处理工序是对露出面111中第一半导体层110露出的第一露出区域111a进行疏水性处理的工序。

[0039] 疏水性处理例如是通过将第一露出区域111a浸渍于疏水性处理溶液中来进行的。作为疏水性处理溶液,例如最好能够使用氟酸(HF)与硝酸( $\text{HNO}_3$ )的混合液。而 $\text{HF}:\text{HNO}_3=1:25$ 则更为理想。将第一露出区域111a浸渍的时间最好为1至3分钟。将第一露出区域111a浸渍的温度最好为20至 $30^\circ\text{C}$ 。在进行上述浸渍后,对第一露出区域111a例如用水进行清洗。

[0040] (掺杂物提供工序)

[0041] 掺杂物提供工序如图2(c)所示,是向第一露出区域111a提供n型掺杂物10的工序。

[0042] 掺杂物提供工序例如是通过在第一露出区域111a上涂布含有n型掺杂物10的液体来进行的。含有n型掺杂物10的液体例如最好能够使用将磷化合物(例如焦磷酸)溶解于有机溶剂(例如乙醇)后的液体。作为涂布的方法,能够采用浸渍法、旋转(Spinner)法、以及喷射法等公知的方法。

[0043] 提供至第一露出区域111a的n型掺杂物10的量被调整为:在后述的沟道截断环形成工序中使形成于第一露出区域111a的沟道截断环124(参照图3(a))的掺杂物浓度为最合适的浓度(例如, $1 \times 10^{19} \text{cm}^{-3}$ )。

[0044] (沟道截断环形成工序)

[0045] 沟道截断环形成工序如图3(a)所示,是将n型掺杂物10导入至第一半导体层110从而形成沟道截断环124的工序。

[0046] n型掺杂物10的导入,例如是通过第一露出区域111a进行激光照射来进行的。可以使用例如波长为 $532 \text{nm}$ 的绿激光。激光例如是以脉冲 $30 \text{kHz}$ 的频率产生脉冲振动,并且以 $300 \text{mm/秒}$ 的速度沿沟槽118进行扫描。在该工序中,沟道截断环124被形成至规定的深度(第一深度)。

[0047] 在该工序中,沿沟槽118形成沟道截断环124。沟道截断环124可以仅为一条。在本实施方式中,两条沟道截断环124、124被形成为在沟槽118的宽度方向上相互隔开60 $\mu\text{m}$ 。

[0048] 在激光照射完成后,将残留的n型掺杂物10去除。去除掺杂物例如通过蚀刻来进行。例如可以使用与半导体基体准备工序中所使用的蚀刻液相同的蚀刻液。

[0049] (氧化膜形成工序)

[0050] 氧化膜形成工序如图3(b)所示,是在沟道截断环形成工序之后,并且在后述的玻璃层形成工序之前,形成氧化膜126使其覆盖露出面111的工序。

[0051] 氧化膜126的形成例如是通过使用干氧的热氧化法来进行的。通过这样,硅氧化膜就会被形成在沟槽118的内面上。

[0052] 氧化膜126的形成,例如是通过将半导体基体100b投入之扩散炉之后,一边释放氧气一边来进行处理的。处理温度最好为900 $^{\circ}\text{C}$ 以上。时间最好在处理温度900 $^{\circ}\text{C}$ 的状态下持续90分钟。

[0053] 氧化膜126的厚度在5nm~60nm范围内,厚度为50nm则较为理想。如果氧化膜126的厚度不足5nm,则可能无法获得降低反方向电流的效果。另一方面,如果氧化膜126的厚度超过60nm,则在后述的玻璃层形成工序中,有可能无法通过通过电泳法来形成玻璃层128。

[0054] (玻璃层形成工序)

[0055] 玻璃层形成工序如图3(c)所示,是形成钝化(Passivation)用的玻璃层128从而使用玻璃组合物覆盖露出面111的工序。

[0056] 在玻璃层形成工序中,首先,通过电泳法,在沟槽118的内面及其附近的半导体基体100b表面将玻璃组合物叠层。并且,对叠层后的玻璃组合物进行烧制。通过这样,就形成了玻璃层128。其所带来的结果就是,位于沟槽118内面的露出面111通过氧化膜126被玻璃层128所覆盖。

[0057] 玻璃组合物的烧制温度例如为900 $^{\circ}\text{C}$ 。另外,玻璃组合物的烧制时间是在烧制温度为900 $^{\circ}\text{C}$ 的状态下例如持续15~30分钟。

[0058] 玻璃组合物例如为:至少含有 $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{B}_2\text{O}_3$ 、 $\text{ZnO}$ 、 $\text{CaO}$ 、 $\text{BaO}$ 、以及 $\text{MgO}$ 中的至少两种碱土类金属氧化物,并且实质上不含有 $\text{Pb}$ 、 $\text{As}$ 、 $\text{Sb}$ 、 $\text{Li}$ 、 $\text{Na}$ 、 $\text{K}$ 的玻璃组合物。

[0059] 作为玻璃组合物,比较理想的情况下是使用: $\text{SiO}_2$ 的含有量在49.5mol%~64.3mol%范围内, $\text{Al}_2\text{O}_3$ 的含有量在3.7mol%~14.8mol%范围内, $\text{B}_2\text{O}_3$ 的含有量在8.4mol%~17.9mol%范围内, $\text{ZnO}$ 的含有量在3.9mol%~14.2mol%范围内,碱土类金属氧化物的含有量在7.4mol%~12.9mol%范围内的玻璃组合物。

[0060] 此处的含有某特定的成分除了指仅含有该特定的成分之外,也指除该特定的成分以外还进一步含有玻璃组合物通常所可能含有的成分。另外,实质上不含有某特定元素是指该某特定元素不作为成分来含有,其并不代表在构成玻璃的各成分的原料中将混入有作为掺杂物的上述某特定元素的玻璃组合物排除。再有,不含有某特定元素也代表不含有该某特定元素的氧化物以及该某特定元素的氮化物。

[0061] 将 $\text{SiO}_2$ 的含有量设在49.5mol%~64.3mol%范围内的理由如下:如果 $\text{SiO}_2$ 的含有量不足49.5mol%,则有可能导致玻璃层128的耐药性降低、或玻璃层128的绝缘性降低。而如果 $\text{SiO}_2$ 的含有量超过64.3mol%,则有可能导致玻璃组合物的烧制温度变高。

[0062] 将 $\text{Al}_2\text{O}_3$ 的含有量设在3.7mol%~14.8mol%范围内的理由如下:如果 $\text{Al}_2\text{O}_3$ 的含有

量不足3.7mol%，则有可能导致玻璃层128的耐药性降低、或玻璃层128的绝缘性降低。而如果 $Al_2O_3$ 的含有量超过14.8mol%，则有可能导致玻璃组合物的烧制温度变高。

[0063] 将 $B_2O_3$ 的含有量设在8.4mol%~17.9mol%范围内的理由如下：如果 $B_2O_3$ 的含有量不足8.4mol%，则有可能导致玻璃组合物的烧制温度变高。而如果 $B_2O_3$ 的含有量超过17.9mol%，则有可能导致在烧制玻璃组合物时B(硼)会扩散至半导体基体100b从而导致绝缘性降低。

[0064] 将ZnO的含有量设在3.9mol%~14.2mol%范围内的理由如下：如果ZnO的含有量不足3.9mol%，则有可能导致玻璃组合物的烧制温度变高。而如果ZnO的含有量超过14.2mol%，则有可能导致玻璃层128的耐药性降低、或玻璃层128的绝缘性降低。

[0065] 另外，将碱土类金属氧化物的含有量设在7.4mol%~12.9mol%范围内的理由如下：如果碱土类金属氧化物的含有量不足7.4mol%，则有可能导致玻璃组合物的烧制温度变高。而如果碱土类金属氧化物的含有量超过12.9mol%，则有可能导致玻璃层128的耐药性降低、或玻璃层128的绝缘性降低。

[0066] 作为玻璃组合物，比较理想的情况是使用在50℃~550℃的温度范围内平均线膨胀率在 $3.33 \times 10^{-6}$ ~ $4.08 \times 10^{-6}$ 范围内的玻璃组合物。

[0067] 本实施方式涉及的玻璃组合物例如能够通过以下方法来进行制造。首先，调和原料( $SiO_2$ 、 $Al(OH)_3$ 、 $H_3BO_3$ 、ZnO、 $CaCO_3$ 、 $Mg(OH)_2$ 、BaO)使其成为成为上述组成比(摩尔比)。接着，利用搅拌机将原料充分搅拌。接着，将搅拌后的原料投入到在电炉中升至规定的温度(例如1550℃)后的铂坩锅中，按规定时间(例如30~120分钟)进行熔融。接着，使原料融液流至水冷辊。通过这样，就能够得到薄片状的玻璃鳞片(Glass flake)。最后，将玻璃鳞片在球磨机(Ball mill)中粉碎成规定的平均粒径。通过这样，就能够得到粉末状的玻璃组合物。

[0068] (电极形成工序)

[0069] 在电极形成工序中，首先，形成光刻胶(Photoresist)并使其覆盖玻璃层128的表面。接着，将半导体基体100b的一个主面上用于形成阳电极130的部位以外的部位通过光刻胶进行掩膜(Mask)。接着，对表面氧化膜120进行蚀刻。通过这样，表面氧化膜120就被从半导体基体100b的一个主面上用于形成阳电极130的部位上去除。另外，半导体基体100b的另一个主面上，表面氧化膜122也被去除。接着，对半导体基体100b进行电镀处理。通过这样，就能够在半导体基体100b的一个主面上表面氧化膜120去除后的部位上形成阳电极130。并且，半导体基体100b的另一个主面上会形成阴电极132。

[0070] (半导体基体切割工序)

[0071] 半导体基体切割工序如图4所示，是将半导体基体100b切割后芯片化，并制造半导体装置100的工序。图4(b)是图4(a)A-A截面图。

[0072] 半导体基体切割工序如图4(a)、(b)所示，例如，使用划片机(Dicing saw)，沿通过沟槽118宽度方向中央的划片线(Dicing Line)DL对半导体基体100b进行切割。通过这样，如图4(c)所示，半导体基体100b就得以被芯片化，从而能够制造作为台面型pn二极管的半导体装置100。

[0073] 如上述说明般，根据本实施方式涉及的半导体装置的制造方法，在沟道截断环形成工序后的氧化膜形成工序中，形成氧化膜126使其覆盖露出面111。通过这样，就能够使被

导入至露出面111中第一露出区域111a的n型掺杂物10通过氧化膜126形成时所施加的热量,在第一半导体层110中进行扩散。关于这一点,将参照图8来进行说明。

[0074] 如图8所示,在氧化膜形成工序后,与氧化膜形成工序前相比,n型掺杂物10热扩散至距离露出面111更深的位置。通过这样,露出面111附近的n型掺杂物10的浓度峰值经过氧化膜形成工序后就会变低,另一方面,峰值的宽度也扩散至距离露出面111更深的位置。即,在氧化膜形成工序中,沟道截断环124的区域扩大至比沟道截断环形成工序中的第一深度更深的第二深度。

[0075] 通过这样,就能够抑制反向偏置电压施加状态时耗尽层的扩展,其结果就是,能够抑制漏电流的产生。因此,就能够提供高可靠性的半导体装置100。

[0076] 另外,根据本实施方式涉及的半导体装置的制造方法,能够在不提升激光功率的情况下将掺杂物导入至更深的位置上。通过这样,就能够抑制基于激光照射导致生成表面缺陷。因此,在制造后的半导体装置100就能够抑制漏电流的产生。

[0077] 另外,根据本实施方式涉及的半导体装置的制造方法,在氧化膜形成工序中是以900℃以上的温度来进行处理的。通过这样,就能够使成为沟道截断环124的n型掺杂物10扩散至距离露出面111足够深的位置上。

[0078] 另外,根据本实施方式涉及的半导体装置的制造方法,在玻璃层形成工序中,是通过对被形成覆盖露出面111的玻璃组合物所构成的层进行烧制来形成玻璃层128。通过这样,就能够使被导入至露出面111中第一露出面111a的n型掺杂物10通过烧制时所施加的热量在第一半导体层110中进行扩散。通过这样,就能够进一步抑制反向偏置电压施加状态时耗尽层的扩展,其结果就是,能够进一步抑制漏电流的产生。因此,就能够提供具有更高可靠性的半导体装置100。

[0079] 另外,根据本实施方式涉及的半导体装置的制造方法,通过在前处理工序中进行疏水性处理,就能够在沟道截断环形成工序中通过激光照射使被导入至第一半导体层110的n型掺杂物10的浓度上升。关于这一点,将参照图7来进行说明。

[0080] 图7中的实施例为进行了以下处理后的结果。首先,在本实施方式的前处理工序中,是使用氟酸与硝酸的混合液(HF:HNO<sub>3</sub>=1:25)来进行疏水性处理的。接着,在掺杂物提供工序中,是将焦磷酸溶解于乙醇后的液体通过浸渍法进行涂布。接着,在沟道截断环形成工序中,是采用波长为632nm的绿激光按脉冲30kHz的频率产生脉冲振动从而来进行照射。

[0081] 比较例则为在本实施方式中的前处理工序中,在不进行疏水性处理的情况下进行按照与实施例相同的条件来进行掺杂物提供工序以及沟道截断环形成工序后的结果。

[0082] 实施例与比较例相比,不论距离露出面111的深度(位置)如何,n型掺杂物10的浓度均变高。例如,露出面111附近的n型掺杂物10的浓度峰值在比较例中为10<sup>19</sup>/cm<sup>3</sup>个,而在实施例中,则大约为10<sup>20</sup>/cm<sup>3</sup>个。因此,为了使沟道截断环的浓度上升,在前处理工序中进行疏水性处理是有效地。

[0083] 因此,即便是在更高的温度环境下,也能够抑制反向偏置电压施加状态时耗尽层的扩展,因此就能够抑制漏电流的产生。这样,就能够使半导体装置100正常运作。即,能够提供更高可靠性的半导体装置100。

[0084] 另外,根据本实施方式涉及的半导体装置的制造方法,在玻璃层形成工序中,是通过对被形成覆盖露出面111的玻璃组合物所构成的层进行烧制来形成玻璃层128。通过

这样,就能够使被导入至露出面111中第一露出面111a的n型掺杂物10通过烧制时所施加的热量在第一半导体层110中进行扩散。通过这样,就能够进一步抑制反向偏置电压施加状态时耗尽层的扩展,其结果就是,能够进一步抑制漏电流的产生。因此,就能够提供具有更高可靠性的半导体装置100。

[0085] 另外,根据本实施方式涉及的半导体装置的制造方法,在沟道截断环形成工序后,并且在玻璃层形成工序之前的氧化膜形成工序中,形成氧化膜126使其覆盖露出面111。通过这样,就能够使被导入至露出面111中第一露出面111a的n型掺杂物10通过氧化膜126形成时所施加的热量在第一半导体层110中进行扩散。关于这一点,将参照图8进行说明。

[0086] 如图8所示,在氧化膜形成工序后,与氧化膜形成工序前相比,n型掺杂物10热扩散至距离露出面111更深的位置。通过这样,露出面111附近的n型掺杂物10的浓度峰值经过氧化膜形成工序后就会变低,另一方面,峰值的宽度也扩散至距离露出面111更深的位置。即,在氧化膜形成工序中,沟道截断环124的区域扩大至比沟道截断环形成工序中的第一深度更深的第二深度。

[0087] 通过这样,就能够抑制反向偏置电压施加状态时耗尽层的扩展,其结果就是,能够抑制漏电流的产生。因此,就能够提供具有更高可靠性的半导体装置100。

[0088] 另外,根据本实施方式涉及的半导体装置的制造方法,能够在不提升激光功率的情况下将掺杂物导入至更深的位置上。通过这样,就能够抑制基于激光照射导致生成表面缺陷。因此,在制造后的半导体装置100就能够抑制漏电流的产生。

[0089] 另外,根据本实施方式涉及的半导体装置的制造方法,作为玻璃层128的原料的玻璃组合物实质上不含有对环境造成负荷的物质Pb、As以及Sb。通过这样,就能够减轻对环境的负荷。进一步地,玻璃层128是由介电常数比含铅玻璃更低的无铅玻璃所构成的。通过这样,即便是在高温环境下对通过树脂将半导体装置100进行模塑后形成的树脂封装型半导体装置施加反向偏置电压,也能够抑制高密度离子在模塑树脂与玻璃层128之间的界面以及在玻璃层128与第一半导体层110之间的界面上被感应。其结果就是,与以往的对使用含铅玻璃后得到的半导体装置利用树脂进行模塑后形成的树脂封装型半导体装置相比,就能够提升高温下的反向偏置耐量。

[0090] 另外,根据本实施方式涉及的半导体装置的制造方法,作为玻璃层128的原料的玻璃组合物实质上不含有Li、Na、K。通过这样,即使玻璃组合物中含有B(硼),在对玻璃组合物的烧制中B(硼)就不会从玻璃层128向硅中扩散。通过这样,就能够提供高可靠性的半导体装置100。

[0091] 另外,根据本实施方式涉及的半导体装置的制造方法,由于是对由将至少含有 $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{B}_2\text{O}_3$ 、 $\text{ZnO}$ 、 $\text{CaO}$ 、 $\text{BaO}$ 、以及 $\text{MgO}$ 中的至少两种碱土类金属氧化物,并且实质上不含有Pb、As、Sb、Li、Na、K的原料熔融后得到的融液制作的玻璃微粒构成的半导体接合保护用玻璃组合物所构成的层进行烧制来形成玻璃层128,因此能够在相对较低的温度下对玻璃组合物进行烧制。通过这样,在玻璃组合物的烧制过程中玻璃组合物就不易结晶化。其结果就是,能够稳定地制造反方向漏电流低的半导体装置100。

[0092] 另外,根据本实施方式涉及的半导体装置的制造方法,在玻璃组合物中, $\text{SiO}_2$ 的含有量在49.5mol%~64.3mol%范围内, $\text{Al}_2\text{O}_3$ 的含有量在3.7mol%~14.8mol%范围内, $\text{B}_2\text{O}_3$ 的含有量在8.4mol%~17.9mol%范围内, $\text{ZnO}$ 的含有量在3.9mol%~14.2mol%范围内,碱

土类金属氧化物的含有量在7.4mol%~12.9mol%范围内。通过这样,就能够抑制:玻璃组合物的烧制温度变高、玻璃层128的耐药性降低、或玻璃层128的绝缘性降低。

[0093] 另外,根据本实施方式涉及的半导体装置的制造方法,玻璃组合物在50℃~550℃的温度范围内的平均线膨胀率在 $3.33 \times 10^{-6}$ ~ $4.08 \times 10^{-6}$ 范围内。通过这样,由于玻璃组合物具有与硅的线膨胀率接近的线膨胀率,因此就能够防止半导体基体100b在制造工序中出现弯曲。

[0094] 另外,根据本实施方式涉及的半导体装置的制造方法,露出面111为沟槽118的表面,其被形成为将第二半导体层112分离成台面形状后到达第一半导体层110。通过这样,就能够在台面型半导体装置100中沟槽118的底面上配置沟道截断环124。其结果就是,即使是在pn结的耗尽层在高电压下扩散的情况下,该耗尽层也会终止在沟道截断环124处,从而不会露出于芯片分割面。这样,就能够使台面型半导体装置100高耐压化。

[0095] 【第二实施方式】

[0096] 下面,对本发明的第二实施方式进行说明。本实施方式涉及的半导体装置为配置有沟道截断环的平面型(Planar Type)半导体装置。下面,将参照图6(d)对本实施方式涉及的半导体装置的构成进行说明。

[0097] 如图6(d)所示,本实施方式涉及的半导体装置包括:具有n<sup>-</sup>型(第一导电型)第一半导体层210、以及配置在第一半导体层210的一个主面侧的p<sup>+</sup>型(第二导电型)第二半导体层212的半导体元件;沟道截断环224;以及氧化膜226。

[0098] 半导体元件200c还具有被配置在第一半导体层210的另一个主面侧的n<sup>+</sup>型(第一导电型)第三半导体层214。半导体装置还包括:玻璃层228;被形成在第二半导体层212表面的阳电极230;以及被形成在第三半导体层214表面的阴电极232。

[0099] 半导体元件200c还具有pn结露出的露出面211,该pn结形成在第一半导体层210与第二半导体层212之间的接合部上。沟道截断环224形成在露出面211中第一半导体层210露出的第一露出区域211a上。氧化膜226被形成为覆盖露出面211。玻璃层228被形成为覆盖氧化膜226。

[0100] 如图5以及图6所示,本实施方式涉及的半导体装置的制造方法包含以下的工序。下面,对各工序依次进行说明。

[0101] (半导体基体准备工序)

[0102] 半导体叠层构造制作工序如图5(a)~(c)所示,是半导体叠层构造200a的制造工序。半导体叠层构造200a包括:n<sup>-</sup>型(第一导电型)第一半导体层210;配置在第一半导体层210的一个主面侧的p<sup>+</sup>型(第二导电型)第二半导体层212;以及配置在第一半导体层210的另一个主面侧的n<sup>+</sup>型(第一导电型)第三半导体层214。

[0103] 在半导体基体准备工序中,例如,首先,如图5(a)所示,在n<sup>+</sup>型半导体层214上将n<sup>-</sup>型外延层210叠层。接着,如图5(b)所示,在掩膜M1形成后,通过掩膜M1在n<sup>-</sup>型外延层210的表面的规定区域中通过离子注入法导入p型掺杂物(例如,B(硼)离子)。掩膜M1被配置为使半导体基体200a的一个主面的一部分开口。接着,通过热扩散,形成p<sup>+</sup>型扩散212。接着,将掩膜M1去除。通过这样,半导体基体200a就准备好了。此时,在半导体基体200a的一个主面上形成露出面211。露出面211由第一半导体层210露出的第一露出区域211a、以及第二半导体层212露出的第二露出区域211b组成。

[0104] (前处理工序)

[0105] 前处理工序是对露出面211中第一半导体层210露出的第一露出区域211a进行疏水性处理的工序。

[0106] 疏水性处理,例如是将第一露出区域211a浸渍在疏水性处理溶液中来进行的。作为疏水性处理溶液,最好能够使用氟酸(HF)与硝酸(HNO<sub>3</sub>)的混合液。

[0107] (掺杂物提供工序)

[0108] 掺杂物提供工序如图5(c)所示,是向第一露出区域211a提供n型掺杂物20的工序。

[0109] 掺杂物提供工序例如是通过在第一露出区域211a上涂布含有n型(第一导电型)掺杂物20的液体来进行的。含有N型掺杂物20的液体例如与第一实施方式一样,最好能够使用将磷化合物溶解于有机溶剂后的液体。作为涂布的方法,与第一实施方式一样,能够采用浸渍法、旋转(Spinner)法、以及喷射法等公知的方法。

[0110] (沟道截断环形成工序)

[0111] 沟道截断环形成工序如图5(d)所示,是将n型(第一导电型)掺杂物20导入至第一半导体层210从而形成沟道截断环224的工序。

[0112] n型掺杂物20的导入与第一实施方式一样,是通过在第一露出区域211a的规定区域进行激光照射来进行的。

[0113] (氧化膜形成工序)

[0114] 氧化膜形成工序如图5(e)所示,是在沟道截断环形成工序之后,并且在后述的玻璃层形成工序之前,形成氧化膜226使其覆盖露出面211的工序。

[0115] 氧化膜226的形成例如与第一实施方式一样,是通过使用干氧的热氧化法来进行的。通过这样,氧化膜226就会被形成在半导体基体200a的一个主面上。此时,表面氧化膜222就会被形成在半导体基体200a的另一个主面上。

[0116] (玻璃层形成工序)

[0117] 玻璃层形成工序如图6(a)所示,是形成钝化用的玻璃层228从而使用玻璃组合物覆盖露出面211的工序。

[0118] 在玻璃层形成工序中,与第一实施方式一样,通过电泳法,在半导体基体200a的一个表面侧将玻璃组合物叠层。并且,对叠层后的玻璃组合物进行烧制。其结果就是,露出面211通过氧化膜226被玻璃层228所覆盖。

[0119] 作为玻璃组合物,最好能够使用与第一实施方式具有同样组成的组合物。作为玻璃组合物,最好能够使用与第一实施方式具有同样线膨胀率的组合物。

[0120] (蚀刻工序)

[0121] 蚀刻工序如图6(b)、(c)所示,是在半导体基体200a的一个主面的规定区域上,形成氧化膜226以及玻璃层228的工序。

[0122] 在蚀刻工序中,例如,在半导体基体200a的一个主面侧,形成掩膜M2使其覆盖第一露出区域211a与第二露出区域211b的交界面。接着,对玻璃层228以及氧化膜226进行蚀刻。通过这样,就能够只在规定区域上形成氧化膜226以及玻璃层228。此时,在半导体基体200a的另一个主面上将氧化膜222去除。

[0123] (电极形成工序)

[0124] 电极形成工序如图6(d)所示,是在半导体基体200a上形成阳电极230与阴电极232

的工序。

[0125] 在电机形成工序中,在将掩膜M2去除后,在半导体基体200a的一个主面中被玻璃层228包围的区域上形成阳电极230。并且,在半导体基体200a的背面形成阴电极232。

[0126] (半导体基体切割工序)

[0127] 半导体基体切割工序与第一实施方式一样,是使用划片机等对半导体基体200a进行切割从而使其芯片化的工序。通过这样,如图6(d)所示,半导体基体200a被芯片化,并且作为平面型pn二极管的半导体装置得以被制造。

[0128] 如上述说明般,根据本实施方式涉及的半导体装置的制造方法,就能够发挥与第一实施方式同样的效果。即,在沟道截断环形成工序后的氧化膜形成工序中,形成氧化膜226使其覆盖露出面211。因此,就能够使被导入至露出面211中第一露出区域211a的第一导电型掺杂物20通过氧化膜226形成时所施加的热量,在第一半导体层210中进行扩散。通过这样,由于能够抑制反向偏置施加时耗尽层的扩展,因此就能够抑制漏电流的产生。这样,就能够提供高可靠性的半导体装置。

[0129] 另外,根据本实施方式涉及的半导体装置的制造方法,在氧化膜形成工序中是以900℃以上的温度来进行处理的。通过这样,就能够使成为沟道截断环224的第一导电型掺杂物20扩散至距离露出面211足够深的位置上。

[0130] 另外,根据本实施方式涉及的半导体装置的制造方法,在玻璃层形成工序中,是通过由被形成覆盖露出面211的玻璃组合物所构成的层进行烧制来形成玻璃层228。因此,就能够使被导入至露出面211中第一露出面211a的第一导电型掺杂物20通过烧制时所施加的热量在第一半导体层210中进行扩散。通过这样,就能够进一步抑制反向偏置电压施加状态时耗尽层的扩展,其结果就是,能够进一步抑制漏电流的产生。因此,就能够提供具有更高可靠性的半导体装置。

[0131] 另外,根据本实施方式涉及的半导体装置的制造方法,通过在前处理工序中进行疏水性处理,就能够使在沟道截断环形成工序中通过激光照射来提高被导入至第一半导体层210的第一导电型掺杂物20的浓度。其结果就是,即便是在更高的温度环境下,也能够抑制反向偏置施加时耗尽层的扩展,从而抑制漏电流的产生。因此,这样就能够使半导体装置正常运作。即,能够提供高可靠性的半导体装置。

[0132] 另外,根据本实施方式涉及的半导体装置的制造方法,作为玻璃层228的原料的玻璃组合物实质上不含有对环境造成负荷的物质Pb、As以及Sb。通过这样,就能够减轻对环境的负荷。进一步地,玻璃层228是由介电常数比含铅玻璃更低的无铅玻璃所构成的。通过这样,即便是在高温环境下对通过树脂将半导体装置进行模塑后形成的树脂封装型半导体装置施加反向偏置电压,也能够抑制高密度离子在模塑树脂与玻璃层228之间的界面以及在玻璃层228与第一半导体层210之间的界面上被感应。其结果就是,与以往的对使用含铅玻璃后得到的半导体装置利用树脂进行模塑后形成的树脂封装型半导体装置相比,就能够提升高温下的反向偏置耐量。

[0133] 另外,根据本实施方式涉及的半导体装置的制造方法,作为玻璃层228的原料的玻璃组合物实质上不含有Li、Na、K。通过这样,即使玻璃组合物中含有B(硼),在对玻璃组合物的烧制中B(硼)就不会从玻璃层128向硅中扩散。通过这样,就能够提供高可靠性的半导体装置。

[0134] 另外,根据本实施方式涉及的半导体装置的制造方法,由于是对由将至少含有 $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 、 $\text{B}_2\text{O}_3$ 、 $\text{ZnO}$ 、 $\text{CaO}$ 、 $\text{MgO}$ 以及 $\text{BaO}$ 中的至少两种碱土类金属氧化物,并且实质上不含含有 $\text{Pb}$ 、 $\text{As}$ 、 $\text{Sb}$ 、 $\text{Li}$ 、 $\text{Na}$ 、 $\text{K}$ 的原料熔融后得到的融液制作的玻璃微粒构成的半导体接合保护用玻璃组合物所构成的层进行烧制来形成玻璃层228,因此能够在相对较低的温度下对玻璃组合物进行烧制。通过这样,在玻璃组合物的烧制过程中玻璃组合物就不易结晶化。其结果就是,能够稳定地制造反方向漏电流低的半导体装置。

[0135] 另外,根据本实施方式涉及的半导体装置的制造方法,在玻璃组合物中, $\text{SiO}_2$ 的含有量在49.5mol%~64.3mol%范围内, $\text{Al}_2\text{O}_3$ 的含有量在3.7mol%~14.8mol%范围内, $\text{B}_2\text{O}_3$ 的含有量在8.4mol%~17.9mol%范围内, $\text{ZnO}$ 的含有量在3.9mol%~14.2mol%范围内,碱土类金属氧化物的含有量在7.4mol%~12.9mol%范围内。通过这样,就能够抑制:玻璃组合物的烧制温度变高、玻璃层228的耐药性降低、或玻璃层228的绝缘性降低。

[0136] 另外,根据本实施方式涉及的半导体装置的制造方法,玻璃组合物在50℃~550℃的温度范围内的平均线膨胀率在 $3.33 \times 10^{-6}$ ~ $4.08 \times 10^{-6}$ 范围内。通过这样,由于玻璃组合物具有与硅的线膨胀率接近的线膨胀率,因此就能够防止半导体基体200a在制造工序中出现弯曲。

[0137] 以上,参照附图对本发明涉及的优选实施方式进行了说明,不过,本发明并不仅限于上述的实施方式。上述实施方式中所站址的各构成部件的各形状以及组合仅为一例。因此,本发明可以在不脱离本发明主旨的范围内根据设计要求等进行各种变更。

[0138] 在本发明的半导体装置的制造方法中,也可以不进行前处理工序。另外,在本发明的半导体装置的制造方法中,也可以不进行玻璃层形成工序。

[0139] 本发明的半导体装置的制造方法只要至少包括半导体基体准备工序、掺杂物提供工序、沟道截断环形成工序、以及氧化膜形成工序便可。

[0140] 本发明的半导体装置只要至少具备半导体元件、沟道截断环、以及氧化膜便可。

[0141] 在上述实施方式中,虽然是将第一导电型作为n型,将第二导电型作为p型来进行说明,但本发明并不限于此。也可以是将第一导电型作为p型,将第二导电型作为n型。

[0142] 在上述实施方式中,虽然使用了绿激光来进行激光照射,但本发明并不限于此。也能够很好地利用除绿激光以外的可见光激光或近红外线激光(例如Nd-YAG激光)来进行激光照射。

[0143] 在上述实施方式中,虽然使用了焦磷酸溶解于有机溶剂后的液体来作为含有n型掺杂物的液体,但本发明并不限于此。例如,也能够使用除焦磷酸以外的磷化合物或砷化合物溶解于各种有机溶剂后的液体。

[0144] 在上述实施方式中,虽然是以pn二极管作为半导体装置为例对本发明进行了说明,但本发明并不限于此。也能够将本发明适用于例如pn二极管以外的二极管(例如,pin二极管、肖特基二极管、等)、晶体管(例如,双极晶体管、MOSFET、IGBT等)、晶闸管、三极管等其他电力用半导体装置中。

[0145] 符号说明

[0146] 10、20...n型(第一导电型)掺杂物;100...半导体装置;100a...半导体叠层构造;100b、200a...半导体基体;100c...半导体元件;110、210...第一半导体层;111、211...露出面;111a、211a...第一露出区域;111b、211b...第二露出区域;112、212...第二半导体层;114、

214...第三半导体层;120、122、222...表面氧化膜;124、224...沟道截断环;126、226...氧化膜;128、228...玻璃层;130、230...阳电极;132、232...阴电极

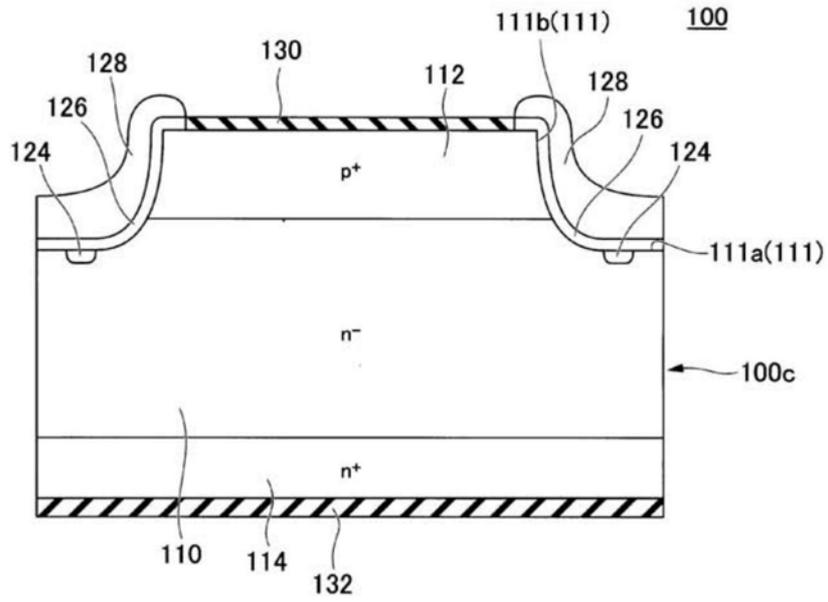


图1

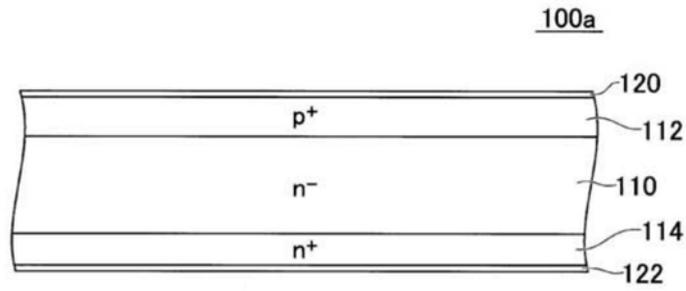


图2 (a)

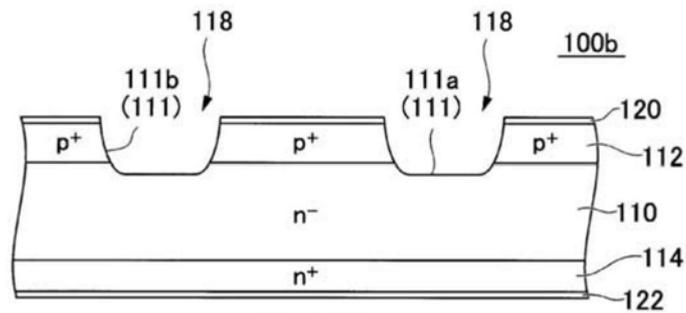


图2 (b)

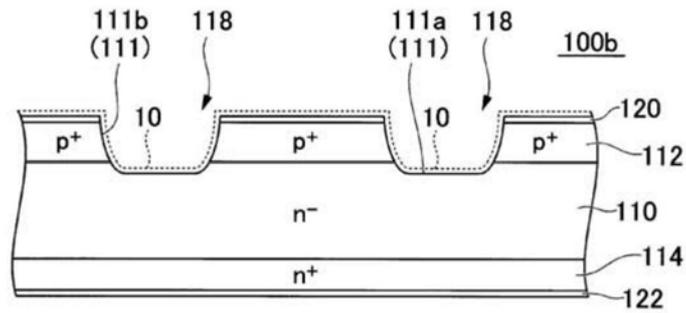


图2 (c)

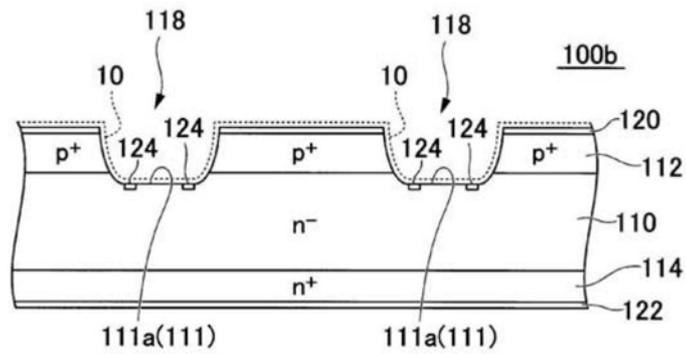


图3 (a)

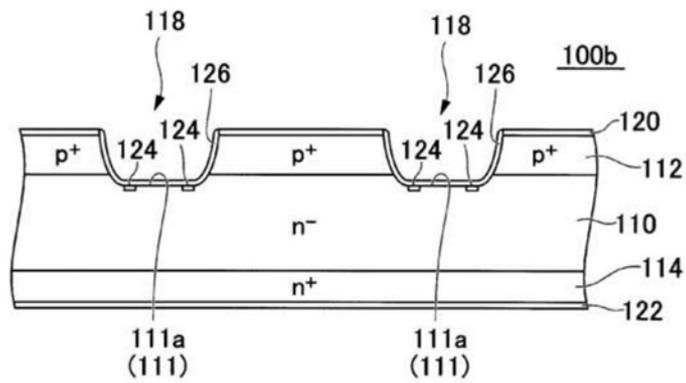


图3 (b)

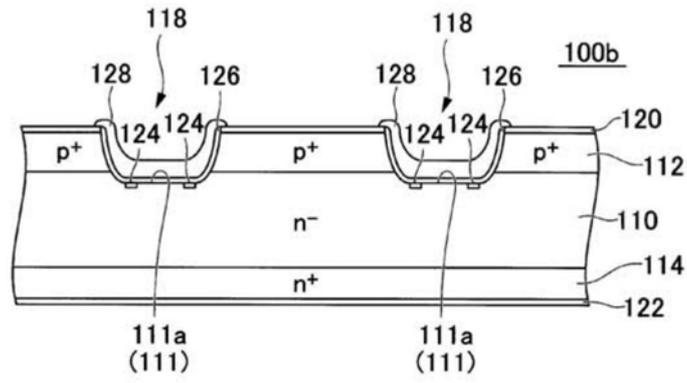


图3(c)

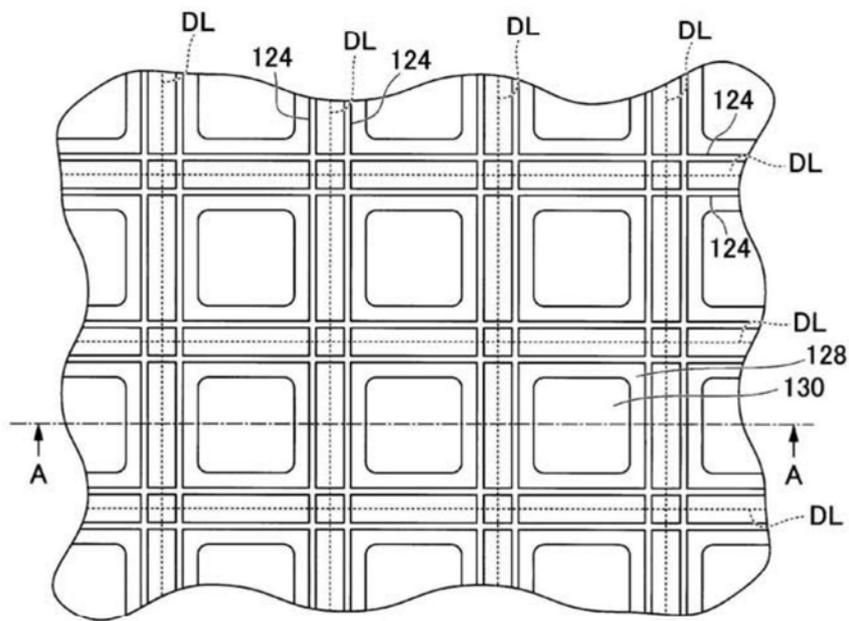


图4(a)

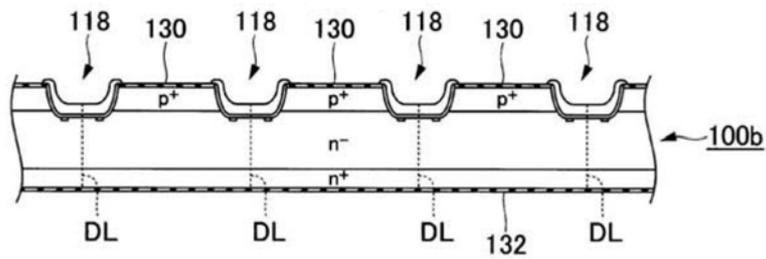


图4(b)

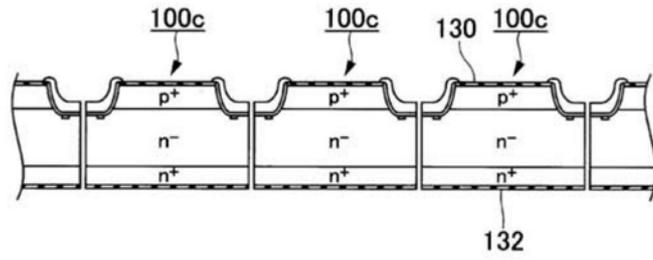


图4 (c)



图5 (a)

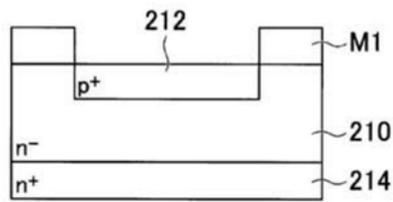


图5 (b)

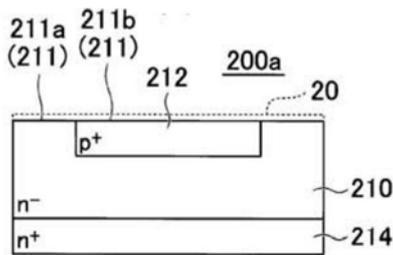


图5 (c)

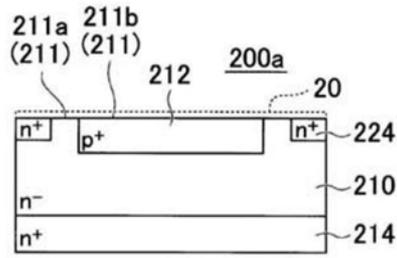


图5 (d)

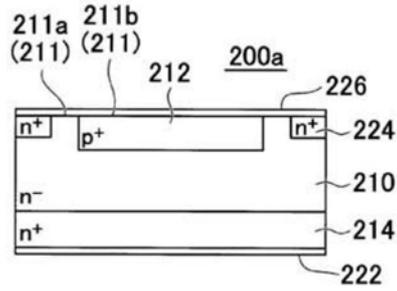


图5 (e)

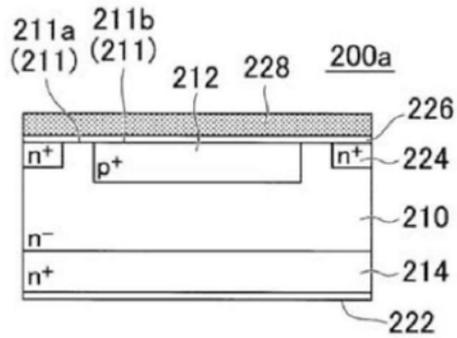


图6 (a)

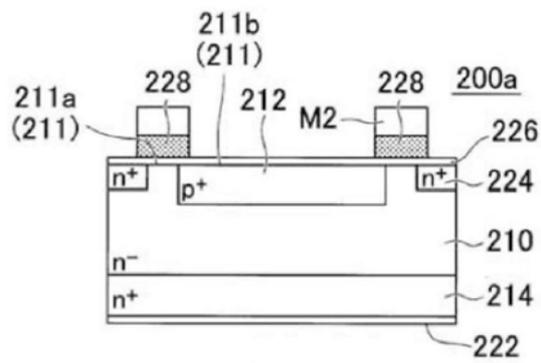


图6 (b)

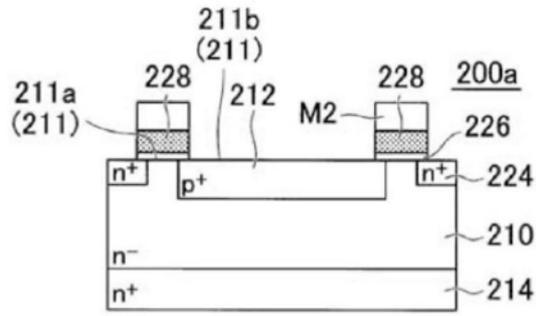


图6 (c)

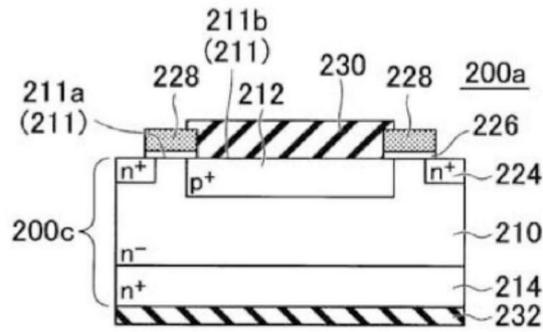


图6 (d)

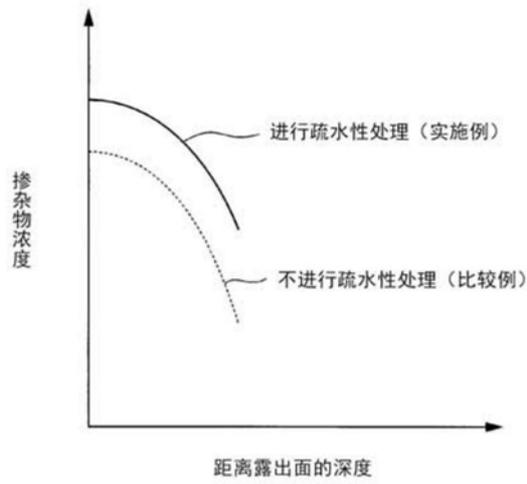


图7

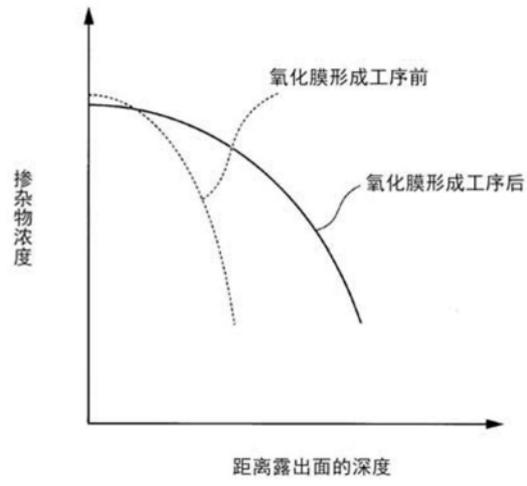


图8