



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 600 33 753 T2** 2007.12.06

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 088 516 B1**

(21) Deutsches Aktenzeichen: **600 33 753.7**

(96) Europäisches Aktenzeichen: **00 306 989.5**

(96) Europäischer Anmeldetag: **16.08.2000**

(97) Erstveröffentlichung durch das EPA: **04.04.2001**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **07.03.2007**

(47) Veröffentlichungstag im Patentblatt: **06.12.2007**

(51) Int Cl.⁸: **A61B 6/00** (2006.01)

H01L 31/09 (2006.01)

H04N 5/217 (2006.01)

(30) Unionspriorität:

377515 19.08.1999 US

(73) Patentinhaber:

General Electric Co., Schenectady, N.Y., US

(74) Vertreter:

Rüger und Kollegen, 73728 Esslingen

(84) Benannte Vertragsstaaten:

DE, FR, NL

(72) Erfinder:

**Bielski, Scott A., Sussex, Wisconsin 53089, US;
Skrenes, Lawrence Richard, Hartland, Wisconsin
53029, US; Haque, Yusuf A., Woodside, California
94062, US**

(54) Bezeichnung: **Verfahren und Vorrichtung zur Fehlererkennung in einem diskreten Bildelementdetektor**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

[0001] Die vorliegende Erfindung betrifft allgemein das Gebiet digitaler Bildgebungsvorrichtungen, wie zum Beispiel digitaler Röntgenbildgebungssysteme. Insbesondere betrifft die Erfindung eine Technik zum Testen von Abschnitten einer Treiberschaltung in digitalen Detektoranordnungen des in direkten digitalen Röntgensystemen verwendeten Typs.

[0002] Bei vielen Bildgebungsvorrichtungen wird zunehmender Wert auf direkte digitale Bildgebungstechniken gelegt. In Röntgensystemen werden beispielsweise gerade Techniken zur Detektion von Intensitäten von auf eine digitale Detektoroberfläche während Untersuchungen auftretender Strahlung entwickelt. Im Verlauf von Untersuchungen emittiert eine Röntgenquelle Strahlung, welche ein Aufnahmegegenstand, wie zum Beispiel einen menschlichen Patienten durchläuft. Die Röntgenstrahlung wird jedoch durch die verschiedenen Gewebe und Strukturen innerhalb des Aufnahmegegenstandes beeinflusst, was zu Intensitätsschwankungen an dem Detektor führt, welcher hinter dem Aufnahmegegenstand in Bezug auf die Quelle angeordnet ist. Durch Identifizieren von Intensitäten der resultierenden Strahlung an einer großen Anzahl von Stellen, die in einer Matrix angeordnet sind, ermöglicht der Detektor die Erfassung eines Datensatzes, welcher verwendet werden kann, um ein brauchbares Bild des Aufnahmegegenstandes zu rekonstruieren.

[0003] In digitalen Detektoren für Röntgensysteme ist eine Detektoroberfläche in eine Matrix von Bildelementen oder Pixeln unterteilt, wobei Reihen und Spalten von Pixeln nebeneinander organisiert sind, um die gesamte Bildfläche auszubilden. Wenn der Detektor Strahlung ausgesetzt wird, treffen Photonen auf einen sich über der Bildfläche erstreckenden Szintillator auf. Eine Serie von Detektorelementen ist an Zeilen- und Spaltenkreuzungspunkten ausgebildet, wobei jeder Kreuzungspunkt einem die Bildmatrix ausbildenden Pixel entspricht. In einem Detektortyp besteht jedes Element aus einer Photodiode und einem Dünnschichttransistor. Die Kathode der Diode ist mit der Source des Transistors verbunden, und die Anoden aller Dioden sind mit einer negativen Vorspannungsquelle verbunden. Die Gates der Transistoren in einer Zeile sind miteinander verbunden und die Zeilenelektrode ist mit einer Scan-Elektronik verbunden. Die Drains der Transistoren in jeder Spalte sind miteinander verbunden, und jede Spaltenelektrode ist mit einer zusätzlichen Auslese-Elektronik verbunden. Ein sequentielles Scannen der Reihen und Spalten ermöglicht dem System die gesamte Anordnung oder Matrix von Signalen für eine anschließende Signalverarbeitung und Darstellung zu erfassen.

[0004] Im Einsatz werden die an den Pixelstellen

des Detektors erzeugten Signale abgetastet und digitalisiert. Die digitalen Werte werden an eine Verarbeitungsschaltung übertragen, wo sie gefiltert, skaliert und weiter verarbeitet werden, um den Bilddatensatz zu erzeugen. Der Datensatz kann dann zum Speichern des resultierenden Bildes verwendet werden, um das Bild beispielsweise auf einem Computermonitor darzustellen, um das Bild auf einen herkömmlichen photographischen Film zu übertragen, und so weiter. Auf dem Gebiet der medizinischen Bildgebung werden derartige Bilder von den behandelnden Ärzten und Radiologen verwendet, um die physischen Zustände eines Patienten zu bewerten und eine Erkrankung und Verletzung zu diagnostizieren.

[0005] In digitalen Detektoren des vorstehend beschriebenen Typs können Probleme aufgrund von Kurzschlüssen entstehen, welche zwischen Elementen der Detektorschaltung vorliegen oder sich entwickeln können. Insbesondere können sowohl während der Herstellungs- als auch Montageschritte, die bei der Produktion der Detektoren und der zugehörigen Schaltung eingesetzt werden, elektrische Kurzschlüsse zwischen den Leitern benachbarter Zeilen oder zwischen Zeilen von Vorspannungszuführungen, einschließlich Massepotentialquellen auftreten. Derartige Kurzschlüsse können zu Bildgebungsdefekten führen, welche erheblich die Brauchbarkeit des Detektors einschränken. In bestimmten Fällen kann eine frühe Erkennung derartiger Defekte eine Ersetzung oder Reparatur der Detektorsschaltung ermöglichen, oder kann die Notwendigkeit anzeigen, einen gesamten Abschnitt der Detektorschaltung zu ersetzen.

[0006] Obwohl derartige Kurzschlüsse mittels verschiedener Prozeduren erkannt werden können, sind die herkömmlichen Techniken zweitaufwendig und schwierig zu implementieren. Es bleibt daher ein Bedarf nach effizienten, schnellen und zuverlässigen Techniken bestehen, die zur Erkennung von Kurzschlüssen und ähnlichen Defekten in der Scan-Treiberschaltung ausgelegt sind. Es besteht ein spezieller Bedarf nach einer Technik, welche in direkten digitalen Detektorschaltungen, wie zum Beispiel denen, die in digitalen Röntgen-Bildgebungssystemen eingesetzt werden, implementiert werden kann.

[0007] US 4 756 015 offenbart einen bekannten Röntgen-Zeilenscanner mit einer Reihe benachbarter Detektoren und einem Komparator zum Erkennen, ob ein Detektor eine Fehlfunktion zeigt.

[0008] Die vorliegende Erfindung stellt eine Technik zur Erkennung potentieller Kurzschlüsse und weiterer Defekte in einer Scan-Treiberschaltung bereit, die dafür ausgelegt ist, auf diese Notwendigkeiten zu reagieren. Die Technik ist besonders gut zur Implementierung in einer Schaltung in Verbindung mit digitalen Detektoren geeignet, die eine Anordnung von Zeilen

und Spalten aufweist und die in der Lage ist, Signale zu erzeugen, die auf die mehreren durch die Zeilen und Spalten definierten Pixel auftreffende Strahlung repräsentiert. Die in der Technik verwendete Struktur ist so ausgelegt, dass sie deren Implementation in einer oder mehreren integrierten Zeilentreiberschaltungen ermöglicht. Die Technik verwendet in vorteilhafter Weise eine Anordnung von Transistoren, welche speziell zum Testen auf Kurzschlüsse in Zeilenausgangstreibern ausgelegt sind, um dadurch die Notwendigkeit einer extern gleichzeitigen Prüfung unter gleichzeitiger individueller Freigabe jeder Zeile des Detektors zu reduzieren oder eliminieren. Ferner können "offene" Testausgangssignale elektrisch in der Struktur, wie zum Beispiel mittels Wired-NOR-Funktionsgruppen verknüpft werden. Dieses minimiert die Anzahl von Eingangssignalen weiter, die durch eine Subsystemsteuerelektronik zu überwachen ist.

[0009] Eine Ausführungsform der Erfindung wird nun im Rahmen eines Beispiels unter Bezugnahme auf die beigefügten Zeichnungen beschrieben, in welchen:

[0010] [Fig. 1](#) eine allgemeine schematische Ansicht eines digitalen Röntgen-Bildgebungssystems ist, das eine Zeilentreibertestanordnung gemäß bestimmten Aspekten der vorliegenden Erfindung verwendet;

[0011] [Fig. 2](#) eine Schaltbild-Darstellung eines digitalen Detektorsystems zur Verwendung in einem Bildgebungssystem des in [Fig. 1](#) dargestellten Typs ist;

[0012] [Fig. 3](#) eine Schaltbild-Darstellung eines Abschnitts der in [Fig. 2](#) dargestellten Detektorschaltung ist, die spezieller die Schaltung zum Scannen von Zeilen und Auslesen von Spalten des Detektors darstellt;

[0013] [Fig. 4](#) eine schematische Darstellung einer Schaltung zum Anlegen verschiedener Potentiale an die Zeilen des Detektors ist;

[0014] [Fig. 5](#) eine Schaltbild-Darstellung einer Schaltung zum Testen von Zeilen-Treiberelektronik ist, um mögliche Kurzschlüsse in der Elektronik in einem Detektor des in den vorstehenden Figuren dargestellten Typs zu erkennen; und

[0015] [Fig. 6](#) eine graphische Darstellung einer Serie von Testimpulsen in einem exemplarischen Test auf Kurzschlüsse in einer digitalen Detektorschaltung ist, welche die Anordnung der [Fig. 5](#) verwendet.

[0016] In den Zeichnungen stellt [Fig. 1](#) ein Bildgebungssystem in der Form eines digitalen Röntgen-Systems **10** dar. Das Bildgebungssystem **10** enthält eine Röntgenstrahlungsquelle **12**, die angren-

zend an einen Kollimator **14** positioniert ist. Der Kollimator **14** ermöglicht, dass ein Strahlungsstrom **16** in einen Bereich eintritt, in welchem ein Aufnahmegegenstand, wie zum Beispiel ein menschlicher Patient **18** positioniert ist. Ein Teil der Strahlung **20** verläuft durch oder um den Aufnahmegegenstand herum und trifft auf einen digitalen Röntgendetektor auf, der im Wesentlichen bei dem Bezugszeichen **22** dargestellt ist. Wie es nachstehend detaillierter beschrieben wird, wandelt der Detektor **22** die auf seiner Oberfläche empfangenen Röntgen-Photonen in Photonen niedrigerer Energie und anschließend in elektrische Signale um, welche erfasst und verarbeitet werden, um ein Bild der Merkmale in dem Aufnahmegegenstand zu rekonstruieren.

[0017] Die Quelle **12** wird durch eine Energieversorgungs/Steuer-Schaltung **24** gesteuert, welche sowohl Energie als auch Steuersignale für Überprüfungssequenzen liefert. Ferner ist der Detektor **22** mit einer Detektorsteuerung **26** verbunden, welche die Erfassung der in dem Detektor erzeugten Signale kontrolliert. Die Detektorsteuerung **26** kann auch verschiedene Signalverarbeitungs- und Filterungsfunktionen wie zum Beispiel für die Anpassung dynamischer Bereiche, die Verschachtelung digitaler Bilddaten und so weiter durchführen. Sowohl die Energieversorgungs/Steuer-Schaltung **24** als auch die Detektorsteuerung **26** reagieren auf Signale aus einer Systemsteuerung **28**. Im Wesentlichen kontrolliert die Systemsteuerung **28** den Betrieb des Bildgebungssystems, um Untersuchungsprotokolle auszuführen und um die erfassten Bilddaten zu verarbeiten. Demzufolge enthält die Systemsteuerung **28** typischerweise einen universellen oder anwendungsspezifischen Computer in Verbindung mit einer Speicherschaltung, Schnittstellenschaltungen und so weiter. In der in [Fig. 1](#) dargestellten Ausführungsform ist die Systemsteuerung **28** mit einer Anzeigeeinrichtung/Drucker **30** und mit einer Bedienerarbeitsstation **32** verknüpft. In einer typischen Systemkonfiguration ermöglicht die Anzeigeeinrichtung/Drucker **30** die Ausgabe rekonstruierter Bilder zur Verwendung durch einen behandelnden Arzt oder Radiologen. Die Bedienerarbeitsstation **32** ermöglicht von einem Arzt oder einem Radiologen anzuordnende Untersuchungen, ermöglicht zu prüfende Systemkonfigurationen und so weiter.

[0018] [Fig. 2](#) ist eine Schaltbild-Darstellung funktionaler Komponenten des digitalen Detektors **22**. [Fig. 2](#) repräsentiert auch eine Bildgebungs-Detektorsteuerung oder IDC **34**, welche typischerweise innerhalb der Detektorsteuerung **26** konfiguriert wird. Die IDC **34** enthält eine CPU oder einen digitalen Signalprozessor sowie Speicherschaltungen zum Kontrollieren einer Erfassung gemessener Signale aus dem Detektor. Die IDC **34** ist über Zwei-Wege-Glasfaserleiter mit der Detektorsteuerschaltung **36** in dem Detektor **22** verbunden. Die IDC **34** tauscht dadurch

Kontrollsignale für Bilddaten mit dem Detektor während des Betriebs aus.

[0019] Die Detektorsteuerschaltung **36** empfängt Gleichstrom-Energie aus einer Energiequelle, die insgesamt mit dem Bezugszeichen **38** dargestellt ist. Die Detektorsteuerschaltung **36** ist dafür konfiguriert, dass sie Zeittakt- und Steuerbefehle für Zeilen- und Spaltentreiber erzeugt, die zum Senden erfasster Signale während einer Datenerfassungsphase des Betriebs verwendet werden. Die Schaltung **36** überträgt daher Energie und Steuersignale an die Bezugs/Regler-Schaltung **40** und empfängt digitale Bildpixeldaten aus der Schaltung **40**.

[0020] Der Detektor **22** besteht aus einem Szintillator, der die auf der Detektoroberfläche während der Untersuchungen empfangenen Röntgen-Photonen in Photonen niedrigerer Energie (Licht) umwandelt. Eine Anordnung von Photodetektoren, wandelt dann die Lichtphotonen in elektrische Signale um, welche repräsentativ für die Photonenzahl oder die Intensität der auf die einzelnen Pixelbereiche der Oberfläche auftreffenden Strahlung sind. Wie nachstehend beschrieben, wandelt die Ausleseelektronik die sich ergebenden analogen Signale in digitale Werte um, die mittels allgemein bekannter Bildverarbeitungstechniken verarbeitet, gespeichert und angezeigt werden können. In einer derzeit bevorzugten Ausführungsform ist die Anordnung der Photodetektoren auf einer einzigen Basis aus amorphem Silizium ausgebildet. Die Anordnungselemente sind in Zeilen und Spalten organisiert, wobei jedes Element aus einer Photodiode und einem Dünnschichttransistor besteht. Die Kathode jeder Diode ist mit der Source des Transistors verbunden und die Anoden aller Dioden sind mit einer negativen Vorspannung verbunden. Die Gates der Transistoren in jeder Reihe sind miteinander verbunden und die Zeilenelektroden sind mit der nachstehend beschriebenen Scan-Elektronik verbunden. Die Drains der Transistoren in jeder Spalte sind miteinander verbunden und eine Elektrode für jede Spalte ist mit einer Ausleseelektronik verbunden. Die nachstehend beschriebene Technik ermöglicht das Testen des Detektors und der Zeilen-(oder Spalten-) Treiberelektroniken auf Fehlfunktionen wie zum Beispiel Kurzschlüsse.

[0021] In der in [Fig. 2](#) dargestellten speziellen Ausführungsform enthält ein Zeilenbus **42** mehrere Leiter, um das Auslesen aus den verschiedenen Spalten des Detektors sowie das Deaktivieren von Zeilen und Anlegen einer Ladungskompensationsspannung an ausgewählte Zeilen zu ermöglichen. Ein Spaltenbus **44** enthält zusätzliche Leiter zum Kontrollieren des Auslesens aus den Spalten, während die Zeilen sequentiell freigegeben werden. Der Zeilenbus **42** ist mit einer Serie von Zeilentreibern **46** gekoppelt, wovon jeder die Freigabe einer Reihe von Zeilen in dem Detektor kontrolliert. In ähnlicher Weise sind Aus-

seelektroniken **48** mit dem Spaltenbus **44** gekoppelt, um das Auslesen aller Spalten des Detektors zu kontrollieren.

[0022] In der dargestellten Ausführungsform sind Zeilentreiber **46** und Ausleseelektroniken **48** mit einer Detektorplatte **50** gekoppelt, welche in mehrere Sektionen **52** unterteilt sein kann. Jede Sektion **52** ist mit einem der Zeilentreiber **46** gekoppelt und enthält eine Anzahl von Zeilen. In ähnlicher Weise ist jeder Spaltentreiber **48** mit einer Reihe von Spalten gekoppelt. Die vorstehend erwähnte Photodioden- und Dünnschichttransistor-Anordnung definiert dadurch einer Reihe von Pixeln oder diskreten Bildelementen **54**, welche in Zeilen **56** und Spalten **58** angeordnet sind. Die Zeilen und Spalten definieren eine Bildmatrix **60** mit einer Höhe **62** und einer Breite **64**.

[0023] Es sollte angemerkt werden, dass die spezielle Konfiguration der Detektorplatte **50**, und die Unterteilung der Platte in Zeilen und Spalten, die von Zeilen- und Spaltentreibern angesteuert werden, verschiedenen alternativen Konfigurationen unterliegt. Insbesondere können mehr oder weniger Zeilen- und Spaltentreiber verwendet werden, und Detektorplatten mit unterschiedlichen Matrixabmessungen können dadurch definiert werden. Ferner kann die Detektorplatte ferner in Regionen mit mehreren Sektionen unterteilt werden, wie zum Beispiel entlang einer vertikalen oder horizontalen Mittellinie.

[0024] [Fig. 3](#) stellt etwas detaillierter ein Paar von in [Fig. 2](#) dargestellten Zeilentreibern **46** gekoppelt mit der Detektorplatte **50** dar. Wie vorstehend erwähnt, empfangen die Zeilentreiber **46** verschiedene Kontrollsignale aus der Bezugs/Regler-Schaltung **40** zur Freigabe von Zeilen in der Detektorplatte. In der dargestellten Ausführungsform enthält jeder Zeilentreiber **46** ein Paar von Zeilentreiber-Chips oder RDCs **66** und **68**. Jeder RDC ist so konfiguriert, dass er die Freigabe von mehreren Zeilen des Detektors kontrolliert. Die Bezugs/Regler-Schaltung **40** empfängt verschiedene Steuer- und Kontrollsignale für den Betrieb der RDCs wie zum Beispiel Scan-Modus und Kontrollsignale, Ladungskompensations-Kontrollsignale, Freigabetaktsignale und so weiter. In einer derzeit bevorzugten Konfiguration enthält die Schaltung **40** Steuerlogik, die zum Steuern der RDCs konfiguriert ist. Die Schaltung **40** gibt die Befehle auf mehreren Leitern in den Zeilenbus **42** (siehe [Fig. 2](#)) aus. In der Schaltbildarstellung von [Fig. 3](#) sind drei derartige Leiter dargestellt, welche einen V_{ON} -Leiter **70**, einen V_{OFF} -Leiter **72** und einen V_{COMP} -Leiter **74** beinhalten. Jeder von den Leitern ist mit jedem RDC gekoppelt. Weitere (nicht dargestellte) Leiter können vorgesehen sein, um Ausgangssignale der RDCs zur Freigabe, Sperre und Ladungskompensation der einzelnen Zeilen des Detektors zu kontrollieren.

[0025] Wie vorstehend erwähnt, ist jeder Zeilentrei-

ber mit mehreren Zeilenelektroden, wie zum Beispiel einer in [Fig. 3](#) dargestellten Zeilenelektrode **76**, gekoppelt. Jede Zeilenelektrode überquert eine Serie von Spaltenelektroden, wovon eine einzelne Spaltenelektrode **78** in [Fig. 3](#) dargestellt ist. Wie vorstehend erwähnt, sind (in [Fig. 3](#) nicht dargestellte) Photodioden und Dünnschichttransistoren vorgesehen und mit jeder Zeilen- und Spaltenelektrode gekoppelt, um die Detektorplattenanordnung auszubilden. Jede Spaltenelektrode ist mit einem ARC-(analogen Auslesechip)-Verstärker **80** gekoppelt, welcher das an der Photodiode jeder Zeilen- und Spaltenkreuzung erzeugte Signal während Auslesesequenzen ausliest.

[0026] Das Auslesen gemessener Signale aus dem Detektor läuft wie folgt ab. Mehrere Scan-Modi können zum Auslesen von Daten aus dem Detektor oder für den Test der Betriebbarkeit des Detektors gewählt werden. In einer derzeit bevorzugten Ausführungsform sind vier derartiger Auslese- oder Scan-Modi vorgesehen. In einem ersten oder Hochauflösungs-Modus wird nur eine Zeile pro Zeiteinheit freigegeben. Während jede Zeile der Platte somit sequentiell zum Auslesen freigegeben wird, werden die Spalten in dem Detektor gelesen und dadurch progressiv alle Signale aus der Anordnung ausgelesen. Weitere Scan-Modi können vorsehen, dass unterschiedliche Zahlen von Zeilen gleichzeitig in Gruppen ausgelesen werden, wobei die Gruppen sequentiell gescannt werden.

[0027] Verschiedene Defekte oder Anomalien können in der vorstehend beschriebenen Platte und Treiberschaltung auftreten. Beispielsweise können möglicherweise ernsthafte Defekte Unterbrechungen oder Kurzschlüsse, wie zum Beispiel zwischen Zeilenelektroden, Zeilenelektroden und Vorspannungspotentialquellen und dergleichen beinhalten. Derartige Defekte können durch die nachstehend beschriebenen Techniken detektiert werden.

[0028] Insbesondere können verschiedene Schwierigkeiten in der Platte und der zugeordneten Elektronik sowohl während der Herstellung als auch während des anschließenden Betriebs auftreten. Beispielsweise können benachbarte Zeilen der Platte miteinander sowohl innerhalb der Platte als auch innerhalb der Leitungen oder Bahnen, welche die gewünschten Potentiale zu den einzelnen Zeilenelementen führen, kurzgeschlossen sein. Ebenso können die Zeilenleiter oder die zugeordnete Elektronik zu den Vorspannungsversorgungen, einschließlich Masse kurzgeschlossen sein. Derartige Kurzschlüsse können signifikante Anomalien in den erfassten Daten so bewirken, dass das Aussehen von einer oder mehreren gesamten Zeilen oder von Daten nicht der entsprechenden empfangenen Strahlung an den entsprechenden Pixelstellen entspricht. Um derartige Anomalien zu vermeiden, ermöglicht die vorliegende Technik die Detektion von derartigen Kurzschlüssen

und anderen Defekten. In einer vorliegenden Ausführungsform ist eine Testschaltung bevorzugt direkt in den RDCs vorgesehen. Alternativ kann eine ähnliche Schaltung in zugeordneten Chips oder Modulen vorgesehen sein.

[0029] [Fig. 4](#) stellt einen Teilabschnitt der in den vorstehend diskutierten Zeilentreibern verwendeten Festkörpersteuerschaltung **84** dar. Gemäß Darstellung in [Fig. 4](#) kann das Ausgangssignal aus der Schaltung einen der Freigabespannung entsprechenden Wert V_{ON} , einen dem "Aus"-Zustand entsprechenden Wert V_{OFF} oder einen dem Kompensationsspannungszustand entsprechenden Wert V_{COMP} , haben. Die Transistoren der Schaltung **84** sind mit entsprechenden Schaltungsquellen beispielsweise über Leiter **70**, **72** und **74** (siehe [Fig. 3](#)) gemäß Darstellung durch die Bezugszeichen **86**, **88** und **90** gekoppelt. In der dargestellten Ausführungsform sind drei Transistoren **92**, **94** und **96** miteinander gemäß Darstellung gekoppelt. Insbesondere ist der Transistor **92** ein p-Kanal MOSFET, dessen Gate mit einer Steuerleitung **28** gekoppelt ist, dessen Source mit der Spannung V_{ON} (gemäß Darstellung durch das Bezugszeichen **86**) gekoppelt ist, und dessen Drain mit einer Ausgangsleitung **108** gekoppelt ist. Der Transistor **94** ist ein n-Kanal MOSFET, dessen Gate mit einer Steuerleitung **100** gekoppelt ist, dessen Source mit der Spannung V_{OFF} (bei dem Bezugszeichen **88**) gekoppelt ist, und dessen Drain mit der Ausgangsleitung **108** gekoppelt ist. Schließlich ist der Transistor **96** ebenfalls ein n-Kanal MOSFET, dessen Gate mit einer dritten Steuerleitung **102** gekoppelt ist, dessen Source mit der Spannung V_{COMP} (bei dem Bezugszeichen **90**) gekoppelt ist, und dessen Drain mit der Ausgangsleitung **108** gekoppelt ist.

[0030] Die Steuerleitungen **98**, **100** und **102** sind mit stromaufwärts liegenden Steuerlogikvorrichtungen gekoppelt und übertragen Steuersignale an die Transistoren zum Auswählen der Spannung auf der Ausgangsleitung **108**, welche an eine spezielle Zeilenelektrode übertragen wird. In der vorliegenden Ausführungsform sind mehrere derartiger Schaltungen in jedem RDC zum Ansteuern entsprechender Zeilen des Detektors enthalten. Wie der Fachmann auf dem Gebiet erkennen wird, wird, wenn ein logisches "L"-Signal (Low) an die Steuerleitung **98** übertragen wird, der Transistor **98** in einen leitenden Zustand versetzt, was die Freigabespannung V_{ON} an die Ausgangsleitung **108** anlegt. Natürlich schaltet während dieser Zeit die Steuerlogik die Transistoren **94** und **96** aus. Ein logisches "H"-Signal (High) auf der Steuerleitung **100** schaltet den Transistor **94** in einen leitenden Zustand, um die logisch niedrige oder Aus-Spannung V_{off} an die Zeilenelektrode anzulegen. Schließlich versetzt ein logisches "H"-Signal an der Steuerleitung **102** den Transistor **96** in einen leitenden Zustand, um die Kompensationsspannung V_{comp} an die Zeilenelektrode anzulegen. Wie vorstehend erwähnt, ist strom-

abwärts von der Schaltung entlang der Zeilenelektrode eine Reihe von (nicht dargestellten) Transistoren angeordnet, die jeweils einer von der Zeilenelektrode überquerten Spalte entsprechen. Die Ausgangsleitung **108** ist mit dem Gate der Transistoren gekoppelt, um die gewünschten Freigabesignale oder Ladungskompensationssignale zu erzeugen.

[0031] [Fig. 5](#) stellt eine Schaltung zur Detektion von Anomalien in der Zeilentreiberschaltung, wie zum Beispiel von Kurzschlüssen zwischen Zeilen, und zwischen Zeilen und Vorspannungsquellen dar. Im Wesentlichen beinhaltet die Technik das Zurücksetzen interner Bauelemente des RDC, und das Verschieben eines einzelnen Bits durch ein Schieberegister des Bauelements, während der zugeordnete Ausgang in einen "Ein"-Zustand zwischen jeder Datenverschiebung versetzt wird, das heißt, das Freigeben einer einzelnen Zeile zu einem Zeitpunkt während andere Zeilen "Aus" sind. Unter der Annahme, dass keine Schlüsse zu den anderen Ausgangssignalen (welche in dem "Aus"-Vorspannungszustand bleiben) oder zu den Vorspannungsversorgungen (außer der "Ein"-Vorspannung) vorliegen, schwingt das aktive Ausgangssignal auf die positive "Ein"-Vorspannung ein. Innerhalb der RDC befindet sich zugeordnet zu jeder Zeilentreiberausgangsstufe eine Drei-Transistor-Spannungsmessschaltung, wovon drei derartige Schaltungen in [Fig. 5](#) dargestellt sind. Wenn der positive Ausgangssignalhub der angesteuerten Zeile einen innerhalb eines Gate/Source-(Ausschalt)-Schwellenwertes eines zugeordneten p-Kanal MOSFET liegt, findet eine Änderung im Zustand eines Wired-NOR-Testausgangssignals statt. Wenn irgendein Kurzschluss vorliegt, hätte das aktive Ausgangssignal keinen ausreichenden Hub schwingen, um den MOSFET auszuschalten, was dazu führt, dass das Testausgangssignal den Zustand nicht ändert, und eine Anzeige des Kurzschlusszustandes liefert. Von der Auswirkung her arbeitet in der dargestellten Ausführungsform die Testschaltung als ein Spannungskomparator mit Offset. Wenn die getesteten Übergänge korrekt sind, ändert sich der Zustand der Komparatoren (p-Kanal MOSFETs) in einer erwarteten Weise.

[0032] In der in [Fig. 5](#) dargestellten Ausführungsform ist die insgesamt mit den Bezugszeichen **120** bezeichnete Testschaltung auf dem RDC zugeordnet zu der Gruppe von Zeilen vorgesehen. Die Testschaltung **120** enthält eine Zeilenmessschaltung für jede Zeile des zugeordneten Teilabschnittes des Detektors, wie es durch die Bezugszeichen **122**, **124** und **126** dargestellt wird. Jede Zeilenmessschaltung enthält eine Gruppe von drei Festkörperbauelementen zum Detektieren von Kurzschlüssen der zugeordneten Zeile. Die Zeilenmessschaltung ist zwischen hohen und niedrigen Potentialen gemäß Darstellung durch die Bezugszeichen **128** beziehungsweise **129** angeschlossen.

[0033] Insbesondere weisen gemäß der dargestellten Anordnung jeder Zeilenmessschaltung die Zeilenmessschaltungen ein Paar von p-Kanal MOSFETs **132** und **134** und einen n-Kanal MOSFET **136** auf. Das erste Bauelement **132** hat sein mit **138** in [Fig. 5](#) bezeichnetes Gate mit einer Ausgangsleitung für eine zugeordnete Zeile gekoppelt. Beispielsweise wäre das Gate **138** der Schaltung **122** mit einer Ausgangsleitung wie zum Beispiel der Leitung **108** von [Fig. 4](#) verbunden. Die Source **140** des Bauelementes ist mit dem Bus **128** mit hohem Potential gekoppelt. Die Drain **142** des Bauelementes **132** ist mit dem Gate **144** des zweiten Bauelementes **134** gekoppelt. Die Source **146** dieses Bauelementes ist mit der Busleitung mit hohem Potential gekoppelt. Die Drain des Bauelementes **134** ist mit einer Wired-OR-Busleitung **130** verbunden.

[0034] Das Gate des dritten Bauelementes **136** ist mit einer Vorspannungsquelle gekoppelt, welche als eine Testfreigabe dient. Die Leitung **150** ist daher der Testelektronik zugeordnet, um ein Testfreigabe-Vorspannungssignal an das Bauelement **136** zu liefern, wenn ein Zeilentest gewünscht ist, wie zum Beispiel während der Herstellung oder der Fehlersuche an der Detektorschaltung. Die Drain **152** des Bauelementes **136** ist mit der Drain **142** des Bauelementes **132** und gemeinsam mit dem Gate **144** des Bauelementes **134** gekoppelt. Die Source **154** des Bauelementes **136** ist mit einem gewünschten Potential wie zum Beispiel der negativsten verfügbaren Spannungsversorgung gekoppelt. In der dargestellten Ausführungsform ist die Busleitung **128** mit hohem Potential mit einem Zeilenfreigabepotential wie zum Beispiel 12 Volt gekoppelt. Die an die Source **154** des Bauelementes **136** angelegte negative Vorspannung kann jede geeignete negative Spannung wie zum Beispiel -12 Volt sein. Wiederum funktioniert die Leitung **130** als ein Wired-OR-Logiksignal.

[0035] Die Serie von Zeilenmessschaltungen ist mit einer Testfreigabevorrichtung **156** verbunden, welche im Wesentlichen als eine Stromquelle während des Betriebs dient. In der dargestellten Ausführungsform ist das Bauelement **156** ein n-Kanal MOSFET mit einem Gate **158**, das mit der Testfreigabeschaltung für den Empfang eines Testvorspannungssignals zur selben Zeit wie das Gate **150** des Bauelementes **136** gekoppelt ist. Die Drain **160** des Bauelementes **158** ist mit der Wired-OR-Signalleitung **130** gekoppelt. Die Source **162** des Bauelementes **156** ist mit einer Quelle mit niedrigem Potential, bevorzugt demselben Potential wie die Quelle **154** des Bauelementes **136** gekoppelt. Es sollte angemerkt werden, dass mittels des vorstehenden Aufbaus ein einziges Bauelement **156** in der Lage ist, alle Zeilenmessschaltungen für einen Zeilentreiberchip zu bedienen. In der dargestellten Ausführungsform sind 128 Zeilenmessschaltungen parallel zueinander und mit einer nur einzigen Testfreigabevorrichtung **156** gekoppelt vorgesehen.

[0036] Ein Ausgangssignal der resultierenden Signale während des Tests der Schaltung von [Fig. 5](#) wird über eine Wired-OR-Signalleitung **130** bereitgestellt. Zwei Eingänge sind für ein NAND-Gatter **164**, nämlich die Wired-OR-Signalleitung **130** und ein Testfreigabesignal am Eingang **166** in [Fig. 5](#) vorgesehen. Das Ausgangssignal aus dem NAND-Gatter **164** wird einem RDC-Testausgang IC-PAD **168** zugeführt, welcher in einer bevorzugten Ausführungsform ein Open-Collector-Bauelement ist, welches es ermöglicht, dass mehrere RDCs zu einem gemeinsamen Eingangssignal für eine CPU verknüpft werden, die zum Analysieren der Testergebnisse verwendet wird. Ein Hochzieh-Widerstand **170** ist zwischen dem Ausgang des Open-Drain-Elementes **168** und einem Bezugspotential, wie zum Beispiel 5 Volt vorgesehen. Schließlich wird das Ausgangssignal aus dem Bauelement **168** an eine Analyseschaltung übertragen, wie zum Beispiel an die zum Ansteuern der Zeilen des Detektors verwendete CPU.

[0037] Im Betrieb wird ein Testfreigabe-Vorspannungssignal an die Schaltung von [Fig. 5](#) angelegt, um die Bauelemente **136** jeder Zeilenmessschaltung über das Gate **150** anzusteuern, sowie um das Testfreigabe-Vorspannungssignal an das Gate **158** des Bauelements **156** und an dem Eingang **166** des NAND-Gatters **164**. Danach wird jede Zeile des RDC zu einem "Ein"-Zustand gemäß vorstehender Beschreibung unter Bezugnahme auf [Fig. 4](#) freigegeben. Wenn alle dem RDC zugeordneten Zeilen aus sind (bei der V_{off} -Vorgabevorspannung) sind alle Bauelemente **132** der Schaltung **5** eingeschaltet, was dazu führt, dass alle Bauelemente **134** der Testschaltung ausgeschaltet sind. Demzufolge bleibt das Ausgangssignal an der Wired-OR-Signalleitung **130** auf der niedrigen Spannung V_{COMP} . Andererseits wird, wenn eine einzige Zeile freigegeben wird, das Bauelement **132** der zugeordneten Zeilenmessschaltung ausgeschaltet, und das Bauelement **134** in derselben Messschaltung nimmt einen leitenden Zustand aufgrund des Umstandes an, dass ein Gate durch das Bauelement **136** auf das V_{COMP} -Potential heruntergezogen wird. Das Ausgangssignal an der Signalleitung **130** wird dann auf das Potential des Busses **128** gezogen, was einen korrekt arbeitenden Ausgangstreiber anzeigt. Ferner wird, wenn das Ausgangssignal an dem Bus **130** ein höheres Potential annimmt, und das Testfreigabesignal an dem Eingang **166** zu dem NAND-Gatter **164** geliefert wird, ein geeignetes Testausgangssignal an das Open-Collector-Bauelement **168** liefert, welches von einer stromab gelegenen Schaltung gelesen werden kann.

[0038] Wenn aufgrund der vorstehenden Testsequenz das Testausgangssignal seine Zustände nicht ändert, wird eine Detektion eines Problems bei der speziellen Zeile oder dem Zeilentreiber angenommen. Ferner ist die vorliegende Anordnung für die Detektion von Schlüssen zwischen Zeilen der Detek-

torplatte und zugehöriger Elektronik sowie zwischen Zeilen und anderer Schaltkreisen wie zum Beispiel Vorspannungsversorgungen geeignet. Insbesondere wäre in dem Falle eines Zeilen-zu-Zeilen-Schlusses ein Spannungsabfall von dem angenommenen Pegel detektierbar, der größer als die Gate-Schwellwerttoleranz des Elementes **132** derselben Messschaltung ist. Weitere Schlüsse würden einen Abfall als Reaktion erzeugen, welcher in ähnlicher Weise detektiert werden könnte.

[0039] [Fig. 6](#) stellt graphisch eine Reihe von Zeilentreibern eines RDC dar, die gemäß der vorliegenden Technik unter Verwendung einer Schaltung wie der in [Fig. 5](#) dargestellten getestet werden. Gemäß Darstellung in [Fig. 6](#) besteht die mit dem Bezugszeichen **174** bezeichnete Testsequenz aus einer Reihe von Ausgangsimpulsen, welche entlang einer vertikalen Achse **176** dargestellt werden können. Zu spezifischen Zeitintervallen **178** läuft die Testsequenz durch die von der getesteten RDC angesteuerten Zeilen weiter. In [Fig. 6](#) wird das vorstehend diskutierte Testfreigabesignal angelegt, und bleibt während der gesamten Testsequenz gemäß Darstellung durch die Spur **180** angelegt. Die Zeilen werden dann sequentiell beginnend mit einer ersten Zeile gemäß Darstellung bei der Spur **182** für eine mit P_1 bezeichnete Zeile freigegeben. Das Testausgangssignal wird während dieser Sequenz gemäß Darstellung durch die Spur **184** in [Fig. 6](#) überwacht. Jedem anschließenden Zeilenfreigabeschritt geht eine Sperre der zuvor freigegebenen Zeile voraus. Somit erzeugt jeder nachfolgende Zeilenfreigabeschritt eine Spur, welche als 186, 188 und so weiter für jede nachfolgende Zeile dargestellt werden kann.

[0040] Wie vorstehend dargestellt, wird eine Änderung im Zustand erwartet, sobald jede nachfolgende Zeile freigegeben wird, wie es durch die Impulse **190** in [Fig. 6](#) angezeigt wird. Eine Toleranz **192** gleich dem Gate-zu-Source-Schwellwert des Zeilentreiberbauelementes ist bevorzugt niedriger als die detektierbare Änderung im Zustand im Falle eines Kurzschlusses der Zeile. Derartige Kurzschlüsse werden in niedrigeren als erwarteten Anstiegen in dem Ausgangssignalpegel gemäß Anzeige bei dem Bezugszeichen **194** in [Fig. 6](#) manifestiert. In dem dargestellten Beispiel sind die Zeilen P_3 und P_4 wahrscheinlich miteinander kurzgeschlossen. Demzufolge sank nach der Freigabe dieser Zeilen das durch die Spur **184** vorgegebene Testausgangssignal nicht ab, wie es für einen normalen Test erwartet worden wäre. Eine ähnliche Veränderung gegenüber dem erwarteten Ergebnis würde in der Testspur **184** in dem Falle von Kurzschlüssen zwischen einer Zeile und Vorspannungsversorgungen auftreten.

[0041] Wie der Fachmann auf diesem Gebiet erkennen wird, kann die vorstehend beschriebene Schaltung zusammen mit der Treiberschaltung in einer

wirtschaftlichen und kompakten Weise implementiert werden, wobei die Testschaltung selbst nur eine minimale Fläche in der Gesamtkonstruktion belegt. Ferner enthält die Testschaltung, welche eine individuelle Verifikation jedes einzelnen Zeilentreibers in einem sehr einfachen Prozess ermöglicht, eine minimale Anzahl individueller Komponenten für die ausgeführten Aufgaben. Durch die Testsequenz tragen die Zeilentestschaltungen nur sehr wenig zu den Kosten der Zeilentreiber bei minimaler Wahrscheinlichkeit durch die Testschaltung induzierter Ausfälle bei.

[0042] Es sollte angemerkt werden, dass die vorstehende Struktur und Prozedur verschiedenen Modifikationen und Verbesserungen unterworfen werden kann, um die Brauchbarkeit der Schaltung bei der Detektion verschiedener Arten von Defekte weiter zu verbessern. Beispielsweise kann eine ähnliche Testschaltung eingebaut werden, um selektiv Treiberschaltungen auf Defekte wie zum Beispiel Schlüsse zu Vorspannungsleitungen mit hoher Spannung oder anderen Versorgungselementen in einem Mehrfachpegeltreiber zu testen. Ebenso kann die Schaltung mit verschiedenen anderen Bauelementen als den digitalen Detektoren zum Testen auf Kurzschlüsse und andere Defekte verwendet werden. Derartige Bauelemente können jede Anwendung beinhalten, in welchen Zeilen, Spalten, Leitungen oder ähnliche Reihen von Schaltungen angesteuert werden, wie zum Beispiel Festkörperanzeigen, thermische Faxgeräte und so weiter.

Patentansprüche

1. Testschaltung für einen diskrete Bildelemente aufweisenden Detektor (22), wobei der Detektor mit einer Treiberschaltung (46, 48) gekoppelte Zeilen- und Spaltenelektroden (76, 78) für an Stellen des Detektors erzeugte Abtastsignale enthält, wobei die Testschaltung (120) aufweist:
mehrere Zeilentest-Schaltungsmodule (122, 124, 126) zum Freigeben von Zeilen des Detektors, wobei jedes von den Testschaltungsmodulen (122, 124, 126) einen Satz von Festkörperbauelementen (132, 134, 136) enthält, die mit einer Zeilen-Treiberschaltung für eine entsprechende Zeile des Detektors gekoppelt sind;
eine mit den Testschaltungsmodulen gekoppelte Testfreigabe (150), um Testsequenzen für die Zeilen freizugeben; und
ein mit den Testschaltungsmodulen und der Testfreigabe gekoppeltes Vergleichsmodul (164, 168), um während der Testsequenzen erzeugte Signale mit Referenzsignalen zu vergleichen.

2. Testschaltung nach Anspruch 1, wobei der Satz der Festkörperbauelemente (132, 134, 146) zwischen hohen und niedrigen Seiten (128, 130) eines Vorspannungszuführungsbusses angeschlossen ist.

3. Testschaltung nach Anspruch 2, wobei die Testfreigabe (150) mit der niedrigen Seite des Vorspannungszuführungsbusses gekoppelt ist.

4. Testschaltung nach Anspruch 1, wobei die Testschaltungsmodule und die Testfreigabe auf einer gemeinsamen Auflage mit einer Zeilentreiberschaltung (46) angeordnet sind.

5. Verfahren zum Detektieren von Defekten in einem diskrete Bildelemente aufweisendem Detektorsystem, wobei das Detektorsystem eine Detektorplatte (50) mit Zeilen (56) und Spalten (58) von Elektroden (76, 78) und eine Detektionsschaltung an Zeilen- und Spaltenkreuzungen zum Erzeugen von Signalen, eine mit den Spaltenelektroden gekoppelten Spalten-Treiberschaltung zum Abtasten der Signale, und eine mit den Zeilenelektroden gekoppelte Zeilentreiberschaltung (46, 48) enthält, um ein Abtasten der Signale zu ermöglichen, wobei das Verfahren die Schritte aufweist:

Freigeben (180) einer Testsequenz von mehreren Zeilen (182, 186, 188) über eine Testfreigabeschaltung (150);

sequentielles Freigeben von Zeilen (184, 186, 188) über Zeilentestschaltungen (122, 124, 126), wobei eine Zeilen-Testschaltung (122, 124, 126) für jede Zeile des Detektors vorgesehen ist; und

Vergleichen von Ausgangssignalen (184) aus den Testschaltungen mit einem Bezugssignal, um zu ermitteln, ob jede zum Test freigegebene Zeile defekt ist.

6. Verfahren nach Anspruch 5, wobei die Testsequenz für die mehreren Zeilen (182, 186, 188) durch ein einziges Testfreigabesignal (150, 180) freigegeben wird.

7. Verfahren nach Anspruch 5, wobei jede Zeilen-Testschaltung (122, 124, 126) mit einer entsprechenden Zeilen-Treiberschaltung (46) gekoppelt ist, und durch ein Ausgangssignal aus dem entsprechenden Zeilentreiber freigegeben wird.

8. Verfahren nach Anspruch 5, wobei jede Zeilen-Testschaltung (122, 124, 126) mehrere Festkörperbauelemente (132, 134, 136) enthält, die zwischen hohen und niedrigen Seiten (128, 130) eines Versorgungsbusses angeschlossen sind.

9. Verfahren nach Anspruch 8, wobei die Testfreigabeschaltung (150) mit der niedrigen Seite des Versorgungsbusses gekoppelt ist.

10. Verfahren nach Anspruch 5, wobei das Bezugssignal (166) ein an die Testfreigabeschaltung angelegtes Testfreigabesignal ist.

Es folgen 5 Blatt Zeichnungen

FIG. 1

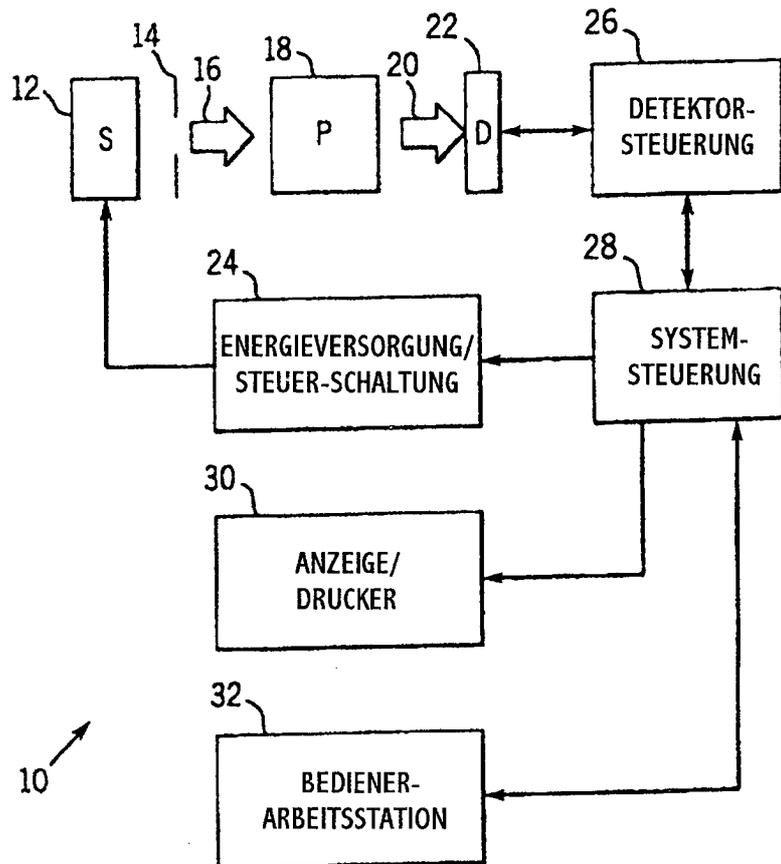
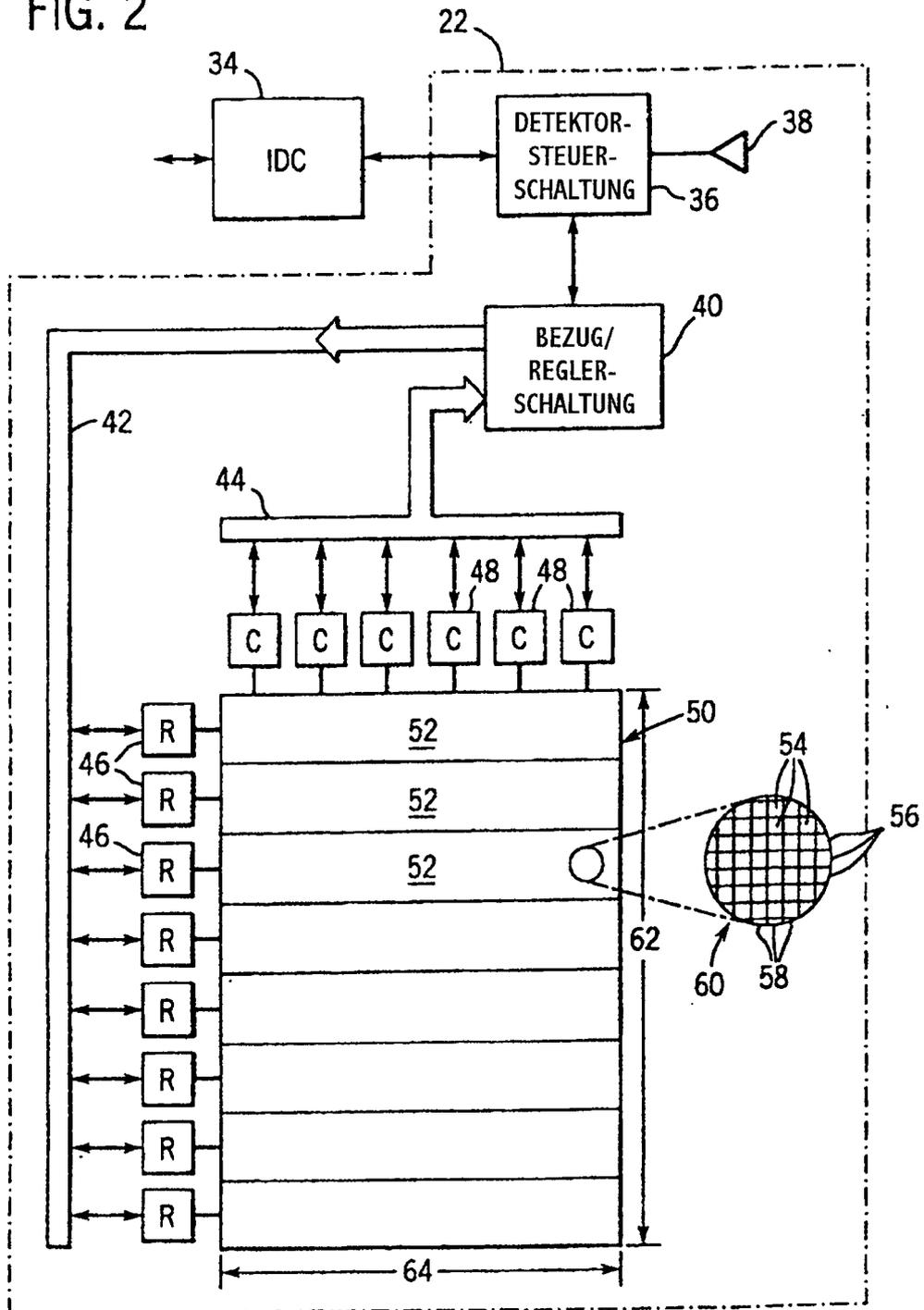


FIG. 2



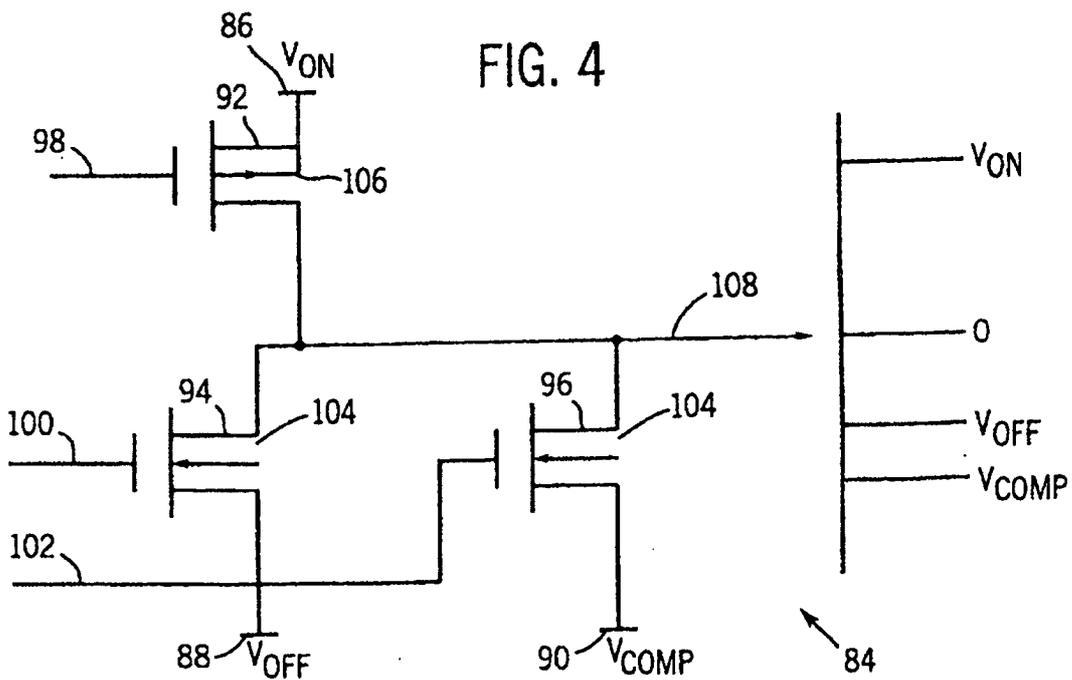
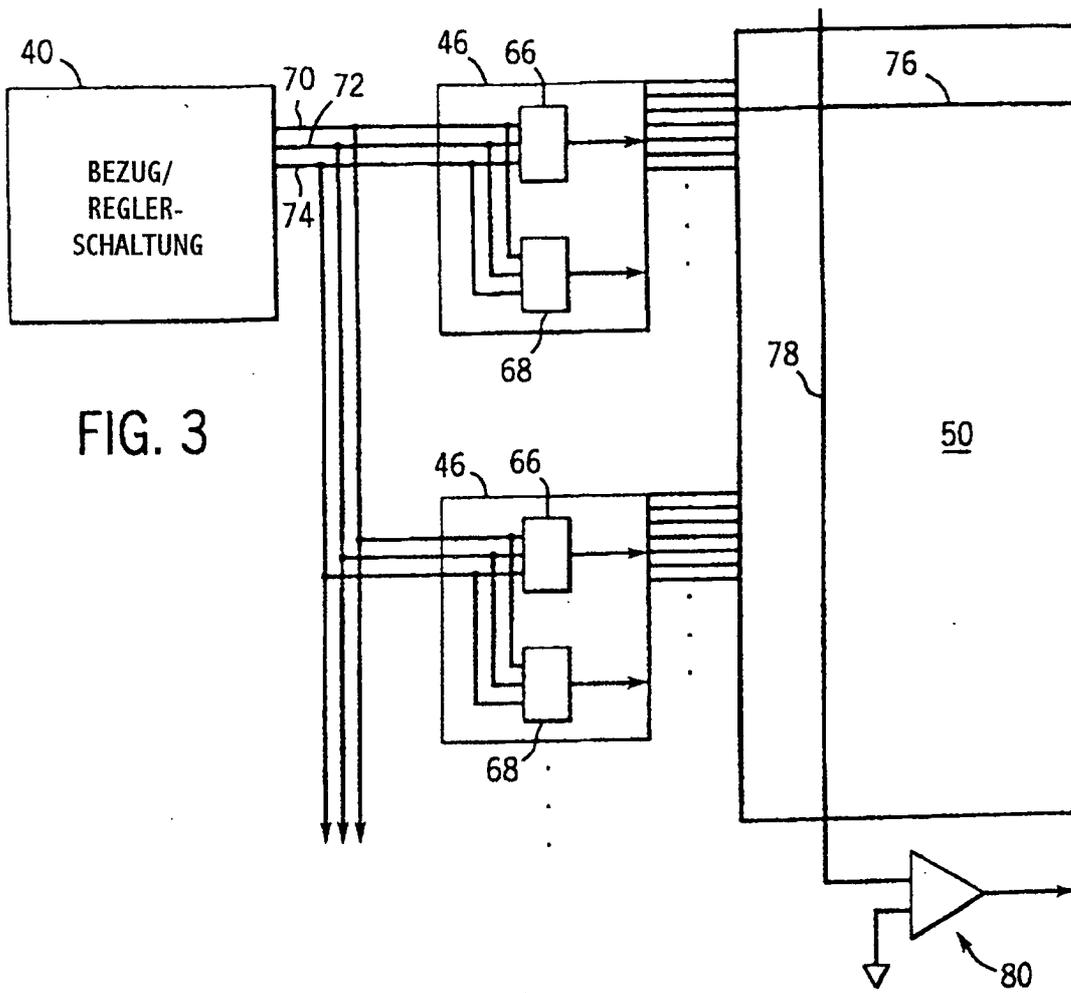


FIG. 5

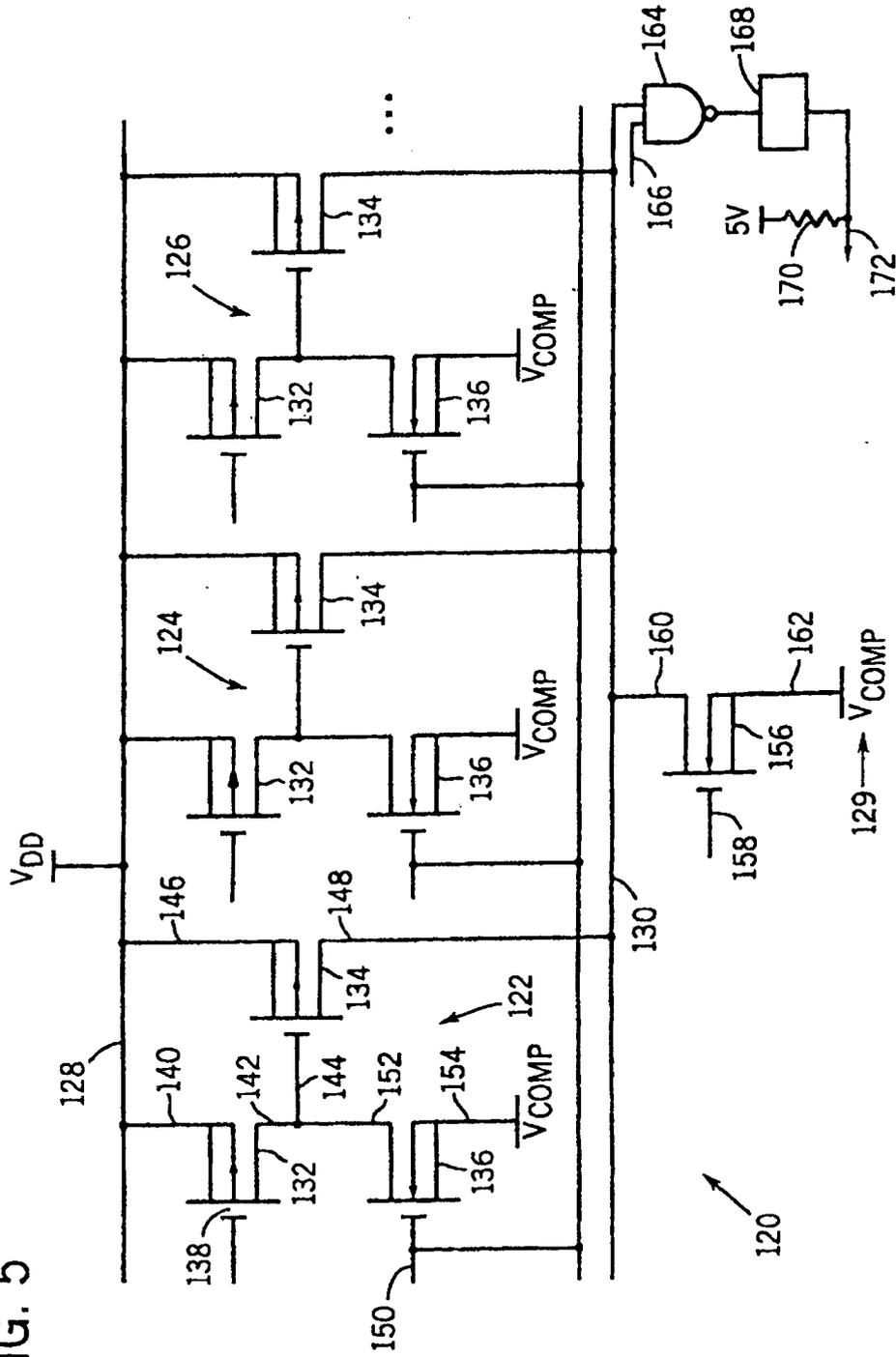


FIG. 6

