

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-328036
(P2007-328036A)

(43) 公開日 平成19年12月20日(2007.12.20)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/28 (2006.01)	G09G 3/28 H	5C080
G09G 3/20 (2006.01)	G09G 3/28 E	5C580
	G09G 3/20 641E	
	G09G 3/20 622C	
	G09G 3/20 612U	
審査請求 未請求 請求項の数 8 O L (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2006-157502 (P2006-157502)	(71) 出願人	000005016
(22) 出願日	平成18年6月6日(2006.6.6)		パイオニア株式会社
			東京都目黒区目黒1丁目4番1号
		(74) 代理人	100079119
			弁理士 藤村 元彦
		(72) 発明者	板倉 俊輔
			山梨県中央市西花輪2680番地
			パイオニア株式会社内
		Fターム(参考)	5C080 AA05 BB05 CC03 DD09 EE29
			EE30 FF12 HH02 HH04 JJ02
			JJ04
			5C580 AA03 BA01 BA02 BA09 CB10
			EA06 EA07 EA08

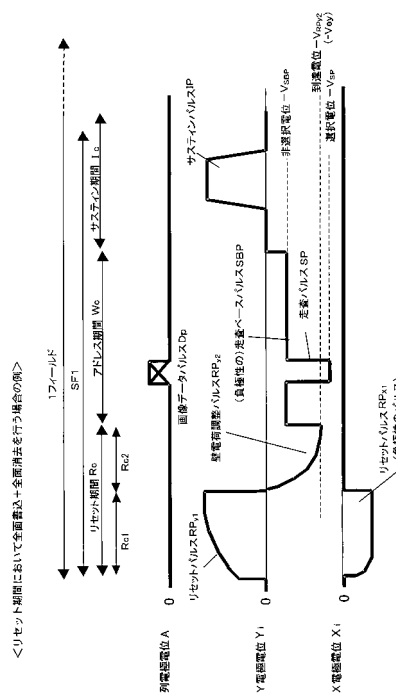
(54) 【発明の名称】 プラズマディスプレイパネルの駆動方法

(57) 【要約】 (修正有)

【課題】 選択放電のためのアドレス期間で生じるおそれのある誤放電を回避するプラズマディスプレイパネルの駆動方法を提供する。

【解決手段】 プラズマディスプレイパネルの映像信号の1フィールドの表示期間を複数のサブフィールドで構成すると共に、該1フィールドの表示期間内における先頭のサブフィールドのアドレス期間に先立ってリセット期間を設けて階調表示を行うプラズマディスプレイパネルの駆動方法であり、1フィールド前の該映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する発光負荷状態検出行程と、該リセット期間において、時間経過に従って印加電圧値が増大し所定の到達電位に到達する第1極性のパルス将该第1行電極に印加する第1行程と、を有し、該第1行程は該発光負荷状態に応じて該第1極性パルスの到達電位を制御する行程を含む。

【選択図】 図4



【特許請求の範囲】**【請求項 1】**

各々が対をなす第 1 行電極及び第 2 行電極からなる複数の行電極対と、前記行電極対に交差して配列された複数の列電極とを備え、前記行電極対と前記列電極との各交差部位に表示セルが形成されたプラズマディスプレイパネルを、映像信号の 1 フィールドの表示期間を複数のサブフィールドで構成すると共に前記 1 フィールドの表示期間内における先頭のサブフィールドのアドレス期間に先立ってリセット期間を設けて階調表示を行うプラズマディスプレイパネルの駆動方法であって、

1 フィールド前の前記映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する発光負荷状態検出行程と、

前記リセット期間において、時間経過に従って印加電圧値が増大し所定の到達電位に到達する第 1 極性のパルスを実行する第 1 行程と、を有し、

前記第 1 行程は前記発光負荷状態に応じて前記第 1 極性パルスの到達電位を制御する行程を含むことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】

前記リセット期間において、前記第 1 行程に先立って時間経過に従って印加電圧値が増大する前記第 1 極性とは逆極性となる第 2 極性のパルスを実行する第 2 行程をさらに含むことを特徴とする請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【請求項 3】

前記第 1 極性パルスの到達電位を制御する行程は、前記第 1 極性パルスの印加時間長を調整する行程を含むことを特徴とする請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【請求項 4】

前記第 1 極性パルスの到達電位を制御する行程は、発光負荷数が所定値に比して多い発光負荷状態である場合には、前記第 1 極性のパルスの印加時間長を長くし、発光負荷数が所定値に比して少ない発光負荷状態である場合には、前記第 1 極性のパルスの印加時間長を長くする行程を含むことを特徴とする請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【請求項 5】

前記アドレス期間において、前記第 1 極性の非選択電位に前記第 1 極性の選択電位が重畳された走査パルスを実行すると共に前記映像信号に応じた画素データパルスを列電極に印加する行程を更に含むことを特徴とする請求項 1 記載のプラズマディスプレイパネルの駆動方法。

【請求項 6】

前記第 1 極性のパルスは、前記アドレス期間における前記第 1 行電極の選択電位と非選択電位との間の前記所定の到達電位に到達することを特徴とする請求項 5 記載のプラズマディスプレイパネルの駆動方法。

【請求項 7】

発光負荷状態検出行程は、前記発光負荷状態を、前記映像信号の輝度ヒストグラムから検知することを特徴とする請求項 1 または 3 記載のプラズマディスプレイパネルの駆動方法。

【請求項 8】

発光負荷状態検出行程は、前記発光負荷状態を、前記映像信号の平均輝度レベルから検知することを特徴とする請求項 1 または 3 記載のプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、本発明は、容量性発光素子等の表示セルがマトリクス状に配列されているプラズマディスプレイパネルを駆動するプラズマディスプレイパネルの駆動方法に関する。

10

20

30

40

50

【背景技術】

【0002】

特許文献1には公知のプラズマディスプレイパネルの駆動方法が開示されている。図1は、特許文献1に開示された駆動波形を示している。本図は、奇数ラインの表示を行う第1フィールド中の任意のサブフィールドにおけるアドレス電極、並びにX1電極、Y1電極、X2電極及びY2電極を含む維持放電電極の各々の波形を示している。各波形の期間は、リセット期間、アドレス期間および維持放電期間からなる。開示の記載を一部引用して以下説明する。

【0003】

リセット期間においては、アドレス電極を0Vとした上で、維持放電電極に正極性と負極性のパルスが印加される。すなわち、X電極に電圧 $-V_{wx}$ からなるパルスが印加されると共に、Y電極には電圧 V_{wy} からなるパルスが印加される。この際Y電極に印加されるパルスは、単位時間あたりの電圧変化量が変化しつつ電圧 V_{wy} に達する鈍りパルスである。これによってX電極とY電極間には微弱な第1の放電が行なわれる。鈍りパルスを用いることにより、印加電圧が放電セルごとの放電開始電圧 V_f を越えた時点で各放電セルが放電を開始するため、生じる放電は微弱なものにしかならず、形成される壁電荷の量も僅かなものとなる。この結果、ある放電セルにおけるリセット放電が先行したとしても、隣接する放電セルに影響を与えることはない。また放電が微弱なため、背景発光も小さくなる。

10

【0004】

次に、X電極に電圧 V_{ex} からなるパルスが印加されると共に、Y電極には電圧 $-V_{ey}$ からなるパルスが印加される。この際Y電極に印加されるパルスは、単位時間あたりの電圧変化量が変化しつつ電圧 $-V_{ey}$ に達する鈍りパルスである。これにより、第2の放電が起こり、直前の放電によって形成された壁電荷が消去される。 $V_{ex} + V_{ey}$ の電圧印加により強制的な放電が生じるため、消去放電が確実に実施できる。

20

【0005】

次に、アドレス期間において、順次Y電極に走査パルスが印加されてアドレス放電が行なわれる。X電極に着目すると、走査パルスが印加されたY電極と対となり表示ラインを構成するX電極には電圧 V_x が印加されてアドレス放電が実施される。一方非表示ラインを構成するX電極には $-V_{ux}$ からなる電圧が印加されており、Y電極との電位差を小さくして非表示ラインにアドレス放電が生じることを防止している。

30

【0006】

次に、維持放電(サスティン)期間において、X電極およびY電極に交互に維持パルスが印加され、アドレス期間においてアドレス放電が行なわれたセルにおいて維持放電が繰り返され、画像データの表示がなされる。

【特許文献1】特許3424587号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、上記の電圧 V_{ex} からなるパルスの如く、リセット期間において壁電荷量を調整するパルスの到達電圧値がプラズマディスプレイパネル等の表示パネルの発光負荷数に応じて変動することが見いだされている。かかる壁電荷量の変動は、アドレス期間における選択放電のマージンを変動させるため、引き続くアドレス期間における選択放電に際して誤放電が生じる危険がある。

40

【0008】

本発明が解決しようとする課題には、上記の問題が一例として挙げられ、選択放電のためのアドレス期間で生じるおそれのある誤放電を回避するプラズマディスプレイパネルの駆動方法を提供することが本発明の目的である。

【課題を解決するための手段】

【0009】

50

本発明によるプラズマディスプレイパネルの駆動方法は、各々が対をなす第1行電極及び第2行電極からなる複数の行電極対と、該行電極対に交差して配列された複数の列電極とを備え、該行電極対と該列電極との各交差部位に表示セルが形成されたプラズマディスプレイパネルを、映像信号の1フィールドの表示期間を複数のサブフィールドで構成すると共に該1フィールドの表示期間内における先頭のサブフィールドのアドレス期間に先立ってリセット期間を設けて階調表示を行うプラズマディスプレイパネルの駆動方法であり、1フィールド前の該映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する発光負荷状態検出行程と、該リセット期間において、時間経過に従って印加電圧値が増大し所定の到達電位に到達する第1極性のパルス将该第1行電極に印加する第1行程と、を有し、該第1行程は該発光負荷状態に応じて該第1極性パルスの到達電位を制御する行程を含むことを特徴とする。

10

【発明を実施するための最良の形態】

【0010】

本発明の実施例について添付の図面を参照しつつ詳細に説明する。

<実施例1>

図2は、本発明の実施例であり、本発明による表示パネル駆動方法が適用される表示パネルの構成例を示している。ここで、表示パネルすなわちPDP10には、X及びYの1対にて1画面の各表示ライン(n個の行)に対応した行電極対を為す第1行電極であるY行電極Y1~Yn及び第2行電極であるX行電極X1~Xnと、該行電極対に直交しかつ誘電体層及び放電空間を挟んで1画面の各列(m個の列)に対応する列電極A1~Amとが形成され、1対の行電極対(X行電極及びY行電極)と1つの列電極Dとの交差部位に、容量性発光素子である表示セルが形成されている。

20

【0011】

A/D変換器60は、入力される映像信号をサンプリングしてこれを各画素に対応した例えば8ビットの画素データに変換し、これを発光負荷状態検出部80と画素駆動データ生成部70とに供給する。画素駆動データ生成部70は、画素データに対して多階調化処理を施した後、PDP10の各表示セルを各サブフィールド毎に発光放電セル又は非発光放電セルのいずれか一方に設定すべき画素駆動データに変換して1画面分の画素駆動データを生成し、後述するサブフィールド毎のアドレス行程Wcにおいて1画面分の画素駆動データのうちから1表示ライン分ずつアドレスドライバ20に供給する。アドレスドライバ20は、画素駆動データを画素データパルスに変換し、これを1表示ライン毎に上記列電極A1~Amに印加する。

30

【0012】

発光負荷状態検出部80は、A/D変換器60から供給された画素データから、プラズマディスプレイパネルの発光負荷状態を検知し、これを駆動制御部50に供給する。例えば、対象となる先頭サブフィールドの前のフィールドに対するサスティン期間で維持放電したセル数を発光負荷状態として検知する。また、発光負荷状態は、輝度ヒストグラムや平均輝度レベルから検知されても良い。

【0013】

駆動制御部50は、A/D変換器60から供給された画素データから、発光駆動シーケンスに従ってPDP10を階調駆動させるべき各種タイミング信号を生成し、これらをY行電極ドライバ40及びX行電極ドライバ30に供給する。駆動制御部50は、また、発光負荷状態検出部80から供給された発光負荷状態に応じて壁電荷調整パルスの印加時間長を調整する。

40

【0014】

X行電極ドライバ30及びY行電極ドライバ40は、リセット期間において各放電セルの残留壁電荷量を初期化する為のリセットパルスや壁電荷調整パルスと、維持放電期間において発光放電セルの放電発光状態を維持させる為のサスティンパルスとを発生し、これらをX行電極X1~Xn及びY行電極Y1~Ynの各々に対応して印加する。また、Y行電極ドライバ40は、アドレス期間において各放電セルに対し画素データパルスに応じた

50

電荷量を形成せしめて発光放電セル又は非発光放電セルの設定を行う為の走査パルスを発生する。

【0015】

図3は、1フィールドのサブフィールド構成を示している。PDP10に供給される映像信号は、画素データにより表示される1画面を1つのフレームまたはフィールドとして構成している。図示されるように、1フィールドの表示期間内は、複数のサブフィールドSF1~SF(N)(Nは正数)で構成され、サブフィールドSF1~SF(N)の各々の期間は、アドレス期間Wcとサステイン期間Icとを含む。リセット期間Rcが、通常、1フィールドの表示期間内の先頭のサブフィールドSF1のアドレス期間Wcに先立って設けられる。シーケンスによっては、リセット期間Rcがそれ以降の少なくとも1のサブフィールドにおいてもアドレス期間Wcに先立って設けられても良い。

【0016】

図4~図6は、実施例1における表示パネル駆動方法を説明している。図4を参照すると、実施例1における駆動期間にわたる波形が示されている。該波形は、1フィールドの先頭のサブフィールドSF1についてのみ全面書込み及び全面消去をなすリセット期間Rcと、選択書込みアドレス期間Wc及びサステイン期間Icで構成したシーケンスが適用された例である。

【0017】

先ず、1フィールド前の映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する(発光負荷状態検出行程)。発光負荷状態として、1フィールド前における表示セルのうちで発光放電セルに設定された表示セルの数が検出される。

【0018】

次に、Y行電極ドライバは、該映像信号の1フィールドを構成する先頭のサブフィールドSF1のアドレス期間Wcの直前のリセット期間Rcの前半Rc1において、時間経過に従って振幅電圧値が正極性側に大となるリセットパルスRP_{y1}をY行電極に印加すると共に、X行電極ドライバは、X行電極に負極性のパルスRP_{x2}を印加してX行電極-Y行電極間で全面書込み放電を生じさせ、全セルに壁電荷を形成する(第1行程)。

【0019】

次に、Y行電極ドライバは、該リセットパルスRP_{y1}とは反対極性の負極性であり、且つ、該リセット期間Rcの後半Rc2において時間経過に従って振幅電圧値が負極性側に大となる壁電荷調整パルスRP_{y2}を該Y行電極に印加してX行電極-Y行電極間で放電を生じせしめる。このとき、壁電荷調整パルスRP_{y2}の印加により生じるY行電極の到達電位-V_{RP_{y2}}を、該表示パネルの発光負荷状態に応じて調整する(第2行程)。これにより、X行電極-Y行電極間で全面消去放電が生じ、形成された壁電荷が消去される。

【0020】

次いで、アドレス期間Wcにおいて、Y行電極ドライバは、走査ベースパルスSBPをY行電極に印加してY行電極の電位を-V_{SBP}とする。次いで、列電極に印加される画像データパルスに従って走査パルスSPをY行電極に印加してY行電極の電位を-V_{SP}とする。次いで、サステイン期間Icにおいて、Y行電極ドライバは、サステインパルスIPをY行電極に印加して、画像表示をなさしめる。

【0021】

図5を参照すると、発光負荷量が比較的大きい場合の波形が示されている。発光負荷量が比較的大きいとき、(A)に示すように、壁電荷調整パルスRP_{y2}の到達電位-V_{RP_{y2}}が最適到達電位-V_{ey}より若干大きくなる。その結果として、壁電荷の削り量が若干多めになる。そこで、(B)に示すように、壁電荷調整パルスRP_{y2}の印加期間を少し短めにするにより、到達電位-V_{RP_{y2}}が最適到達電位-V_{ey}に調整され、壁電荷の削り量が最適値に調整される。

【0022】

ここで、発光負荷量が大きいときは、1ラインの表示ラインに属する表示セルの多数が発光状態となっている場合の如く、前フィールドでの発光負荷量が多い場合である。か

かる場合では、列電極と行電極 Y との電位差が大となるような壁電荷状態の表示セル数が多い状態にある。そのような状態で、時間経過と共に印加電圧が増大する負極性のパルス印加すると多数のセルにおいて放電が生じ、全体として放電電流が大きくなり波形が歪むことになる。その結果として、到達電位 - V_{RPY2} が最適到達電位 - V_{ey} に比して小さくなるため、壁電荷の削り量が不十分となる。そこで、このような前フィールドでの発光負荷数が多い場合には、負極性のパルスの印加期間を長くして到達電位 - V_{RPY2} を最適到達電位 - V_{ey} に近づける。これにより、壁電荷量が最適値に調整される。

【0023】

図6を参照すると、発光負荷量が比較的小さい場合の波形が示されている。発光負荷量が比較的小さいとき、(A)に示すように、壁電荷調整パルス $RPY2$ の到達電位 - V_{RPY2} が最適到達電位 - V_{ey} よりかなり大きく、壁電荷の削り量がかなり大きくなる。そこで、(B)に示すように壁電荷調整パルス $RPY2$ の印加期間を更に短めにするにより、到達電位 - V_{RPY2} が最適到達電位 - V_{ey} に調整され、壁電荷の削り量が最適値に調整される。

10

【0024】

ここで、発光負荷量が小さいときとは、1ラインの表示ラインに属する表示セルの少数が発光状態となっている場合の如く、前フィールドでの発光負荷数が少ない場合である。かかる場合では、列電極と行電極 Y との電位差が大となるような壁電荷状態の表示セル数が少ない状況にある。そのような状態で、時間経過と共に印加電圧が増大する負極性のパルスを印加すると、少数のセルにおいて放電が生じる。この場合、放電電流が比較的小さく、波形歪みも少ない。その結果として、到達電位 - V_{RPY2} が最適到達電位 - V_{ey} に比して大きくなるため、壁電荷の削り量が大きくなりすぎる。そこで、このような前フィールドでの発光負荷数が少ない場合には、第1極性のパルスの印加期間を短くして到達電位 - V_{RPY2} を最適到達電位 - V_{ey} に近づける。これにより、壁電荷量が最適値に調整される。

20

【0025】

以上のように、負極性の壁電荷調整パルス $RPY2$ の到達電位 - V_{RPY2} は、発光負荷により、変動するが、発光負荷状態を検出し、それに応じて壁電荷調整パルス $RPY2$ の印加時間を調整して、到達電位 - V_{RPY2} が最適到達電位 - V_{ey} になるように制御がなされる。

<実施例2>

図7～図9は、実施例2による表示パネル駆動方法を説明している。図7を参照すると、実施例2における駆動期間にわたる波形が示されている。ここで、1フィールドの先頭のサブフィールド $SF1$ について、リセット期間 Rc 、選択書込みアドレス期間 Wc 、サステイン期間 Ic で構成したシーケンスが適用された例であり、実施例1におけるシーケンスから全面書込み期間をなくしたシーケンスが適用された例である。

30

【0026】

まず、1フィールド前の映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する(発光負荷状態検出行程)。発光負荷状態として、1フィールド前における表示セルのうちで発光放電セルに設定された表示セルの数が検出される。

【0027】

次に、Y行電極ドライバは、該映像信号の1フィールドを構成する先頭のサブフィールド $SF1$ のアドレス期間 Wc の直前のリセット期間 Rc において、時間経過に従って振幅電圧値が大となる壁電荷調整パルス $RPY2$ を該Y行電極に印加してX行電極 - Y行電極間で放電を生じせしめる。このとき、壁電荷調整パルス $RPY2$ の印加により生じるY行電極の到達電位 - V_{RPY2} を、表示パネルの発光負荷状態に応じて調整する(第2行程)。

40

【0028】

次いで、アドレス期間 Wc において、Y行電極ドライバは、走査ベースパルス SBP をY行電極に印加してY行電極の電位を $-V_{SBP}$ とする。次いで、列電極に印加される画像データパルスに従って走査パルス SP をY行電極に印加してY行電極の電位を $-V_{SP}$ とする。次いで、サステイン期間 Ic において、Y行電極ドライバは、サステインパルス IP をY行電極に印加して、画像表示をなさしめる。

50

【 0 0 2 9 】

図 8 を参照すると、発光負荷量が比較的大きい場合の波形が示されている。発光負荷量が比較的大きいとき、(A) に示すように、パルスの到達電位 - V_{RPY2} が最適到達電位 - V_{ey} より若干大きく、壁電荷の削り量が若干多めになる。そこで、(B) に示すように壁電荷調整パルス RP_{y2} の印加期間を少し短めにする事で到達電位 - V_{RPY2} を最適到達電位 - V_{ey} に調整し、壁電荷の削り量を最適値に調整する。

【 0 0 3 0 】

図 9 を参照すると、発光負荷量が比較的小さい場合の波形が示されている。発光負荷量が比較的少ないとき、(A) に示すように、壁電荷調整パルス RP_{y2} の到達電位 - V_{RPY2} が最適到達電位 - V_{ey} よりかなり大きくなる。結果として、壁電荷の削り量がかなり大きくなる。そこで、(B) に示すように壁電荷調整パルス RP_{y2} の印加期間を更に短めにする事で、到達電位 - V_{RPY2} を最適到達電位 - V_{ey} に調整し、壁電荷の削り量を最適値に調整する。

10

< 実施例 3 >

図 10 及び図 11 は、実施例 3 における表示パネル駆動方法を説明している。

【 0 0 3 1 】

図 10 を参照すると、1 フィールドの先頭のサブフィールド $SF1$ についてのみ全面書込み及び全面消去をなすリセット期間 Rc と、選択書込みアドレス期間 Wc 及びサスティン期間 Ic で構成したシーケンスからなる実施例 1 の構成において、時間経過に従って振幅電圧値が大となり所定の到達電位に到達する負極性のパルス RP_{y2} を行電極 Y に印加している期間、行電極 X に正極性のパルス RP_{x2} を印加する構成が示されている。

20

【 0 0 3 2 】

先ず、1 フィールド前の映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する(発光負荷状態検出行程)。発光負荷状態として、1 フィールド前における表示セルのうちで発光放電セルに設定された表示セルの数が検出される。

【 0 0 3 3 】

次に、 Y 行電極ドライバは、該映像信号の 1 フィールドを構成する先頭のサブフィールド $SF1$ のアドレス期間 Wc の直前のリセット期間 Rc の前半 $Rc1$ において、時間経過に従って振幅電圧値が正極性側に大となるリセットパルス RP_{y1} を Y 行電極に印加して、 X 行電極 - Y 行電極間で全面書込み放電を生じさせ、全セルに壁電荷を形成する(第 1 行程)。

30

【 0 0 3 4 】

次に、 Y 行電極ドライバは、該リセットパルスとは反対極性の負極性であり、且つ、該リセット期間 Rc の後半 $Rc2$ において時間経過に従って振幅電圧値が負極性側に大となる壁電荷調整パルス RP_{y2} を該 Y 行電極に印加して X 行電極 - Y 行電極間で放電を生じせしめる。このとき、壁電荷調整パルス RP_{y2} の印加により生じる Y 行電極の到達電位 - V_{RPY2} を、該表示パネルの発光負荷状態に応じて調整すると共に、並行して行電極 X に正極性のパルス RP_{x2} を印加している。

【 0 0 3 5 】

これにより、 X 行電極 - Y 行電極間で全面消去放電が生じ、形成された壁電荷が消去される。次いで、アドレス期間 Wc において、 Y 行電極ドライバは走査パルス SP を Y 行電極に印加する。走査パルス SP は、列電極に印加される画像データパルスに従って Y 行電極に印加される。次いで、サスティン期間 Ic において、サスティンパルス IP が印加されて画像の表示がなされる。

40

【 0 0 3 6 】

図 11 を参照すると、1 フィールドの先頭のサブフィールド $SF1$ についてのみ全面書込み及び全面消去をなすリセット期間 Rc と、選択書込みアドレス期間 Wc 及びサスティン期間 Ic で構成したシーケンスからなる実施例 1 の構成において、時間経過に従って印加電圧値が増大し所定の到達電位に到達する正極性のパルス RP_{y1} を行電極 Y に印加している期間、行電極 X に正極性のパルス RP_{x1} を印加する構成が示されている。

50

【0037】

先ず、1フィールド前の映像信号に応じてプラズマディスプレイパネルの発光負荷状態を検出する(発光負荷状態検出行程)。発光負荷状態として、1フィールド前における表示セルのうちで発光放電セルに設定された表示セルの数が検出される。

【0038】

次に、Y行電極ドライバは、該映像信号の1フィールドを構成する先頭のサブフィールドSF1のアドレス期間Wcの直前のリセット期間Rcの前半Rc1において、時間経過に従って振幅電圧値が正極性側に大となるリセットパルスRPy1をY行電極に印加すると共に、X行電極ドライバが行電極Xに正極性のパルスR Px1を印加する。これにより、A行電極 - Y行電極間で全面書込み放電(対向放電)を生じさせ、全セルに壁電荷を形成する(第1行程)。

10

【0039】

次に、Y行電極ドライバは、該リセットパルスとは反対極性の負極性であり、且つ、該リセット期間Rcの後半Rc2において時間経過に従って振幅電圧値が負極性側に大となる壁電荷調整パルスR Py2を該Y行電極に印加してX行電極 - Y行電極間で放電を生じせしめる。このとき、壁電荷調整パルスR Py2の印加により生じるY行電極の到達電位 - V R Py2を、該表示パネルの発光負荷状態に応じて調整する。

【0040】

これにより、X行電極 - Y行電極間で全面消去放電が生じ、形成された壁電荷が消去される。次いで、アドレス期間Wcにおいて、Y行電極ドライバは走査パルスSPをY行電極に印加する。走査パルスSPは、列電極に印加される画像データパルスに従ってY行電極に印加される。次いで、サスティン期間Icにおいて、サスティンパルスIPが印加されて画像の表示がなされる。

20

【0041】

以上の図10及び図11に示されたように、X行電極に印加する波形を異ならせた場合においても、アドレス期間直前に印加される時間経過に従って印加電圧値が増大し所定の到達電位に到達する負極性のパルスの到達電位を前フィールドの発光負荷状態に応じて調整することにより、実施例1と同様の作用を奏することができる。

【0042】

以上の複数の実施例から明らかなように、本発明による表示パネル駆動方法を適用することにより、選択放電のためのアドレス期間Wcで生じるおそれのある誤放電を回避することができる。

30

【図面の簡単な説明】

【0043】

【図1】従来の表示パネル駆動方法のリセット期間における波形を示す図である。

【図2】本発明の実施例であり、本発明による表示パネル駆動方法が適用される表示パネルの構成例を示す図である。

【図3】1フィールドのサブフィールド構成を示す図である。

【図4】実施例1における駆動期間にわたる波形を示す図である。

【図5】実施例1において発光負荷量が比較的大きい場合の波形を示す図である。

40

【図6】実施例1において発光負荷量が比較的小さい場合の波形を示す図である。

【図7】実施例2における駆動期間にわたる波形を示す図である。

【図8】実施例2において発光負荷量が比較的大きい場合の波形を示す図である。

【図9】実施例2において発光負荷量が比較的小さい場合の波形を示す図である。

【図10】実施例3における駆動期間にわたる波形を示す図である。

【図11】実施例3における駆動期間にわたる他の波形を示す図である。

【符号の説明】

【0044】

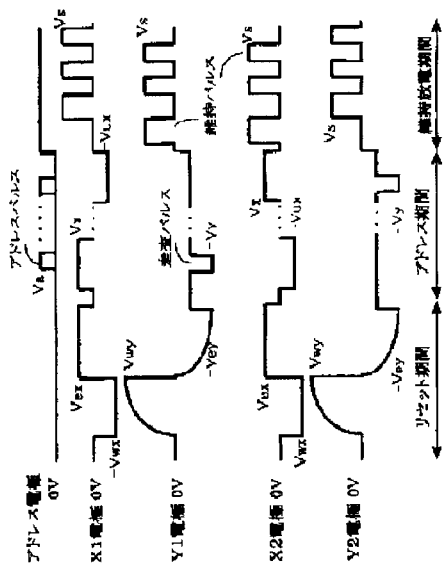
10 PDP

20 アドレスドライバ

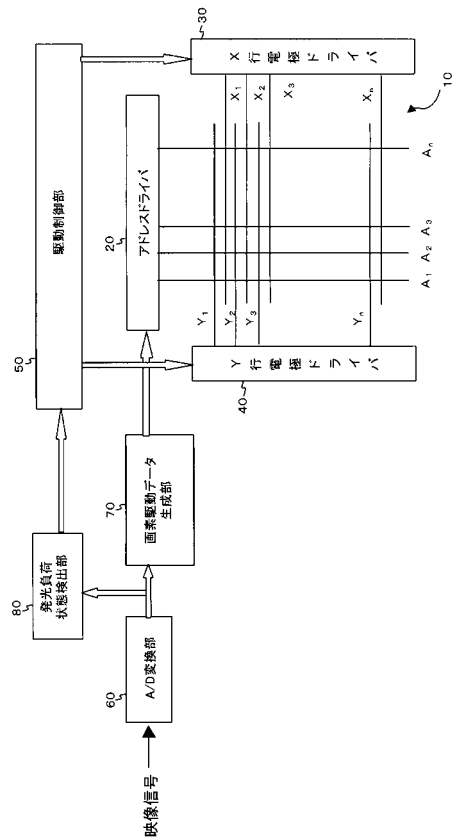
50

- 30 X行電極ドライバ
- 40 Y行電極ドライバ
- 50 駆動制御部
- 60 A/D変換部
- 70 画素駆動データ生成部
- 80 発光負荷状態検出部

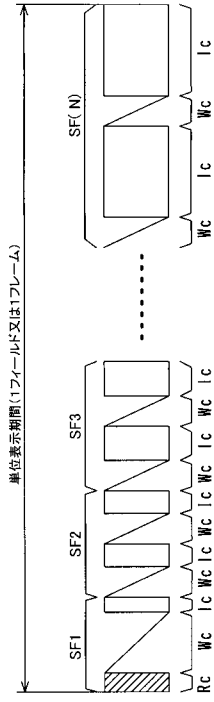
【図1】



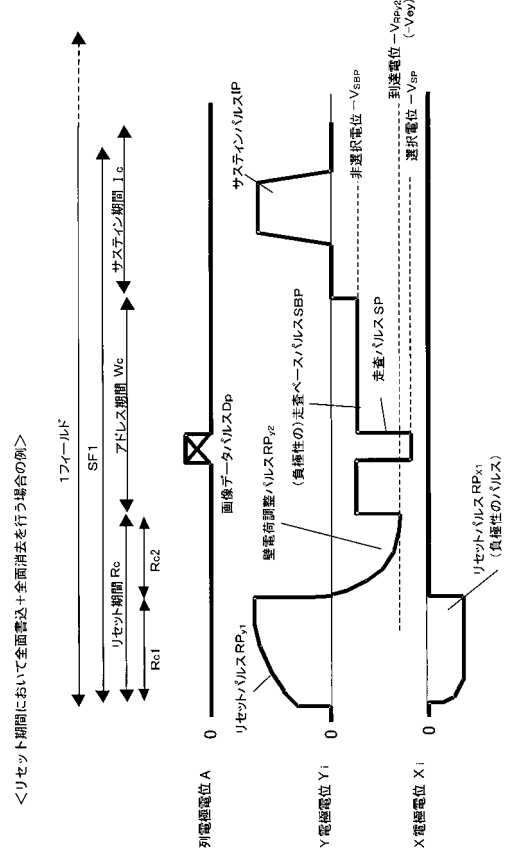
【図2】



【図 3】

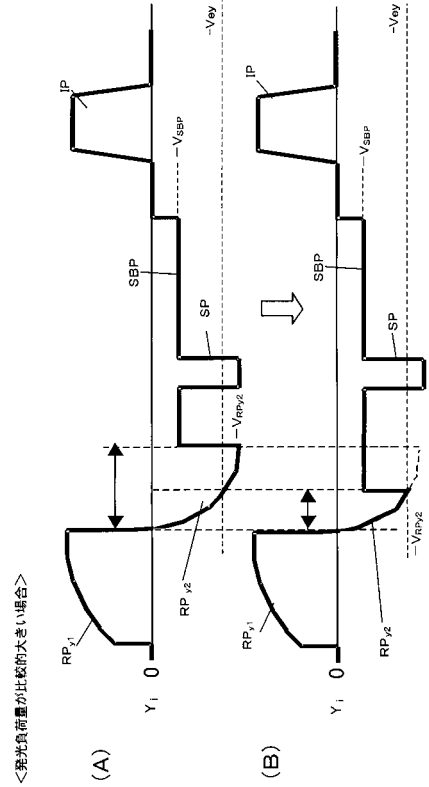


【図 4】



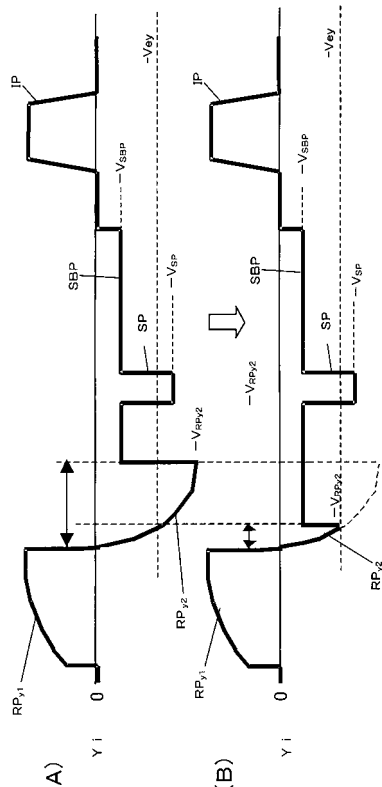
<リセット期間において全面露光+全面消去を行う場合の例>

【図 5】



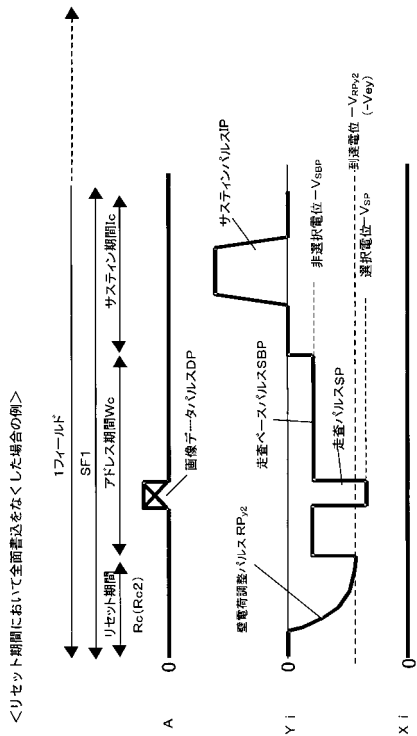
<発光負荷量が比較的大さい場合>

【図 6】

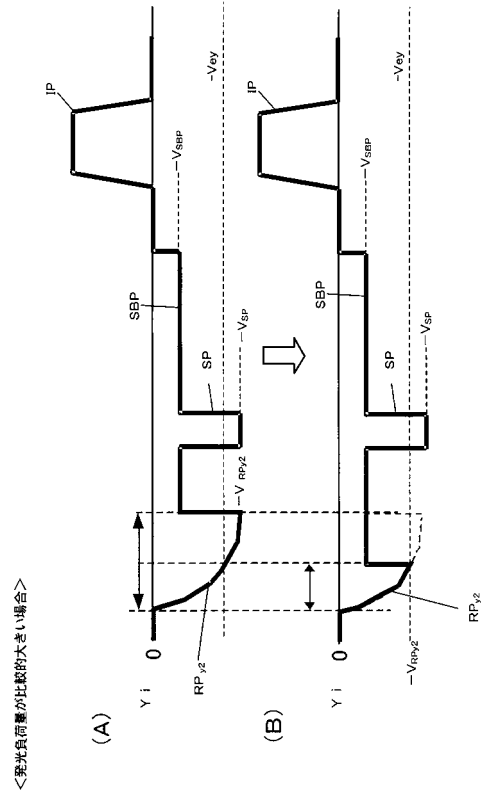


<発光負荷量が比較的小さい場合>

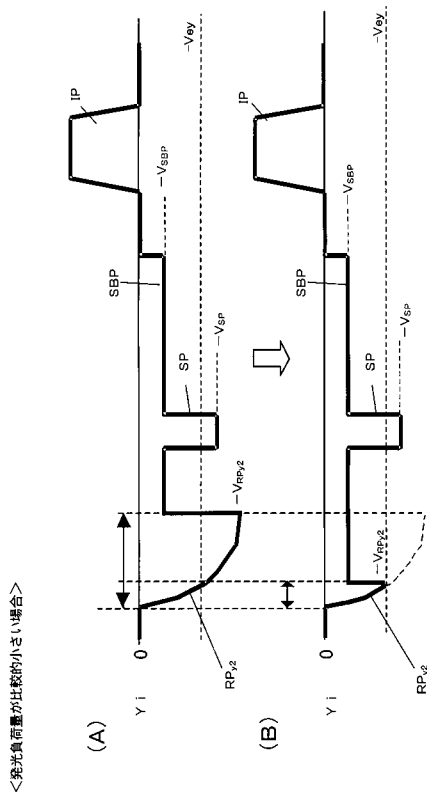
【 図 7 】



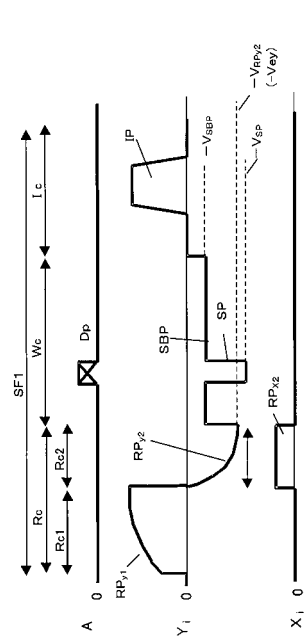
【 図 8 】



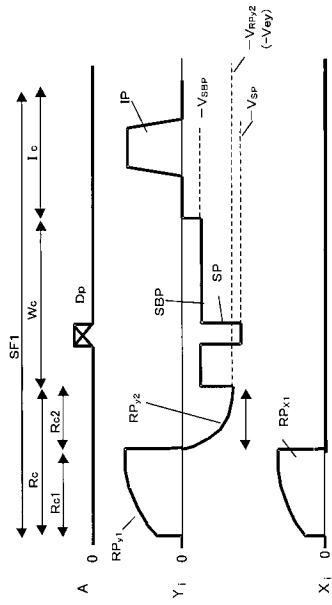
【 図 9 】



【 図 10 】



【 図 1 1 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G 3/20 6 7 0 E