

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5029564号
(P5029564)

(45) 発行日 平成24年9月19日(2012.9.19)

(24) 登録日 平成24年7月6日(2012.7.6)

(51) Int.Cl.		F I			
HO 1 G	4/30	(2006.01)	HO 1 G	4/30	3 O 1 B
HO 1 G	4/232	(2006.01)	HO 1 G	4/12	3 5 2
			HO 1 G	4/30	3 O 1 D
			HO 1 G	4/30	3 O 1 C

請求項の数 5 (全 25 頁)

(21) 出願番号	特願2008-262405 (P2008-262405)	(73) 特許権者	000006231
(22) 出願日	平成20年10月9日(2008.10.9)		株式会社村田製作所
(65) 公開番号	特開2009-170873 (P2009-170873A)		京都府長岡京市東神足1丁目10番1号
(43) 公開日	平成21年7月30日(2009.7.30)	(74) 代理人	100085143
審査請求日	平成22年11月17日(2010.11.17)		弁理士 小柴 雅昭
(31) 優先権主張番号	特願2007-324277 (P2007-324277)	(72) 発明者	高島 寛和
(32) 優先日	平成19年12月17日(2007.12.17)		京都府長岡京市東神足1丁目10番1号
(33) 優先権主張国	日本国(JP)		株式会社村田製作所内
		(72) 発明者	上岡 浩
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内
		(72) 発明者	高木 義一
			京都府長岡京市東神足1丁目10番1号
			株式会社村田製作所内

最終頁に続く

(54) 【発明の名称】 積層コンデンサ

(57) 【特許請求の範囲】

【請求項1】

積層された複数の誘電体層をもって構成される積層構造を有し、互いに対向する第1および第2の主面と前記誘電体層の面方向に延びかつ互いに対向する第1および第2の側面と互いに対向する第1および第2の端面とを有する直方体形状をなす、コンデンサ本体と

前記コンデンサ本体の少なくとも第2の主面および第1の端面上に形成された、第1の外部端子電極と、

前記第1の外部端子電極と電気的に絶縁された状態で、前記コンデンサ本体の少なくとも第2の主面および第2の端面上に形成された、第2の外部端子電極とを備え、

前記コンデンサ本体には、前記誘電体層の積層方向に沿って配置された、第1のコンデンサ部と第2のコンデンサ部とが構成され、

前記第1のコンデンサ部には、静電容量を形成するように所定の前記誘電体層を介して互いに対向する第1および第2の内部電極が設けられ、

前記第2のコンデンサ部には、静電容量を形成するように所定の前記誘電体層を介して互いに対向する第3および第4の内部電極が設けられ、

前記第1の内部電極は、第1の容量部と前記第1の容量部から少なくとも前記第1の端面に引き出されかつ前記第1の外部端子電極と電気的に接続された第1の引出し部とを有し、

前記第 2 の内部電極は、所定の前記誘電体層を介して前記第 1 の容量部と対向する第 2 の容量部と前記第 2 の容量部から少なくとも前記第 2 の端面に引き出されかつ前記第 2 の外部端子電極と電氣的に接続された第 2 の引出し部とを有し、

前記第 3 の内部電極は、第 3 の容量部と前記第 3 の容量部から前記第 2 の主面に引き出されかつ前記第 1 の外部端子電極と電氣的に接続された第 3 の引出し部とを有し、

前記第 4 の内部電極は、所定の前記誘電体層を介して前記第 3 の容量部と対向する第 4 の容量部と前記第 4 の容量部から前記第 2 の主面に引き出されかつ前記第 2 の外部端子電極と電氣的に接続された第 4 の引出し部とを有し、

同じ方向で比較した場合において、前記第 3 の引出し部は、前記第 1 の引出し部に比べて幅狭な部分を有し、前記第 4 の引出し部は、前記第 2 の引出し部に比べて幅狭な部分を有する、

積層コンデンサ。

【請求項 2】

前記第 2 の主面を実装面側に向けて実装される、請求項 1 に記載の積層コンデンサ。

【請求項 3】

前記第 1 の外部端子電極は、前記第 1 の主面上に形成された部分をさらに有し、前記第 3 の内部電極と同一面上において、前記第 3 の引出し部と対向する位置に、前記第 1 の主面に露出しかつ前記第 1 の外部端子電極に接合されるようにダミー電極がさらに形成され

、前記第 2 の外部端子電極は、前記第 1 の主面上に形成された部分をさらに有し、前記第 4 の内部電極と同一面上において、前記第 4 の引出し部と対向する位置に、前記第 1 の主面に露出しかつ前記第 2 の外部端子電極に接合されるようにダミー電極がさらに形成されている、請求項 1 または 2 に記載の積層コンデンサ。

【請求項 4】

前記第 2 のコンデンサ部において、複数枚の前記第 3 の内部電極が積層方向に連続して配列されている、請求項 1 ないし 3 のいずれかに記載の積層コンデンサ。

【請求項 5】

前記コンデンサ本体において、2 個の前記第 1 のコンデンサ部によって前記第 2 のコンデンサ部が挟まれるように配置されている、請求項 1 ないし 4 のいずれかに記載の積層コンデンサ。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、積層コンデンサに関するもので、特に、積層コンデンサの等価直列抵抗 (ESR) の制御を容易にするための改良に関するものである。

【背景技術】

【0002】

電源回路においては、電源ラインやグラウンドに存在するインピーダンスによって、電源ラインでの電圧変動が大きくなると、駆動する回路の動作が不安定になったり、電源回路を経由して回路間の干渉が起こったり、発振を起こしたりする。そこで、通常、電源ラインとグラウンドとの間には、デカップリングコンデンサが接続されている。デカップリングコンデンサは、電源ラインとグラウンドとの間のインピーダンスを低減し、電源電圧の変動や回路間の干渉を抑える役割を果たしている。

【0003】

さて、近年、携帯電話などの通信機器やパーソナルコンピュータなどの情報処理機器では、大量の情報を処理するために信号の高速化が進んでおり、使用される IC のクロック周波数も高周波化が進んでいる。このため、高調波成分を多く含むノイズが発生しやすくなり、IC 電源回路においては、より強力なデカップリングを施す必要がある。

【0004】

デカップリング効果を高めるためには、インピーダンス周波数特性の優れたデカップリ

10

20

30

40

50

ングコンデンサを用いることが有効であり、このようなデカップリングコンデンサとしては、積層セラミックコンデンサが挙げられる。積層セラミックコンデンサは、ESL（等価直列インダクタンス）が小さいため、電解コンデンサに比べて、広い周波数帯域にわたってノイズ吸収効果に優れている。

【0005】

デカップリングコンデンサのもう1つの役割は、ICへの電荷供給である。通常、デカップリングコンデンサはICの近傍に配置され、電源ラインに電圧変動が生じた際、デカップリングコンデンサからICに迅速に電荷が供給され、ICの立ち上がりが遅れるのを防止する。

【0006】

コンデンサに充放電が起こるときは、コンデンサには、式： $dV = L \cdot di / dt$ で示される逆起電力 dV が生じ、 dV が大きいと、ICへの電荷の供給が遅くなってしまう。ICのクロック周波数が高周波化する中で、単位時間あたりの電流変動量 di / dt は大きくなる傾向にある。すなわち、 dV を小さくするためには、インダクタンス L を小さくする必要がある。このため、コンデンサのESLをさらに低減することが望まれている。

【0007】

ESLがさらに低減された低ESL型の積層セラミックコンデンサとしては、たとえばLW逆転型の積層セラミックコンデンサが知られている。通常の積層セラミックコンデンサでは、外部端子電極が形成されているコンデンサ本体の端面の長さ方向の寸法（W寸法）は、コンデンサ本体の上記端面に隣接する側面の長さ方向の寸法（L寸法）より小さいが、LW逆転型の積層セラミックコンデンサでは、外部端子電極が形成されている端面の長さ方向の寸法（W寸法）が、側面の長さ方向の寸法（L寸法）より大きくされている。このようなLW逆転型の積層セラミックコンデンサでは、コンデンサ本体内部の電流経路が広く短くなることにより、ESLが低減される。

【0008】

しかしながら、低ESL型の積層セラミックコンデンサでは、上記のように、電流経路が広く短くされるため、その分、ESRが低減される。

【0009】

また、積層セラミックコンデンサには大容量化の要求がある。積層セラミックコンデンサを大容量化するためには、セラミック層および内部電極の積層枚数を増やすことが考えられるが、この場合も、電流経路が増えることにより、ESRが低減される。つまり、低ESL化および大容量化の要求を受けて、積層セラミックコンデンサのESRはますます低下する傾向にある。

【0010】

しかし、コンデンサのESRが低くなりすぎると、回路においてインピーダンスの不整合が生じ、信号波形の立ち上がりが歪む「リングング」と呼ばれる減衰振動が生じやすくなることが知られている。リングングが生じると、乱れた信号により、ICが誤動作を起こすおそれがある。

【0011】

また、コンデンサのESRが低くなりすぎると、コンデンサのインピーダンス周波数特性が共振周波数近傍で急峻になりすぎる。これにより、付近に実装された別のコンデンサの共振周波数との間で生じる反共振点が大きくなってしまい、反共振点近傍の周波数帯域におけるノイズ吸収効果が低下するおそれがある。

【0012】

上記のように回路設計上好ましくない現象を防止するためには、ラインに直列に抵抗素子を接続し、インピーダンス周波数特性の波形をあえて鈍らせることが有効である。そして、近年、コンデンサ自体に抵抗成分を持たせることが提案されており、コンデンサのESRを制御する手段が注目されている。

【0013】

たとえば特許文献1および2では、内部電極と電氣的に接続される外部端子電極に抵抗

10

20

30

40

50

成分を含有させることにより、ESRを制御することが提案されている。特に、特許文献2では、ITOなどの抵抗材料を含有する抵抗ペーストにコンデンサ本体を浸漬することによってコンデンサ本体上に付与された抵抗ペーストを焼き付けることにより、抵抗成分を含有する外部端子電極が形成された積層セラミックコンデンサが記載されている。

【0014】

特許文献1および2に記載のように、外部端子電極に抵抗成分を含有させる場合、コンデンサのESRを制御するためには、抵抗材料の比抵抗を調整する、もしくは抵抗ペーストの塗布厚を調整する、といった手段が考えられる。

【0015】

しかし、抵抗材料の比抵抗を調整すべく、数種類の抵抗ペーストを準備するのは煩雑である。また、比抵抗を調整するために抵抗ペーストの組成を変えると、内部電極との反応性やコンデンサ本体への固着力など、その他の因子に影響が出るおそれがある。

【0016】

また、抵抗ペーストの塗布厚を調整するためには、抵抗ペーストの粘度を調整する必要があり、この場合も、抵抗ペーストの組成を変える結果、その他の因子に影響が出るおそれがある。さらに、抵抗ペーストの厚付けには技術的に限界があるため、特にESRを高める方向での制御に制約が生じるという問題がある。

【特許文献1】特開2004-47983号公報

【特許文献2】国際公開第2006/022258号パンフレット

【発明の開示】

【発明が解決しようとする課題】

【0017】

そこで、この発明の目的は、低ESLでありかつESR制御を容易に行なうことができる積層コンデンサを安価かつ簡便に提供しようとすることである。

【課題を解決するための手段】

【0026】

この発明に係る積層コンデンサは、積層された複数の誘電体層をもって構成される積層構造を有し、互いに対向する第1および第2の主面と誘電体層の面方向に延びかつ互いに対向する第1および第2の側面と互いに対向する第1および第2の端面とを有する直方体形状をなす、コンデンサ本体を備えている。コンデンサ本体の少なくとも第2の主面および第1の端面上には、第1の外部端子電極が形成され、コンデンサ本体の少なくとも第2の主面および第2の端面上には、第1の外部端子電極と電氣的に絶縁された状態で、第2の外部端子電極が形成される。

【0027】

コンデンサ本体には、誘電体層の積層方向に沿って配置された、第1のコンデンサ部と第2のコンデンサ部とが構成される。第1のコンデンサ部には、静電容量を形成するように所定の誘電体層を介して互いに対向する第1および第2の内部電極が設けられ、第2のコンデンサ部には、静電容量を形成するように所定の誘電体層を介して互いに対向する第3および第4の内部電極が設けられる。

【0028】

第1の内部電極は、第1の容量部と第1の容量部から少なくとも第1の端面に引き出されかつ第1の外部端子電極と電氣的に接続された第1の引出し部とを有し、第2の内部電極は、所定の誘電体層を介して第1の容量部と対向する第2の容量部と第2の容量部から少なくとも第2の端面に引き出されかつ第2の外部端子電極と電氣的に接続された第2の引出し部とを有している。

【0029】

第3の内部電極は、第3の容量部と第3の容量部から第2の主面に引き出されかつ第1の外部端子電極と電氣的に接続された第3の引出し部とを有し、第4の内部電極は、所定の誘電体層を介して第3の容量部と対向する第4の容量部と第4の容量部から第2の主面に引き出されかつ第2の外部端子電極と電氣的に接続された第4の引出し部とを有してい

10

20

30

40

50

る。

【0030】

このような構成を有する積層コンデンサにおいて、この発明では、前述した技術的課題を解決するため、同じ方向で比較した場合において、第3の引出し部は、第1の引出し部に比べて幅狭な部分を有し、第4の引出し部は、第2の引出し部に比べて幅狭な部分を有することを特徴としている。

【0031】

この発明に係る積層コンデンサは、上記第2の主面を実装面側に向けて実装されることが好ましい。

【0032】

この発明に係る積層コンデンサにおいて、第1の外部端子電極は、第1の主面上に形成された部分をさらに有し、第3の内部電極と同一面上において、第3の引出し部と対向する位置に、第1の主面に露出しかつ第1の外部端子電極に接合されるようにダミー電極がさらに形成され、他方、第2の外部端子電極は、第1の主面上に形成された部分をさらに有し、第4の内部電極と同一面上において、第4の引出し部と対向する位置に、第1の主面に露出しかつ第2の外部端子電極に接合されるようにダミー電極がさらに形成されていることが好ましい。

【0034】

第2のコンデンサ部において、複数枚の第3の内部電極が積層方向に連続して配列されてもよい。

【0035】

コンデンサ本体において、2個の第1のコンデンサ部によって第2のコンデンサ部が挟まれるように配置されていることが好ましい。

【発明の効果】

【0036】

この発明によれば、第3の内部電極の第3の引出し部が、第1の内部電極の第1の引出し部に比べて幅狭な部分を有しているため、第2のコンデンサ部における1層あたりのESRは、第1のコンデンサ部における1層あたりのESRよりも高くなる。また、第1のコンデンサ部においては、第2のコンデンサ部における場合に比べて、内部電極から外部端子電極までの電流経路がより分散されるため、第1のコンデンサ部のESLが相対的に低くなり、共振周波数が相対的に高くなる。

【0037】

これらのことから、この発明に係る積層コンデンサの特性は、第1のコンデンサ部の低ESL特性と第2のコンデンサ部の高ESR特性とが複合されたものとなり、この発明によれば、低ESLであるとともに高ESRである積層コンデンサを得ることができる。また、第1のコンデンサ部と第2のコンデンサ部との間での引出し部の幅の比率や内部電極の積層枚数の比率を変更することにより、共振点位置やESRを容易に制御することができる。

【0038】

この発明によれば、第2の引出し部と第4の引出し部とについても、第4の引出し部が、第2の引出し部に比べて幅狭な部分を有するようにされるので、コンデンサ本体内部における引出し部の配置のバランスを良好なものとすることができるため、コンデンサ本体の積層状態を安定なものとすることができる。

【0039】

第2のコンデンサ部において、幅狭な部分を有する結果、露出した第3の引出し部の幅方向寸法が相対的に短くなる場合、第3の内部電極については、第1の外部端子電極との接触面積が相対的に小さくなるため、第1の外部端子電極との間で良好な接触状態が得られず、積層コンデンサ全体の容量が低下するおそれがある。このような場合には、第2のコンデンサ部において、複数枚の第3の内部電極が積層方向に連続して配置されていると、ある第3の内部電極が第1の外部端子電極との間で接触不良を起こした場合でも、残り

10

20

30

40

50

の第3の内部電極がバックアップして容量を形成するため、設計容量からそれほど外れない容量を得ることができる。

【0041】

この発明において、第3の引出し部および第4の引出し部が第2の主面に引き出されながら、第2の主面を実装面側に向けて実装されると、第2のコンデンサ部を高ESR部として機能させながら、全体的に積層コンデンサのESLを下げたい場合に有効な構成とすることができる。

【発明を実施するための最良の形態】

【0044】

図1ないし図4を参照して、この発明にとって興味ある第1の参考例について説明する。この第1の参考例ならびに後述する第2ないし第10の参考例は、この発明の範囲外のものであるが、この発明を理解する上で参考となるものである。

10

【0045】

まず、図1は、第1の参考例となる積層コンデンサ1の外観を示す斜視図である。積層コンデンサ1は、互いに対向する第1および第2の主面2および3と互いに対向する第1および第2の側面4および5と互いに対向する第1および第2の端面6および7とを有する直方体形状をなす、コンデンサ本体8を備えている。この積層コンデンサ1は、いわゆるLW逆転型であり、第1および第2の端面6および7の各々の長手方向の寸法Leは、第1および第2の側面4および5の各々の長手方向の寸法Lsよりも長い。

【0046】

20

コンデンサ本体8の第1および第2の端面6および7上には、それぞれ、第1および第2の外部端子電極9および10が形成される。この参考例では、第1および第2の外部端子電極9および10は、第1および第2の主面2および3ならびに第1および第2の側面4および5の各一部にまで延びるように形成されている。

【0047】

コンデンサ本体8は、積層された複数の誘電体層11（図3および図4参照）をもって構成される積層構造を有している。前述した主面2および3は、誘電体層11の面方向に延びている。

【0048】

図2は、コンデンサ本体8において構成される第1および第2のコンデンサ部12および13の配置状態を、実装基板14とともに、図1の線A-Aに沿う断面をもって示すブロック図である。図2に示すように、コンデンサ本体8には、2個の第1のコンデンサ12と1個の第2のコンデンサ13とが構成され、誘電体層11の積層方向に沿って、2個の第1のコンデンサ部12によって第2のコンデンサ部13が挟まれるように配置される。また、コンデンサ本体8の積層方向における両端部には、内部電極が形成されず、容量形成に寄与しない外層部15が設けられている。

30

【0049】

図2に示すように、コンデンサ本体8の第2の主面3を、実装基板14の表面によって与えられる実装面16側に向けて積層コンデンサ1が実装される。第1のコンデンサ部12は、第2のコンデンサ部13に比べて、実装面16により近い位置に配置される。図示しないが、コンデンサ本体8の第1の主面2を実装面16側に向けて、積層コンデンサ1が実装される場合も同様である。

40

【0050】

なお、2個の第1のコンデンサ部12によって第2のコンデンサ部13が挟まれるといった好ましい構成を実現するため、図2では、2個の第1のコンデンサ12によって1個の第2のコンデンサ部13が挟まれるように配置されたが、積層方向での両端部に第1のコンデンサ部12が配置される限り、積層方向での中間部では、第2のコンデンサ部13に加えて第1のコンデンサ部12が配置されても、2個以上の第2のコンデンサ部13が配置されてもよい。

【0051】

50

第1のコンデンサ部12には、図3に示すように、第1および第2の内部電極17および18が設けられる。第1および第2の内部電極17および18は、静電容量を形成するように所定の誘電体層11を介して互いに対向している。第2のコンデンサ部13には、図4に示すように、第3および第4の内部電極19および20が設けられる。第3および第4の内部電極19および20は、積層方向に各々1枚ずつ交互に配列され、静電容量を形成するように所定の誘電体層11を介して互いに対向している。

【0052】

図3(1)に示すように、第1の内部電極17は、第1の容量部21と第1の容量部21から第1の端面6に引き出されかつ第1の外部端子電極9と電氣的に接続された第1の引出し部22とを有している。図3(2)に示すように、第2の内部電極18は、所定の誘電体層11を介して第1の容量部21と対向する第2の容量部23と第2の容量部23から第2の端面7に引き出されかつ第2の外部端子電極10と電氣的に接続された第2の引出し部24とを有している。

10

【0053】

図4(1)に示すように、第3の内部電極19は、第3の容量部25と第3の容量部25から第1の端面6に引き出されかつ第1の外部端子電極9と電氣的に接続された第3の引出し部26とを有している。図4(2)に示すように、第4の内部電極20は、所定の誘電体層11を介して第3の容量部25と対向する第4の容量部27と第4の容量部27から第2の端面7に引き出されかつ第2の外部端子電極10と電氣的に接続された第4の引出し部28とを有している。

20

【0054】

第3および第4の引出し部26および28は、それぞれ、第1および第2の引出し部22および24に比べて幅狭な部分を有している。より具体的には、第3および第4の引出し部26および28は、それぞれ、第3および第4の容量部25および27より全体的に幅方向寸法が短かつ一定の幅方向寸法を有していて、第3および第4の容量部25および27の各々の幅方向の中央部から引き出されている。

【0055】

図3(1)および図4(1)をとともに参照すればわかるように、第1の引出し部22と第3の引出し部26とは、コンデンサ本体8の積層方向に投影した際に一部において互いに重なるように配置されている。そして、第1の端面6に露出した第1の引出し部22の幅方向寸法L1は、同じく第1の端面6に露出した第3の引出し部26の幅方向寸法L2よりも長くなっている。

30

【0056】

このように、第1の参考例による積層コンデンサ1においては、第3および第4の引出し部26および28が、それぞれ、第1および第2の引出し部22および24より全体的に幅方向寸法が短く、その結果、第1の内部電極17と第1の外部端子電極9との接触面積が、第3の内部電極19と第2の外部端子電極10との接触面積よりも大きくなっているため、第2のコンデンサ部13における1層あたりのESRは、第1のコンデンサ部12における1層あたりのESRよりも高くなる。また、第1のコンデンサ部12における第1の内部電極17から第1の外部端子電極9までの電流経路が、第2のコンデンサ部13における第3の内部電極19から第1の外部端子電極9までの電流経路と比較して、より分散されるため、第1のコンデンサ部12のESLが相対的に低くなり、共振周波数が相対的に高くなる。

40

【0057】

この結果、積層コンデンサ1の特性は、第1のコンデンサ部12の低ESL特性と第2のコンデンサ部13の高ESR特性とが複合されたものとなり、積層コンデンサ1を低ESLかつ高ESRのものとすることができる。

【0058】

なお、ESRを高める観点からすると、第1のコンデンサ部12に比べて、第2のコンデンサ部13の方において、その容量が大きくなるのが好ましい。そのため、たとえ

50

ば、第1のコンデンサ部12における第1および第2の内部電極17および18の組数よりも、第2のコンデンサ部13における第3および第4の内部電極19および20の組数を多くすることが行なわれる。

【0059】

また、上述のように、第1の内部電極17から第1の外部端子電極9までの電流経路がより分散された第1のコンデンサ12が、図2に示すように、第2のコンデンサ部13よりも実装面16に近づいて配置されるため、実装面16と積層コンデンサ1との間の電流ループが分散され、ループインダクタンスが低下する。特に、高周波帯域においては、表皮効果により、積層コンデンサ1の最下層1組の第1および第2の内部電極17および18に流れる電流がESLに大きく影響するため、上述した効果が一層顕著に現れる。

10

【0060】

この参考例のように、2個の第1のコンデンサ部12によって第2のコンデンサ部13が挟まれるといった好ましい構成を採用すると、図示しないが、コンデンサ本体8の第1の主面2を実装面16側に向けて、積層コンデンサ1を実装しても、第1のコンデンサ部12を、第2のコンデンサ部13に比べて、実装面16により近い位置に配置することができる。よって、実装に際して、第1の主面2と第2の主面3との間で区別する必要がないため、実装工程を能率的に進めることができる。

【0061】

なお、上述のような利点を特に望まないならば、たとえば、1個の第1のコンデンサ部12と1個の第2のコンデンサ部13とから、コンデンサ本体8が構成されてもよい。この場合には、第1のコンデンサ部12が、第2のコンデンサ部13に比べて、実装面16により近い位置になるように実装されることが好ましい。

20

【0062】

前述した「1層あたりESR」は、たとえば、次のように求めることができる。

【0063】

まず、コンデンサのESRは、電極1層あたりの抵抗をR、積層数をNとしたとき、以下の式で表される。

【0064】

$$\text{コンデンサのESR} = R(4N - 2) / N^2$$

次に、第1のコンデンサ部12では、第1のコンデンサ部12全体のESRをコンデンサのESRとして逆算して、電極1層あたりの抵抗Rを算出し、このRの値を上記式に代入し、かつN=2(コンデンサ1層は内部電極2枚が対向して形成される。)を上記式に代入することにより、「1層あたりESR」を算出することができる。

30

【0065】

この1層あたりのESRは、内部電極の材料の比抵抗を調整したり、内部電極の厚みを調整したりするなどの方法により、微調整することができる。

【0066】

なお、この参考例においては、第2および第4の引出し部24および28についても、上述した第1および第3の引出し部22および26の場合と同様の関係を有している。このように構成すれば、コンデンサ本体8の内部における引出し部22、24、26および28の配置のバランスが良好になるため、たとえば、コンデンサ本体8の積層状態が安定するといった効果が得られる。しかし、図示の参考例のように、第2および第4の引出し部24および28について、第1および第3の引出し部22および26の場合と同様の関係を必ずしも有していなくてもよい。このことは、後述する他の参考例および実施形態についても言えることである。

40

【0067】

次に、積層コンデンサ1に備える各要素の詳細について説明する。

【0068】

誘電体層11は、たとえば、BaTiO₃、CaTiO₃、SrTiO₃、CaZrO₃などを主成分とする誘電体セラミックから構成される。なお、これら主成分に、Mn化

50

合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などの副成分が添加されていてもよい。また、誘電体層11の厚みは、たとえば1～10 μm とされることが好ましい。

【0069】

内部電極17～20に含まれる導電成分としては、たとえば、Ni、Cu、Ag、Pd、Ag-Pd合金、Auなどを用いることができる。なお、この導電成分となる金属は、内部電極17～20の各々について互いに同じであることが好ましい。また、内部電極17～20の各々の焼成後の厚みは0.5～2.0 μm であることが好ましい。

【0070】

外部端子電極9および10に含まれる導電成分としては、たとえば、Cu、Ni、Ag、Pd、Ag-Pd合金、Auなどを用いることができる。外部端子電極9および10は、複数の層からなる構造を有していてもよい。内部電極17～20の導電成分としてNiを用いる場合、内部電極17～20と外部端子電極9および10との接合性を高めるため、外部端子電極9および10の第1層に含まれる導電成分として、Cu、Niなどの卑金属を用いることが好ましい。

【0071】

外部端子電極9および10は、内部電極17～20と同時焼成したコファイアによるものでもよく、導電性ペーストを塗布して焼き付けたポストファイアによるものでもよく、さらには、直接めっきにより形成されたものでもよい。外部端子電極9および10の最終的な厚みは、最も厚い部分で20～100 μm であることが好ましい。

【0072】

外部端子電極9および10上にはめっき膜が形成されてもよい。めっき膜を構成する金属としては、たとえば、Cu、Ni、Ag、Pd、Ag-Pd合金、Auなどを用いることができる。めっき膜は複数層からなる構造を有していてもよく、めっき膜の厚みは、1層あたり1～10 μm であることが好ましい。また、外部端子電極9および10とめっき膜との間に、応力緩和用の樹脂層が形成されてもよい。

【0073】

次に、上述した積層コンデンサ1の製造方法の一例について説明する。

【0074】

まず、誘電体層11となるべきセラミックグリーンシート、内部電極17～20のための導電性ペースト、ならびに外部端子電極9および10のための導電性ペーストがそれぞれ準備される。これらセラミックグリーンシートおよび各種導電性ペーストには、バインダおよび溶剤が含まれるが、これらバインダおよび溶剤としては、それぞれ、公知の有機バインダおよび有機溶剤を用いることができる。また、外部端子電極9および10のための導電性ペーストには、ガラス成分が含まれることが多い。

【0075】

次に、セラミックグリーンシート上に、たとえばスクリーン印刷法などにより所定のパターンをもって導電性ペーストが印刷される。これによって、内部電極17～20の各々となるべき導電性ペースト膜が形成されたセラミックグリーンシートが得られる。

【0076】

次に、上述のように導電性ペースト膜が形成されたセラミックグリーンシートを所定の順序でかつ所定枚数積層し、その上下に導電性ペースト膜が形成されていない外層用セラミックグリーンシートを所定枚数積層することによって、生の状態のマザー積層体が得られる。生のマザー積層体は、必要に応じて、静水圧プレスなどの手段により積層方向に圧着される。

【0077】

次に、生のマザー積層体は所定のサイズにカットされ、それによって、コンデンサ本体8の生の状態のものが切り出される。

【0078】

次に、生のコンデンサ本体8が焼成される。焼成温度は、セラミックグリーンシートに含まれるセラミック材料や導電性ペースト膜に含まれる金属材料にもよるが、たとえば9

10

20

30

40

50

00~1300 の範囲に選ばれることが好ましい。

【0079】

次に、焼結後のコンデンサ本体8の第1および第2の端面6および7上に導電性ペーストが塗布され、焼き付けられることにより、外部端子電極9および10が形成される。この焼付け温度は、700~900 の範囲であることが好ましく、また、第1層19の形成のための焼付け温度よりも低い温度であることが好ましい。焼付け時の雰囲気としては、導電性ペーストに含まれる金属の種類に応じて、大気、N₂または水蒸気+N₂などの雰囲気が使い分けられる。

【0080】

次に、必要に応じて、外部端子電極9および10の表面にめっきが施され、積層コンデンサ1が完成される。

【0081】

以下に、この発明にとって興味ある第2ないし第9の参考例について、それぞれ、図5ないし図12を参照して説明するが、これら第2ないし第9の参考例による積層コンデンサは、その外観、ならびに第1および第2のコンデンサ部12および13の配置状態等については、前述した図1に示す第1の参考例による積層コンデンサ1の場合と同様である。

【0082】

図5ないし図7、図9、図11および図12は、図4に対応する図であるが、図5ないし図7、図9、図11および図12の各々において、図4に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。また、図8および図10は、図3に対応する図であるが、図8および図10の各々において、図3に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

【0083】

第2の参考例では、図5(1)~(4)に順次示すように、第3の内部電極19と第4の内部電極20とが各々2枚ずつ交互に配列されている。第3および第4の内部電極19および20は、それぞれ、第1および第2の外部端子電極9および10との接触面積が相対的に小さいため、これら外部端子電極9および10とのコンタクトがうまく取れず、積層コンデンサ全体の容量が低下するおそれがある。第2の参考例によれば、第3および第4の内部電極19および20をそれぞれ2枚ずつ連続して積層することにより、2枚のうち1枚のものがコンタクト切れを起こした場合でも、もう1枚のものがバックアップして容量を形成するため、設計容量からそれほど外れない容量を得ることができる。

【0084】

第3および第4の内部電極19および20は、それぞれ複数枚ずつ交互に配列されていればよく、たとえば、3枚以上ずつ交互に配列されていてもよい。

【0085】

なお、第2の参考例では、第3の内部電極19の第3の引出し部26だけでなく、第4の内部電極20の第4の引出し部28についても、その幅方向寸法が相対的に短くされたが、第4の内部電極20の第4の引出し部28の幅方向寸法が相対的に短くされない場合、たとえば第2の内部電極28と同様の形状とされる場合には、第4の内部電極20については、特に、複数枚積層方向に連続して配列されなくてもよい。

【0086】

図6に示した第3の参考例では、第3および第4の内部電極19および20において、それぞれ、第3および第4の引出し部26および28が、第3および第4の容量部25および27の中央部からではなく、端部から引き出されている。このように、引出し部26および28の位置を、たとえば、第3および第4の容量部25および27の中央部、端部、あるいはこれらの中間部というように変更することにより、実装面16(図2参照)上に形成されるランドから外部端子電極9および10を介して引出し部26および28に達する電流経路を変化させることができる。これによって、外部端子電極9および10自体の抵抗成分を利用して、ESRを微調整することができる。

10

20

30

40

50

【 0 0 8 7 】

図 7 に示した第 4 の参考例では、第 3 および第 4 の内部電極 1 9 および 2 0 において、それぞれ、第 3 および第 4 の引出し部 2 6 および 2 8 が、第 3 および第 4 の容量部 2 5 および 2 7 から第 1 および第 2 の端面 6 および 7 に向かって先細状に延びている。このような構成が採用されることにより、第 3 および第 4 の引出し部 2 6 および 2 8 から第 3 および第 4 の容量部 2 5 および 2 7 までの電流経路がより分散されやすくなるため、E S L を低下させることができる。

【 0 0 8 8 】

図 8 に示した第 5 の参考例では、第 1 のコンデンサ部 1 2 における第 1 および第 2 の内部電極 1 7 および 1 8 の各々の第 1 および第 2 の引出し部 2 2 および 2 4 が、それぞれ、切欠き 2 2 a および 2 4 a を隔てて 2 箇所に分割された状態で形成されている。この第 1 のコンデンサ部 1 2 がたとえば図 4 に示した第 2 のコンデンサ部 1 3 と組み合わせられると、コンデンサ本体 8 (図 1 参照) の積層方向に投影した際に、第 1 の引出し部 2 2 と第 3 の引出し部 2 6 とが互いに重ならず、かつ第 2 の引出し部 2 4 と第 4 の引出し部 2 8 とが互いに重ならない状態となる。このような構成が採用されることにより、コンデンサ本体 8 において局所的に生じ得る厚みの差を低減することができ、よって、コンデンサ本体 8 における構造欠陥の発生を抑制することができる。

【 0 0 8 9 】

第 5 の参考例では、図 3 (1) に示した第 1 の引出し部 2 2 の幅方向寸法 L 1 に相当する寸法は、図 8 (1) に示すように、第 1 の引出し部 2 2 の、切欠き 2 2 a によって分断された各部分の幅方向寸法 L 1 1 および L 1 2 の和である。

【 0 0 9 0 】

なお、図 8 に示した第 5 の参考例に関連して、第 1 のコンデンサ部 1 2 と組み合わせられる第 2 のコンデンサ部 1 3 における第 3 および第 4 の引出し部 2 6 および 2 8 の形成位置に応じて、第 1 および第 2 の引出し部 2 2 および 2 4 に形成される切欠き 2 2 a および 2 4 a の位置は変更され得る。

【 0 0 9 1 】

図 9 に示した第 6 の参考例では、図 9 (1) に示すように、第 2 のコンデンサ部 1 3 における第 3 の内部電極 1 9 の第 3 の引出し部 2 6 が、その引出し方向での中間部において幅狭部 2 6 a を有している。この幅狭部 2 6 a の幅方向寸法は、当然のことながら、第 1 の引出し部 2 2 (図 3 参照) の幅方向寸法より短い。第 3 の引出し部 2 6 の、第 1 の端面 6 に露出した端縁の幅方向寸法は、第 1 の引出し部 2 2 の幅方向寸法 L 1 と等しくされることが好ましい。他方、図 9 (2) に示すように、第 4 の内部電極 2 0 においては、図 3 (2) に示した第 2 の内部電極 1 8 の場合と同様、第 4 の容量部 2 7 と第 4 の引出し部 2 8 とが一様な幅方向寸法をもって形成されている。

【 0 0 9 2 】

第 6 の参考例においては、第 3 の引出し部 2 6 に形成された幅狭部 2 6 a が、第 2 のコンデンサ部 1 3 における 1 層あたりの E S R を高めるように作用する。

【 0 0 9 3 】

図 1 0 に示した第 7 の参考例では、第 1 のコンデンサ部 1 2 において、ダミー電極 7 4 および 7 5 が形成されている。より詳細には、ダミー電極 7 4 は、図 1 0 (1) に示すように、第 1 の内部電極 1 7 と同一面上において第 2 の端面 7 に露出するように形成されている。他方、ダミー電極 7 5 は、図 1 0 (2) に示すように、第 2 の内部電極 1 8 と同一面上において第 1 の端面 6 に露出するように形成されている。ダミー電極 7 4 の幅方向寸法は、それと同一面上にある第 1 の内部電極 1 7 の第 1 の引出し部 2 2 の露出端縁の幅方向寸法と同じであり、ダミー電極 7 5 の幅方向寸法は、それと同一面上にある第 2 の内部電極 1 8 の第 2 の引出し部 2 4 の露出端縁の幅方向寸法と同じであることが好ましい。

【 0 0 9 4 】

第 7 の参考例のように、ダミー電極 7 4 および 7 5 を形成することにより、外部端子電極 9 および 1 0 に対して、内部電極 1 7 および 1 8 だけでなく、ダミー電極 7 4 および 7

10

20

30

40

50

5もが接合するので、接合箇所が増え、その結果、外部端子電極9および10の、コンデンサ本体8に対する固着力を向上させることができる。また、外部端子電極9および10を、コンデンサ本体8の表面に直接めっきにより形成する場合、めっき析出の核となる部分が増えるため、固着力が向上するとともに、めっき時間を短縮することもできる。

【0095】

図11に示した第8の参考例では、第2のコンデンサ部13において、ダミー電極76および77が形成されている。より詳細には、ダミー電極76は、図11(1)に示すように、第3の内部電極19と同一面上において第2の端面7に露出するように形成されている。他方、ダミー電極77は、図11(2)に示すように、第4の内部電極20と同一面上において第1の端面6に露出するように形成されている。ダミー電極76の幅方向寸法は、それと同一面上にある第3の内部電極19の第3の引出し部26の露出端縁の幅方向寸法と同じであり、ダミー電極77の幅方向寸法は、それと同一面上にある第4の内部電極20の第4の引出し部28の露出端縁の幅方向寸法と同じであることが好ましい。

10

【0096】

第8の参考例によれば、前述の第7の参考例の場合と同様の効果が奏される。

【0097】

図12に示した第9の参考例では、第8の参考例において形成されたダミー電極76および77に加えて、第2のコンデンサ部13において、ダミー電極78~85が形成されている。より詳細には、ダミー電極78~81は、図12(1)に示すように、ダミー電極76と同様、第3の内部電極19と同一面上に形成されている。ダミー電極78および79は、第1の端面6に露出し、ダミー電極80および81は、ダミー電極76と同様、第2の端面7に露出する。他方、ダミー電極82~85は、図12(2)に示すように、ダミー電極77と同様、第4の内部電極20と同一面上に形成されている。ダミー電極82および83は、ダミー電極77と同様、第1の端面6に露出し、ダミー電極84および85は、第2の端面7に露出する。

20

【0098】

第9の参考例によれば、外部端子電極9および10の固着力の向上およびめっき時間の短縮に関して、前述の第8の参考例の場合より高い効果が奏され得る。

【0099】

図13ないし図16は、この発明の第1の実施形態を説明するためのものである。ここで、図13は、図1に対応するもので、第1の実施形態による積層コンデンサ31の外観を示す斜視図である。

30

【0100】

積層コンデンサ31は、互いに対向する第1および第2の主面32および33と互いに対向する第1および第2の側面34および35と互いに対向する第1および第2の端面36および37とを有する直方体形状をなす、コンデンサ本体38を備えている。この積層コンデンサ31も、前述した積層コンデンサ1の場合と同様、LW逆転型であり、第1および第2の端面36および37の各々の長手方向の寸法 L_e は、第1および第2の側面34および35の各々の長手方向の寸法 L_s よりも長い。

【0101】

40

積層コンデンサ31は、また、コンデンサ本体38の少なくとも第2の主面33上において互いに電気的に絶縁された状態で形成された、第1および第2の外部端子電極39および40を備えている。この実施形態では、第1の外部端子電極39は、第2の主面33上から第1の端面36上、第1および第2の側面34および35の各一部上ならびに第1の主面32の一部上にまで回り込むように形成され、第2の外部端子電極40は、第2の主面33上から、第2の端面37上、第1および第2の側面34および35の各一部上ならびに第1の主面32の一部上にまで回り込むように形成されている。

【0102】

コンデンサ本体38は、積層された複数の誘電体層41(図15および図16参照)をもって構成された積層構造を有している。第1の実施形態では、第1および第2の側面3

50

4 および 3 5 が誘電体層 4 1 の面方向に延びることを特徴としている。

【 0 1 0 3 】

図 1 4 は、前述した図 2 に対応するもので、コンデンサ本体 3 8 において構成される第 1 および第 2 のコンデンサ部 4 2 および 4 3 の配置状態を、実装基板 4 4 とともに、図 1 3 の線 B - B に沿う断面をもって示すブロック図である。図 1 4 に示すように、コンデンサ本体 3 8 には、誘電体層 4 1 の積層方向に沿って配置された第 1 のコンデンサ部 4 2 と第 2 のコンデンサ部 4 3 とが構成される。この実施形態では、2 個の第 1 のコンデンサ部 4 2 によって 1 個の第 2 のコンデンサ部 4 3 が挟まれるように配置され、コンデンサ本体 3 8 の積層方向における両端部には、静電容量の形成に寄与しない外層部 4 5 が設けられる。なお、第 1の実施形態では、第 1 および第 2 のコンデンサ部 4 2 および 4 3 の配置状態については、任意に変更することができる。

10

【 0 1 0 4 】

積層コンデンサ 3 1 は、コンデンサ本体 3 8 の第 2 の主面 3 3 を、実装基板 4 4 の表面によって与えられる実装面 4 6 側に向けて実装される。したがって、第 1 および第 2 の外部端子電極 3 9 および 4 0 は、前述したように、コンデンサ本体 3 8 の少なくとも第 2 の主面 3 3 上に形成されていればよいということになる。

【 0 1 0 5 】

第 1 のコンデンサ部 4 2 には、図 1 5 に示すように、第 1 および第 2 の内部電極 4 7 および 4 8 が設けられる。第 1 および第 2 の内部電極 4 7 および 4 8 は、静電容量を形成するように所定の誘電体層 4 1 を介して互いに対向している。第 2 のコンデンサ部 4 3 には、図 1 6 に示すように、第 3 および第 4 の内部電極 4 9 および 5 0 が設けられる。第 3 および第 4 の内部電極 4 9 および 5 0 は、静電容量を形成するように所定の誘電体層 4 1 を介して互いに対向している。

20

【 0 1 0 6 】

図 1 5 (1) に示すように、第 1 の内部電極 4 7 は、第 1 の容量部 5 1 と第 1 の容量部 5 1 から少なくとも第 2 の主面 3 3 に引き出されかつ第 1 の外部端子電極 3 9 と電氣的に接続された第 1 の引出し部 5 2 とを有している。図 1 5 (2) に示すように、第 2 の内部電極 4 8 は、所定の誘電体層 4 1 を介して第 1 の容量部 5 1 と対向する第 2 の容量部 5 3 と第 2 の容量部 5 3 から少なくとも第 2 の主面 3 3 に引き出されかつ第 2 の外部端子電極 4 0 と電氣的に接続された第 2 の引出し部 5 4 とを有している。

30

【 0 1 0 7 】

図 1 6 (1) に示すように、第 3 の内部電極 4 9 は、第 3 の容量部 5 5 と第 3 の容量部 5 5 から第 2 の主面 3 3 に引き出されかつ第 1 の外部端子電極 3 9 と電氣的に接続された第 3 の引出し部 5 6 とを有している。図 1 6 (2) に示すように、第 4 の内部電極 5 0 は、所定の誘電体層 4 1 を介して第 3 の容量部 5 5 と対向する第 4 の容量部 5 7 と第 4 の容量部 5 7 から第 2 の主面 3 3 に引き出されかつ第 2 の外部端子電極 4 0 と電氣的に接続された第 4 の引出し部 5 8 とを有している。

【 0 1 0 8 】

図 1 5 (1) および図 1 6 (1) をともに参照すればわかるように、この実施形態では、第 1 の引出し部 5 2 と第 3 の引出し部 5 6 とは、コンデンサ本体 3 8 の積層方向に投影した際に一部において互いに重なるように配置されている。そして、同じ方向、すなわち図 1 5 および図 1 6 における左右方向で比較した場合において、第 3 の引出し部 5 6 は、第 1 の引出し部 5 2 に比べて幅狭な部分を有している。より具体的には、第 2 の主面 3 3 に露出した第 1 の引出し部 5 2 の幅方向寸法 L 1 は、第 2 の主面 3 3 に露出した第 3 の引出し部 5 6 の幅方向寸法 L 2 よりも長くなっている。

40

【 0 1 0 9 】

このように、第 1の実施形態による積層コンデンサ 3 1 においては、第 3 の引出し部 5 6 は、同じ方向で比較した場合において、第 1 の引出し部 5 2 に比べて幅狭な部分を有しており、しかも、第 1 の内部電極 4 7 と第 1 の外部端子電極 3 9 との接触面積が第 3 の内部電極 4 9 と第 2 の外部端子電極 4 0 との接触面積よりも大きくなっているため、第 2 の

50

コンデンサ部 4 3 に向ける 1 層あたりの E S R は、第 1 のコンデンサ部 4 2 における 1 層あたりの E S R よりも高くなる。また、第 1 のコンデンサ部 4 2 においては、第 1 の内部電極 4 7 から第 1 の外部端子電極 3 9 までの電流経路がより分散されるため、第 1 のコンデンサ部 4 2 の E S L が相対的に低くなり、共振周波数が相対的に高くなる。

【 0 1 1 0 】

この結果、積層コンデンサ 3 1 の特性は、前述した積層コンデンサ 1 の場合と同様、第 1 のコンデンサ部 4 2 の低 E S L 特性と第 2 のコンデンサ部 4 3 の高 E S R 特性とが複合されたものとなり、積層コンデンサ 3 1 を低 E S L かつ高 E S R のものとすることができる。

【 0 1 1 1 】

また、前述のように、第 3 の引出し部 5 6 および第 4 の引出し部 5 8 は第 2 の主面 3 3 に引き出されるので、実装面 4 6 (図 1 4 参照) から第 2 のコンデンサ部 4 3 に至る経路を短くすることができ、この点においても、全体的に積層コンデンサ 3 1 の E S L を下げることができる。

【 0 1 1 2 】

この実施形態では、図 1 5 (1) に示すように、第 1 の引出し部 5 2 が、第 2 の主面 3 3 にだけでなく、第 1 の端面 3 6 および第 1 の主面 3 2 にも引き出されている。すなわち、第 1 の内部電極 4 7 が T 字形状をなしている。第 1 の引出し部 5 2 の幅方向寸法 L 1 と第 3 の引出し部 5 6 の幅方向寸法 L 2 と比較する際、第 1 の端面 3 6 や第 1 の主面 3 2 に露出した第 1 の引出し部 5 2 の幅方向寸法分を考慮することも可能であるが、前述したと
20

【 0 1 1 3 】

上述のように、第 1 の引出し部 5 2 が第 1 の端面 3 6 および第 1 の主面 3 2 にも引き出されていることは、むしろ機械的な側面で意義があり、すなわち、第 1 の内部電極 4 7 と第 1 の外部端子電極 3 9 との接合性を高めることができるため、コンデンサ本体 3 8 に対する第 1 の外部端子電極 3 9 の固着力を向上させることができる。

【 0 1 1 4 】

また、この実施形態においては、第 2 および第 4 の引出し部 5 6 および 5 8 についても、第 1 および第 3 の引出し部 5 2 および 5 6 の場合と同様の関係を有しているが、このような構成は必ずしも必須ではない。この実施形態のように、第 2 および第 4 の引出し部 5 4 および 5 8 についても、第 1 および第 3 の引出し部 5 2 および 5 6 の場合と同様の関係を有していると、コンデンサ本体 3 8 の内部における引出し部 5 2、5 4、5 6 および 5 8 の配置のバランスが取れるため、たとえば、コンデンサ本体 3 8 の積層状態が安定するといった効果が期待できる。

【 0 1 1 5 】

図 1 7 ないし図 2 1 は、それぞれ、この発明の第 2 ないし第 6 の実施形態を説明するためのものである。図 1 7、図 1 9 および図 2 0 は、図 1 6 に対応する図であるが、図 1 7、図 1 9 および図 2 0 の各々において、図 1 6 に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。図 1 8 は、図 1 5 に対応する図であるが、図 1 8 において、図 1 5 に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。図 2 1 は、図 1 3 に対応する図であるが、図 2 1 において、図 1 3 に示した要素に相当する要素には同様の参照符号を付し、重複する説明は省略する。

【 0 1 1 6 】

図 1 7 に示し第 2 の実施形態による積層コンデンサは、その外観、第 1 および第 2 のコンデンサ部 4 2 および 4 3 の配置状態、ならびに第 1 のコンデンサ部 4 2 での第 1 および第 2 の内部電極 4 7 および 4 8 の形態については、上述した第 1 の実施形態による積層コンデンサ 3 1 の場合と同様である。

【 0 1 1 7 】

10

20

30

40

50

第2の実施形態では、図17(1)~(4)に順次示すように、第3の内部電極49と第4の内部電極50とが積層方向に各々2枚ずつ交互に配列されている。この第2の実施形態によれば、前述の図5に示した第2の参考例の場合と同様の効果が奏される。

【0118】

なお、第2の実施形態では、図17(3)および(4)に示すように、第4の引出し部58の幅方向寸法が、第2の引出し部54(図15(2)参照)の幅方向寸法より短くされたが、第4の内部電極50がたとえば第2の内部電極48と同じ形態とされ、第4の引出し部58の幅方向寸法が第2の引出し部54の幅方向寸法と等しくされる場合には、第3の内部電極49のみが積層方向に複数枚連続して配列されてもよい。

【0119】

図18に示した第3の実施形態では、第1のコンデンサ部42において、ダミー電極86および87が形成されている。より詳細には、ダミー電極86は、図18(1)に示すように、第1の内部電極47と同一面上において第2の端面37ならびに第1および第2の主面32の各一部に露出するように形成されている。他方、ダミー電極87は、図18(2)に示すように、第2の内部電極48と同一面上において第1の端面36ならびに第1および第2の主面32の各一部に露出するように形成されている。

【0120】

第3の実施形態のように、ダミー電極86および87を形成することにより、図10に示した第7の参考例の場合と同様、外部端子電極39および40に対して、内部電極47および48だけでなく、ダミー電極86および87もが接合するので、接合箇所が増え、その結果、外部端子電極39および40の、コンデンサ本体38に対する固着力を向上させることができる。また、外部端子電極39および40を、コンデンサ本体38の表面に直接めっきにより形成する場合、めっき析出の核となる部分が増えるため、固着力が向上するとともに、めっき時間を短縮することもできる。

【0121】

図19に示した第4の実施形態では、第2のコンデンサ部43において、ダミー電極88および89が形成されている。より詳細には、ダミー電極88は、図19(1)に示すように、第3の内部電極49と同一面上において第1の主面32に露出するように形成されている。他方、ダミー電極89は、図19(2)に示すように、第4の内部電極50と同一面上において第1の主面32に露出するように形成されている。ダミー電極88の幅方向寸法は、それと同一面上にある第3の内部電極49の第3の引出し部56の露出端縁の幅方向寸法と同じであり、ダミー電極89の幅方向寸法は、それと同一面上にある第4の内部電極50の第4の引出し部58の露出端縁の幅方向寸法と同じであることが好ましい。

【0122】

第4の実施形態によれば、前述の第3の実施形態の場合と同様の効果が奏される。

【0123】

図20に示した第10の参考例では、第2のコンデンサ部43において、図20(1)に示すように、第3の内部電極49の第3の引出し部56が、第1の外部端子電極39と電氣的に接続されるように第1の端面36に引き出され、他方、図20(2)に示すように、第4の内部電極50の第4の引出し部58が、第2の外部端子電極40と電氣的に接続されるように第2の端面37に引き出されている。このような構成が採用されると、実装面46(図14参照)から第2のコンデンサ部43に至る経路を長くすることができ、その結果、第2のコンデンサ部43のESRを高めることができる。

【0124】

図21に示した第5の実施形態による積層コンデンサ31aは、図13に示した第1の実施形態による積層コンデンサ31と比較して、いわゆるLW逆転型ではなく、コンデンサ本体38の第1および第2の端面36および37の各々の長手方向の寸法 L_e は、第1および第2の側面34および35の各々の長手方向の寸法 L_s よりも短い。また、第1および第2の外部端子電極39および40の、第1および第2の主面32および33上で延

10

20

30

40

50

びる面積が比較的広い。また、第1および第2の側面34および35には、外部端子電極39および40が形成されないようにされている。第5の実施形態は、コンデンサ本体38の形状に関して種々の変形例があり得ることを明示する意義を有している。

【0125】

次に、この発明による効果を確認するために実施した実験例について説明する。

【0126】

この実験例では、この発明の範囲内のものではないが、図1ないし図4を参照して説明した第1の参考例、図5を参照して説明した第2の参考例、図6を参照して説明した第3の参考例および図7を参照して説明した第4の参考例にそれぞれ基づいて、試料1、2、3および4に係る積層コンデンサを作製した。

10

【0127】

また、比較例として、図22(1)および(2)にそれぞれ示した第1および第2の内部電極66および67をもって構成される1種類のコンデンサ部のみを備える試料5に係る積層コンデンサ61を作製した。積層コンデンサ61は、コンデンサ本体62を備え、コンデンサ本体62の第1および第2の端面上には、それぞれ、第1および第2の外部端子電極63および64が形成されている。コンデンサ本体62は、積層された複数の誘電体層65をもって構成される積層構造を有し、また、所定の誘電体層65を介して互に対向する第1および第2の内部電極66および67が設けられる。第1の内部電極66は、第1の容量部68と第1の容量部68から引き出され第1の外部端子電極63と電気的に接続された第1の引出し部69を有し、第2の内部電極67は、所定の誘電体層65を介して、第1の容量部68と対向する第2の容量部70と第2の容量部70から引き出されて第2の外部端子電極64と電気的に接続された第2の引出し部71とを有している。

20

【0128】

各試料に係る積層コンデンサについて、コンデンサ本体の寸法を1.6mm(端面の長手方向寸法 L_e に相当)×0.8mm(側面の長手方向の寸法 L_s に相当)×0.5mm(厚み方向の寸法)とした。また、各試料に係る積層コンデンサの誘電体層の厚みおよび内部電極の厚み等の条件については共通とした。

【0129】

第1および第2の引出し部の幅方向寸法 L_1 については、試料1~4において、1.24mmとし、第3および第4の引出し部の幅方向寸法 L_2 については、試料1~3において、0.18mmとし、試料4において、0.3mmとした。試料5では、引出し部の幅方向寸法を、試料1~4における第1および第2の引出し部の幅方向寸法 L_1 と同様、1.24mmとした。

30

【0130】

第1のコンデンサ部での第1および第2の内部電極の積層数については、試料1~4において、第1の内部電極を1枚、第2の内部電極を1枚、合計で2枚とした。第2のコンデンサ部での第3および第4の内部電極の積層数については、試料1、3および4において、第3の内部電極を16枚、第4の内部電極を16枚、合計で32枚とし、試料2において、第3の内部電極を32枚、第4の内部電極を32枚、合計で64枚とし、コンデンサとして対向しているのを16対とした。試料5では、第1の内部電極を17枚、第2の内部電極を17枚、合計で34枚とした。

40

【0131】

各試料に係る積層コンデンサについて、全体の容量、合成ESRおよびインピーダンス周波数特性を求めた。全体の容量および合成ESRが以下の表1に示されている。

【0132】

【表 1】

試料番号	全体の容量 [μ F]	合成ESR [m Ω]
1	0.1	124
2	0.1	128
3	0.1	130
4	0.1	99.5
5	0.1	13.9

10

【0133】

インピーダンス周波数特性については、各試料を特性インピーダンス50となるコブレナ基板にシャント接続し、ネットワークアナライザ（アジレント社製）を用い、測定周波数300kHz～3GHzにて、Sパラメータを測定し、得られたSパラメータから、L、CおよびRを算出して求めたものである。図23、図24、図25、図26および図27に、それぞれ、試料1、2、3、4および5についてのインピーダンス周波数特性が示されている。なお、図23～図27において、周波数を示す横軸およびインピーダンスを示す縦軸は、ともに対数目盛に基づいており、横軸上での周波数の値および縦軸上でのインピーダンスの値は、図23～図27間で共通している。

20

【0134】

表1から、この発明の実施例となる試料1～4によれば、比較例としての試料5に比べて、高いESRが得られていることがわかる。試料1～4の間で比較すると、第3および第4の引出し部の幅方向寸法L2を変えたり、第3および第4の引出し部の位置を変えたりすることにより、ESRを制御できることがわかる。

【0135】

また、図23～図27を比較すれば、試料1～4によるインピーダンス周波数特性の波形は、共振周波数近傍で、試料5のそれに比べて、より鈍くなっていることがわかる。

【図面の簡単な説明】

【0136】

【図1】この発明にとって興味ある第1の参考例となる積層コンデンサ1の外観を示す斜視図である。

30

【図2】図1に示した積層コンデンサ1に備えるコンデンサ本体8において構成される第1および第2のコンデンサ部12および13の配置状態を、実装基板14とともに、図1の線A-Aに沿う断面をもって示すブロック図である。

【図3】図1に示した積層コンデンサ1に備えるコンデンサ本体8において構成される第1のコンデンサ部12を、第1および第2の内部電極17および18がそれぞれ通る断面をもって示す図である。

【図4】図1に示した積層コンデンサ1に備えるコンデンサ本体8において構成される第2のコンデンサ部13を、第3および第4の内部電極19および20がそれぞれ通る断面をもって示す図である。

40

【図5】この発明にとって興味ある第2の参考例を説明するための図4に対応する図である。

【図6】この発明にとって興味ある第3の参考例を説明するための図4に対応する図である。

【図7】この発明にとって興味ある第4の参考例を説明するための図4に対応する図である。

【図8】この発明にとって興味ある第5の参考例を説明するための図3に対応する図である。

【図9】この発明にとって興味ある第6の参考例を説明するための図4に対応する図であ

50

る。

【図 1 0】この発明にとって興味ある第 7 の参考例を説明するための図 3 に対応する図である。

【図 1 1】この発明にとって興味ある第 8 の参考例を説明するための図 4 に対応する図である。

【図 1 2】この発明にとって興味ある第 9 の参考例を説明するための図 4 に対応する図である。

【図 1 3】この発明の第 1 の実施形態による積層コンデンサ 3 1 の外観を示す斜視図である。

【図 1 4】図 1 3 に示した積層コンデンサ 3 1 に備えるコンデンサ本体 3 8 において構成される第 1 および第 2 のコンデンサ部 4 2 および 4 3 の配置状態を、実装基板 4 4 とともに、図 1 3 の線 B - B に沿う断面をもって示すブロック図である。

【図 1 5】図 1 3 に示した積層コンデンサ 3 1 に備えるコンデンサ本体 3 8 において構成される第 1 のコンデンサ部 4 2 を、第 1 および第 2 の内部電極 4 7 および 4 8 がそれぞれ通る断面をもって示す図である。

【図 1 6】図 1 3 に示した積層コンデンサ 3 1 に備えるコンデンサ本体 3 8 において構成される第 2 のコンデンサ部 4 3 を、第 3 および第 4 の内部電極 4 9 および 5 0 がそれぞれ通る断面をもって示す図である。

【図 1 7】この発明の第 2 の実施形態を説明するための図 1 6 に対応する図である。

【図 1 8】この発明の第 3 の実施形態を説明するための図 1 5 に対応する図である。

【図 1 9】この発明の第 4 の実施形態を説明するための図 1 6 に対応する図である。

【図 2 0】この発明にとって興味ある第 1 0 の参考例を説明するための図 1 6 に対応する図である。

【図 2 1】この発明の第 5 の実施形態を説明するための図 1 3 に対応する図である。

【図 2 2】実験例において比較例として作製された試料 5 に係る積層コンデンサ 6 1 を、第 1 および第 2 の内部電極 6 6 および 6 7 がそれぞれ通る断面をもって示す図である。

【図 2 3】上記実験例において作製した試料 1 についてのインピーダンス周波数特性を示す図である。

【図 2 4】上記実験例において作製した試料 2 についてのインピーダンス周波数特性を示す図である。

【図 2 5】上記実験例において作製した試料 3 についてのインピーダンス周波数特性を示す図である。

【図 2 6】上記実験例において作製した試料 4 についてのインピーダンス周波数特性を示す図である。

【図 2 7】上記実験例において作製した試料 5 についてのインピーダンス周波数特性を示す図である。

【符号の説明】

【 0 1 3 7 】

1 , 3 1 , 3 1 a 積層コンデンサ

2 , 3 2 第 1 の主面

3 , 3 3 第 2 の主面

4 , 3 4 第 1 の側面

5 , 3 5 第 2 の側面

6 , 3 6 第 1 の端面

7 , 3 7 第 2 の端面

8 , 3 8 コンデンサ本体

9 , 3 9 第 1 の外部端子電極

1 0 , 4 0 第 2 の外部端子電極

1 1 , 4 1 誘電体層

1 2 , 4 2 第 1 のコンデンサ部

10

20

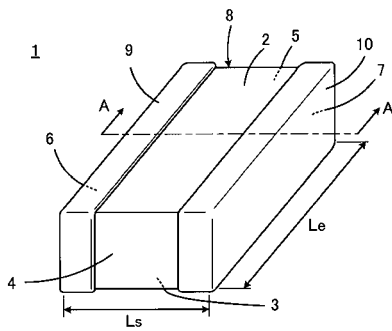
30

40

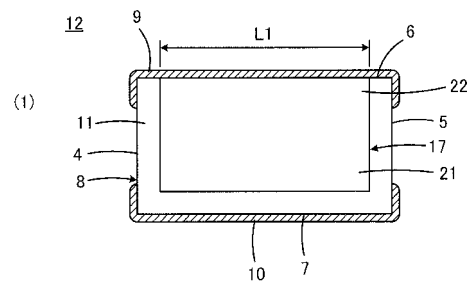
50

- 1 3 , 4 3 第 2 のコンデンサ部
- 1 6 , 4 6 実装面
- 1 7 , 4 7 第 1 の内部電極
- 1 8 , 4 8 第 2 の内部電極
- 1 9 , 4 9 第 3 の内部電極
- 2 0 , 5 0 第 4 の内部電極
- 2 1 , 5 1 第 1 の容量部
- 2 2 , 5 2 第 1 の引出し部
- 2 3 , 5 3 第 2 の容量部
- 2 4 , 5 4 第 2 の引出し部
- 2 5 , 5 5 第 3 の容量部
- 2 6 , 5 6 第 3 の引出し部
- 2 6 a 幅狭部
- 2 7 , 5 7 第 4 の容量部
- 2 8 , 5 8 第 4 の引出し部
- L e 端面の長手方向の寸法
- L s 側面の長手方向の寸法
- L 1 , L 1 1 , L 1 2 第 1 の引出し部の幅方向寸法
- L 2 第 3 の引出し部の幅方向寸法

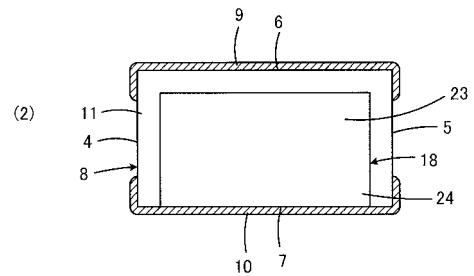
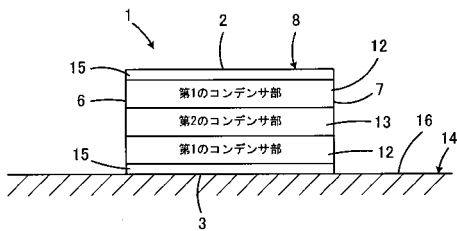
【 図 1 】



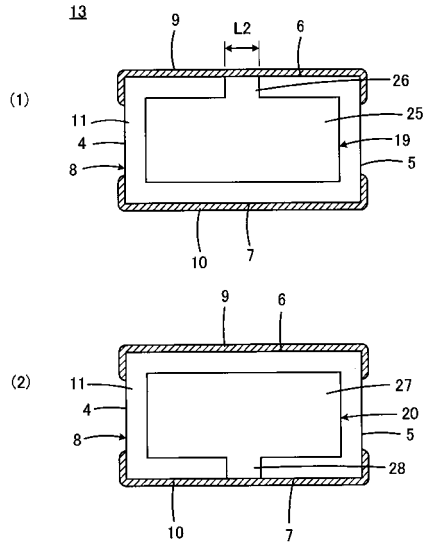
【 図 3 】



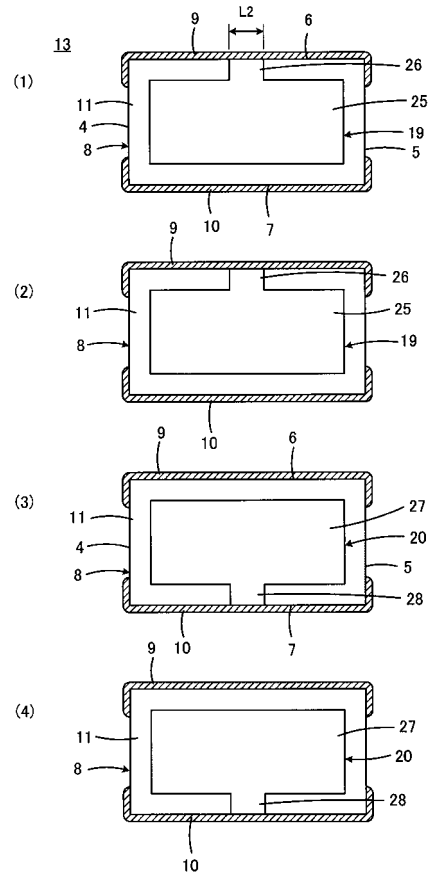
【 図 2 】



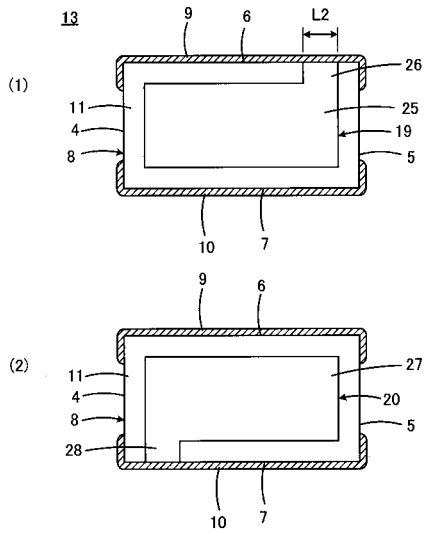
【 図 4 】



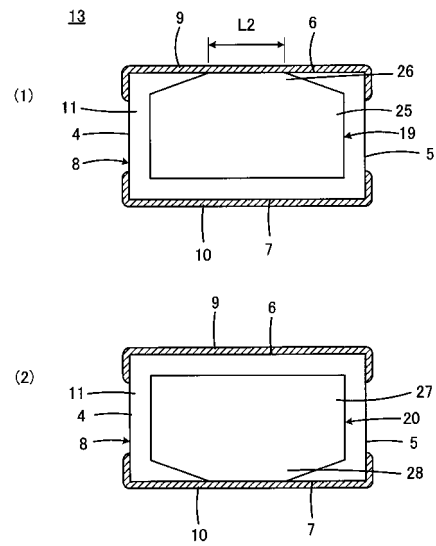
【 図 5 】



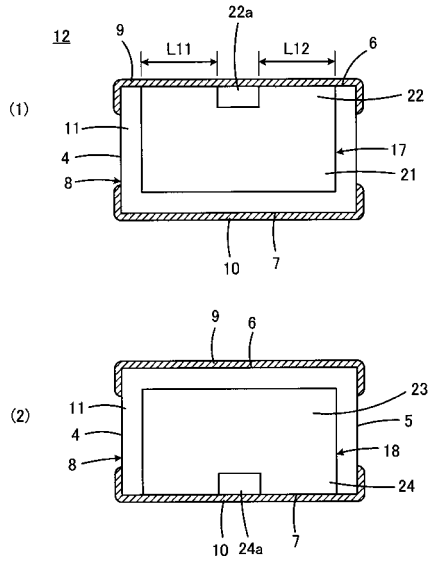
【 図 6 】



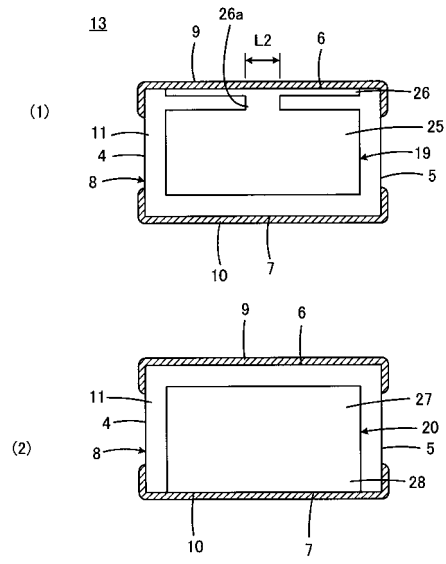
【 図 7 】



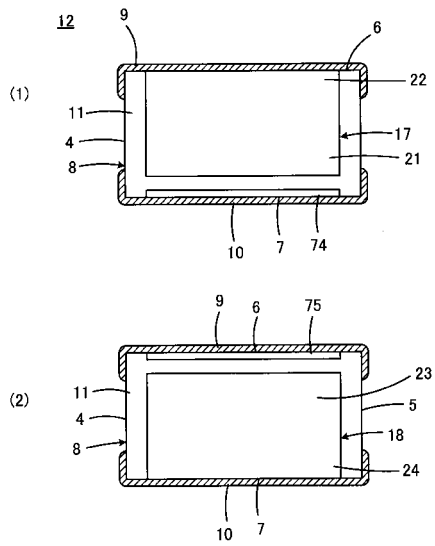
【 図 8 】



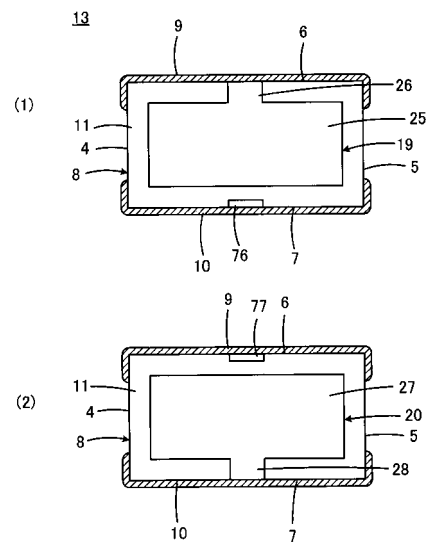
【 図 9 】



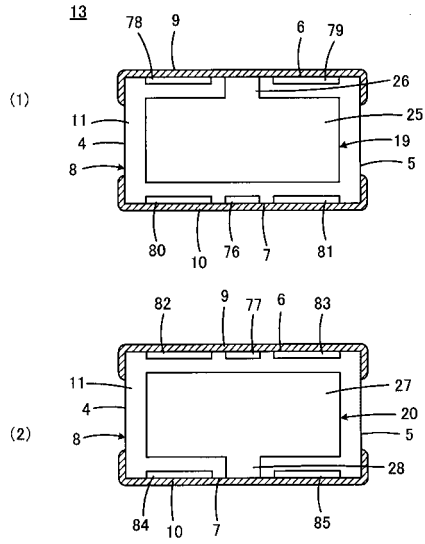
【 図 10 】



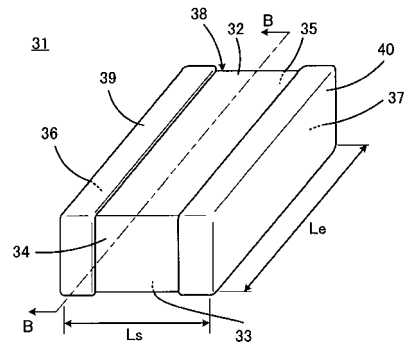
【 図 11 】



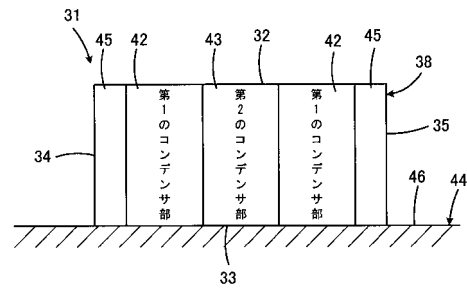
【図12】



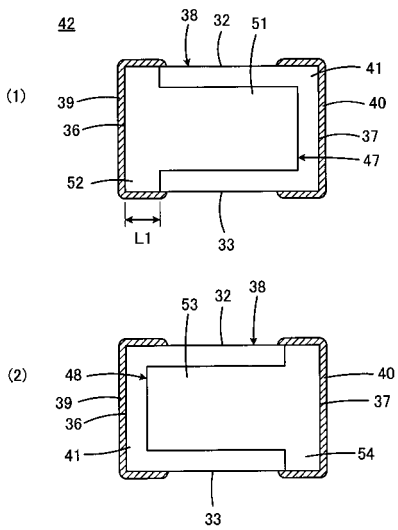
【図13】



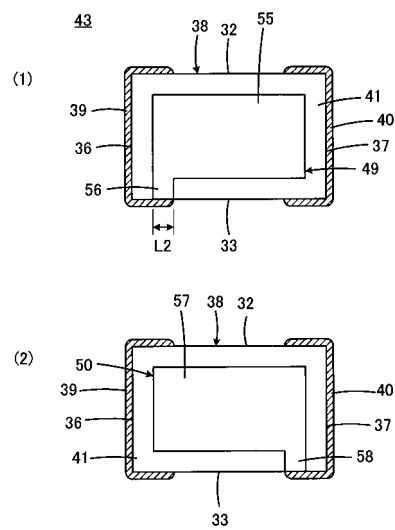
【図14】



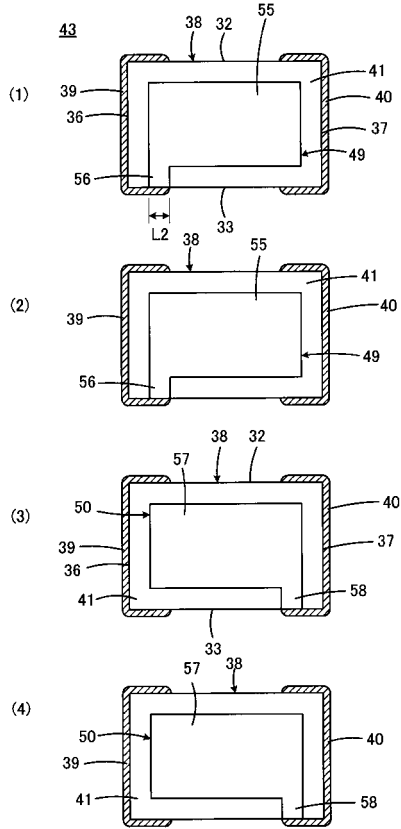
【図15】



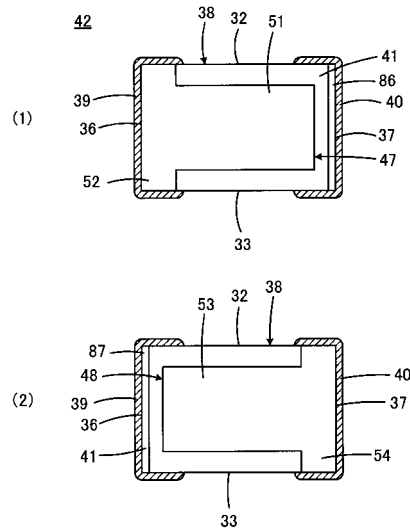
【図16】



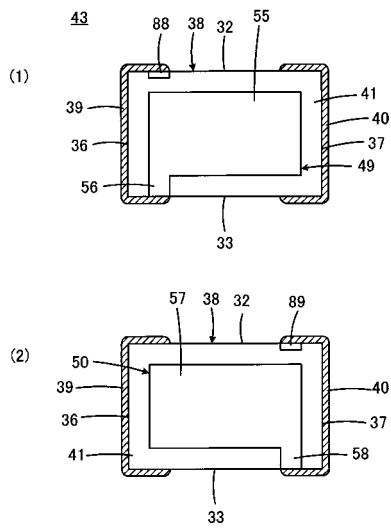
【 図 17 】



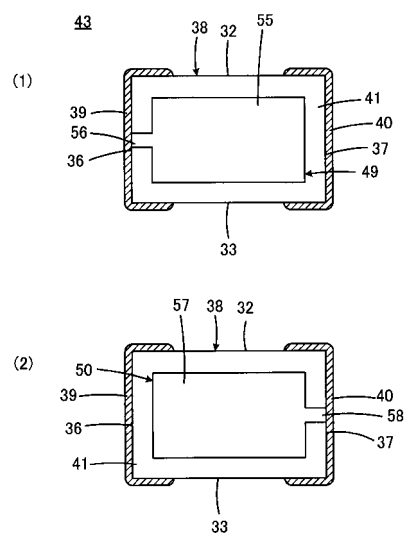
【 図 18 】



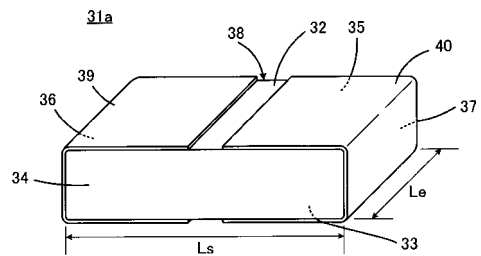
【 図 19 】



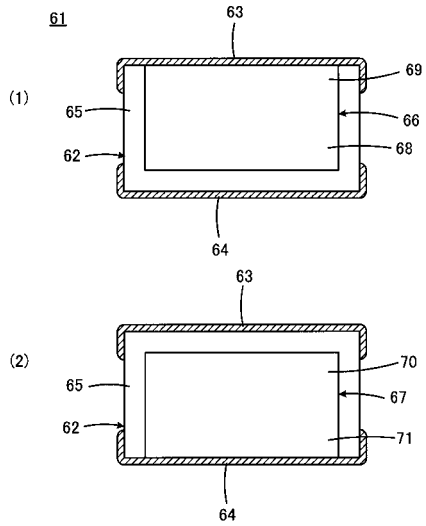
【 図 20 】



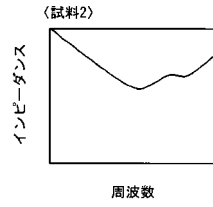
【 図 21 】



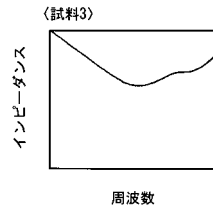
【図22】



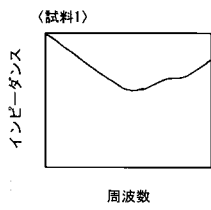
【図24】



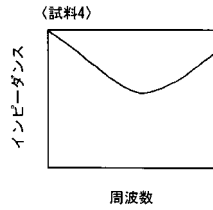
【図25】



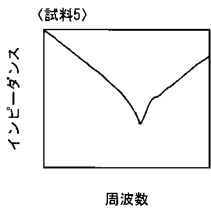
【図23】



【図26】



【図27】



フロントページの続き

審査官 重田 尚郎

- (56)参考文献 特開2006-203258(JP,A)
特開平09-148174(JP,A)
特開2007-317786(JP,A)
特開平08-298227(JP,A)
特開2007-129224(JP,A)
実開昭62-135427(JP,U)
特開平08-097070(JP,A)
国際公開第2006/022258(WO,A1)
特開2001-052952(JP,A)
実開昭60-049621(JP,U)
特開2000-277382(JP,A)
特開2000-021679(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01G 4/30
H01G 4/232