

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4042336号
(P4042336)

(45) 発行日 平成20年2月6日(2008.2.6)

(24) 登録日 平成19年11月22日(2007.11.22)

(51) Int. Cl.	F I
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3 O 1 B
HO 1 L 29/47 (2006.01)	HO 1 L 29/48 D
HO 1 L 29/872 (2006.01)	HO 1 L 29/50 M
HO 1 L 29/417 (2006.01)	HO 1 L 29/78 3 O 1 B
HO 1 L 29/78 (2006.01)	HO 1 L 21/205

請求項の数 5 (全 8 頁) 最終頁に続く

(21) 出願番号 特願2001-79780 (P2001-79780)
 (22) 出願日 平成13年3月21日 (2001. 3. 21)
 (65) 公開番号 特開2002-280573 (P2002-280573A)
 (43) 公開日 平成14年9月27日 (2002. 9. 27)
 審査請求日 平成18年3月15日 (2006. 3. 15)

(73) 特許権者 000005234
 富士電機ホールディングス株式会社
 神奈川県川崎市川崎区田辺新田1番1号
 (74) 代理人 100133167
 弁理士 山本 浩
 (72) 発明者 荻野 慎次
 神奈川県川崎市川崎区田辺新田1番1号
 富士電機株式会社内

審査官 長谷山 健

(56) 参考文献 特開2000-200907 (JP, A)
)
 特表平10-513146 (JP, A)

最終頁に続く

(54) 【発明の名称】 炭化珪素半導体素子

(57) 【特許請求の範囲】

【請求項1】

炭化珪素半導体基板上に炭化珪素エピタキシャル層を成長した炭化珪素半導体素子において、炭化珪素エピタキシャル層に含まれる窒素濃度が $2 \times 10^{14}/\text{cm}^3$ 以上 $1 \times 10^{15}/\text{cm}^3$ 以下であり、該炭化珪素エピタキシャル層が、窒素以外のVb 属元素、またはVI 族元素を含み、窒素以外のVb 属元素、またはVI 族元素の濃度が、 $1 \times 10^{15}/\text{cm}^3$ 以上であることを特徴とする炭化珪素半導体素子。

【請求項2】

炭化珪素半導体基板上に炭化珪素エピタキシャル層を成長した炭化珪素半導体素子において、炭化珪素エピタキシャル層に含まれる窒素濃度が $2 \times 10^{14}/\text{cm}^3$ 以上 $1 \times 10^{15}/\text{cm}^3$ 以下であり、該炭化珪素エピタキシャル層が、III 族元素、またはII 族元素を含み、III 族元素、II 族元素の濃度が、 $1 \times 10^{15}/\text{cm}^3$ 以上であることを特徴とする炭化珪素半導体素子。

【請求項3】

前記炭化珪素エピタキシャル層に窒素以外のVb 属元素、VI 族元素、III 族元素、またはII 族元素の不純物イオンを注入した領域を有し、そのイオン注入領域に含まれる窒素濃度が $2 \times 10^{14}/\text{cm}^3$ 以上 $1 \times 10^{15}/\text{cm}^3$ 以下であることを特徴とする請求項1または2に記載の炭化珪素半導体素子。

【請求項4】

半導体素子が前記炭化珪素エピタキシャル層と金属とで形成するショットキー障壁により

整流特性を有するショットキーバリアダイオードであることを特徴とする請求項 1 に記載の炭化珪素半導体素子。

【請求項 5】

金属 - 熱酸化膜 - 半導体構造からなる MOS 型ゲートを有し、前記イオン注入領域がソース領域およびドレイン領域であることを特徴とする請求項 3 に記載の炭化珪素半導体素子

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は炭化珪素を素材とする半導体素子、すなわち炭化珪素半導体素子に関するもの 10
である。

【0002】

【従来の技術】

炭化珪素は、半導体素子の素材としてシリコンより優れた点が多く、電力用半導体や高周波半導体への利用を目指して実用化のための研究が精力的におこなわれている。

炭化珪素の結晶構造には 6H 型や 4H 型、3C 型があり、その単結晶は昇華法によって作製される。炭化珪素半導体素子は、単結晶基板に CVD（化学的気相成長法）により所定のキャリア濃度のエピタキシャル成長層を形成したり、局所的に伝導性の制御を行うためにイオン注入を実施して作製される。また、炭化珪素を、たとえば 1100 ~ 1200 の高温の酸化雰囲気中に曝すと、炭化珪素中の炭素は酸化されて二酸化炭素（ CO_2 ）となり、 20
一方炭化珪素中の珪素は酸化されて、表面に二酸化珪素（ SiO_2 ）膜が形成される。その熱酸化膜を半導体素子の絶縁膜として利用することができる。

【0003】

【発明が解決しようとする課題】

昇華法による基板やエピタキシャル成長層は、製造装置内に残留もしくは混入した大気中の窒素ガスを取り込んで、n 型の伝導性を示す傾向にある。特にエピタキシャル成長工程は、1500 以上の高温で、しかも長時間におよぶ工程である。また、ドーパントのイオン注入も活性化率向上のため、1000 以上の高温でおこなわれることが多い。

【0004】

熱酸化の際に、炭化珪素中の炭素は CO_2 ガスになって、系外に排出される。その際、 30
取り込まれた窒素もガスとして外部に排出されるが、その一部は炭化珪素中の珪素原子と結合して熱酸化膜との界面近傍の炭化珪素中に極微細な窒化珪素粒子が形成される。例えば整流素子の一種であるショットキダイオードを作製する場合に、熱酸化膜を除去してその表面にショットキー電極を形成しても、その金属 / 半導体界面に窒化珪素の微粒子が分散した層が存在するため、良好な整流特性が得られないという問題があった。

【0005】

また、熱酸化膜を利用して MOS 型の電界効果型トランジスタ（以下 MOSFET と記す）を作製する場合には、酸化膜 / 半導体の境界に近い半導体層に形成されるチャネル層に窒化珪素の微粒子が存在するため、チャネル層を移動するキャリアがこの窒化珪素微粒子により散乱を受け、移動度が低くなってしまうという問題があった。 40

【0006】

これらの問題に鑑み本発明の目的は、窒化珪素微粒子の発生を抑え、特性の良好なショットキーダイオードや MOSFET 等の炭化珪素半導体素子を提供することにある。

【0007】

【課題を解決するための手段】

上記課題解決のため本発明は、炭化珪素半導体基板上に炭化珪素エピタキシャル層を成長した炭化珪素半導体素子において、炭化珪素エピタキシャル層に含まれる窒素濃度が $2 \times 10^{14}/\text{cm}^3$ 以上 $1 \times 10^{15}/\text{cm}^3$ 以下であり、該炭化珪素エピタキシャル層が、窒素以外の Vb 属元素、または VI 族元素を含み、窒素以外の Vb 属元素、または VI 族元素の濃度が、 $1 \times 10^{15}/\text{cm}^3$ 以上であるものとする。 50

炭化珪素エピタキシャル層中の窒素濃度を抑制することにより窒化珪素微粒子の生成を抑えることができる。

【0008】

特に、炭化珪素エピタキシャル層がn型の場合には、燐、批素もしくはアンチモン等の窒素以外のVb属元素、またはVI族元素をドーパントとし、窒素の取り込みを避けることが重要である。炭化珪素エピタキシャル層が、アルミニウムもしくはほう素等のIII族元素、またはII族元素を含んでいても、また、それら窒素以外のVb属元素、またはVI族元素、III族元素、II族元素の濃度が、 $1 \times 10^{15}/\text{cm}^3$ 以上であっても良いことは勿論である。

【0009】

炭化珪素半導体素子が不純物イオンを注入した領域を有する場合にも、窒素の取り込みを避け、イオン注入領域に含まれる窒素濃度が $1 \times 10^{15}/\text{cm}^3$ 以下であるものとする。

イオン注入領域についても、n型の場合には燐、批素もしくはアンチモン等の窒素以外のVb属元素、またはVI族元素をドーパントとし、窒素の取り込みを避けることとする。

【0010】

不純物イオンがアルミニウムもしくはほう素等のIII族元素、またはII族元素である場合は問題無い。

半導体素子が金属/半導体界面が形成するショットキー障壁により整流特性を有するショットキーダイオードの場合には、窒化珪素微粒子の生成を抑えることにより後述のように良好な界面特性を有するショットキーダイオードが得られる。

【0011】

半導体素子が熱酸化膜を有する場合には、特に熱酸化工程で窒化珪素微粒子を発生しやすいので、熱酸化される部分の窒素濃度を低く抑えて置くことが重要である。

半導体素子がMOSFETの場合には、後述のようにチャネル層を走行するキャリアが窒化珪素微粒子による散乱を受けないので高移動度を有する炭化珪素MOSFETが得られる。

【0012】

【発明の実施の形態】

[実施例1]

図2は本発明実施例1の炭化珪素ショットキーダイオード(以下SBDと記す)の断面図である。4H型の炭化珪素基板(以下SiC基板と記す)11上に、n⁻エピタキシャル層12を成長したエピタキシャルウェハを使用して製作した、3mm角、電極面積が3.14mm²のSBDである。13はn⁻エピタキシャル層12とショットキ接合を形成するチタン(Ti)のショットキー電極、14はSiC基板11の裏面に設けられたチタン、ニッケル、金(Ti/Ni/Au)のカソード電極、15は酸化膜、16はほう素イオンの注入と熱処理で形成されたガードリングである。

【0013】

以下に製造方法を詳しく説明する。4H型でシリコン面(以下Si面と記す)を(11-20)方向に8度傾けた(この角度をオフアングルという)直径2インチのSiC基板11を使用した。SiC基板11はn型でキャリア濃度が $1 \times 10^{18}/\text{cm}^3$ である。ただし、6H型や3C型でもよいし、またC面や(11-20)面でも良い。あるいはオフアングルの方向や角度が異なっても本発明の適用には何の影響も及ばさない。

【0014】

最初にSiC基板11の裏面側に燐イオンのイオン注入により、n⁺カソード層17を形成する。加速電圧は50kV、ドーズ量は $5 \times 10^{14}/\text{cm}^2$ である。ついで、製造装置内に残留もしくは混入した大気中の窒素ガスを避けるため、ロードロック式のエピタキシャル成膜装置を用いて、アルゴンガスによるパージと、800ベークとを3回繰り返した後、燐ドーパのn⁻エピタキシャル層12を成膜する。n⁻エピタキシャル層12は、厚さ10μmでn型、キャリア濃度が $1 \times 10^{16}/\text{cm}^3$ である。原料ガスは、モノシラン(SiH₄)、プ

10

20

30

40

50

ロパン (C_3H_8) とフォスフィン (PH_3) であり、SiC コートのグラファイトセプタを用いたRF加熱により、成膜温度は1500、時間は5時間である。このエピタキシャル成長中に裏面の n^+ カソード層17に注入された燐イオンが熱処理され活性化する。なお、ロードロック式でないエピタキシャル成膜装置の場合は、意図しない窒素のドーブがおき、その濃度は $1 \times 10^{16}/cm^3$ 以上にも達する。

【0015】

ポジティブのフォトレジストを使ってガードリング16のパターニングをする。

続いて、ほう素を30～180 keVの加速電圧でボックス状にイオン注入した後、1600で30分間のアニールをおこない、深さ約0.5 μm のガードリング16を形成する。

10

1100、5時間のパイロジェニック酸化により、厚さ30 nmの酸化膜15を形成してパターニングした後、ショットキー電極13としてTiをスパッタ蒸着し、200、5分間の熱処理をし、次いでカソード電極14としてTi/Ni/Auをスパッタ蒸着し、チップ化した。

【0016】

図1(実線-リンドープ)は、このようにして作製したSBDの逆方向電流電圧特性図である。

同図に比較例として、従来の製造方法による窒素ドーブのエピタキシャル層をもつSBD(破線-チツ素ドーブ)の逆方向電流電圧特性も示した。

従来の製造方法による窒素ドーブのSBDでは、例えば逆電圧400Vでのみれ電流が約30 mA/cm²であるのに対し、本実施例1のSBDのみれ電流は1.5 mA/cm²であり、1/20になっていることがわかる。

20

【0017】

すなわち、上のエピタキシャル層12の成膜工程で、ロードロック式のエピタキシャル成膜装置を用いて、十分に製造装置内の窒素ガスを避ける操作をおこない、燐ドーブの n^- エピタキシャル層12を成膜したことにより、表面近傍の窒化珪素微粒子が殆ど発生しなかったためと考えられる。SIMS分析法によりエピタキシャル層12の窒素濃度を測定したところ、 $2 \times 10^{14}/cm^3$ であった。

【0018】

確認のため、エピタキシャル層12の成膜工程で、ロードロック式のエピタキシャル成膜装置でのパーズ条件やベーク条件を変えて、窒素濃度の異なるSBDを作製し、その逆方向特性を測定した。窒素濃度と燐濃度との和は、 $1 \times 10^{16}/cm^3$ とした。

30

図3は、逆電圧400Vでのみれ電流の窒素濃度依存性を示す特性図である。

【0019】

窒素濃度が $1 \times 10^{15}/cm^3$ 以下であれば、漏れ電流は3 mA/cm²以下に抑えられるが、 $1 \times 10^{15}/cm^3$ を越すともれ電流が急増している。従って、窒素濃度を $1 \times 10^{15}/cm^3$ 以下に抑えることが重要である。尚、イオン注入種は窒素以外のVb属元素であればどれでもよい。また、p型のエピタキシャルウェハの場合には、アルミニウムを用いても同様の結果が得られる。

【0020】

[実施例2] 図4は本発明実施例2のSiC MOSFETの断面図である。実施例1と同種の4H型のSiC基板21を使用した。SiC基板21上にトリメチルアルミニウムを使ってアルミニウムをドーブした p^- エピタキシャル層22を成長した。このとき、実施例1と同様に、ロードロック式のエピタキシャル成膜装置を用いて、アルゴンガスによるパーズと、800ベークとを3回繰り返した後、 p^- エピタキシャル層22を成膜した。

40

【0021】

ポジティブのフォトレジストを使ってパターニングをした後、燐を30～180 keVの加速電圧でボックス状にイオン注入し、1600で30分間のアニールをおこない、深さ約0.5 μm の n^+ ソース領域27および n^+ ドレイン領域28を形成する。

1100、5時間のパイロジェニック酸化により、厚さ30 nmのゲート酸化膜25を形成してパターニングした後、Ti/Ni/Auをスパッタ蒸着しパターニングしてソース電極24、

50

ドレイン電極23、ゲート電極26、基板電極29を形成して、チップ化した。

【0022】

このようにして作製したMOSFETのチャネルでのキャリア移動度を測定したところ、 $115 \text{ cm}^2/\text{Vs}$ と従来の窒素汚染を避けない方法によりp⁻エピタキシャル層を形成したものの移動度 $5 \text{ cm}^2/\text{Vs}$ の約20倍以上の値を示した。

これは、上のp⁻エピタキシャル層22の形成工程で、製造装置内に残留もしくは混入した大気中の窒素汚染を避ける方法を取ったことにより、表面近傍の窒化珪素微粒子が殆ど発生しなかったためと考えられる。SIMS分析法によりp⁻エピタキシャル層22の窒素濃度を測定したところ、 $2 \times 10^{14}/\text{cm}^3$ であった。

【0023】

確認のため、p⁻エピタキシャル層22の形成工程で、ドーピングガスの比率を変えて、窒素濃度の異なるMOSFETを作製し、その移動度特性を測定した。窒素濃度と燐濃度との和は、 $1 \times 10^{16}/\text{cm}^3$ とした。

図5は、キャリア移動度の窒素濃度依存性を示す特性図である。窒素濃度が $1 \times 10^{15}/\text{cm}^3$ 以下であれば、キャリア移動度は $100 \text{ cm}^2/\text{Vs}$ 以上であるが、 $1 \times 10^{15}/\text{cm}^3$ を越すと急速に低下している。従って、窒素濃度を $1 \times 10^{15}/\text{cm}^3$ 以下に抑えることが重要である。

【0024】

更にMOS界面のクーロン散乱によるチャネル移動度を改善する目的で、n⁺ソース領域27およびn⁺ドレイン領域28との間に、燐イオンの注入によるカウンタードープ領域30を形成した。加速電圧は、30kV、ドーズ量は $2 \times 10^{11}/\text{cm}^2$ とした。比較のため、窒素イオンの注入によりカウンタードープ領域を形成したものも作製した。両者を比較した結果、窒素のカウンタードープではチャネル移動度が $100 \text{ cm}^2/\text{Vs}$ であったが燐ドープでは $150 \text{ cm}^2/\text{Vs}$ と大幅に向上させることができた。

【0025】

【発明の効果】

以上説明したように本発明によれば、エピタキシャル層成長工程における窒素混入を避け、炭化珪素エピタキシャル層に含まれる窒素濃度を $2 \times 10^{14}/\text{cm}^3$ 以上 $1 \times 10^{15}/\text{cm}^3$ 以下に抑制することにより、窒化珪素微粒子発生の影響を免れ、ショットキーダイオードやMOSFETの特性を改善することができた。

【0026】

更に、不純物領域形成の際にも、n型ドーパントとして窒素以外の元素を用いることが有効であることを示した。

本発明により、ショットキーダイオードやMOSFET以外にも特性の優れた炭化珪素半導体素子を、再現性良く作製することが可能になる。

【図面の簡単な説明】

【図1】 本発明実施例1のSiCSBDおよび比較例の電流 - 電圧特性図

【図2】 本発明実施例1のSiCSBDの断面図

【図3】 SiCSBDの漏れ電流の窒素濃度依存性を示す特性図

【図4】 本発明実施例2のSiCMOSFETの断面図

【図5】 SiCMOSFETのキャリア移動度の窒素濃度依存性を示す特性図

【符号の説明】

- 11、21 SiC 基板
- 12 n⁻エピタキシャル層
- 13 ショットキー電極
- 14 カソード電極
- 15 二酸化珪素膜
- 16 ガードリング
- 22 p⁻エピタキシャル層
- 23 ソース電極

10

20

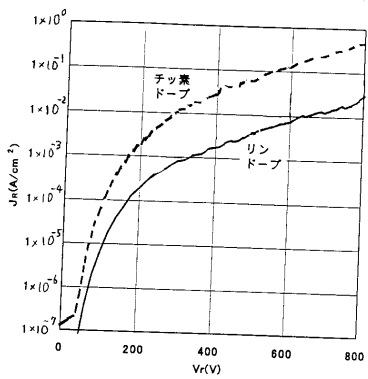
30

40

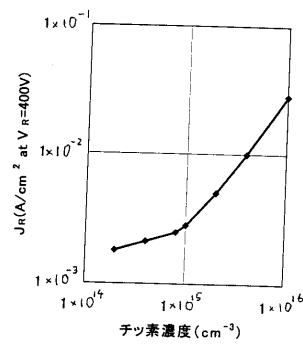
50

- 24 ドレイン電極
- 25 ゲート酸化膜
- 26 ゲート電極
- 27 n⁺ ソース領域
- 28 n⁺ ドレイン領域
- 29 基板電極
- 30 カウンタードープ領域

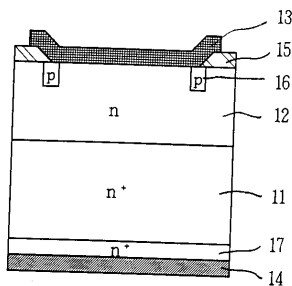
【図1】



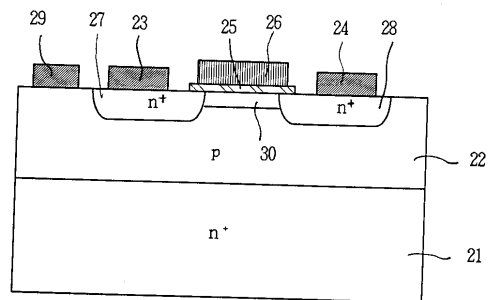
【図3】



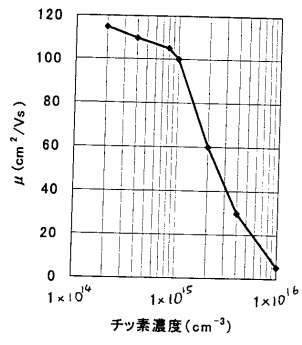
【図2】



【図4】



【図5】



フロントページの続き

(51) Int.Cl.

H 0 1 L 21/205 (2006.01)
C 2 3 C 16/32 (2006.01)

F I

C 2 3 C 16/32

(58) 調査した分野(Int.Cl. , D B 名)

H01L 21/28

H01L 21/205

H01L 29/417

H01L 29/47

H01L 29/78

H01L 29/872

C23C 16/32