



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0026848  
(43) 공개일자 2012년03월20일

(51) 국제특허분류(Int. Cl.)  
H05K 3/28 (2006.01) H05K 3/38 (2006.01)  
(21) 출원번호 10-2010-0089007  
(22) 출원일자 2010년09월10일  
심사청구일자 2010년09월10일

(71) 출원인  
엘지이노텍 주식회사  
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)  
(72) 발명자  
이성원  
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)  
김재범  
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)  
김태호  
서울특별시 중구 한강대로 416 (남대문로5가, 서울스퀘어)  
(74) 대리인  
서교준

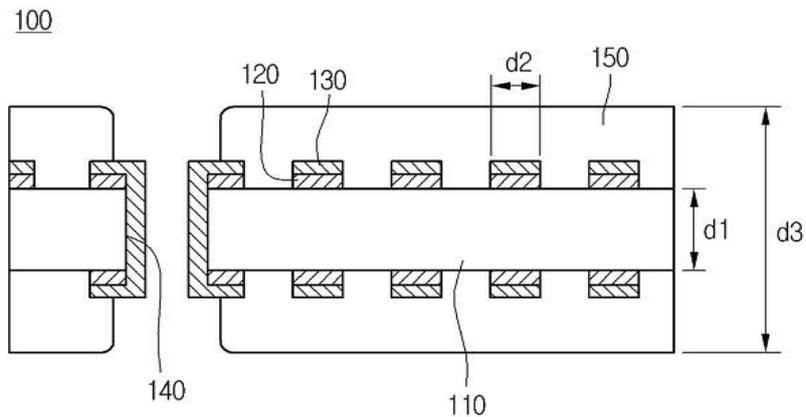
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 연성인쇄회로기판 및 그의 제조 방법

(57) 요약

본 발명은 연성인쇄회로기판에 대한 것으로, 이 기판은 제1 두께를 가지는 절연 기판, 그리고 상기 절연 기판 위에 형성되어 있으며, 제1 폭을 가지는 회로 패턴을 포함하며, 상기 제1 폭에 대한 상기 제1 두께의 비는 5/7 내지 3/2를 충족한다. 따라서, 박형의 연성인쇄회로기판이 형성되어 소형화된 기기에 적용 가능하다.

대표도 - 도2



## 특허청구의 범위

### 청구항 1

제1 두께를 가지는 절연 기판, 그리고  
상기 절연 기판 위에 형성되어 있으며, 제1 폭을 가지는 회로 패턴을 포함하며,  
상기 제1 폭에 대한 상기 제1 두께의 비는  $5/7$  내지  $3/2$ 를 충족하는 연성인쇄회로기판.

### 청구항 2

제1항에 있어서,  
상기 절연 기판은 연성을 가지는 수지 기판인  
연성인쇄회로기판.

### 청구항 3

제1항에 있어서,  
상기 연성인쇄회로기판의 상기 회로 패턴의 임피던스는  $90$  내지  $110\Omega$ 을 충족하는 연성인쇄회로기판.

### 청구항 4

제1항에 있어서,  
상기 회로 패턴을 덮는 커버레이를 더 포함하는 연성인쇄회로기판.

### 청구항 5

제1항에 있어서,  
상기 연성인쇄회로기판은 제2 두께를 가지며, 상기 제2 두께는  $140\mu\text{m}$ 이하를 충족하는 연성인쇄회로기판.

### 청구항 6

제1항에 있어서,  
상기 절연 기판의 상기 제1 두께는  $20$  내지  $30\mu\text{m}$ 를 충족하는 연성인쇄회로기판.

### 청구항 7

제1항에 있어서,  
상기 회로 패턴의 제1폭은  $20$  내지  $40\mu\text{m}$ 를 충족하는 연성인쇄회로기판.

### 청구항 8

상기 회로 패턴은  
씨드층, 그리고  
상기 씨드층 위에 도금층을 포함하는 연성인쇄회로기판.

### 청구항 9

제1 두께를 가지는 절연 기판을 제공하는 단계,  
상기 절연 기판 위에 씨드층을 형성하는 단계,  
상기 씨드층 위에 포토 레지스트 패턴을 형성하는 단계,  
상기 포토 레지스트 패턴을 마스크로 전해도금하여 제1폭을 가지는 회로 패턴을 형성하는 단계, 그리고

상기 절연 기판이 노출될 때까지 상기 씨드층을 식각하는 단계를 포함하며,

상기 제1폭에 대한 상기 제1 두께의 비가 비는  $5/7$  내지  $3/2$ 를 충족하는 연성인쇄회로기판의 제조 방법.

**청구항 10**

제9항에 있어서,

상기 씨드층은 상기 절연 기판 위에 비전해도금을 진행하여 형성하는 연성인쇄회로기판의 제조 방법.

**청구항 11**

제9항에 있어서,

상기 절연 기판은,

절연 플레이트,

상기 절연 플레이트 위에 패터닝되어 있는 기저 회로 패턴, 그리고

상기 기저 회로 패턴을 덮으며, 상기 절연 플레이트 위에 형성되어 있는 절연층을 포함하며,

상기 회로 패턴홈은 상기 절연층의 표면에 형성되어 있는 연성인쇄회로기판.

**청구항 12**

제9항에 있어서,

상기 씨드층을 형성한 뒤 상기 절연 기판을 관통하는 쓰루홀을 형성하는 단계를 더 포함하는 연성인쇄회로기판의 제조 방법.

**청구항 13**

제9항에 있어서,

상기 회로 패턴은 임피던스가 90 내지 110 $\Omega$ 을 충족하도록 형성되는 연성인쇄회로기판의 제조 방법.

**명세서**

**기술분야**

[0001] 본 발명은 연성인쇄회로기판 및 그의 제조 방법에 관한 것이다.

**배경기술**

[0002] 연성인쇄회로기판(PCB; Printed Circuit Board)은 전기 절연성 기판에 구리와 같

[0003] 은 전도성 재료로 회로라인 패턴을 인쇄하여 형성한 것으로, 전자부품을 탑재하기 직전의 기판(Board)을 말한다. 즉, 여러 종류의 많은 전자 소자를 평판 위에 밀집 탑재하기 위해, 각 부품의 장착 위치를 확정하고, 부품을 연결하는 회로 패턴을 평판 표면에 인쇄하여 고정된 회로 기판을 의미한다.

[0004] 도 1은 일반적인 연성인쇄회로기판을 도시한 것이다.

[0005] 도 1을 참고하면, 일반적인 연성인쇄회로기판(10)은 절연성 기판(1) 상하부에 위에 구리 등과 같은 전도성 재료로 회로 패턴(2)을 형성하고 커버 레이(4)에 의해 쓰루홀(3)을 제외한 회로 패턴이 덮여있다.

[0006] 이때, 일반적으로 사용되는 절연성 기판(1)은 50  $\mu\text{m}$  정도의 두께를 가지며, 회로 패턴(2)의 폭이 약 70  $\mu\text{m}$ 를 충족한다. 이때, 연성인쇄회로기판(10)의 형성은 연성CCL(flexible copper clad laminate)의 절연층 양 쪽에 접착되어 있는 동박을 식각하여 회로를 형성한 뒤 커버 레이(4)를 도포하는 것으로 형성된다.

[0007] 이때, 사용되는 FCCL는 절연층의 두께가 50  $\mu\text{m}$ 이고, 양쪽의 동박층의 두께가 12, 9  $\mu\text{m}$ 를 충족한다. 따라서,

소정 두께의 커버 레이(4)를 도포하였을 때, 연성 연성인쇄회로기판(10)의 전체 두께는 150 μm정도를 충족한다.

[0008] 따라서, 박형 소형화된 전자기기에서 요구하는 연성연성인쇄회로기판(10)의 두께보다 두꺼운 연성인쇄회로기판(10)이 제공되어 적용성이 떨어지며, 식각에 의해 형성되는 회로 패턴(2)은 회로 폭이 넓어지므로 미세 패턴 구현이 어렵다.

**발명의 내용**

**해결하려는 과제**

[0009] 실시예는 새로운 구조를 가지는 연성인쇄회로기판 및 그의 제조 방법을 제공한다.

[0010] 실시예는 임피던스 매칭 하면서도 박형의 연성인쇄회로기판 및 그의 제조 방법을 제공한다.

**과제의 해결 수단**

[0011] 실시예는 제1 두께를 가지는 절연 기판, 그리고 상기 절연 기판 위에 형성되어 있으며, 제1 폭을 가지는 회로 패턴을 포함하며, 상기 제1 폭에 대한 상기 제1 두께의 비는 5/7 내지 3/2를 충족한다.

[0012] 한편, 실시예에 따른 연성인쇄회로기판의 제조 방법은 제1 두께를 가지는 절연 기판을 제공하는 단계, 상기 절연 기판 위에 씨드층을 형성하는 단계, 상기 씨드층 위에 포토 레지스트 패턴을 형성하는 단계, 상기 포토 레지스트 패턴을 마스크로 전해도금하여 제1폭을 가지는 회로 패턴을 형성하는 단계, 그리고 상기 절연 기판이 노출 될 때까지 상기 씨드층을 식각하는 단계를 포함하며, 상기 제1폭에 대한 상기 제1 두께의 비가 비는 5/7 내지 3/2를 충족한다.

**발명의 효과**

[0013] 본 발명에 따르면, 절연층의 두께와 회로 패턴 폭을 조절하여 임피던스 매칭을 진행하면서, 회로 패턴을 도금에 의해 형성하므로 미세 패턴을 구현할 수 있다.

[0014] 따라서, 박형의 연성인쇄회로기판이 형성되어 소형화된 기기에 적용 가능하다.

**도면의 간단한 설명**

[0015] 도 1은 종래 기술에 따른 연성인쇄회로기판의 단면도이다.

도 2는 본 발명의 일 실시예에 따른 연성인쇄회로기판의 단면도이다.

도 3 내지 도 8은 본 발명의 일 실시예에 따른 연성인쇄회로기판을 제조하기 위한 방법을 나타내는 단면도이다.

도 9는 본 발명의 다른 실시예에 따른 연성회로기판의 단면도이다.

도 10a 및 도 10b는 종래 기술 및 본 발명에 따른 연성인쇄회로기판의 사진이다.

**발명을 실시하기 위한 구체적인 내용**

[0016] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

[0017] 명세서 전체에서, 어떤 부분이 어떤 구성요소를 "포함"한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성요소를 더 포함할 수 있는 것을 의미한다.

[0018] 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하고, 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0019] 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우 뿐만 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

- [0020] 본 발명은 연성인쇄회로기판에 있어서, 연성인쇄회로기판을 박형으로 형성하면서, 절연층의 두께와 회로패턴 폭을 조절하여 임피던스 매칭을 충족함으로써 임피던스 매칭되어 있는 얇은 연성인쇄회로기판이 제공된다.
- [0021] 이하에서는 도 2 내지 도 8를 참고하여 본 발명의 일 실시예에 따른 인쇄회로 기판을 설명한다.
- [0022] 도 2는 본 발명의 일 실시예에 따른 연성인쇄회로기판의 단면도이다.
- [0023] 도 2를 참고하면, 본 발명에 따른 연성인쇄회로기판(100)은 절연 플레이트(110), 상기 절연 플레이트(110) 위/아래에 형성되는 회로 패턴(130) 및 상기 회로 패턴(130) 위에 형성되는 커버레이(150)를 포함한다.
- [0024] 상기 절연 플레이트(110)는 연성을 가지며, 열경화성 또는 열가소성 고분자 기판 또는 유리 섬유 함침 기판일 수 있으며, 고분자 수지를 포함하는 경우, 에폭시계 절연 수지를 포함할 수 있으며, 이와 달리 유전율이 낮은 폴리 이미드계 수지를 포함할 수도 있다.
- [0025] 상기 절연 플레이트(110)는 제1 두께(d1)를 가지며, 상기 제1 두께(d1)는 20 내지 30  $\mu\text{m}$ , 바람직하게는 25  $\mu\text{m}$ 를 충족할 수 있다.
- [0026] 상기 절연 플레이트(110)는 인쇄회로기판(100)에 실장되거나 전기적으로 도통하기 위한 쓰루홀(140)을 포함한다.
- [0027] 상기 절연 플레이트(110) 위/아래에 씨드층(120)이 형성되어 있다.
- [0028] 상기 씨드층(120)은 회로 패턴(130)을 형성하기 위한 도금 씨드층(120)으로서 구리, 니켈, 또는 은을 포함하는 합금 등의 전도성 물질일 수 있다.
- [0029] 상기 씨드층(120) 위에 회로 패턴(130)이 형성되어 있다.
- [0030] 상기 회로 패턴(130)은 하부의 씨드층(120)을 씨드로 도금하여 형성된 미세 패턴으로서, 패턴폭(d2)이 20 내지 40  $\mu\text{m}$ 를 충족하며, 바람직하게는 30  $\mu\text{m}$ 를 충족할 수 있다.
- [0031] 상기 회로 패턴(130)은 알루미늄, 구리, 은, 백금, 니켈 또는 팔라듐 중 적어도 하나를 포함하는 합금으로 형성될 수 있다.
- [0032] 상기 씨드층(120) 및 상기 회로 패턴(130)은 소정의 패턴을 이루며 형성되어 있으며, 상기 절연 플레이트(110)의 쓰루홀(140)의 측면은 상기 회로 패턴(130)으로 도금되어 있다.
- [0033] 이와 같이, 상기 절연 플레이트(110) 위/아래에 형성되어 있는 회로 패턴(130)을 덮으며 커버레이(150)가 형성되어 있다.
- [0034] 상기 커버레이(150)는 드라이 필름 또는 일반적인 솔더 레지스트일 수 있으며, 절연 플레이트(110)의 쓰루홀(140)을 개방하며 형성된다.
- [0035] 상기 연성인쇄회로기판(100)은 커버레이(150)를 부착한 전체 두께(d3)가 140  $\mu\text{m}$ 이하이며, 90 내지 110  $\mu\text{m}$ , 바람직하게는 100  $\mu\text{m}$ 를 충족할 수 있다.
- [0036] 이러한 연성인쇄회로기판(100)은 회로 패턴(130)의 임피던스가 90 내지 110  $\Omega$ , 바람직하게는 100  $\Omega$ 를 충족하도록 매칭되어 있다.
- [0037] 상세히 설명하면, 임피던스는 다음의 관계를 충족한다.
- [0038] 임피던스  $\propto$  (절연층 두께 x 절연층의 유전율) / (회로패턴폭 x 회로두께)
- [0039] 이때, 연성인쇄회로기판(100)의 절연 플레이트(110)의 재료가 고정되면, 절연층의 유전율은 고정되며, 회로패턴(130)의 두께는 미차를 가지므로 고정인자라고 할 때, 임피던스는 절연 플레이트(110)의 두께와 비례하고 회로 패턴폭(d2)과 반비례함을 알 수 있다.
- [0040] 이때, 중소형의 전자기기에서 요구되는 임피던스 값이 90 내지 110  $\Omega$ 를 충족하므로, 상기의 임피던스를 충족하기 위해 절연 플레이트(110) 및 회로 패턴폭(d2)은 다음의 수학적식을 충족한다.
- [0041] [수학식 1]
- [0042]  $5/7 \leq d1/d2 \leq 3/2$
- [0043] 즉, 상기와 같이 절연 플레이트(110)의 두께를 25  $\mu\text{m}$ , 회로 패턴폭(d2)을 30  $\mu\text{m}$ 으로 하는 경우, 상기 수학식 1

을 충족하면서, 임피던스 매칭되며, 전체 연성인쇄회로기판(100)의 두께가 140  $\mu\text{m}$ 이하인 연성인쇄회로기판(100)이 제공된다.

- [0044] 이하에서는 도 3 및 도 8을 참고하여 도 2의 연성인쇄회로기판(100)의 제조 방법을 설명한다.
- [0045] 먼저, 도 3과 같이 절연 플레이트(110) 위/아래에 제1 금속층(125)을 형성한다.
- [0046] 상기 절연 플레이트(110) 및 상기 제1 금속층(125)의 구성은 FCCL의 동박층을 제1 금속층(125)으로 형성할 수 있으나, 이와 달리 절연 플레이트(110)에 구리 등을 무전해도금하여 형성할 수 있다.
- [0047] 상기 절연 플레이트(110)는 폴리 이미드계 수지를 포함하는 연성 기판일 수 있으며, 두께가 20 내지 30  $\mu\text{m}$ , 바람직하게는 25  $\mu\text{m}$ 를 충족하도록 형성할 수 있다.
- [0048] 제1 금속층(125)을 도금으로 형성하는 경우, 제1 금속층(125)을 형성하기 전에 상기 절연 플레이트(110)에 조도를 부여함으로써 제1 금속층(125)의 무전해도금을 활성화한다.
- [0049] 다음으로 도 4와 같이 상기 제1 금속층(125) 및 상기 절연 플레이트(110)를 관통하는 쓰루홀(140)을 형성한다.
- [0050] 이때, 제1 금속층(125) 및 절연 플레이트(110)의 관통하는 쓰루홀(140)은 물리적인 드릴 공정으로 형성할 수 있으나, 레이저를 통해 형성할 수도 있다. 레이저를 통해 쓰루홀(140)을 형성하는 경우, 제1 금속층(125)은 YAG 레이저를, 절연 플레이트는 CO2레이저를 사용함으로써 쓰루홀(140)을 형성할 수 있다.
- [0051] 다음으로 제1 금속층(125) 위에 회로 패턴(130)을 형성하기 위한 포토 레지스트 패턴(160)을 형성한다. 이때, 포토 레지스트 패턴(160)과 패턴 사이의 이격 거리는 회로 패턴폭(d2)과 동일하며, 20 내지 40  $\mu\text{m}$ 에서 수확식 2를 충족하도록 형성된다.
- [0052] 포토 레지스트 패턴(160)은 포토 레지스트를 전면에 증착하고, 노광한 뒤 인쇄하여 형성할 수 있다.
- [0053] 다음으로 도 6과 같이 포토 레지스트 패턴(160)에 의해 노출되어 있는 제1 금속층(125) 위에 전해 도금하여 회로 패턴도금층(135)을 형성한다.
- [0054] 회로 패턴도금층(135)은 제1 금속층(125)을 씨드로 알루미늄, 구리, 은, 백금, 니켈 또는 팔라듐 중 적어도 하나를 포함하는 합금을 전해도금함으로써 형성된다.
- [0055] 이때, 상기 쓰루홀(140)의 측면도 함께 도금된다. 다음으로 도 7과 같이 포토 레지스트 패턴(160)을 박리하고, 상기 절연 플레이트(110)가 노출될 때까지 상기 제1 금속층(125) 및 회로패턴도금층(135)을 식각한다.
- [0056] 따라서, 회로 패턴(130) 및 회로 패턴(130) 하부의 제1 금속층(125)만이 잔류하여 씨드층(120)을 형성하며, 회로 패턴(130)이 형성되지 않는 영역은 하부의 절연 플레이트(110)가 노출되어 있다.
- [0057] 마지막으로 도 8과 같이 상기 쓰루홀(140)을 노출하며 상기 회로 패턴(130)을 덮는 커버레이(150)를 부착함으로써 도 2의 연성 인쇄회로기판(100)이 형성된다.
- [0058] 이와 같이 형성되어 있는 연성인쇄회로기판(100)은 절연 플레이트(110)의 두께를 줄임으로써 전체 두께(d3)가 140  $\mu\text{m}$ 이하를 충족하면서, 임피던스가 90 내지 110 $\Omega$ 을 충족할 수 있다.
- [0059] 상기의 수확식 1은 일반적인 회로 기판에도 적용 가능하다.
- [0060] 이하에서는 도 9를 참고하여 본 발명의 다른 실시예에 따른 회로 기판을 설명한다.
- [0061] 도 9를 참고하면, 본 발명의 다른 실시예에 따른 인쇄회로기판(200)은 절연 플레이트(210) 위에 회로 패턴(220) 및 상기 회로 패턴(220)을 덮는 커버레이(250)를 포함한다.
- [0062] 상기 절연 플레이트(210)는 도 2와 같이 폴리 이미드계 수지를 포함하며 형성될 수 있다.
- [0063] 상기 회로 패턴(220)은 도 2와 같이 씨드층과 회로 패턴층의 2중층으로 형성될 수 있으나, 이와 달리 절연 플레이트(210) 상에 형성되어 있는 동박층을 식각하여 형성할 수 있다.
- [0064] 상기 인쇄회로기판(200)의 경우, 절연 플레이트(210) 및 상기 회로 패턴(220)이 수확식 1을 충족하도록 형성된다.
- [0065] 즉, 상기 회로 패턴(220)의 폭(d5)에 대한 절연 플레이트(210)의 두께(d4)의 비가 5/7 내지 3/2를 충족함으로써 임피던스가 90 내지 110 $\Omega$  을 충족하도록 형성할 수 있다.

[0066] 이와 같이, 절연 플레이트(210)의 두께 및 상기 회로 패턴(220)의 폭을 수학적 1을 충족하도록 형성함으로써 중 소형의 전자기기에서 요구하는 임피던스 값을 충족할 수 있으며, 절연 플레이트(210)의 두께(d4)에 따라 수학적 1을 충족하도록 회로패턴폭(d5)을 제어할 수 있다.

[0067] 도 10a 및 도 10b를 참고하면, 도 10a의 경우, 도 1에 도시되어 있는 것과 같이 절연 플레이트의 두께가 50  $\mu\text{m}$ , 회로 패턴 폭이 70  $\mu\text{m}$ 인 인쇄회로기판의 사진이다. 도 10a의 인쇄회로기판은 상기의 수치로 시뮬레이션 했을 때, 도달하는 임피던스 값이 99.18 $\Omega$ 을 충족하나 인쇄회로기판의 총 두께가 150  $\mu\text{m}$ 정도이다.

[0068] 반면, 도 10b의 경우, 절연층의 두께를 25  $\mu\text{m}$ , 회로 패턴폭을 30  $\mu\text{m}$ 로 형성하여 시뮬레이션한 임피던스 값이 99.95 $\Omega$ 을 충족하면서도 인쇄회로기판의 총 두께가 100  $\mu\text{m}$ 를 충족하므로 박형의 연성인쇄회로기판을 제공할 수 있다.

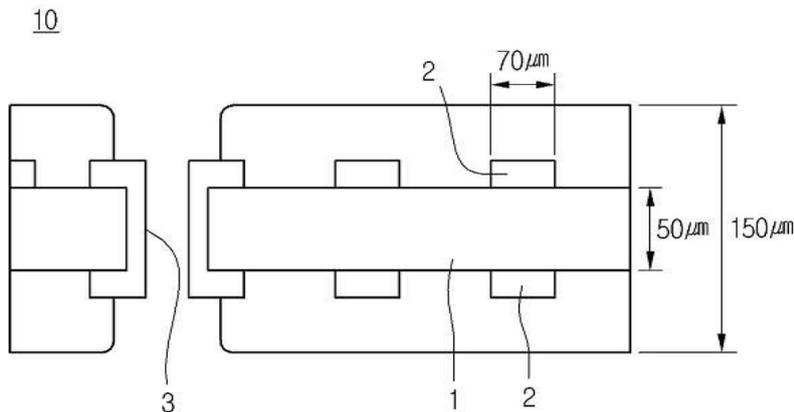
[0069] 이상에서 본 발명의 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

**부호의 설명**

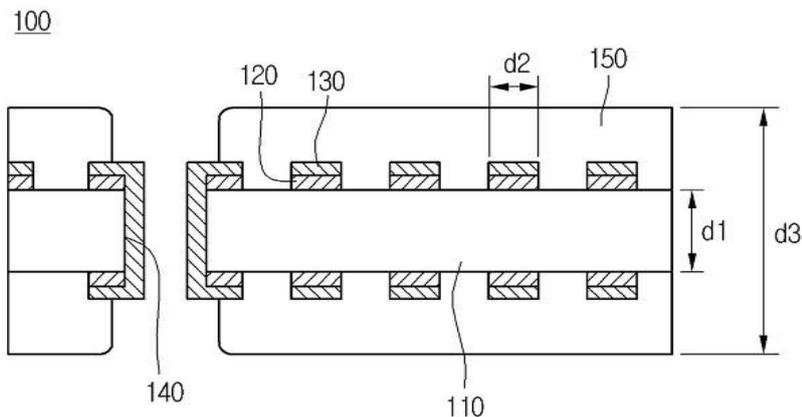
[0070] 연성인쇄회로기판 100, 200  
 절연 플레이트 110, 210  
 회로 패턴 130, 220

**도면**

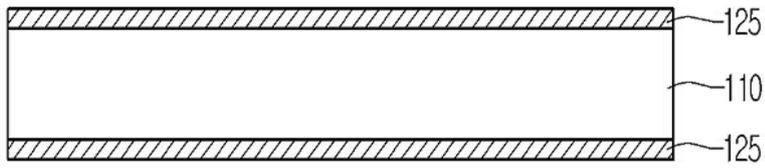
**도면1**



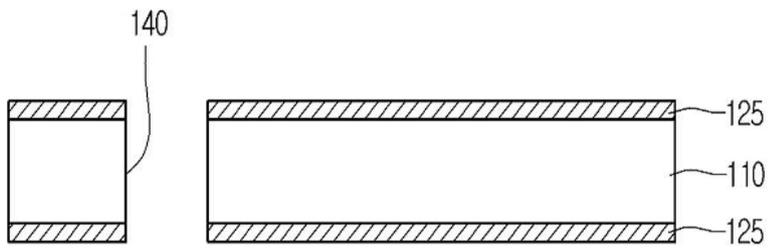
**도면2**



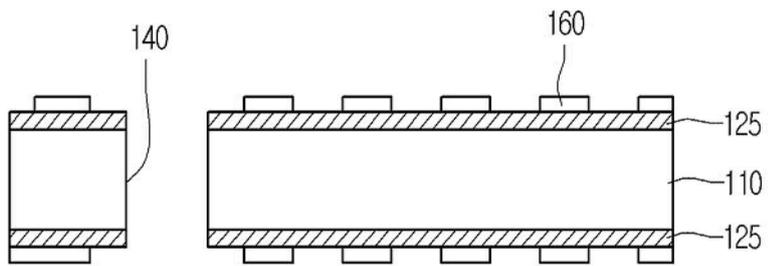
도면3



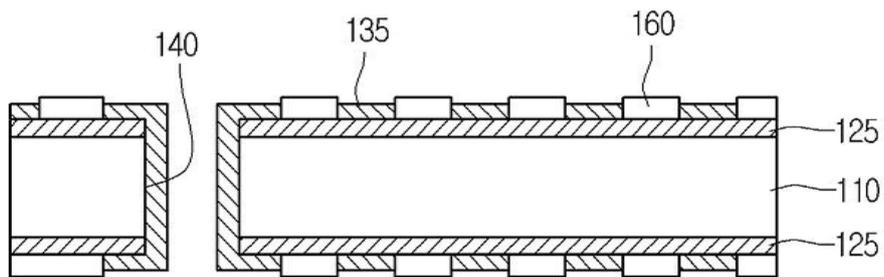
도면4



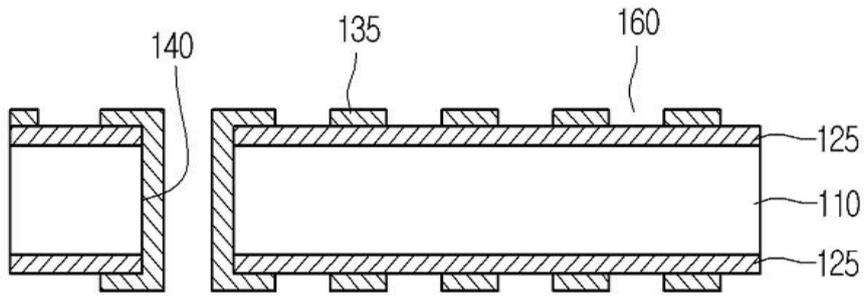
도면5



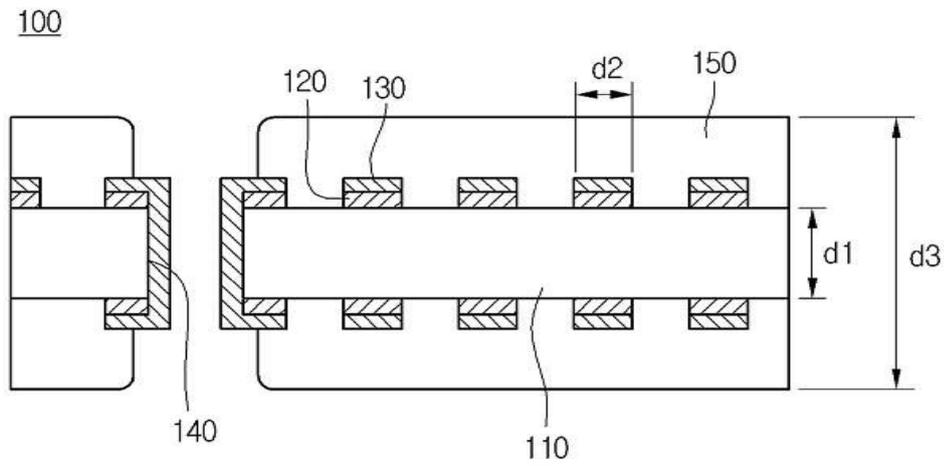
도면6



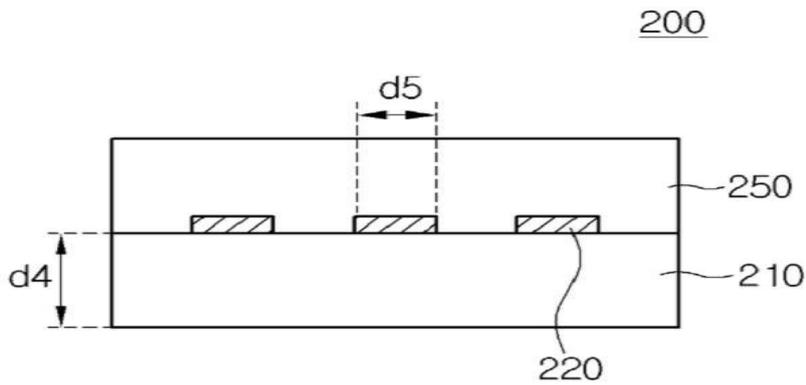
도면7



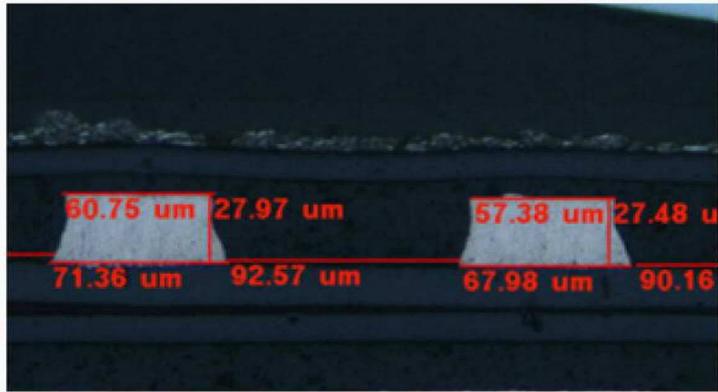
도면8



도면9



도면10a



도면10b

