

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3581031号
(P3581031)

(45) 発行日 平成16年10月27日(2004.10.27)

(24) 登録日 平成16年7月30日(2004.7.30)

(51) Int. Cl.⁷

F I

GO 1 J 1/44
GO 1 C 3/06
GO 2 B 7/28
GO 2 B 7/32
GO 3 B 13/36

GO 1 J 1/44 G
GO 1 C 3/06 Z
HO 1 L 31/16 B
HO 3 F 3/08
GO 2 B 7/11 B

請求項の数 2 (全 14 頁) 最終頁に続く

(21) 出願番号 特願平10-336921
(22) 出願日 平成10年11月27日(1998.11.27)
(65) 公開番号 特開2000-162041(P2000-162041A)
(43) 公開日 平成12年6月16日(2000.6.16)
審査請求日 平成11年1月8日(1999.1.8)
審判番号 不服2001-19440(P2001-19440/J1)
審判請求日 平成13年10月31日(2001.10.31)

(73) 特許権者 000000376
オリンパス株式会社
東京都渋谷区幡ヶ谷2丁目4番2号
(72) 発明者 宇野 正幸
東京都渋谷区幡ヶ谷2丁目4番2号
オリンパス光学工業株式会社内

合議体
審判長 渡部 利行
審判官 水垣 親房
審判官 福島 浩司

最終頁に続く

(54) 【発明の名称】 光検出装置

(57) 【特許請求の範囲】

【請求項 1】

背景光または投光された信号光を受光して光電変換することにより前記背景光または前記投光された信号光による光電流を得る光電変換素子と、
前記光電変換素子で発生した前記背景光による光電流を流すためにソースが前記光電変換素子に接続されるとともに、ドレインを介して前記背景光による光電流を接地電位へ流れるようになされたトランジスタと、
入力側が前記光電変換素子と前記トランジスタのソースとの接続部に接続されるとともに、前記投光された信号光による光電流を検出するための検出素子を前記入力側と出力側の間に備えた反転増幅器(12)と、
一端が前記反転増幅器の入力側及び前記トランジスタのソースに接続され、他端が前記トランジスタのゲートに接続された、前記背景光による光電流に対応した信号を記憶する信号記憶回路と、
一端が前記反転増幅器(12)の出力側に接続され、他端が前記トランジスタのゲート及び前記信号記憶回路に接続された、前記信号記憶回路への信号の記憶を制御する記憶用スイッチと、を有し、
前記投光された信号光による光電流に対応した出力のみを前記反転増幅器(12)の出力変化によって検出することを特徴とする光検出装置。

【請求項 2】

請求項 1 記載の光検出装置において、前記反転増幅器(12)は前記検出素子として入出

力間に信号蓄積のための蓄積容量(5)及び該蓄積容量をリセットするためのリセットスイッチ(16)を備えるとともに、前記反転増幅器(12)の出力側が入力側に接続され、入出力間に信号蓄積のための蓄積容量(19)及び該蓄積容量をリセットするためのリセットスイッチ(20)が設けられた容量結合型の反転増幅回路(21)とを有することを特徴とする光検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は光検出装置に関し、更に詳しくは、カメラ等に効果的に用いられる光検出装置に関するものである。

10

【0002】

【従来の技術】

一般に、カメラのオートフォーカス(AF)には、大別してパッシブ方式とアクティブ方式と呼ばれるものがあり、前者は被写体を2つのレンズ(セパレータ・レンズ)を通し2像に分割して各々の像をセンサで検出し、検出された2像の間隔より測距するものであり、後者はカメラ本体からLED等で被写体へ投光を行い、その反射光の位置を検出して測距するものである。そして前者は被写体が暗い場合や被写体のコントラストが低い場合に測距精度が低下するという問題があり、後者には被写体の背景が明るいとLEDからの投光が検出できないという問題があり、両方式とも得意・不得意な領域を残している。

【0003】

20

このような問題がある中、アクティブ方式AF用のセンサで、背景光を除去してAF可能な撮影シーンを広げることのできるラインセンサが特開昭64 18255号公報に開示されている。図9に前記公報開示のラインセンサの画素の構成を示し、図10にアクティブ方式AFモジュールの構成を示す。

【0004】

図9に示す検出セル101では、MOSトランジスタFT6のドレインD₆にはpチャンネル型のMOSトランジスタFT10のドレインD₁₀が接続されている。MOSトランジスタFT10のソースS₁₀は基準電位V_{ref}に保持され、ゲートG₁₀には容量素子107の一端が図示のように接続されている。又、上述のMOSトランジスタFT6のドレインD₆にはnチャンネル型のMOSトランジスタFT11が図示のように接続されている。MOSトランジスタFT11はゲートG₁₁にスイッチ信号SWが加わることで、MOSトランジスタFT10のゲートG₁₀とドレインD₁₀とを導通したり遮断したりするようになっている。このような構成の検出セル101を備えた固体撮像素子を図10の受光素子124に用いる場合には、被写体122の測距を行うのに先立ち信号光以外の光、即ち背景光によってフォトダイオード102で発生する光電流I_{sp}分の電荷を容量素子107に記憶するようになっている。

30

【0005】

また、上述のフォトダイオード102は、図示のようにMOSトランジスタFT0の一端に接続され、FT0の他端はスイッチングトランジスタFT1の一端に接続されている。このスイッチングトランジスタFT1は容量素子105の一端に接続され、ゲートG₁に情報蓄積信号DTが加わることで、スイッチング動作を行う。容量素子105は、更に、図示のようにスイッチング素子FT3と接続され、そのゲートG₃にリセット信号RSTを加えて同素子を導通せしめ、容量素子105の端子電圧値V₀を基準電位V_{ref}に初期設定する。尚、図9の回路構成のうち、トランジスタFT4、FT5、トランジスタFT7とFT8からなる定電流源103、及び容量素子105は上述の回路構成で検出された信号を出力するための回路であり、容量素子105の端子電圧V₀に対応した出力を後述する方法でビデオライン104へ出力する。

40

【0006】

上述の回路において背景光を記憶する場合、測距を行うのに先立ち、スイッチングトランジスタFT1のゲートG₁に情報蓄積信号DTを供給せず、フォトダイオード102と

50

容量素子105とを切り離しておく。更に、スイッチング素子FT3のゲートG₃ にリセット信号RSTを加えて上述のように容量素子105の端子電圧値V₀ を基準電位V_{ref} に初期設定する。又、光源120、従って、LEDを駆動せず、信号光をフォトダイオード102に入射させずに背景光だけが受光素子124に入射するようにし、更にスイッチ信号SWをハイレベルにしてMOSトランジスタFT11をONにしておく。このような状態では、MOSトランジスタFT10は所定の抵抗値を持つ負荷として機能し、背景光によりフォトダイオード102に発生する光電流I_{SHO} は基準電位V_{ref} から供給されてMOSトランジスタFT10、トランジスタFT6を介してフォトダイオード102に流れる。

【0007】

上述のように、このときフォトダイオード102と容量素子105とは切り離されている。従って、容量素子107の端子電圧値は、背景光による光電流I_{SHO} が流れることにより負荷として機能するMOSトランジスタFT10の抵抗分だけ基準電位V_{ref} よりも降下した電位となる。即ち、容量素子107には背景光による光電流I_{SHO} に対応した電荷が蓄積される。

【0008】

容量素子107に蓄積される電荷量が飽和状態となったときには、蓄積された電荷量は背景光による光電流I_{SHO} により蓄積された電荷を容量素子107に記憶させることができる。即ち、MOSトランジスタFT10のゲートG₁₀の電圧として背景光による光電流I_{SHO} を記憶させることができる。

【0009】

この状態で容量素子105への信号光である画素情報の信号蓄積を開始することができる。即ち、光源120を駆動して信号光を受光素子124、従って、フォトダイオード102に入射させると同時に情報蓄積信号DTをスイッチングトランジスタFT1のゲートG₁に加えてスイッチングトランジスタFT1をONにし、容量素子105とフォトダイオード102とを導通状態にする。

【0010】

フォトダイオード102には信号光に重畳した形で背景光が入射するが、背景光による光電流I_{SHO} は、MOSトランジスタFT10のゲートG₁₀に記憶された電圧に基づいて流れるので、容量素子105からフォトダイオード102に流れる電流は信号光による光電流I_{SH'} だけとなる。

【0011】

従って、容量素子105の端子電圧V₀ は、信号光による光電流I_{SH'} だけに基づいて初期値V_{ref} から降下するため、信号光の強度だけに対応した電圧変化量が得られ、背景光の影響を除去した信号が検出できる。

【0012】

このようにして蓄積された容量素子105の端子電圧V₀ は、トランジスタFT4と、トランジスタFT7とFT8とからなる定電流源103とで構成される電流増幅回路、即ち、ソースフォロウ回路とに接続されたスイッチング素子FT5を介してスイッチング素子FT5をONすることでビデオライン104に読み出される。

【0013】

このような検出セルを一次元又は二次元状に配列することによってラインセンサ又はエリアセンサを構成するものであるが、この公報に記載のラインセンサを要約すると、MOSトランジスタFT10、FT11、容量素子107で構成される電流記憶回路により背景光による光電流I_{SHO} を記憶し、スイッチングトランジスタFT1、トランジスタFT3、容量素子105で構成される信号光による光電流検出回路により、光源から発した投光に対する光電荷のみを容量素子105に蓄積し読み出すことによって、背景光の影響を低減させるようにしたものである。

【0014】

しかしながら、図9に示したセンサには以下に述べる不具合がある。即ち、MOSトラン

10

20

30

40

50

ジスタFT6のゲート印加電圧を V_G 、ゲート・ソース電圧を V_{GS6} 、MOSトランジスタFT0のゲート・ソース電圧を V_{GS0} とすると、情報蓄積信号DTがOFF、即ち容量素子107に背景光を記憶させる時は、フォトダイオード102の端子電圧 V_{PD} は次式(1)のようになる。

$$V_{PD} = V_G - V_{GS6} - (I_{SHO}) \cdots (1)$$

このときMOSトランジスタFT0はOFF状態なので、 V_{PD} は I_{SHO} に対応した電圧がかかることになる。

【0015】

次に、情報蓄積信号DTがONになった状態を考える。このときMOSトランジスタFT0のゲート印加電圧を V_G とすると、フォトダイオード102の端子電圧 V_{PD} は以下に示す2通りの式で表される。

$$\begin{aligned} V_{PD} &= V_G - V_{GS6} - (I_{SHO}) \\ V_{PD} &= V_G - V_{GS0} - (I_{SH'}) \cdots (2) \end{aligned}$$

【0016】

上式のように、フォトダイオード102の端子電圧 V_{PD} はゲート接地型の2つのMOSトランジスタFT6とFT0の両者の影響を受けて電位が決まり、 $V_{GS6} = V_{GS0}$ となるように帰還がかかる。例えばMOSトランジスタFT0とFT6のドレイン電圧が上昇し、MOSトランジスタFT10のソース・ドレイン間電圧が低くなり、電流記憶回路から流れ出す電流 I_{SHO} が記憶した値よりも小さくなる。その分MOSトランジスタFT0を介して流れる電流が大きくなり、結局は $I_{SHO} = I_{SH'}$ となるような形で帰還がかかるため、容量素子105に蓄積される電荷は、背景光以外の影響を含んでしまう。即ち、図9に示した構成のラインセンサでは背景光に対して大幅な改善は望めないという問題点がある。

【0017】

そこで、本発明者はこの点を解決した構成の固体撮像素子の特開平7 203319号公報に開示した。図11はその一例を示す。

【0018】

図11において、トランジスタ1はソースをフォトダイオード2に、ドレインを蓄積容量素子5に接続している。このトランジスタ1のゲートには、ソース接地型増幅トランジスタ10とその負荷として動作するゲートに固定電位 V_{BIAS1} が接続された負荷用トランジスタ11とにより構成された反転回路12の出力が接続されている。また、反転回路12の入力、即ち、ソース接地型pMOSトランジスタ10のゲートはフォトダイオード2に接続されている。この反転回路12とトランジスタ1は帰還ループを形成しており、フォトダイオード2は実質的に低インピーダンス状態が保たれるため、フォトダイオード2の電位は一定バイアスとなっておりフォトダイオード2で発生した光電荷はその大きさに関係なく定常的にトランジスタ1を介して蓄積容量素子5に流れる。

【0019】

そこで、蓄積容量素子5と並列に、電流記憶用トランジスタ6と、電流記憶容量素子7と、ゲートに記憶する電流のサンプリング及びホールドを制御するための制御パルス M_C が印加されるスイッチングトランジスタ8とにより構成された電流記憶回路13を接続する。更に容量素子5の電圧を増幅して出力する増幅器14を設けるとともに図示しない各画素に対応する前記増幅器14に相当する各増幅器の出力をビデオライン4に選択的に出力するためのシフトレジスタ3にそれぞれゲートが接続された各選択用トランジスタ9(図では一つのみ表記)を各増幅器とビデオラインの間に設けている。

【0020】

次にこのように構成された固体撮像素子の動作について説明する。この固体撮像素子の画素は、次のように動作させて背景光を除去しながら光源からの投光に対応した信号を読み出すようになっている。

【0021】

まず、光源を投光しない状態で M_C をONすると、フォトダイオード2で発生した背景

光による光電流 I_{PD} は全て電流記憶用トランジスタ 6 に流れ、 $I_{PD} = I_M$ となる。この時、ノード N1、即ち、蓄積容量素子 5 の電位は I_M に対応した電流記憶用トランジスタ 6 のソース・ゲート間電圧 V_{GS} となる。

【0022】

その後、スイッチングトランジスタ 8 を ON から OFF 状態とする。トランジスタ 8 のフィードスルー電荷を無視すればこの状態でも $I_{PD} = I_M$ となり、ノード N1 はフローティング状態で、電位は V_{GS} に保たれる。この状態で光源からの投光を行うと反射光を受けた画素のフォトダイオード電流は、投光による光電流 I_{PD}' が加わり、 $I_{PD} + I_{PD}'$ となる。すると、蓄積容量素子 5 には投光による光電流 I_{PD}' に対応した電荷のみが蓄積される。

10

【0023】

投光終了後にこの容量素子 5 に蓄積された信号を増幅器 14 を介して選択用トランジスタ 9 を順次 ON しながらビデオライン 4 より読み出す。このようにして全画素の出力を読み出し、投光に対応した反射光の受光素子上での位置を知ることができる。

【0024】

このような構成によれば図 9 の構成における前記のような問題が解決でき、背景光を効果的に除去しながら投光を検出できるが、検討の結果、更に、以下のような問題があることが判明した。

【0025】

(1) 蓄積容量素子 5 に投光による光電流 I_{PD}' が蓄積されるとノード N1 の電圧が変化するため記憶電流 I_M を発生するトランジスタ 6 のソース・ドレイン間の電圧が変化し、記憶電流 I_M の値が記憶時の値からずれてくる。このため、背景光による光電流 I_{PD} 、即ち、記憶電流 I_M が投光による光電流 I_{PD}' に比較して大きい場合、上記投光による光電流 I_{PD}' に対する記憶電流 I_M のずれ量の影響も大きく、投光による光電流 I_{PD}' が正確に測定できなくなる。

20

【0026】

(2) 初段の反転回路 12 とトランジスタ 1 で構成される回路の周波数帯域が、背景光による光電流 I_{PD} によりトランジスタ 1 のコンダクタが変わるために光電流に依存して変化する。特に、背景光による光電流 I_{PD} が小さい場合はコンダクタンスが非常に小さくなるために前記回路の周波数帯域を上げるのが困難になる。

30

【0027】

【発明が解決しようとする課題】

本発明は、以上のような点に鑑みてなされたもので、投光による光電流の検出時に、背景光による光電流が精度良く除去でき、光電流を検出する系の周波数帯域がフォトダイオード電流に依存しない光検出装置を提供することを目的とする。

【0028】

【課題を解決するための手段】

本発明による光検出装置は、背景光または投光された信号光を受光して光電変換することにより前記背景光または前記投光された信号光による光電流を得る光電変換素子と、前記光電変換素子で発生した前記背景光による光電流を流すためにソースが前記光電変換素子に接続されるとともに、ドレインを介して前記背景光による光電流を接地電位へ流れるようになされたトランジスタと、入力側が前記光電変換素子と前記トランジスタのソースとの接続部に接続されるとともに、前記投光された信号光による光電流を検出するための検出素子を前記入力側と出力側の間に備えた反転増幅器 (12) と、一端が前記反転増幅器の入力側及び前記トランジスタのソースに接続され、他端が前記トランジスタのゲートに接続された、前記背景光による光電流に対応した信号を記憶する信号記憶回路と、一端が前記反転増幅器 (12) の出力側に接続され、他端が前記トランジスタのゲート及び前記信号記憶回路に接続された、前記信号記憶回路への信号の記憶を制御する記憶用スイッチと、を有し、前記投光された信号光による光電流に対応した出力のみを前記反転増幅器 (12) の出力変化によって検出するものである。

40

50

【0029】

本発明の光検出装置では、前記反転増幅器(12)は前記検出素子として入出力間に信号蓄積のための蓄積容量(5)及び該蓄積容量をリセットするためのリセットスイッチ(16)を備えるとともに、前記反転増幅器(12)の出力側が入力側に接続され、入出力間に信号蓄積のための蓄積容量(19)及び該蓄積容量をリセットするためのリセットスイッチ(20)が設けられた容量結合型の反転増幅回路(21)とを有するものである。

【0035】

【発明の実施の形態】

以下、図面を参照しながら、本発明の実施の形態について説明する。

【0036】

図1は本発明の第1の実施の形態を示し、例えば、図10のアクティブ方式AFモジュールの受光素子124として適用可能なものである。尚、図1において、既述の従来例と同様の回路要素は同じ符号により示してある。尚、測距のために被写体へ投光する光源としては、図10の光源120に相当するものとして、LED等を用いるものとする。

【0037】

フォトダイオード2は一端が電源に接続され、他端が光信号を検出するトランジスタ1のソースに接続されている。トランジスタ1のドレインは接地され、ゲートはスイッチングトランジスタ等で構成される記憶用スイッチ15を介して反転増幅器12の出力に接続されている。また、トランジスタ1のソース・ゲート間に光電流記憶用の容量素子7を設けるとともに、このソースとフォトダイオード2の接続点は反転増幅器12の入力に接続されている。この反転増幅器12は、例えば図11の12で示されるp型MOSトランジスタ10とn型MOSトランジスタ11で構成されるCMOS構成の反転増幅器などを含んで構成されていて、入出力間に光電流を検出するための帰還をかける要素として容量素子5が接続された構成となっている。

【0038】

図2は、図1の回路により背景光除去動作を行って投光信号を検出する場合のタイムチャートである。図中、SW15は記憶用スイッチ15の動作、光源は既述の光源としてのLEDの発光タイミング、 V_s は反転増幅器12の出力電圧(即ち、本発明の装置の出力)を夫々表している。以下、図2を用いて図1の回路の動作について説明する。

【0039】

期間T1は被写体へLEDを投光しないで背景光のみを記憶する期間である。期間T1において記憶用スイッチ15をONすると、フォトダイオード2で発生した背景光による光電流 I_{pD} がトランジスタ1を介してグランドへ流れるように、トランジスタ1のゲート電圧に反転増幅器12を介して帰還がかかる。これによりトランジスタ1のソース・ゲート間電圧 V_{gs} は背景光による光電流 I_{pD} に対応した電圧値となる。この状態で記憶用スイッチ15をOFFしても背景光記憶用の容量素子7に電荷が保持されるためトランジスタ1のソース・ゲート間電圧 V_{gs} は変化せず、トランジスタ1を介して背景光による光電流 I_{pD} が流れ続ける。

【0040】

次に期間T2でLEDをONして被写体へ投光すると、投光による光電流 I_{pD}' が背景光による光電流 I_{pD} に重畳される。背景光による光電流 I_{pD} はトランジスタ1より排出されるので、投光による光電流 I_{pD}' が投光光検出用の容量素子5に蓄積される。これにより、反転増幅器12の出力はLED投光時間を t 、投光光検出用の容量素子5の容量を $C2$ とすると $I_{pD}' \cdot t / C2$ だけ出力電圧 V_s が変化する。

【0041】

このように、図1の構成を用いることにより投光による光電流 I_{pD}' のみが検出可能になる。即ち、この構成によれば、投光により反転増幅器12の出力が変化しても投光による光電流 I_{pD}' が正確に検出できる。これは、トランジスタ1のソース電圧は、反転増幅器12のオープンループ・ゲインを A_v とすると出力変化に対して $1/A_v$ に圧縮されるため、トランジスタ1のソース・ドレイン間電圧は殆ど変わらず背景光による光電

10

20

30

40

50

流 I_{PD} の値は略一定に保持されるからである。また、記憶用スイッチ 15 を OFF した状態では、文献 SPIE Vol. 2226 (1994) 等により公知であるように、投光光検出用の容量素子 5 が入出力間に接続された反転増幅器 12 の周波数帯域は光電流に依存せず、このため設計の自由度が大きい。

【0042】

さらに、図 11 の構成と比較してわかるように図 1 において、投光光検出用の容量素子 5 が入出力間に接続された反転増幅器 12 がトランジスタ 1 に帰還をかける機能と光電流積分出力を増幅する機能とを実現しているため、投光による光電流の正確な検出が少ない素子数で実現でき、従って消費電流を低く抑えることも可能になる。

【0043】

ここで図 1 の回路構成は、CMOS 構造のデバイスで実現することができる。例えば、記憶用スイッチ 15 には MOS トランジスタを用い、背景光記憶用の容量素子 7 には MOS のゲート容量を用いればよい。このとき、MOS のゲート容量は C-V 特性の直線性を確保するため、ゲート酸化膜下の拡散層の濃度を MOS トランジスタのそれよりも高くする。

【0044】

また、背景光記憶用の容量素子 7 を実現する別の方法としてトランジスタ 1 そのもののゲート容量を利用することも可能である。この場合、所望の容量値が得られるようにゲート長及びゲート幅、即ち、ゲート面積を必要量まで大きくするように設定する。このような構成をとれば、個別の容量素子を形成して回路接続する場合に比べて、配線等のスペースが必要なくなる他、トランジスタ 1 の $1/f$ 雑音も低減できるという効果が得られる。

【0045】

図 3 は、図 1 の構成を改良した第 2 の実施の形態である。図 1 の構成では期間 T1 での反転増幅器 12 の出力電圧 V_s はトランジスタ 1 のソース・ゲート間電圧 V_{gs} に依存し、更に V_{gs} は背景光による光電流 I_{PD} に依存するため、期間 T1 での反転増幅器 12 の出力電圧 V_s は背景光の明るさにより変化する。このため、期間 T1 に続く期間 T2 における投光光電流の検出時の基準電圧が背景光により変化する。

【0046】

そこで、図 3 において、投光光検出用の容量素子 5 の蓄積電荷をリセットするために投光光検出用の容量素子 5 と並列にリセット用スイッチ 16 を設け、投光による光電流 I_{PD} に対する積分の開始前に期間 T2 においてリセット用スイッチ 16 を ON することによって容量素子 5 の蓄積電荷をリセットし、常に一定電位より積分を開始するようにした。

【0047】

ここで、リセット用スイッチ 16 は、MOS トランジスタをスイッチングトランジスタとして用いることにより実現できる。

【0048】

図 4 は、図 3 の回路の動作を表すタイムチャートである。図中、SW15 は記憶用スイッチ 15 の動作、SW16 はリセット用スイッチ 16 の動作、光源は既述の光源としての LED の発光タイミング、 V_s は反転増幅器 12 の出力電圧（即ち、図 3 の光検出装置の出力）を夫々表している。図 4 において、期間 T1 は非投光時の背景光を記憶する期間で、記憶用スイッチ 15 を ON し、リセット用スイッチ 16 を OFF することで背景光による光電流 I_{PD} が流れるようにトランジスタ 1 のソース・ゲート間電圧 V_{gs} が決まる。この状態で記憶用スイッチ 15 を OFF してもトランジスタ 1 のソース・ゲート間電圧 V_{gs} は保持されるため背景光による光電流 I_{PD} は流れ続ける。

【0049】

次に、上記の期間 T1 に続く期間 T2 においてリセット用スイッチ 16 を ON することで投光光検出用の容量素子 5 の蓄積電荷をリセットする。このリセットにより、反転増幅器 12 の出力電圧 V_s は、リセット時の該反転増幅器の回路の動作点に相当する電圧となる。そこでリセット用スイッチ 16 を OFF し、その後 LED による投光を行う。このと

10

20

30

40

50

き、図1の回路におけると同様に、投光による光電流 I_{PD}' が投光光検出用の容量素子5に蓄積され、これに対応した出力電圧が反転増幅器12の出力電圧 V_s より検出できる。

【0050】

図5は、本発明の第3の実施の形態を表す。本実施の形態では反転増幅器の帰還系として抵抗を用いて実現した例で、反転増幅器12の入出力間にスイッチングトランジスタ等によるリセット用スイッチ16とトランスインピーダンス用(光電流電圧変換用)の抵抗17を直列接続して投光光による光電流 I_{PD}' を検出する。

【0051】

図6は図5の回路の動作を示すタイムチャートである。図中、SW15は記憶用スイッチ15の動作、SW16はリセット用スイッチ16の動作、光源は既述の光源としてのLEDの発光タイミング、 V_s は反転増幅器12の出力電圧(即ち、図5の光検出装置の出力)を夫々表している。図6において、期間T1は、LEDによる投光を行わず、記憶用スイッチ15をON、リセット用スイッチ16をOFFとして背景光による光電流 I_{PD} を容量素子7に記憶する。

10

【0052】

次に、T1に続く期間T2で記憶用スイッチ15をOFF、リセット用スイッチ16をONしてLEDを非投光状態とすると、トランスインピーダンス用抵抗17には電流が流れないので反転増幅器12の出力電圧 V_s は既述の実施形態と同様、該反転増幅器12の回路の動作点に相当する電圧となる。

20

【0053】

その後、LED投光を行うと投光による光電流 I_{PD}' の増加分により反転増幅器12の出力電圧 V_s は抵抗17の抵抗値を R_z とすると、 $I_{PD}' \cdot R_z$ だけ電圧が下がる。この電圧値を投光中に読み出すか、サンプルホールド回路等を用いて投光中の電位を保持した後読み出すことで投光による光電流 I_{PD}' を検出することが可能になる。

【0054】

図7は、本発明の第4の実施の形態を示しており、図3の構成の検出回路の後段に容量結合型の反転増幅回路を設けたものである。

【0055】

同図では、反転増幅器12の出力と次段の反転増幅器21の入力間に容量素子18を接続し、前記次段の反転増幅器21の入出力間に容量素子19とリセットスイッチ20とが並列に接続された構成となっている。反転増幅器21の出力電圧 V_{s2} 、即ち図7の態様の光検出装置の出力は、反転増幅器12の出力電圧 V_s の位相が反転されるとともに、ゲイン $C3/C4$ で増幅された値として得られる。ここで、C3は、容量素子18の容量、C4は、容量素子19の容量を表す。

30

【0056】

図8は、前記図7の動作を表すタイムチャートである。図中、SW15は記憶用スイッチ15の動作、SW16はリセット用スイッチ16の動作、SW20はリセット用スイッチ20の動作、光源は既述の光源としてのLEDの発光タイミング、 V_s は反転増幅器12の出力電圧(即ち、図3の光検出装置の出力)、 V_{s2} は反転増幅器21の出力電圧(即ち、図7の光検出装置の出力)を夫々表している。本実施例では反転増幅器12のリセット用スイッチ16をLED投光、非投光のそれぞれの動作においてリセット動作を行い、2回の積分動作を行って両者の差を検出するものである。

40

【0057】

期間T1は既述の実施形態と同様、背景光を記憶する期間で、記憶用スイッチ15をON、リセット用スイッチ16をOFFしてトランジスタ1より背景光による光電流 I_{PD} が排出されるように背景光記憶用の容量素子7の電位が保持される。

【0058】

記憶用スイッチ15がOFFすると、フィード・スルー電荷により背景光記憶用の容量素

50

子7に保持された電荷量に変化してしまいトランジスタ1で流れる電流に I_{PD} の誤差が生じる。この誤差成分 I_{PD} は反転増幅器12の帰還系に流れる。そこで、期間T2でリセット用スイッチ16をONし、投光光検出用の容量素子5をリセットした後、期間T3で誤差成分 I_{PD} の積分を行う。

【0059】

次に、期間T4で再びリセット用スイッチ16をONして蓄積電荷をリセットした後、期間T5でLED投光を行い誤差成分 I_{PD} と投光による光電流 I_{PD}' とが加算された電流 ($I_{PD} + I_{PD}'$) の積分を行う。

【0060】

期間T3と期間T5とは同一の積分時間とし、その積分値の差分をとることで投光による光電流 I_{PD}' に対する出力を検出する。ここで、差分に関しては18~21で構成される容量結合型の反転増幅回路を以下のように動作させればよい。

【0061】

期間T3の誤差電流成分 I_{PD} の積分終了時までリセットスイッチ20をONしておき、期間T4でリセット用スイッチ16をONする直前にリセットスイッチ20をOFFする。これにより、反転増幅器21の出力電圧 V_{s2} にはリセットスイッチ20がONからOFFに変化した時点の反転増幅器12の出力電圧 V_s を基準にそれ以降の V_s の変化分が表れる。従って期間T5の積分終了時点の反転増幅器21の出力電圧 V_{s2} は期間T3の第1回目の積分終了時刻の反転増幅器12の出力電圧 V_s と期間T5の第2回目の積分終了時刻の反転増幅器21の出力電圧 V_{s2} との差電圧に対応した電圧、即ち、誤差電流成分 I_{PD} の成分が除去され、投光光電流 I_{PD}' に対応した電圧が以下に示す値で検出される。

【0062】

$I_{PD}' \cdot t / C2 \cdot C3 / C4$ (tはLED投光時間)

【0063】

このように、図7の構成によりトランジスタ1にて排出される電流が背景光による光電流 I_{PD} に対して誤差電流成分 I_{PD} を有していても正確に投光光による光電流 I_{PD}' に対応した電圧のみを検出することができる。

【0064】

以上の各実施の形態では1つのフォトダイオードに対する信号処理について示したが、これは複数のフォトダイオードを一次元に並べてシフトレジスタ等で読み出すラインセンサにも応用できる他、受光素子としてPSD(位置検出素子)を用いた場合の光検出回路にも応用できる。

【0065】

また、ラインセンサに用いる場合、トランジスタ1を完全にOFFすることによりパッシブ用のラインセンサとして利用することも可能である。

【0066】

上述した本発明の実施の形態によれば、各請求項の発明は、以下の効果を有する。

【0067】

請求項2に係る本発明の光検出装置では、前記信号記憶回路へ光電変換素子からの出力信号を記憶するときと前記反転増幅器の出力を読み出すときとに対応したスイッチング動作をなすことにより、反転増幅器に帰還がかかり精度良く信号を記憶できる。また、光電流の大きさによらず正確な検出が可能になる。更に、反転増幅器一つで信号の保持と検出・増幅を行うので少ない素子数で回路を実現できるといった効果が得られる。

【0068】

請求項3に係る本発明の光検出装置では、前記信号記憶回路は、前記トランジスタのゲート容量を含んでなるものであり、更に、請求項4に係る本発明の光検出装置では、前記トランジスタのゲート面積の大きさによって形成される該トランジスタのゲート容量を含んでなるものであり、より少ない回路素子で光検出装置が実現できる。

【0069】

請求項 5 に係る本発明の光検出装置では、前記反転増幅回路の入出力間に、信号蓄積のための蓄積容量及び該蓄積容量をリセットする為の第 2 のスイッチング素子が設けられたことにより、反転増幅回路による信号蓄積を常に一定値から蓄積可能となり、正確な信号検出が可能となる。

【 0 0 7 0 】

請求項 6 に係る本発明の光検出装置では、前記反転増幅回路の入出力間に、抵抗及び該抵抗と直列接続した第 3 のスイッチング素子が設けられたことにより、抵抗を用いても反転増幅器での信号検出が可能となる。

【 0 0 7 1 】

請求項 7 に係る本発明の光検出装置では、前記反転増幅器の出力が次段の反転増幅器に入力されるよう接続され、且つ、前記次段の反転増幅回路の入出力間に信号蓄積のための第 2 の蓄積容量及び該第 2 の蓄積容量をリセットする為の第 4 のスイッチング素子が設けられたことにより、検出動作中に発生する誤差成分が除去でき、更に精度の良い信号検出が可能になる。

10

【 0 0 7 2 】

【発明の効果】

以上のように、本発明による光検出装置は、背景光光電流に対応した信号を精度良く記憶することができ、また、光電流の大きさによらず、検出回路の周波数特性に依存しないで信号検出が可能となる。

【図面の簡単な説明】

20

【図 1】本発明の第 1 の実施形態による装置の回路構成を示すブロック図である。

【図 2】本発明の第 1 の実施の形態における背景光除去動作と信号出力を表すタイムチャートである。

【図 3】本発明の第 2 の実施の形態における蓄積電荷のリセット機能を備えた回路構成を示すブロック図である。

【図 4】本発明の第 2 の実施の形態における背景光除去動作と信号出力を表すタイムチャートである。

【図 5】本発明の第 3 の実施の形態における帰還系を抵抗とスイッチで構成した場合の回路構成を示すブロック図である。

【図 6】本発明の第 3 の実施の形態における背景光除去動作と信号出力を表すタイムチャートである。

30

【図 7】本発明の第 4 の実施の形態における更に誤差分を除去可能な構成とした場合の回路構成を示すブロック図である。

【図 8】上記図 7 の実施形態における背景光除去動作と信号出力を表すタイムチャートである。

【図 9】従来の背景光除去回路例を示すブロック図である。

【図 10】従来のアクティブ方式の測距装置を表す概念図である。

【図 11】従来の背景光除去回路例を示すブロック図である。

【符号の説明】

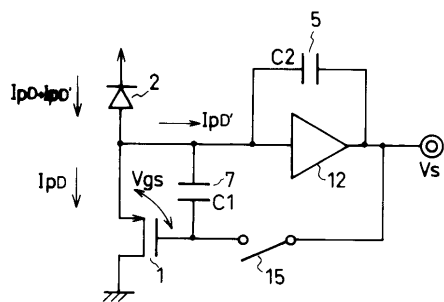
- 1 トランジスタ
- 2 フォトダイオード（光電変換素子）
- 5 投光光検出用の容量素子（C2）
- 7 背景光記憶用の容量素子（C1）
- 12 反転増幅器
- 15 記憶用スイッチ（スイッチング素子）
- 16 リセット用スイッチ
- 17 抵抗（R_z）
- 18 容量素子（C3）
- 19 容量素子（C4）
- 20 リセットスイッチ

40

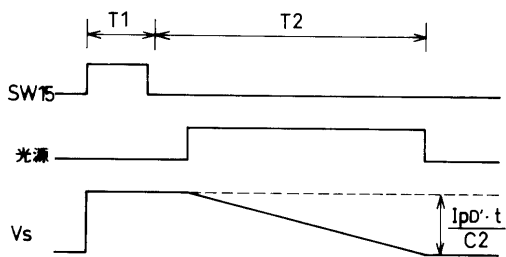
50

2 1 次段の反転増幅器

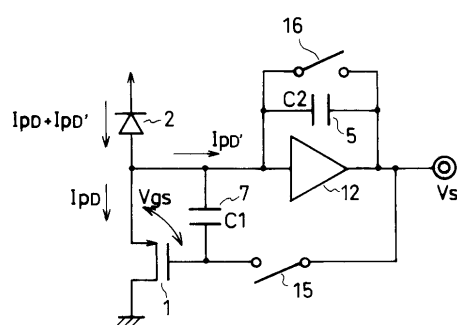
【 図 1 】



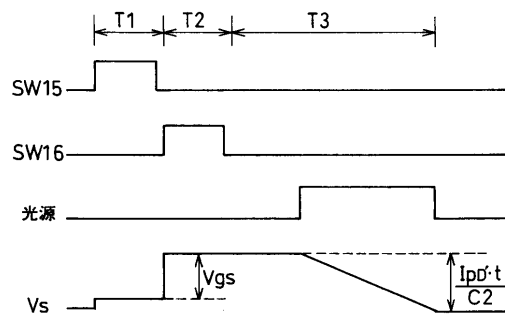
【 図 2 】



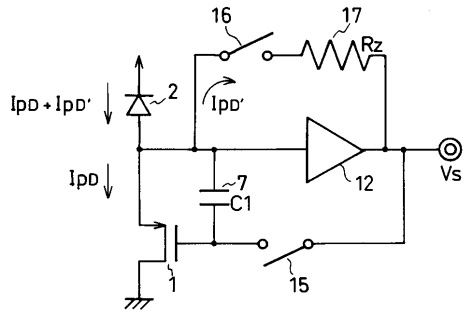
【 図 3 】



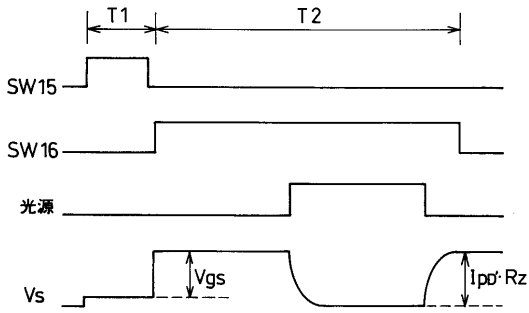
【 図 4 】



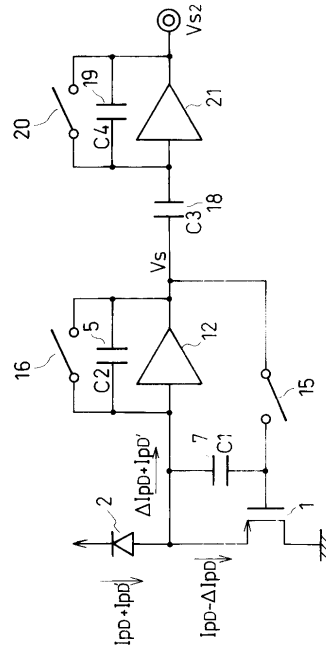
【 図 5 】



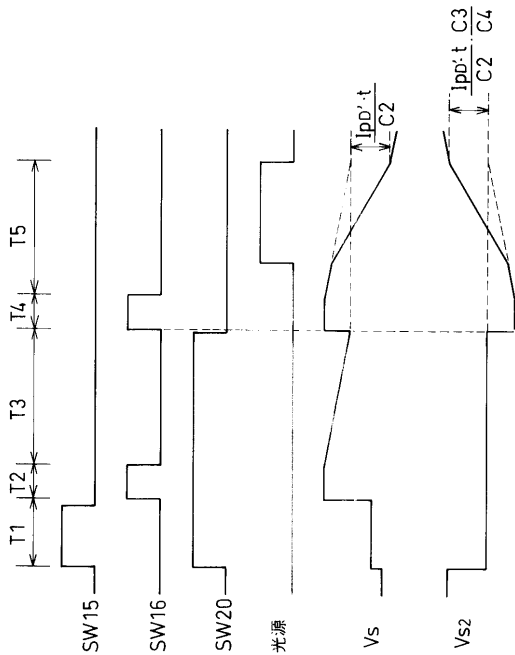
【 図 6 】



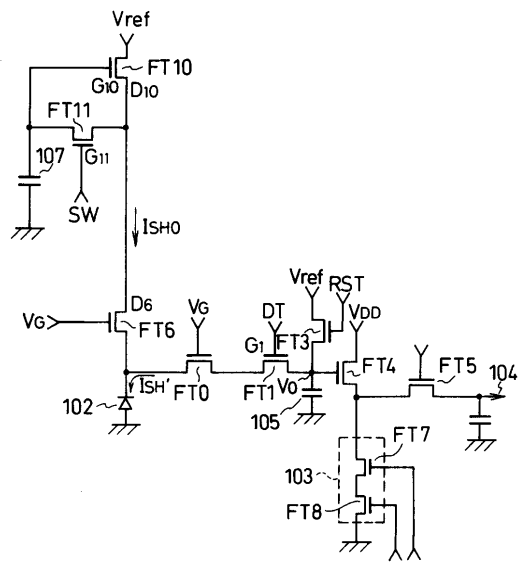
【 図 7 】



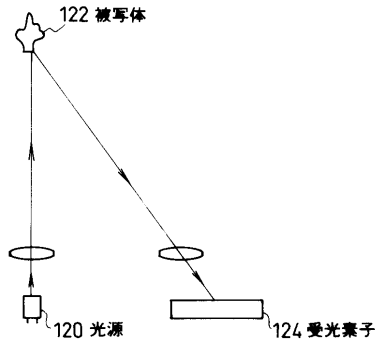
【 図 8 】



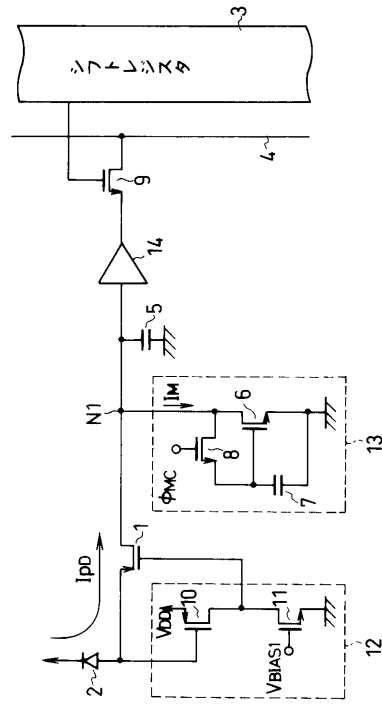
【 図 9 】



【 図 1 0 】



【 図 1 1 】



フロントページの続き

(51) Int.Cl. ⁷		F I		
H 0 1 L 31/16		G 0 2 B 7/11		N
H 0 3 F 3/08		G 0 3 B 3/00		A

- (56) 参考文献 特開平 8 - 3 3 4 6 8 0 (J P , A)
特開平 8 - 1 2 2 1 4 9 (J P , A)
特開昭 6 3 - 7 6 3 8 4 (J P , A)
特開平 1 0 - 2 7 4 5 6 2 (J P , A)

(58) 調査した分野(Int.Cl.⁷, D B 名)

G01J 1/44 ~ 1/46
G01V 9/04
G01C 3/00 ~ 3/32
G01S 7/48 ~ 50, 17/00 ~ 17/88
G02B 7/11
G03B 3/00 ~ 3/12
H03F 3/08