

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-337938

(P2006-337938A)

(43) 公開日 平成18年12月14日(2006.12.14)

(51) Int. Cl.	F I	テーマコード (参考)
GO2B 6/122 (2006.01)	GO2B 6/12	D
GO2B 6/13 (2006.01)	GO2B 6/12	M
		2H147

審査請求 未請求 請求項の数 9 O L (全 15 頁)

(21) 出願番号 特願2005-165723 (P2005-165723)
 (22) 出願日 平成17年6月6日(2005.6.6)

(71) 出願人 000004226
 日本電信電話株式会社
 東京都千代田区大手町二丁目3番1号
 (71) 出願人 591230295
 NTTエレクトロニクス株式会社
 東京都渋谷区道玄坂1丁目12番1号
 (74) 代理人 100077481
 弁理士 谷 義一
 (74) 代理人 100088915
 弁理士 阿部 和夫
 (72) 発明者 肥田 安弘
 東京都千代田区大手町二丁目3番1号 日
 本電信電話株式会社内

最終頁に続く

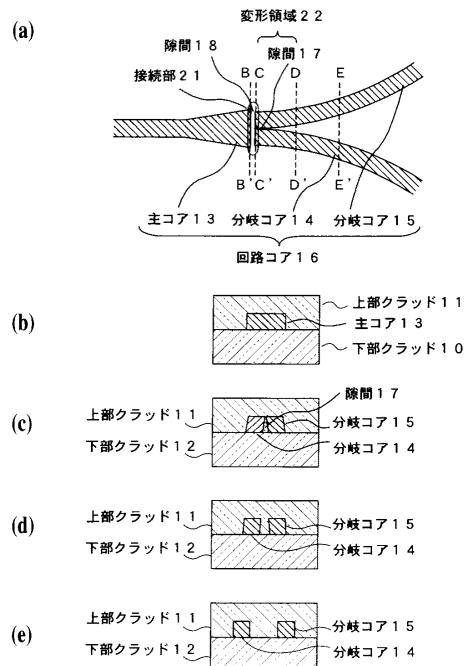
(54) 【発明の名称】 Y分岐回路およびその製造方法

(57) 【要約】

【課題】 過剰損失が小さく再現性の良いY分岐回路およびその製造方法を提供する。

【解決手段】 本発明に係るY分岐回路は、下部クラッド(10)、下部クラッド上に形成された、主コア(13)と主コアにコア接続された2本の分岐コア(14,15)とからなる回路コア(16)、および回路コアを埋め込む上部クラッド(11)を備える。主コアと2本の分岐コアとは間隔(18)を有して接続される。2本の分岐コアは、高さに対する幅の比が50%から150%であって、主コア側の端部において、下部クラッド側よりも上部クラッド側が狭い隙間(17)を有する。2本の分岐コア間の隙間は、上部クラッドで回路コアを覆う行程で、上部クラッド側が狭くなるように変形される。軟化温度がコアの軟化温度より100から250 低く、コアの軟化温度より50から200 高い温度で処理される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

下部クラッド、該下部クラッド上に形成された、主コアと該主コア接続された 2 本の分岐コアとからなる回路コア、および前記回路コアを埋め込む上部クラッドを備え、

前記主コアと前記 2 本の分岐コアとは間隔を有して接続され、

前記 2 本の分岐コアは、高さに対する幅の比が 50% から 150% であって、前記主コア側の端部において、前記下部クラッド側よりも前記上部クラッド側が狭い隙間を有することを特徴とする Y 分岐回路。

【請求項 2】

前記 2 本の分岐コアの前記隙間は、前記上部クラッド側が 1.5 μm 以下であることを特徴とする請求項 1 に記載の Y 分岐回路。 10

【請求項 3】

前記主コアと前記 2 本の分岐コアとの前記間隔は、2.5 μm 以上であることを特徴とする請求項 1 または 2 に記載の Y 分岐回路。

【請求項 4】

前記上部クラッドは前記コア層の軟化温度よりも 100 から 250 低い軟化温度の石英ガラスまたは石英系ガラスであることを特徴とする請求項 1 ないし 3 のいずれかに記載の Y 分岐回路。

【請求項 5】

前記上部クラッドは、前記コア層の軟化温度より 50 から 200 高い温度で処理されたことを特徴とする請求項 1 ないし 4 のいずれかに記載の Y 分岐回路。 20

【請求項 6】

下部クラッド上に該下部クラッドより屈折率の高いコア層を形成する工程と、前記コア層の一部を除去し、1 本の主コアと、該主コアと間隔を有して接続される、互いに隙間を有する 2 本の分岐コアと、からなる回路コアを形成する工程と、

前記回路コアより屈折率の低い上部クラッドで前記回路コアを覆う行程であって、前記 2 本の分岐コアの前記隙間が前記上部クラッド側で前記下部クラッド側より狭くする工程と

を含むことを特徴とする Y 分岐回路の製造方法。

【請求項 7】

前記回路コアを形成する前記工程は、

前記主コアと前記 2 本の分岐コアとの前記間隔を 2.5 μm 以上とする行程と、

前記 2 本の分岐コアを高さに対する幅の比が 50% から 150% とする行程と

を含むことを特徴とする請求項 6 に記載の Y 分岐回路の製造方法。 30

【請求項 8】

前記回路コアを覆う行程は、

前記回路コアを覆う前記上部クラッドが、前記コア層の軟化温度よりも 100 から 250 低い軟化温度の石英ガラスまたは石英系ガラスであって、

前記コア層の軟化温度より 50 から 200 高い温度で前記上部クラッドを処理する行程を含むことを特徴とする請求項 6 または 7 に記載の Y 分岐回路の製造方法。 40

【請求項 9】

前記回路コアを覆う前記行程は、前記上部クラッド側の前記隙間を 1.5 μm 以下にする行程であることを特徴とする請求項 6 ないし 8 のいずれかに記載の Y 分岐回路の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光通信システムの基本素子として重要な光分岐素子に関し、特に導波型で量産性や安定性に優れた低損失の Y 分岐回路およびその製造方法に関する。

【背景技術】

【0002】

インターネットや映像分配など様々なネットワークサービスの需要を背景に、各家庭まで光ファイバを敷設するFTTH(Fiber To The Home)が急速に普及しつつある。FTTHにはいくつかのネットワーク構成があるが、その中の1つであるPON(Passive Optical Network)構成は局社内の高価な伝送装置や局社からユーザ宅近所までの光ファイバを複数のユーザ間で共有するため、経済的である。このPON構成のキーデバイスとして、1本の光ファイバの光信号を複数の光ファイバに分配する光分岐素子があり、Y分岐回路を多段に縦列して構成される導波型分岐回路は量産性や安定性に優れ、広く用いられている。

【0003】

図14にY分岐回路の基本構成を示す。図14(a)は平面図で、図14(b)から(e)は図14(a)の断面線BB', CC', DD'およびEE'でそれぞれ切断した断面図である。

【0004】

図14に示すY分岐回路は、下部クラッド10、下部クラッド10上に形成された、主コア13と主コア13に接続される2本の分岐コア14および15とからなる回路コア16、および、回路コア16を埋め込む上部クラッド11を備える。主コア13と、分岐コア14および15とは、接続部21において隙間18を設けて、接続される。分岐コア14および15は、接続部21において互いに隙間17を有する。また、分岐コア14および15は、互いに接続部21からの距離が長くなるにしたがって徐々に離れる。

【0005】

図14(a)の断面線BB'は、主コア13の接続部21側の端面の位置、断面線CC'は分岐コア14および15の接続部21側の端面の位置、断面線DD'および断面線EE'は分岐コア14および15の接続部21から離れた位置を示す。

【0006】

主コア13の接続部21側の端と異なる端から入射した導波光は、主コア13を伝搬し、接続部21で分岐コア14および15に分配される。このY分岐回路をツリー状にN段(Nは正の整数)に縦列接続することで 2^N 分岐回路を構成できる。

【0007】

Y分岐回路の特性は過剰損失L(dB)と分岐比R(%)で評価される。主コア13を伝搬する光パワーを P_0 、分岐コア14および15を伝搬する光パワーをそれぞれ P_1 および P_2 と置くと、Y分岐回路の過剰損失L(dB)と分岐比R(%)はそれぞれ、

【0008】

【数1】

$$L(\text{dB}) = -10 \times \log_{10} \left(\frac{P_1 + P_2}{P_0} \right) \quad (1)$$

$$R(\%) = \frac{P_1}{P_1 + P_2} \times 100, \text{ または } R(\%) = \frac{P_2}{P_1 + P_2} \times 100 \quad (2)$$

【0009】

で与えられる。回路形状を主コア13の中心軸に対して線対称にすることにより、 $R = 50\%$ は原理的には実現可能である。ただし、分岐コア14および15が変形すると分岐比が 50% からずれたり、再現性が悪くなったりすることが知られている(例えば、特許文献1乃至3参照)。そこで、後述するように、分岐コア14および15の変形を防ぐために隙間17および18を設けることが知られている(例えば、特許文献1参照)。

【0010】

以下に導波光の分岐について詳述する。主コア13を伝搬した導波光は接続部21で分

10

20

30

40

50

岐コア 1 4 および 1 5 に伝搬される。分岐コア 1 4 および 1 5 が接続部 2 1 (断面線 C C) で近接しているので、それぞれの導波光は強く結合している。この結合状態の導波光は分岐コア 1 4 および 1 5 を伝搬しながら、徐々に各分岐コアに分離されてゆく。

【0011】

接続部 2 1 において、分岐コア 1 4 および 1 5 を伝搬する結合状態の導波光の界分布と主コア 1 3 の導波光界分布とができるだけ一致しているのが望ましい。なぜなら、両界分布の不一致が Y 分岐回路の過剰損失となるからである。すなわち、隙間 1 7 および 1 8 は配設されないのが理想的である。しかしながら、特許文献 1 で開示されているように、分岐コア 1 4 および 1 5 が癒着すること、分岐コア 1 4 と 1 5 と間に空隙が生じることを防止するように、一般的に隙間 1 7 および 1 8 が配設されるのが望ましい。

10

【0012】

次に図 1 5 (a) ~ (d) を参照して、一般的な Y 分岐回路の製造方法を説明する。図 1 5 (a) ~ (d) は分岐コア 1 4 および 1 5 の接続部 2 1 側の端部断面を示し、図 1 5 (d) が図 1 4 (c) に対応する。

【0013】

まず、図 1 5 (a) に示すように、下部クラッド 1 0 となる石英ガラス基板上に石英系ガラスでコア層 1 2 が形成される。この石英系ガラスの層は火炎堆積法 (FHD 法: Flame Hydrolysis Deposition) で形成できることが知られている (例えば、特許文献 4 参照)。すなわち、 SiCl_4 を主成分とする原料ガスを酸水素雰囲気中で燃焼することにより、石英系ガラスの微粒子が下部クラッド 1 0 上に堆積される。この微粒子をその軟化温度以上の高温で処理 (焼結) することにより透明な石英系ガラスの層が形成される。原料ガスにゲルマニウム (Ge)、硼素 (B)、燐 (P) などの塩化物ガスを混合することにより、石英系ガラスの軟化温度や屈折率が調整される。Ge や P は屈折率を高くし、B は屈折率を低くする。また、Ge、B、P のすべてが石英系ガラスの軟化温度を下げる。

20

【0014】

コア層 1 2 の屈折率は導波路構造となるために下部クラッド 1 0 の屈折率より 0.2 ~ 5% 高く設定される。この値は比屈折率差と呼ばれ、

$$\text{比屈折率差}(\%) = (\text{コア層の屈折率} - \text{下部クラッドの屈折率}) \div \text{コア層の屈折率} \times 100$$

30

で計算される。また、コア層 1 2 の石英系ガラスの軟化温度は、ガラス形成時の処理 (加熱) 工程で下部クラッド 1 0 が変形しないように、下部クラッド 1 0 の石英ガラスの軟化温度より低く設定される。

【0015】

次に、図 1 5 (b) に示すように、フォトリソグラフィ工程を通して回路形状が転写されたエッチングマスク 3 1 がコア層 1 2 の上に形成される。この際、エッチングマスク 3 1 の解像度に限界があり、 $1 \mu\text{m}$ 以下の細かなパターンを再現性良く作ることが一般的に困難である。

【0016】

その後、図 1 5 (c) に示すように、エッチングマスク 3 1 を保護層にして、回路コア以外の不要なコア層 1 2 がエッチング加工により除去され、コアリッジ 3 4 および 3 5 が形成される。このとき、コアリッジは横方向 (下部クラッド 1 0 の堆積面に対して水平方向) にも削られ、その幅はエッチングマスク 3 1 の幅よりも $1.5 \mu\text{m}$ ほど狭くなる (サイドエッチング)。これにより、2 本のコアリッジ 3 4 および 3 5 の間隔 D_2 は、2 本のエッチングマスク 3 1 の間隔 D_1 より $1.5 \mu\text{m}$ 程度広くなる。

40

【0017】

最後に、図 1 5 (d) に示すように、コア層 1 2 の場合と同様の方法を用いて、石英系ガラスで上部クラッド 1 1 が形成される。上部クラッド 1 1 の屈折率はコア層 1 2 より低く設定され、できれば下部クラッド 1 1 の屈折率と等しくなるようにするのが望ましい。また、上部クラッド 1 1 の軟化温度は、ガラス形成時の加熱工程でコア層 1 2 (コアリッ

50

ジ 3 4 および 3 5) が変形しないように、コア層 1 2 の石英系ガラスの軟化温度より低く設定される。分岐コア間隔 D は 2 本のコアリッジ 3 4 および 3 5 の間隔 D 2 とほぼ等しくなる。

【 0 0 1 8 】

【特許文献 1】特開平 4 - 7 0 6 0 5 号公報 (第 2 頁第 2 欄ないし第 3 頁第 1 欄、第 1 , 4 図)

【特許文献 2】特開平 5 - 1 5 7 9 2 5 号公報 (第 1 1 段落、第 1 5 図)

【特許文献 3】特開平 8 - 2 2 0 3 5 9 号公報 (第 5 段落、第 5 図)

【特許文献 4】特開昭 5 8 - 1 0 5 1 1 1 号公報

【発明の開示】

10

【発明が解決しようとする課題】

【 0 0 1 9 】

前述したように、再現性良く製造するために接続部 2 1 に隙間 1 7 が配設される。しかしながら、この部分で導波光の一部が散逸し、Y 分岐回路の過剰損失となっていた。図 1 6 はこの隙間 1 7 の幅である分岐コア間隔 D と Y 分岐回路の過剰損失のシミュレーション結果である。分岐コア間隔 D が広いほど 2 次関数的に損失が増加する。通常の作製方法では、エッチングマスクの解像度限界により隙間 1 7 を再現性良く作るにはエッチングマスク隙間 D 1 は $1 \mu\text{m}$ 以上必要であり、コア加工時のサイドエッチングでコアリッジの隙間はさらに $1.5 \mu\text{m}$ 増加する。すなわち、従来の技術では、分岐コア間隔 D は $2.5 \mu\text{m}$ 以上あり、そのため、Y 分岐回路の過剰損失は 0.2 dB あった。例えば、このような Y 分岐回路を 5 段縦列に接続して、3 2 分岐回路を作製した場合、過剰損失は 1 dB となる。光ファイバの損失は 1 km あたり 0.2 dB であるので、 1 dB の過剰損失は F T T H のサービス域が 5 km も減少することになる。そのため、分岐回路の損失は 0.1 dB でも低いことが要求されている。

20

【 0 0 2 0 】

本発明の目的は、過剰損失が小さく再現性の良い Y 分岐回路を提供することにある。また、本発明の目的は、過剰損失が小さく再現性の良い Y 分岐回路の製造方法を提供することにある。

【課題を解決するための手段】

【 0 0 2 1 】

30

本発明に係る Y 分岐回路は、下部クラッド、該下部クラッド上に形成された、主コアと該主コア接続された 2 本の分岐コアとからなる回路コア、および前記回路コアを埋め込む上部クラッドを備え、前記主コアと前記 2 本の分岐コアとは間隔を有して接続され、前記 2 本の分岐コアは、高さに対する幅の比が 50% から 150% であって、前記主コア側の端部において、前記下部クラッド側よりも前記上部クラッド側が狭い隙間を有することを特徴とする。

【 0 0 2 2 】

また、前記 2 本の分岐コアの前記隙間は、前記上部クラッド側が $1.5 \mu\text{m}$ 以下であることが望ましい。

【 0 0 2 3 】

40

さらに、前記主コアと前記 2 本の分岐コアとの前記間隔は、 $2.5 \mu\text{m}$ 以上であることが望ましい。

【 0 0 2 4 】

また、前記上部クラッドは前記コア層の軟化温度よりも 100 から 250 低い軟化温度の石英ガラスまたは石英系ガラスであることが望ましい。

【 0 0 2 5 】

さらに、前記上部クラッドは、前記コア層の軟化温度より 50 から 200 高い温度で処理されることが望ましい。

【 0 0 2 6 】

また、本発明に係る Y 分岐回路の製造方法は、下部クラッド上に該下部クラッドより屈

50

折率の高いコア層を形成する工程と、前記コア層の一部を除去し、1本の主コアと、該主コアと間隔を有して接続される、互いに隙間を有する2本の分岐コアと、からなる回路コアを形成する工程と、前記回路コアより屈折率の低い上部クラッドで前記回路コアを覆う行程であって、前記2本の分岐コアの前記隙間が前記上部クラッド側で前記下部クラッド側より狭くする工程とを含むことを特徴とする。

【0027】

さらに、前記回路コアを形成する前記工程は、前記主コアと前記2本の分岐コアとの前記間隔を2.5 μm 以上とする行程と、前記2本の分岐コアを高さに対する幅の比が50%から150%とする行程とを含むことが望ましい。

【0028】

また、前記回路コアを覆う行程は、前記回路コアを覆う前記上部クラッドが、前記コア層の軟化温度よりも100 から250 低い軟化温度の石英ガラスまたは石英系ガラスであって、前記コア層の軟化温度より50 から200 高い温度で前記上部クラッドを処理する行程を含むことが望ましい。

【0029】

さらに、前記回路コアを覆う前記行程は、前記上部クラッド側の前記隙間を1.5 μm 以下にする行程であることが望ましい。

【0030】

主コアと2本の分岐コアとを間隔を有する接続部で接続することにより、接続部付近で安定して分岐コアを変形させることができる。そして、エッチングマスクの解像度限界やコア加工時のサイドエッチングで制限された間隔よりも狭い間隔が形成され、Y分岐回路の過剰損失を低くすることができる。さらに、下部クラッド、回路コア、上部クラッドの軟化温度および処理温度の関係、ならびに分岐コアの高さと幅の比を定めることにより、分岐コアを適切に再現性良く変形させることが可能となる。これにより、低損失で再現性の良いY分岐回路を提供することができる。

【発明の効果】

【0031】

以上のように、本発明のY分岐回路では、分岐コアが2.5 μm 以上の間隔で離れていたコアリッジにおいて、下部クラッド側より上部クラッド側で狭くすることにより0.1 dB以下の低損失な特性を実現することができる。

【0032】

また、主コアと分岐コアとを隙間で分離して分岐コアを安定に変形できるようにし、コア層と上部クラッドを構成する材料に、上部クラッドの軟化温度がコア層の軟化温度より100から250 の範囲で低くした石英系ガラスを用い、分岐コアの幅と高さの比を50%から150%にすることにより、分岐コアの間隔が下部クラッド側より上部クラッド側で狭くなるY分岐構造を再現性良く実現することができる。

【0033】

さらに、上部クラッドをコア層の軟化温度より50 から200 の範囲で高い温度で処理することにより、分岐コアが適切に変形したY分岐回路を製造することが可能となる。

【発明を実施するための最良の形態】

【0034】

以下、図面を参照しながら本発明に係るY分岐回路およびその製造方法の実施形態について詳細に説明する。

【0035】

図1は本発明のY分岐回路の実施形態を示す。図1(a)は平面図で、図1(b)から図1(e)は図1(a)の断面線BB'、CC'、DD'およびEE'でそれぞれ切断した断面図である。

【0036】

図1に示すY分岐回路は、下部クラッド10、下部クラッド10上に形成された、主コ

10

20

30

40

50

ア 1 3 と主コア 1 3 に接続される 2 本の分岐コア 1 4 および 1 5 とからなる回路コア 1 6、および、回路コア 1 6 を埋め込む上部クラッド 1 1 を備える。主コア 1 3 と分岐コア 1 4 および 1 5 とは、接続部 2 1 において隙間 1 8 を設けて接続される。分岐コア 1 4 および 1 5 は、接続部 2 1 側の端部（断面線 C C ）において互いに隙間 1 7 を有する（図 1（c）参照）。また、分岐コア 1 4 および 1 5 は、互いに接続部 2 1 からの距離が長くなるにしたがって徐々に離れる（図 1（d）および（e）参照）。主コア 1 3 の接続部 2 1 側の端部（断面線 B B ）の幅は分岐コア 1 4 および 1 5 の接続部 2 1 側の端部（断面線 C C ）の全幅程度に拡大される。

【0037】

回路コア 1 6 は下部クラッド 1 0 上に配置され、上部クラッド 1 1 に覆われる。下部クラッド 1 0 には石英ガラス基板が用いられる。光が伝搬できるように、回路コア 1 6 は下部クラッド 1 0 の屈折率より高い石英系ガラスで形成される。上部クラッド 1 1 は分岐回路コア 1 2 の屈折率より低い石英系ガラスで形成される。上部クラッド 1 1 と下部クラッド 1 0 の屈折率は等しくするのが望ましい。

10

【0038】

分岐コア 1 4 および 1 5 の接続部 2 1 側の端部における隙間 1 7 は、下部クラッド 1 0 側よりも上部クラッド 1 1 側で狭く形成される。これは、接続部 2 1 付近で分岐コア 1 4 および 1 5 に変形し互いに寄り添うように倒れ込む変形領域 2 2 を形成することで実現される。このような分岐コアの製造方法はこの後の Y 分岐回路の製造方法の実施形態で記述する。

20

【0039】

図 2 は分岐コア 1 4 および 1 5 の接続部 2 1 側の端部における隙間 1 7 の上部クラッド側間隔と Y 分岐回路の過剰損失の関係である。分岐コア 1 4 および 1 5 の幅が 6, 8, 10 μm の場合の結果である。分岐コア 1 4 および 1 5 の高さは 8 μm である。分岐コア 1 4 および 1 5 の接続部 2 1 側の端部における隙間 1 7 は下部クラッド 1 0 側で 2.5 μm である。図中の白抜き丸印、白抜き三角印、中黒丸印はそれぞれ後述の図 4 における幅と高さの比 A が 75%、100%、125% の結果と対応する。分岐コア 1 4 および 1 5 の接続部 2 1 側の端部における隙間 1 7 の上部クラッド側の間隔が 0 μm の場合、分岐コア 1 4 および 1 5 は上部クラッド 1 1 側で接触することになる。倒れ込みがない場合の分岐損失は 0.2 dB であったが、分岐コア 1 4 および 1 5 の隙間 1 7 の上部クラッド側の間隔が 1.5 μm 以下となるように変形することで分岐損失は 0.1 dB 以下となった。従来技術の Y 分岐回路ではフォトレジストの解像度とコアリッジのサイドエッチングにより 2.5 μm 以下の隙間 1 7 を作製することは困難であったが、分岐コア 1 4 および 1 5 が倒れ込むことにより分岐コア 1 4 および 1 5 の接続部 2 1 側の端部における隙間 1 7 の上部クラッド 1 1 側の間隔を 1.5 μm 以下とすることができ、Y 分岐回路の低損失化を達成できた。

30

【0040】

次に図 3（a）～（e）を参照して、本発明の Y 分岐回路の製造方法の実施形態を説明する。図 3（a）～（d）は分岐コア 1 4 および 1 5 の接続部 2 1 側端部の断面を示し、図 3（d）が図 1（c）に対応する。図 3（e）は、図 3（d）の分岐コア 1 4 を拡大して実線で示すとともに、変形領域における分岐コア 1 4（コアリッジ 3 5）の変形前の状態を破線で示す。

40

【0041】

工程の概略は、従来技術（図 1 5）と同様である。すなわち、下部クラッド 1 0 となる石英ガラス基板上に石英系ガラスでコア層 1 2 が形成される（図 3（a））。次に、フォトリソグラフィ工程で Y 分岐回路の形状がエッチングマスク 3 1 に転写され（図 3（b））、このエッチングマスク 3 1 を保護層にしてエッチング加工でコアリッジ 3 4 および 3 5 が形成される（図 3（c））。最後に、コアリッジ 2 2 を覆うように石英系ガラスで上部クラッド 1 1 が形成される（図 3（d））。

【0042】

50

発明者は、上部クラッド11を形成する際に、接続部21付近で分岐コア14および15を倒れ込ませて変形領域22を形成することにより、過剰損失の低いY分岐回路が製造できることを発見した。そして、Y分岐回路の形状や製造方法を吟味し、適切な条件を見出した。以下にその条件をまとめる。

[1] 主コアと分岐コアとが2.5 μm以上の隙間で分離されていること。

[2] 分岐コアの幅が高さに対して50%から150%の範囲であること。

[3] 上部クラッドの軟化温度はコア層の軟化温度より低く、その差が100 から250 であること。

[4] 上部クラッドは、コア層の軟化温度より50 から200 の範囲で高い温度で処理して形成されること。

10

【0043】

上記条件[1]と同様の技術が特許文献1に開示されている。特許文献1には、主コア13と分岐コア14および15に隙間18を設けることにより、分岐コア間の隙間17に十分な量のガラスが供給され、分岐コア14および15の倒れ込みが防止されることが記述されている。本発明は、これとは逆で、上記条件[1]は分岐コアを安定的に倒れ込ませるための必要条件となる。なぜならば、主コア13と分岐コア14および15とが切れ目なく接続していると、主コア13は分岐コア14および15の倒れ込みを抑制するからである。すなわち、本発明と特許文献1とは隙間18を設けることの目的と効果が全く異なる。

【0044】

上記条件[2]～[4]は、分岐コアの倒れ込みに関する条件である。従来、Y分岐回路に限らず隣接するコアの倒れ込みは解決すべき課題として認識されていた。前述の特許文献1では上部クラッドとなる石英系ガラス微粒子の供給不足により隣接するコアの倒れ込みが生じることが述べられている。また、特許文献2では上部クラッドとコアの透明ガラス化温度の差が最大で200 程度しかないことが隣接するコアの倒れ込みの理由とされている。特許文献3では、火炎堆積法を用いた上部クラッドガラス形成において、ガラス透明化時のガラス微粒子の収縮により隣接するコアの倒れ込みが生じることが報告されている。いずれの特許文献においても、隣接するコアの倒れ込みは解決すべき課題とされ、その解決の方法が記述されている。

20

【0045】

発明者は、従来課題となっていた隣接するコアの倒れ込みが、Y分岐回路の低損失化に有効であることを発見した。そして、Y分岐回路を構成する回路コアが前記条件[1]を満たす場合、さらに前記条件[2]～[4]を備えることにより、Y分岐回路の分岐比を再現性良く50%にでき、分岐損失を従来よりも小さくできることを見出した。

30

【0046】

以下に前記条件[2]～[4]を見出した過程をまとめる。

発明者は、分岐コアの変形に影響を与えるものとして、分岐コアの幅と高さの比A(%) (=幅÷高さ×100)と上部クラッドとコア層のガラス軟化温度の差Ts (=コア層の軟化温度Tsc - 上部クラッドの軟化温度Tso)に着目し、それらと変形の様子を調べた。

40

【0047】

調査したY分岐回路は以下のように作製された。まず、下部クラッド10である軟化温度1700 の石英基板上に、火炎堆積法で軟化温度1050 の石英系ガラス微粒子が堆積され、1350 で透明化されて厚さ8 μmのコア層12が形成された。コア層12の屈折率は下部クラッド10より0.3%高くなるように調整された(比屈折率差=0.3%)。次にフォトリソグラフィ工程とエッチング加工を用いて、接続部21で2.5 μm間隔の2本の分岐コアリッジ34および35を有するY分岐回路形状のコアリッジが形成された。このとき、幅2, 4, 6, 8, 10, 12, 14, および16 μmのコアリッジが同一基板上に形成された。この方法で回路コアリッジ付き基板が7枚用意された。そして各コアリッジ上にそれぞれ軟化温度が650, 750, 800, 850, 900,

50

950, および1000の石英系ガラス微粒子が火炎堆積法で堆積された。そして、それぞれ石英系ガラス微粒子の軟化温度より300高温で処理(透明化)されて上部クラッド11が形成された。上部クラッド11の屈折率は下部クラッド10と等しくなるように調整された。

【0048】

図4に先端部における分岐コア14および15の倒れ込み量の評価結果を示す。横軸は分岐コアの幅と高さの比Aを、縦軸はコア層12と上部クラッド11との軟化温度差 T_s を表す。図中の白抜き丸印、白抜き三角印、中黒丸印、およびばつ印は、分岐コア14および15の倒れ込み量の違いを表す。白抜き丸印は倒れ込み量が $0.5\mu\text{m}$ 以上、白抜き三角印は倒れ込み量が $0.5\mu\text{m}$ 未満、中黒丸印は倒れ込みがなかった結果を表す。ばつ印はコアが不適切に変形した結果を表す。図3(c)において、コアリッジ34と35の間隔が $2.5\mu\text{m}$ であり、倒れ込み量が $0.5\mu\text{m}$ であるならば、図2の上部クラッド側間隔が $1.5\mu\text{m}$ の場合に相当する。

10

【0049】

概して、分岐コアの幅と高さの比Aが小さいほど、また、軟化温度差 T_s が小さいほど倒れ込み量が大きくなった。しかし、 $A < 50\%$ では、分岐コア14および15が非対称に変形したり、接続部21から十分に離れた位置においても倒れたりしていた。また、 $T_s = 50$ では、分岐コア14および15が丸まるように変形した。これらの状態(図4中のばつ印)では分岐比が50%からずれたり、過大な過剰損失が生じたりしてY分岐回路として不適切であった。一方、 $A = 175\%$ や $T_s = 300$ のY分岐回路では、分岐コア14および15の顕著な倒れ込みは観測されなかった(図4中の中黒丸印)。白抜き丸印、白抜き三角印で示す条件では、分岐コア14および15は変形領域22で倒れ込み、それ以外では変形せず、Y分岐回路の分岐コアとして適用できた。

20

【0050】

図2に示すように、分岐コアが上部クラッド側で接近すると過剰損失が減少する。そのため、図4の白抜き丸印で示す範囲が低損失なY分岐の分岐コアとして適切な領域を表す。すなわち、分岐コアの幅と高さの比Aが50%から150%であり(条件[2])、軟化温度差 T_s が100から250の範囲であった(条件[3])。

【0051】

図5に上記条件[1]を満たさない例として、隙間18を配設せずに作製したY分岐回路の平面図を示す。

30

【0052】

石英基板上に軟化温度1050、比屈折率0.3%の石英系ガラスで回路コア16が形成された。上部クラッド11の軟化温度は900であった。分岐コア14および15の高さと幅はともに $8\mu\text{m}$ であった。

【0053】

この例では、隙間18がないために、二つの問題点が生じた。一つは接続部21付近で分岐コア14および15が自由に変形できず、隙間17がなだらかに狭く形成されなかった。もう一つは、石英系ガラス微粒子の供給不足により、分岐コア14および15が接続部21から離れた領域で、急激に変形した。これら不良変形領域のために、分岐比は50%からずれ、損失も大きくなった。

40

【0054】

発明者はさらに厚さ $6\mu\text{m}$ で比屈折率差0.7%のコア層や厚さ $7\mu\text{m}$ で比屈折率差0.4%のコアに関しても同様の調査が実施した。そして、分岐コアの幅と高さの比Aが50%から150%、軟化温度差 T_s が100から250の範囲で、分岐コア14および15が適切に倒れ込み、Y分岐回路の過剰損失が低減できることを見出した。

【0055】

さらに、発明者はコア層12の軟化温度 T_{sc} と、上部クラッド11の軟化温度 T_{so} および高温による処理(透明化)の温度 T_{to} について調査し、コアの状態や、Y分岐回路の過剰損失を評価した。図6から図12に各温度と評価結果を示す。 T_s はコア層1

50

2の軟化温度と上部クラッド11の軟化温度の差($T_{sc} - T_{so}$)を表す。なお、図6は図4の結果に対応するものである。

【0056】

ここで、白抜き丸印は分岐コア14および15が適切に変形して上部クラッド11側でその隙間17が $1.5\mu\text{m}$ 以下となり、Y分岐回路の過剰損失が 0.1dB 以下であったことを表す。中黒丸印は変形がない場合や変形不足の場合で、過剰損失が 0.1dB より高かったことを表す。ばつ印はコアが不適切に変形した結果を表す。また、中黒四角印は上部クラッド11の透明化が不完全で良好な導波路が得られなかったことを表す。

【0057】

これら図6から図12に示す結果は、コアの軟化温度 T_{sc} 、上部クラッドの軟化温度 T_{so} 、上部クラッドの透明化温度 T_{to} の間に適切な関係があることを示している

その中で特に図8の結果は、コアの軟化温度 T_{sc} が上部クラッドの軟化温度 T_{so} より 300 以上高いと、どの上部クラッドの軟化温度であっても分岐コアの良好な変形が得られないことを示している。 T_{to} が T_{sc} より低い場合は、コアは軟化せず変形しないのは明らかである。一方、 T_{to} が T_{sc} より高い場合には、コアは軟化するが、その透明化温度では上部クラッドは粘度がかなり下がって分岐コアの隙間に容易に入ることができ、分岐コアを変形することができない。 T_{to} が一層高くなると($T_{to} = 1300$)、分岐コアが自ら丸まるように変形する。

【0058】

図6から図12に示す結果から、コア層と上部クラッドの軟化温度の差 $T_s (= T_{sc} - T_{so})$ 、および上部クラッドの高温による処理(透明化)の温度と軟化温度との差 $T_t (= T_{to} - T_{so})$ をパラメータにして、評価結果を図13に示す。この図より、図中の5点A, B, C, DおよびEで囲まれた五角形の領域内で、良好なY分岐回路が実現できることがわかる。この領域を数式で表すと、

$$100 \leq T_s \leq 250 \quad \text{式(1)}$$

$$T_s + 50 \leq T_t \leq T_s + 200 \quad \text{式(2)}$$

$$T_t \leq 200 \quad \text{式(3)}$$

の3式が同時に満たされる場合となる。式(1)は、

$$T_{sc} - 250 \leq T_{so} \leq T_{sc} - 100 \quad \text{式(1')}$$

と同義で、前記条件[3]に相当する。また式(2)は、

$$T_{sc} + 50 \leq T_{to} \leq T_{sc} + 200 \quad \text{式(2')}$$

と同義で、前記条件[4]に相当する。式(3)は、上部クラッドの透明化温度をその軟化温度より 200 以上高くする必要があるのであることを示している。

【0059】

また、以上の調査では、下部クラッド10に軟化温度 1700 の石英基板を使用した。下部クラッドの材料やその軟化温度はこれに限定されるものではない。一般的な火炎堆積法による石英系ガラスを用いた導波型光回路の製造方法と同様に、下部クラッドの軟化温度がコア層の透明化温度より高ければ本発明のY分岐回路を作製することができる。

【0060】

なお、本発明のY分岐回路およびその製造方法における石英系ガラスの製造方法は、火炎堆積法に限定されるものではなく、軟化温度と高温熱処理温度の関係が本発明の温度関係を満たせばCVD(Chemical Vapor Deposition)法、スパッタ法、蒸着法、ゾルゲル法など他の製造方法であっても適用できる。

【0061】

また、本発明のY分岐回路およびその製造方法は、Y分岐回路単体のみの適用に限定されるものではなく、Y分岐回路を多段に従属接続した光分岐回路や、Y分岐回路の2本の分岐コアに別のY分岐回路の2本の分岐コアをそれぞれつないで構成したマッハ・ツェンダ干渉計など、Y分岐回路を含むすべての導波型回路に適用できるものである。

【図面の簡単な説明】

【0062】

【図 1】本発明の Y 分岐回路の実施形態を説明する図である。

【図 2】Y 分岐回路の分岐コアの上部クラッド側間隔と過剰損失の関係を説明する図である。

【図 3】本発明の Y 分岐回路の製造方法の実施形態を説明する図である。

【図 4】本発明の Y 分岐回路およびその製造方法に関して、分岐コアの倒れ込み量の評価結果を示す図である。

【図 5】接続部に隙間を配設しない場合の Y 分岐回路の平面図である。

【図 6】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

10

【図 7】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

【図 8】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

【図 9】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

【図 10】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

20

【図 11】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

【図 12】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度、および上部クラッドの高温による処理の温度と、コアの状態および Y 分岐回路の過剰損失との関係の評価した結果を示す図である。

【図 13】本発明の Y 分岐回路およびその製造方法に関して、コア層の軟化温度、上部クラッドの軟化温度および透明化温度と Y 分岐回路の評価結果の関係を説明する図である。

30

【図 14】従来の Y 分岐回路を説明する図である。

【図 15】従来の Y 分岐回路の製造方法を説明する図である。

【図 16】先端部における分岐コアの隙間と Y 分岐回路の過剰損失を説明する図である。

【符号の説明】

【0063】

10 下部クラッド

11 上部クラッド

12 コア層

13 主コア

14, 15 分岐コア

16 回路コア

17, 18 隙間

21 接続部

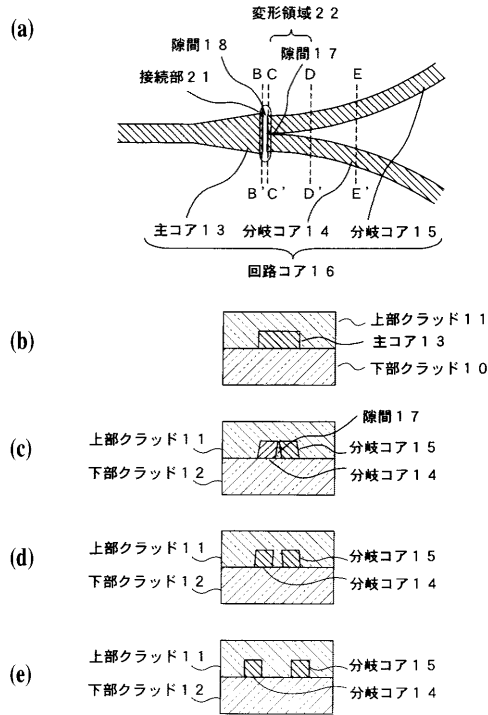
22 変形領域

31 エッチングマスク

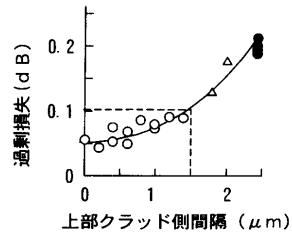
34, 35 コアリッジ

40

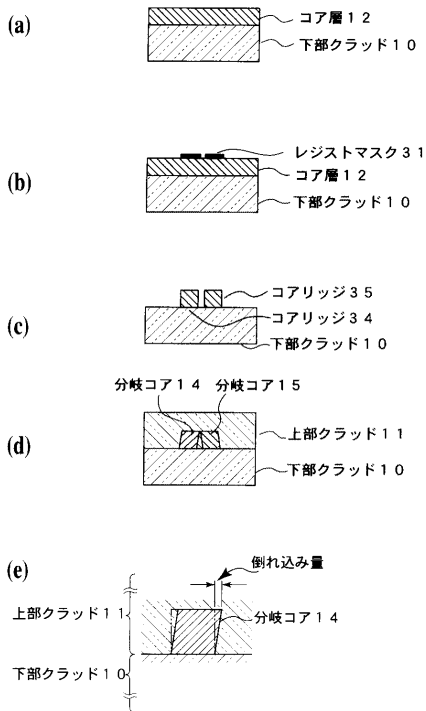
【 図 1 】



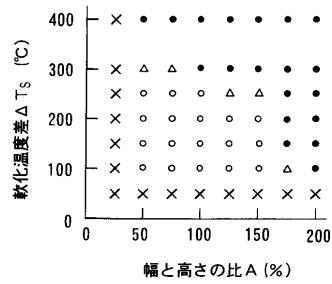
【 図 2 】



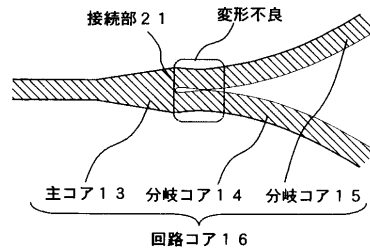
【 図 3 】



【 図 4 】



【 図 5 】



【 図 6 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
1050	650	950	400	300	●
1050	750	1050	300	300	●
1050	800	1100	250	300	○
1050	850	1150	200	300	○
1050	900	1200	150	300	○
1050	950	1250	100	300	○
1050	1000	1300	50	300	×

【 図 9 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
1050	850	1000	200	150	■
1050	850	1100	200	250	○
1050	850	1200	200	350	○
1050	850	1300	200	450	×

【 図 7 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
1050	650	1150	400	500	×
1050	750	1150	300	400	×
1050	800	1150	250	350	○
1050	850	1150	200	300	○
1050	900	1150	150	250	○
1050	950	1150	100	200	○
1050	1000	1150	50	150	■

【 図 10 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
1000	850	1000	150	150	■
1000	850	1100	150	250	○
1000	850	1200	150	350	○
1000	850	1300	150	450	×

【 図 8 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
1050	750	1000	300	250	●
1050	750	1100	300	350	●
1050	750	1200	300	450	●
1050	750	1300	300	550	×

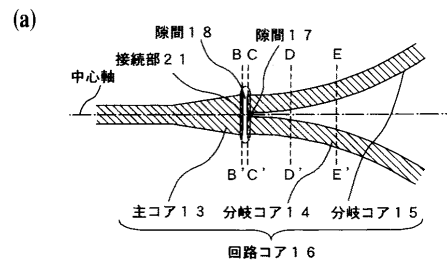
【 図 11 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
1000	750	1000	250	250	●
1000	750	1100	250	350	○
1000	750	1200	250	450	○
1000	750	1300	250	550	×

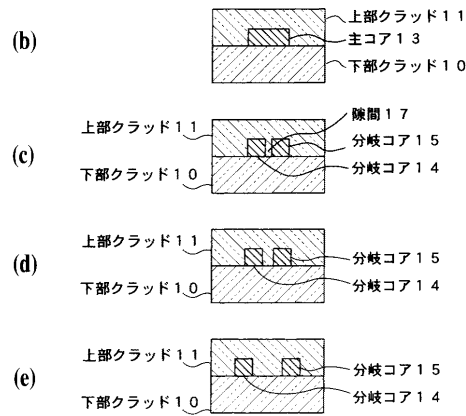
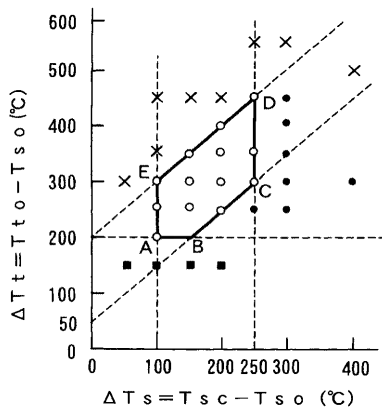
【 図 12 】

Tsc(°C)	Tso(°C)	Tto(°C)	ΔTs(°C)	ΔTt(°C)	評価
950	850	1000	100	150	■
950	850	1100	100	250	○
950	850	1200	100	350	×
950	850	1300	100	450	×

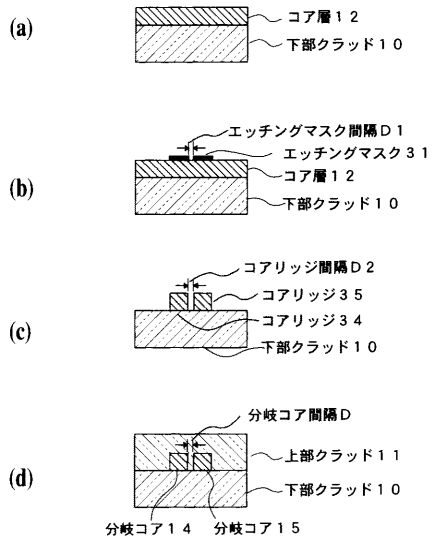
【 図 14 】



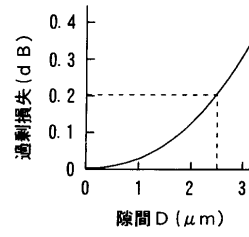
【 図 13 】



【 図 1 5 】



【 図 1 6 】



フロントページの続き

- (72)発明者 小湊 俊海
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
- (72)発明者 井上 靖之
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
- (72)発明者 高戸 範夫
東京都渋谷区道玄坂1丁目12番1号 エヌティティエレクトロニクス株式会社内
- (72)発明者 大村 泰盛
東京都渋谷区道玄坂1丁目12番1号 エヌティティエレクトロニクス株式会社内
- Fターム(参考) 2H147 AB31 BB02 BD20 BE01 BE13 BE17 EA14A EA14B EA14C FA03
FA06 FA09 FA18 FA21 FA26 FC01 FF08 FF09 GA19