



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년01월26일
(11) 등록번호 10-2491647
(24) 등록일자 2023년01월18일

(51) 국제특허분류(Int. Cl.)
G06F 3/046 (2006.01) G06F 3/0354 (2013.01)
G06F 3/041 (2006.01) H01B 7/00 (2006.01)
H05K 1/14 (2006.01)
(52) CPC특허분류
G06F 3/046 (2013.01)
G06F 3/03545 (2013.01)
(21) 출원번호 10-2017-0150723
(22) 출원일자 2017년11월13일
심사청구일자 2020년11월12일
(65) 공개번호 10-2019-0054463
(43) 공개일자 2019년05월22일
(56) 선행기술조사문헌
KR1020160000803 A*
(뒷면에 계속)

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
김용운
대구광역시 수성구 범어천로 200, 204동 2001호(범어동, 범어 월드메르디앙 웨스턴 카운티)
이장훈
경상북도 구미시 옥계북로 69, 108동 1102호 (옥계동, 현진에버빌애플파이어아파트)
(74) 대리인
권혁록, 이정순

전체 청구항 수 : 총 10 항

심사관 : 이후락

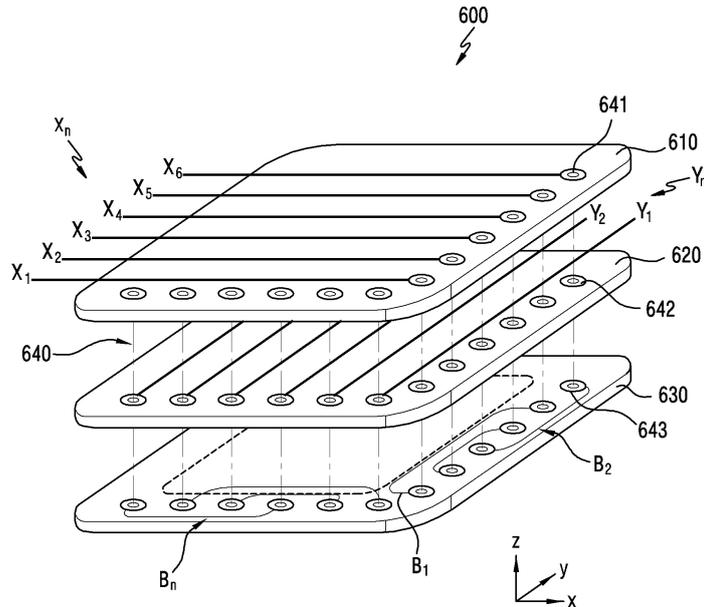
(54) 발명의 명칭 감지 패널을 포함하는 전자 장치

(57) 요약

본 개시의 다양한 실시 예에 따르는 전자 장치는, 전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징; 상기 전면 플레이트와 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트를 통하여 노출되는 디스플레이 패널; 상기 디스플레이 패널 및 후면 플레이트 사이에 개재되는

(뒷면에 계속)

대표도 - 도6a



EMR(electromagnetic radiation) 감지 패널; 및 상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고, 상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되, 상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고, 상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며, 상기 제3층은, 제3 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 도전성 비아(conductive via)를 통하여, 전기적으로 연결될 수 있다.

(52) CPC특허분류

G06F 3/0416 (2021.08)

H01B 7/00 (2013.01)

H05K 1/147 (2013.01)

(56) 선행기술조사문헌

US20110279405 A1*

US20030001567 A1*

US20170075444 A1

US20170153748 A1

KR1020170089524 A

KR1020170041749 A

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

전자 장치에 있어서,

전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는(facing away) 후면 플레이트를 포함하는 하우징;

상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트를 통하여 노출되는 디스플레이 패널;

상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및

상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고,

상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되,

상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고,

상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며,

상기 제3층은, 제3 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 도전성 비아(conductive via)를 통하여, 전기적으로 연결되고, 및

상기 제1층은 제4 복수의 도전성 라인들을 포함하고, 상기 제4 복수의 도전성 라인들의 각각은 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층 및/또는 상기 제2층에 관통하여 형성된 상기 도전성 비아를 통하여, 전기적으로 연결되는 것을 특징으로 하는 전자 장치.

청구항 2

삭제

청구항 3

제1항에 있어서, 상기 제2층은 제5 복수의 도전성 라인들을 포함하고, 상기 제5 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층 및/또는 상기 제2층에 관통하여 형성된 상기 도전성 비아를 통하여, 전기적으로 연결되는 것을 특징으로 하는 전자 장치.

청구항 4

◆청구항 4은(는) 설정등록료 납부시 포기되었습니다.◆

제1항에 있어서, 상기 제2층은 상기 제1층 및 상기 제3층 사이에 개재되는 것을 특징으로 하는 전자 장치.

청구항 5

◆청구항 5은(는) 설정등록료 납부시 포기되었습니다.◆

제1항에 있어서, 상기 제3층은 상기 제1층 및 상기 제2층 사이에 개재되는 것을 특징으로 하는 전자 장치.

청구항 6

제1항에 있어서, 상기 제3 복수의 도전성 라인들의 각각은, 상기 전면 플레이트의 위에서 보았을 때, 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각에 실질적으로 수직(perpendicular)하는 부분을 포함하는 것을 특징으로 하는 전자 장치.

청구항 7

제1항에 있어서, 상기 제3 복수의 도전성 라인들은 상기 제3층의 주변부(peripheral portion)에 위치되는 것을 특징으로 하는 전자 장치.

청구항 8

제7항에 있어서 상기 EMR 감지 패널은 상기 주변부의 적어도 일부를 포함하는 굽힘 부분을 포함하는 것을 특징으로 하는 전자 장치.

청구항 9

제1항에 있어서, 상기 제3 복수의 도전성 라인은 상기 제1 복수의 도전성 라인들 및/또는 상기 제2 복수의 도전성 라인들 중 두 개의 라인들을 전기적으로 연결하여 루프 코일을 형성하는 것을 특징으로 하는 전자 장치.

청구항 10

제1항에 있어서, 상기 도전성 비아는, 상기 전면 플레이트를 위에서 보았을 때, 상기 디스플레이 패널이 상기 전면 플레이트를 통하여 노출되는 영역의 밖에 위치되는 것을 특징으로 하는 전자 장치.

청구항 11

제1항에 있어서, 상기 제4 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 실질적으로 평행한 부분을 포함하는 것을 특징으로 하는 전자 장치.

청구항 12

제3항에 있어서, 상기 제5 복수의 도전성 라인들은 상기 제2 복수의 도전성 라인들과 실질적으로 평행한 부분을 포함하는 것을 특징으로 하는 전자 장치.

청구항 13

제1항에 있어서, 상기 제3 복수의 도전성 라인들 중 적어도 일부는, 상기 전면 플레이트를 위에서 보았을 때, 상기 제1 복수의 도전성 라인들 중 최 외곽에 배치된 도전성 라인과 상기 제2 복수의 도전성 라인들 중의 최 외곽에 배치된 도전성 라인보다 밖에 배치되는 것을 특징으로 하는 전자 장치.

청구항 14

◆청구항 14은(는) 설정등록료 납부시 포기되었습니다.◆

전자 장치에 있어서,

전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징;

상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트의 활성 영역을 통하여 노출되는 디스플레이 패널;

상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및

상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고,

상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되,

상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고,

상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며,

상기 제3층은, 제3 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 도전성 비아(conductive via)를 통하여, 전기적으로 연결되되,

상기 도전성 비아는, 상기 전면 플레이트를 위에서 볼 때, 상기 활성 영역의 바깥 영역에 배치되고,

상기 제1층은 제4 복수의 도전성 라인들을 포함하고, 상기 제4 복수의 도전성 라인들의 각각은 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층 및/또는 상기 제2층에 관통하여 형성된 상기 도전성 비아를 통하여, 전기적으로 연결되는 것을 특징으로 하는 전자 장치.

청구항 15

◆청구항 15은(는) 설정등록료 납부시 포기되었습니다.◆

제14항에 있어서, 상기 제3 복수의 도전성 라인들 중 적어도 일부는, 상기 전면 플레이트의 위에서 볼 때, 상기 활성 영역의 바깥 영역에 배치되는 것을 특징으로 하는 전자 장치.

청구항 16

◆청구항 16은(는) 설정등록료 납부시 포기되었습니다.◆

제14항에 있어서, 상기 제3 복수의 도전성 라인들 중 적어도 일부는, 상기 전면 플레이트의 위에서 볼 때, 상기 활성 영역 내에서 상기 제1 복수의 도전성 라인들 및 상기 제2 복수의 도전성 라인들과 교차되지 않는 것을 특징으로 하는 전자 장치.

청구항 17

◆청구항 17은(는) 설정등록료 납부시 포기되었습니다.◆

제14항에 있어서, 상기 제3 복수의 도전성 라인은 상기 제1 복수의 도전성 라인들 및/또는 상기 제2 복수의 도전성 라인들 중 두 개의 라인들을 전기적으로 연결하여 루프 코일을 형성하는 것을 특징으로 하는 전자 장치.

청구항 18

◆청구항 18은(는) 설정등록료 납부시 포기되었습니다.◆

전자 장치에 있어서,

전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징;

상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트의 활성 영역을 통하여 노출되는 디스플레이 패널;

상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및

상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고,

상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되,

상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고,

상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며,

상기 제3층은, 제3 복수의 도전성 라인들 및 제4 복수의 도전성 라인들을 포함하되,

상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 제1 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 제1 도전성 비아(conductive via)를 통하여, 전기적으로 연결되고,

상기 제4 복수의 도전성 라인들 각각은 상기 제1 복수의 도전성 라인들 및 상기 제2 복수의 도전성 라인들의 각각의 제2 단에, 상기 제1층, 상기 제2층 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 제2 도전성 비아를 통하여, 전기적으로 연결되어 상기 제3층에 포함된 커넥터에 통합되도록 구성되는 것을 특징으로 하는 전자 장치.

청구항 19

◆청구항 19은(는) 설정등록료 납부시 포기되었습니다.◆

제18항에 있어서, 상기 커넥터는 가요성 인쇄회로기판을 통하여 상기 감지 회로에 전기적으로 연결되는 것을 특징으로 하는 전자 장치.

청구항 20

◆청구항 20은(는) 설정등록료 납부시 포기되었습니다.◆

제18항에 있어서, 상기 제1 도전성 비아 및 제2 도전성 비아는, 상기 전면 플레이트를 위에서 볼 때, 상기 활성 영역의 바깥 영역에 배치되는 것을 특징으로 하는 전자 장치.

발명의 설명

기술 분야

[0001] 본 발명의 다양한 실시 예들은 감지 패널을 포함하는 전자 장치에 관한 것이다.

배경 기술

[0002] 전자 장치는 화면을 통해 다양한 기능들이 부가되어 복합적인 기능을 수행할 수 있다. 예를 들면, 전자 장치는 화면(또는 활성 영역(active area))을 통해 노출되는 터치 회로가 포함된 디스플레이를 이용하여 콘텐츠의 출력 및 제어, 터치 감지 기능 등을 수행할 수 있다. 한편, 전자 장치는 화면을 둘러싸는 베젤(bezel)(또는 비활성 영역(inactive area))을 포함할 수 있다. 베젤은 화면에 입출력 신호를 전송하기 위한 배선, 구동회로, 도전성

연결 부재 등이 실장되는 영역으로서, 불투명 인쇄층 등을 통해 사용자에게 시인되지 않도록 구현될 수 있다. 최근 들어, 심미적 만족감(aesthetical pleasing)을 높이기 위하여 전자 장치의 베젤의 면적을 줄이려는 추세에 있다.

발명의 내용

해결하려는 과제

[0004] 전자 장치는 기존의 터치스크린 디스플레이와 더불어, 스타일러스 펜을 이용한 지시 위치를 검출하는 전자기 방사(electromagnetic radiation, EMR) 감지 패널을 더 포함할 수 있다. EMR 감지 패널은 스타일러스 펜에 포함된 공진회로와의 전자기 방사 현상을 이용하여 지시 위치를 검출할 수 있다. 다만, 종래의 EMR 감지 패널은, 루프 코일 패턴의 설계 상의 제약에 따라, 가장자리(edge) 영역에서 정확한 위치 검출이 어려울 수 있다. 본 개시의 다양한 실시 예들은 활성 영역의 전 영역에서 정확하게 위치 검출이 가능한 EMR 감지 패널을 제공할 수 있다.

과제의 해결 수단

[0006] 본 개시의 다양한 실시 예에 따르는 전자 장치는, 전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징; 상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트를 통하여 노출되는 디스플레이 패널; 상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및 상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고, 상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되, 상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고, 상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 상기 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며, 상기 제3층은, 제3 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 도전성 비아(conductive via)를 통하여, 전기적으로 연결될 수 있다.

[0007] 본 개시의 다양한 실시 예에 따르는 전자 장치에 있어서, 전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징; 상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트의 활성 영역을 통하여 노출되는 디스플레이 패널; 상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및 상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고, 상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되, 상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고, 상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며, 상기 제3층은, 제3 복수의 도전성 라인들 및 제4 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 제1 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 제1 도전성 비아(conductive via)를 통하여, 전기적으로 연결되고, 상기 제4 복수의 도전성 라인들 각각은 상기 제1 복수의 도전성 라인들 및 상기 제2 복수의 도전성 라인들의 각각의 제2 단에, 상기 제1층, 상기 제2층 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 제2 도전성 비아를 통하여, 전기적으로 연결되어 상기 제3층에 포함된 커넥터에 통합되도록 구성될 수 있다.

발명의 효과

[0009] 본 개시의 다양한 실시 예에 따르는 감지 패널을 포함하는 전자 장치는, 활성 영역의 가장자리에서도 스타일러스 펜을 이용한 지시 위치를 정확하게 검출할 수 있다. 이 외에, 본 개시를 통해 직접적 또는 간접적으로 파악되는 다양한 효과들이 제공될 수 있다.

도면의 간단한 설명

- [0011] 도 1은, 다양한 실시 예들에 따른, 네트워크 환경 내의 전자 장치의 블록도이다.
- 도 2는 본 개시의 다양한 실시 예에 따른 전자 장치의 사시도이다.
- 도 3은 본 개시의 다양한 실시 예에 따른 곱힘 디스플레이를 포함하는 전자 장치의 분리 사시도이다.
- 도 4는 본 개시의 다양한 실시 예에 따르는 감지 패널을 제어하는 장치의 기능적 구성의 예를 도시한다.
- 도 5는 종래의 감지 패널을 포함하는 전자 장치 및 그 동작 예를 도시한다.
- 도 6a는 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층 구조를 나타내는 사시도이다.
- 도 6b는 도 6a의 다양한 실시 예에 따르는 감지패널을 위에서 바라본 평면도이다.
- 도 7은 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층 구조를 나타내는 사시도이다.
- 도 8은 본 개시의 다양한 실시 예에 따르는 감지 패널이 전자 장치에 탑재되는 상태를 나타내는 평면도이다.
- 도 9는 본 개시의 다양한 실시 예에 따르는 감지 패널이 전자 장치에 탑재된 상태를 나타내는 단면도이다.
- 도 10은 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층구조의 다른 예를 사시도이다.
- 도 11a는 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층구조의 또 다른 예를 나타내는 사시도이다.
- 도 11b는 도 11a의 다양한 실시 예에 따르는 감지 패널의 단면도를 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0012] 이하, 본 개시의 다양한 실시 예가 첨부된 도면을 참조하여 기재된다. 그러나, 이는 본 개시를 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 개시의 실시 예의 다양한 변경(modification), 균등물(equivalent), 및/또는 대체물(alternative)을 포함하는 것으로 이해되어야 한다. 도면의 설명과 관련하여, 유사한 구성요소에 대해서는 유사한 참조 부호가 사용될 수 있다.
- [0013] 본 개시에서, "가진다," "가질 수 있다," "포함한다," 또는 "포함할 수 있다" 등의 표현은 해당 특징(예: 수치, 기능, 동작, 또는 부품 등의 구성요소)의 존재를 가리키며, 추가적인 특징의 존재를 배제하지 않는다.
- [0014] 본 개시에서, "A 또는 B," "A 또는/및 B 중 적어도 하나," 또는 "A 또는/및 B 중 하나 또는 그 이상" 등의 표현은 함께 나열된 항목들의 모든 가능한 조합을 포함할 수 있다. 예를 들어, "A 또는 B," A 및 B 중 적어도 하나, "또는" A 또는 B 중 적어도 하나"는, (1) 적어도 하나의 A를 포함, (2) 적어도 하나의 B를 포함, 또는 (3) 적어도 하나의 A 및 적어도 하나의 B 모두를 포함하는 경우를 모두 지칭할 수 있다.
- [0015] 다양한 실시 예에서 사용된 "제 1," "제 2," "첫째," 또는 "둘째," 등의 표현들은 다양한 구성요소들을, 순서 및/또는 중요도에 상관없이 수식할 수 있고, 해당 구성요소들을 한정하지 않는다. 상기 표현들은 한 구성요소를 다른 구성요소와 구분하기 위해 사용될 수 있다. 예를 들어, 제1사용자 기기와 제2사용자 기기는, 순서 또는 중요도와 무관하게, 서로 다른 사용자 기기를 나타낼 수 있다. 예를 들어, 본 개시의 권리 범위를 벗어나지 않으면서 제 1 구성요소는 제 2 구성요소로 명명될 수 있고, 유사하게 제 2 구성요소도 제 1 구성요소로 바꾸어 명명될 수 있다.
- [0016] 어떤 구성요소(예: 제 1 구성요소)가 다른 구성요소(예: 제 2 구성요소)에 "(기능적으로 또는 통신적으로) 연결되어 ((operatively or communicatively) coupled with/to)" 있다거나, "접속되어 (connected to)" 있다고 언급된 때에는, 상기 어떤 구성요소가 상기 다른 구성요소에 직접적으로 연결되거나, 다른 구성요소(예: 제 3 구성요소)를 통하여 연결될 수 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소 (예: 제 1 구성요소)가 다른 구성요소 (예: 제 2 구성요소)에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 상기 어떤 구성요소와 상기 다른 구성요소 사이에 다른 구성요소(예: 제 3 구성요소)가 존재하지 않는 것으로 이해될 수 있다.
- [0017] 본 개시에서 사용된 표현 "~하도록 구성된 (또는 설정된)(configured to)"은 상황에 따라, 예를 들어, "~에 적합한 (suitable for)," "하는 능력을 가지는 (having the capacity to)," "하도록 설계된 (designed to)," "하도록 변경된 (adapted to)," "~하도록 만들어진 (made to)," 또는 "~를 할 수 있는(capable of)"과 바꾸어 사용될 수 있다. 용어 "~하도록 구성 (또는 설정)된"은 하드웨어적으로 "특별히 설계된(specifically designed to) 것만 반드시 의미하지 않을 수 있다. 대신, 어떤 상황에서는, "~하도록 구성된 장치" 라는 표현은, 그 장치

가 다른 장치 또는 부품들과 함께 "~할 수 있는"것을 의미할 수 있다. 예를 들어, 문구 A, B, 및 C를 수행하도록 구성(또는 설정)된 중앙처리장치"는 해당 동작을 수행하기 위한 전용 중앙처리장치(예: 임베디드 중앙처리장치), 또는 메모리 장치에 저장된 하나 이상의 소프트웨어 프로그램들을 실행함으로써, 해당 동작들을 수행할 수 있는 범용 중앙처리장치(generic-purpose processor)(예: CPU 또는 application processor)를 의미할 수 있다.

[0018] 본 개시에서 사용된 용어들은 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 다른 실시 예의 범위를 한정하려는 의도가 아닐 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함할 수 있다. 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 개시의 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가질 수 있다. 일반적으로 사용되는 사전에 정의된 용어들은 관련 기술의 문맥 상 가지는 의미와 동일 또는 유사한 의미를 가지는 것으로 해석될 수 있으며, 본 개시에서 명백하게 정의되지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다. 경우에 따라서, 본 개시에서 정의된 용어일지라도 본 개시의 실시 예들을 배제하도록 해석될 수 없다.

[0019] 본 개시의 다양한 실시 예들에 따른 전자 장치는, 예를 들어, 전자 장치는 스마트폰(smartphone), 태블릿 PC(tablet personal computer), 이동 전화기(mobile phone), 화상 전화기, 전자북 리더기(e-book reader), 데스크탑 PC(desktop personal computer), 랩탑 PC(laptop personal computer), 넷북 컴퓨터(netbook computer), 워크스테이션(workstation), 서버, PDA(personal digital assistant), PMP(portable multimedia player), MP3 플레이어, 모바일 의료기기, 카메라(camera), 또는 웨어러블 장치(wearable device)(예: 스마트 안경, 머리 착용형 장치(head-mounted-device(HMD)), 전자 의복, 전자 팔찌, 전자 목걸이, 전자 액세서리(accessory), 전자 문신, 스마트 미러, 또는 스마트 와치(smart watch))중 적어도 하나를 포함할 수 있다.

[0020] 어떤 실시 예들에서, 전자 장치는 스마트 가전 제품(smart home appliance)일 수 있다. 스마트 가전 제품은, 예를 들어, 텔레비전, DVD(digital video disk) 플레이어, 오디오, 냉장고, 에어컨, 청소기, 오븐, 전자레인지, 세탁기, 공기 청정기, 셋톱 박스(set-top box), 홈 오토메이션 컨트롤 패널(home automation control panel), 보안 컨트롤 패널(security control panel), TV 박스(예: 삼성 HomeSync™, 애플TV™ 또는 구글 TV™, 게임 콘솔(예: Xbox™, PlayStation™), 전자 사전, 전자 키, 캠코더(camcorder), 또는 전자 액자 중 적어도 하나를 포함할 수 있다.

[0021] 다른 실시 예에서, 전자 장치는, 각종 의료기기(예: 각종 휴대용 의료측정기기(혈당 측정기, 심박 측정기, 혈압 측정기, 또는 체온 측정기 등), MRA(magnetic resonance angiography), MRI(magnetic resonance imaging), CT(computed tomography), 촬영기, 또는 초음파기 등), 네비게이션(navigation) 장치, GPS 수신기(global positioning system receiver), EDR(event data recorder), FDR(flight data recorder), 자동차 인포테인먼트(infotainment) 장치, 선박용 전자 장비(예: 선박용 항법 장치, 자이로 콤파스 등), 항공 전자기기(avionics), 보안 기기, 차량용 헤드 유닛(head unit), 산업용 또는 가정용 로봇, 금융 기관의 ATM(automatic teller's machine), 상점의 POS(point of sales), 또는 사물 인터넷 장치(internet of things)(예: 전구, 각종 센서, 전기 또는 가스 미터기, 스프링클러 장치, 화재경보기, 온도조절기(thermostat), 가로등, 토스터(toaster), 운동 기구, 온수탱크, 히터, 보일러 등) 중 적어도 하나를 포함할 수 있다.

[0022] 어떤 실시 예에 따르면, 전자 장치는 가구(furniture) 또는 건물/구조물의 일부, 전자 보드(electronic board), 전자 사인 수신 장치(electronic signature receiving device), 프로젝터(projector), 또는 각종 계측 기기(예: 수도, 전기, 가스, 또는 전파 계측 기기 등) 중 적어도 하나를 포함할 수 있다. 다양한 실시 예에서, 전자 장치는 전술한 다양한 장치들 중 하나 또는 그 이상의 조합일 수 있다. 어떤 실시 예에 따른 전자 장치는 플렉서블 전자 장치일 수 있다. 또한, 본 개시의 실시 예에 따른 전자 장치는 전술한 기기들에 한정되지 않으며, 기술 발전에 따른 새로운 전자 장치를 포함할 수 있다.

[0024] 도 1은, 다양한 실시 예들에 따른, 네트워크 환경(100) 내의 전자 장치(101)의 블록도이다. 도 1을 참조하면, 네트워크 환경(100)에서 전자 장치(101)는 제 1 네트워크(198)(예: 근거리 무선 통신)를 통하여 전자 장치(102)와 통신하거나, 또는 제 2 네트워크(199)(예: 원거리 무선 통신)를 통하여 전자 장치(104) 또는 서버(108)와 통신할 수 있다. 일 실시 예에 따르면, 전자 장치(101)는 서버(108)를 통하여 전자 장치(104)와 통신할 수 있다. 일 실시 예에 따르면, 전자 장치(101)는 프로세서(120), 메모리(130), 입력 장치(150), 음향 출력 장치(155), 표시 장치(160), 오디오 모듈(170), 센서 모듈(176), 인터페이스(177), 햅틱 모듈(179), 카메라 모듈(180), 전력 관리 모듈(188), 배터리(189), 통신 모듈(190), 가입자 식별 모듈(196), 및 안테나 모듈(197)을 포함할 수 있다. 어떤 실시 예에서는, 전자 장치(101)에는, 이 구성요소들 중 적어도 하나(예: 표시 장치(160) 또는 카메라 모듈(180))가 생략되거나 다른 구성 요소가 추가될 수 있다. 어떤 실시 예에서는, 예를 들면, 표시

장치(160)(예: 디스플레이)에 임베디드된 센서 모듈(176)(예: 지문 센서, 홍채 센서, 또는 조도 센서)의 경우와 같이, 일부의 구성요소들이 통합되어 구현될 수 있다.

- [0025] 프로세서(120)는, 예를 들면, 소프트웨어(예: 프로그램(140))를 구동하여 프로세서(120)에 연결된 전자 장치(101)의 적어도 하나의 다른 구성요소(예: 하드웨어 또는 소프트웨어 구성요소)을 제어할 수 있고, 다양한 데이터 처리 및 연산을 수행할 수 있다. 프로세서(120)는 다른 구성요소(예: 센서 모듈(176) 또는 통신 모듈(190))로부터 수신된 명령 또는 데이터를 휘발성 메모리(132)에 로드하여 처리하고, 결과 데이터를 비휘발성 메모리(134)에 저장할 수 있다. 일 실시 예에 따르면, 프로세서(120)는 메인 프로세서(121)(예: 중앙 처리 장치 또는 어플리케이션 프로세서), 및 이와는 독립적으로 운영되고, 추가적으로 또는 대체적으로, 메인 프로세서(121)보다 저전력을 사용하거나, 또는 지정된 기능에 특화된 보조 프로세서(123)(예: 그래픽 처리 장치, 이미지 시그널 프로세서, 센서 허브 프로세서, 또는 커뮤니케이션 프로세서)를 포함할 수 있다. 여기서, 보조 프로세서(123)는 메인 프로세서(121)와 별개로 또는 임베디드되어 운영될 수 있다.
- [0026] 이런 경우, 보조 프로세서(123)는, 예를 들면, 메인 프로세서(121)가 인액티브(예: 슬립) 상태에 있는 동안 메인 프로세서(121)를 대신하여, 또는 메인 프로세서(121)가 액티브(예: 어플리케이션 수행) 상태에 있는 동안 메인 프로세서(121)와 함께, 전자 장치(101)의 구성요소들 중 적어도 하나의 구성요소(예: 표시 장치(160), 센서 모듈(176), 또는 통신 모듈(190))와 관련된 기능 또는 상태들의 적어도 일부를 제어할 수 있다. 일 실시 예에 따르면, 보조 프로세서(123)(예: 이미지 시그널 프로세서 또는 커뮤니케이션 프로세서)는 기능적으로 관련 있는 다른 구성요소(예: 카메라 모듈(180) 또는 통신 모듈(190))의 일부 구성요소로서 구현될 수 있다. 메모리(130)는, 전자 장치(101)의 적어도 하나의 구성요소(예: 프로세서(120) 또는 센서모듈(176))에 의해 사용되는 다양한 데이터, 예를 들어, 소프트웨어(예: 프로그램(140)) 및, 이와 관련된 명령에 대한 입력 데이터 또는 출력 데이터를 저장할 수 있다. 메모리(130)는, 휘발성 메모리(132) 또는 비휘발성 메모리(134)를 포함할 수 있다.
- [0027] 프로그램(140)은 메모리(130)에 저장되는 소프트웨어로서, 예를 들면, 운영 체제(142), 미들 웨어(144) 또는 어플리케이션(146)을 포함할 수 있다.
- [0028] 입력 장치(150)는, 전자 장치(101)의 구성요소(예: 프로세서(120))에 사용될 명령 또는 데이터를 전자 장치(101)의 외부(예: 사용자)로부터 수신하기 위한 장치로서, 예를 들면, 마이크, 마우스, 또는 키보드를 포함할 수 있다.
- [0029] 음향 출력 장치(155)는 음향 신호를 전자 장치(101)의 외부로 출력하기 위한 장치로서, 예를 들면, 멀티미디어 재생 또는 녹음 재생과 같이 일반적인 용도로 사용되는 스피커와 전화 수신 전용으로 사용되는 리시버를 포함할 수 있다. 일 실시 예에 따르면, 리시버는 스피커와 일체 또는 별도로 형성될 수 있다.
- [0030] 표시 장치(160)는 전자 장치(101)의 사용자에게 정보를 시각적으로 제공하기 위한 장치로서, 예를 들면, 디스플레이, 홀로그램 장치, 또는 프로젝터 및 해당 장치를 제어하기 위한 제어 회로를 포함할 수 있다. 일 실시 예에 따르면, 표시 장치(160)는 터치 회로(touch circuitry), 터치에 대한 압력의 세기를 측정할 수 있는 압력 센서 및/또는 감지 패널을 포함할 수 있다. 감지 패널은 주변 장치(peripheral device), 예를 들어 위치 지시기(또는, 스타일러스 펜)을 이용한 지시 위치를 검출할 수 있다.
- [0031] 오디오 모듈(170)은 소리와 전기 신호를 쌍방향으로 변환시킬 수 있다. 일 실시 예에 따르면, 오디오 모듈(170)은, 입력 장치(150)를 통해 소리를 획득하거나, 음향 출력 장치(155), 또는 전자 장치(101)와 유선 또는 무선으로 연결된 외부 전자 장치(예: 전자 장치(102)(예: 스피커 또는 헤드폰))를 통해 소리를 출력할 수 있다.
- [0032] 센서 모듈(176)은 전자 장치(101)의 내부의 작동 상태(예: 전력 또는 온도), 또는 외부의 환경 상태에 대응하는 전기 신호 또는 데이터 값을 생성할 수 있다. 센서 모듈(176)은, 예를 들면, 제스처 센서, 자이로 센서, 기압 센서, 마그네틱 센서, 가속도 센서, 그립 센서, 근접 센서, 컬러 센서, IR(infrared) 센서, 생체 센서, 온도 센서, 습도 센서, 또는 조도 센서를 포함할 수 있다.
- [0033] 인터페이스(177)는 외부 전자 장치(예: 전자 장치(102))와 유선 또는 무선으로 연결할 수 있는 지정된 프로토콜을 지원할 수 있다. 일 실시 예에 따르면, 인터페이스(177)는 HDMI(high definition multimedia interface), USB(universal serial bus) 인터페이스, SD카드 인터페이스, 또는 오디오 인터페이스를 포함할 수 있다.
- [0034] 연결 단자(178)는 전자 장치(101)와 외부 전자 장치(예: 전자 장치(102))를 물리적으로 연결시킬 수 있는 커넥터, 예를 들면, HDMI 커넥터, USB 커넥터, SD 카드 커넥터, 또는 오디오 커넥터(예: 헤드폰 커넥터)를 포함할

수 있다.

- [0035] 햅틱 모듈(179)은 전기적 신호를 사용자가 촉각 또는 운동 감각을 통해서 인지할 수 있는 기계적인 자극(예: 진동 또는 움직임) 또는 전기적인 자극으로 변환할 수 있다. 햅틱 모듈(179)은, 예를 들면, 모터, 압전 소자, 또는 전기 자극 장치를 포함할 수 있다.
- [0036] 카메라 모듈(180)은 정지 영상 및 동영상을 촬영할 수 있다. 일 실시 예에 따르면, 카메라 모듈(180)은 하나 이상의 렌즈, 이미지 센서, 이미지 시그널 프로세서, 또는 플래시를 포함할 수 있다.
- [0037] 전력 관리 모듈(188)은 전자 장치(101)에 공급되는 전력을 관리하기 위한 모듈로서, 예를 들면, PMIC(power management integrated circuit)의 적어도 일부로서 구성될 수 있다.
- [0038] 배터리(189)는 전자 장치(101)의 적어도 하나의 구성 요소에 전력을 공급하기 위한 장치로서, 예를 들면, 재충전 불가능한 1차 전지, 재충전 가능한 2차 전지 또는 연료 전지를 포함할 수 있다.
- [0039] 통신 모듈(190)은 전자 장치(101)와 외부 전자 장치(예: 전자 장치(102), 전자 장치(104), 또는 서버(108))간의 유선 또는 무선 통신 채널의 수립, 및 수립된 통신 채널을 통한 통신 수행을 지원할 수 있다. 통신 모듈(190)은 프로세서(120)(예: 어플리케이션 프로세서)와 독립적으로 운영되는, 유선 통신 또는 무선 통신을 지원하는 하나 이상의 커뮤니케이션 프로세서를 포함할 수 있다. 일 실시 예에 따르면, 통신 모듈(190)은 무선 통신 모듈(192)(예: 셀룰러 통신 모듈, 근거리 무선 통신 모듈, 또는 GNSS(global navigation satellite system) 통신 모듈) 또는 유선 통신 모듈(194)(예: LAN(local area network) 통신 모듈, 또는 전력선 통신 모듈)을 포함하고, 그 중 해당하는 통신 모듈을 이용하여 제 1 네트워크(198)(예: 블루투스, WiFi direct 또는 IrDA(infrared data association) 같은 근거리 통신 네트워크) 또는 제 2 네트워크(199)(예: 셀룰러 네트워크, 인터넷, 또는 컴퓨터 네트워크(예: LAN 또는 WAN)와 같은 원거리 통신 네트워크)를 통하여 외부 전자 장치와 통신할 수 있다. 상술한 여러 종류의 통신 모듈(190)은 하나의 칩으로 구현되거나 또는 각각 별도의 칩으로 구현될 수 있다.
- [0040] 일 실시 예에 따르면, 무선 통신 모듈(192)은 가입자 식별 모듈(196)에 저장된 사용자 정보를 이용하여 통신 네트워크 내에서 전자 장치(101)를 구별 및 인증할 수 있다.
- [0041] 안테나 모듈(197)은 신호 또는 전력을 외부로 송신하거나 외부로부터 수신하기 위한 하나 이상의 안테나들을 포함할 수 있다. 일 실시 예에 따르면, 통신 모듈(190)(예: 무선 통신 모듈(192))은 통신 방식에 적합한 안테나를 통하여 신호를 외부 전자 장치로 송신하거나, 외부 전자 장치로부터 수신할 수 있다.
- [0042] 상기 구성요소들 중 일부 구성요소들은 주변 기기들간 통신 방식(예: 버스, GPIO(general purpose input/output), SPI(serial peripheral interface), 또는 MIPI(mobile industry processor interface))를 통해 서로 연결되어 신호(예: 명령 또는 데이터)를 상호간에 교환할 수 있다.
- [0043] 일 실시 예에 따르면, 명령 또는 데이터는 제 2 네트워크(199)에 연결된 서버(108)를 통해서 전자 장치(101)와 외부의 전자 장치(104)간에 송신 또는 수신될 수 있다. 전자 장치(102, 104) 각각은 전자 장치(101)와 동일한 또는 다른 종류의 장치일 수 있다. 일 실시 예에 따르면, 전자 장치(101)에서 실행되는 동작들의 전부 또는 일부는 다른 하나 또는 복수의 외부 전자 장치에서 실행될 수 있다. 일 실시 예에 따르면, 전자 장치(101)가 어떤 기능이나 서비스를 자동으로 또는 요청에 의하여 수행해야 할 경우에, 전자 장치(101)는 기능 또는 서비스를 자체적으로 실행시키는 대신에 또는 추가적으로, 그와 연관된 적어도 일부 기능을 외부 전자 장치에게 요청할 수 있다. 상기 요청을 수신한 외부 전자 장치는 요청된 기능 또는 추가 기능을 실행하고, 그 결과를 전자 장치(101)로 전달할 수 있다. 전자 장치(101)는 수신된 결과를 그대로 또는 추가적으로 처리하여 요청된 기능이나 서비스를 제공할 수 있다. 이를 위하여, 예를 들면, 클라우드 컴퓨팅, 분산 컴퓨팅, 또는 클라이언트-서버 컴퓨팅 기술이 이용될 수 있다.
- [0045] 본 개시의 다양한 실시 예들에 따른 전자 장치는 다양한 형태의 장치가 될 수 있다. 전자 장치는, 예를 들면, 휴대용 통신 장치(예: 스마트폰), 컴퓨터 장치, 휴대용 멀티미디어 장치, 휴대용 의료 기기, 카메라, 웨어러블 장치, 또는 가전 장치 중 적어도 하나를 포함할 수 있다. 본 개시의 실시 예에 따른 전자 장치는 전술한 기기들에 한정되지 않는다.
- [0046] 본 개시에서 사용된 용어 "모듈"은 하드웨어, 소프트웨어 또는 펌웨어로 구성된 유닛을 포함하며, 예를 들면, 로직, 논리 블록, 부품, 또는 회로 등의 용어와 상호 호환적으로 사용될 수 있다. 모듈은, 일체로 구성된 부품 또는 하나 또는 그 이상의 기능을 수행하는 최소 단위 또는 그 일부가 될 수 있다. 예를 들면, 모듈은

ASIC(application-specific integrated circuit)으로 구성될 수 있다.

- [0047] 본 개시의 다양한 실시 예들은 기기(machine)(예: 컴퓨터)로 읽을 수 있는 저장 매체(machine-readable storage media)(예: 내장 메모리(136) 또는 외장 메모리(138))에 저장된 명령어를 포함하는 소프트웨어(예: 프로그램(140))로 구현될 수 있다. 기기는, 저장 매체로부터 저장된 명령어를 호출하고, 호출된 명령어에 따라 동작이 가능한 장치로서, 개시된 실시 예들에 따른 전자 장치(예: 전자 장치(101))를 포함할 수 있다. 상기 명령이 프로세서(예: 프로세서(120))에 의해 실행될 경우, 프로세서가 직접, 또는 상기 프로세서의 제어하에 다른 구성요소들을 이용하여 상기 명령에 해당하는 기능을 수행할 수 있다. 명령은 컴파일러 또는 인터프리터에 의해 생성 또는 실행되는 코드를 포함할 수 있다. 기기로 읽을 수 있는 저장매체는, 비일시적(non-transitory) 저장 매체의 형태로 제공될 수 있다. 여기서, '비일시적'은 저장매체가 신호(signal)를 포함하지 않으며 실재(tangible)하다는 것을 의미할 뿐 데이터가 저장매체에 반영구적 또는 임시적으로 저장됨을 구분하지 않는다.
- [0048] 일 실시 예에 따르면, 본 개시에 개시된 다양한 실시 예들에 따른 방법은 컴퓨터 프로그램 제품(computer program product)에 포함되어 제공될 수 있다. 컴퓨터 프로그램 제품은 상품으로서 판매자 및 구매자 간에 거래될 수 있다. 컴퓨터 프로그램 제품은 기기로 읽을 수 있는 저장 매체(예: compact disc read only memory (CD-ROM))의 형태로, 또는 어플리케이션 스토어(예: 플레이 스토어™)를 통해 온라인으로 배포될 수 있다. 온라인 배포의 경우에, 컴퓨터 프로그램 제품의 적어도 일부는 제조사의 서버, 어플리케이션 스토어의 서버, 또는 중계 서버의 메모리와 같은 저장 매체에 적어도 일시 저장되거나, 임시적으로 생성될 수 있다.
- [0049] 다양한 실시 예들에 따른 구성 요소(예: 모듈 또는 프로그램) 각각은 단수 또는 복수의 개체로 구성될 수 있으며, 전술한 해당 서브 구성 요소들 중 일부 서브 구성 요소가 생략되거나, 또는 다른 서브 구성 요소가 다양한 실시 예에 더 포함될 수 있다. 대체적으로 또는 추가적으로, 일부 구성 요소들(예: 모듈 또는 프로그램)은 하나의 개체로 통합되어, 통합되기 이전의 각각의 해당 구성 요소에 의해 수행되는 기능을 동일 또는 유사하게 수행할 수 있다. 다양한 실시 예들에 따른, 모듈, 프로그램 또는 다른 구성 요소에 의해 수행되는 동작들은 순차적, 병렬적, 반복적 또는 휴리스틱하게 실행되거나, 적어도 일부 동작이 다른 순서로 실행되거나, 생략되거나, 또는 다른 동작이 추가될 수 있다.
- [0051] 도 2는 본 개시의 다양한 실시 예에 따른 전자 장치의 사시도이다. 도 2를 참조하면, 전자 장치(200)는 도 1의 전자 장치(100)와 적어도 일부 유사하거나 동일한 구성을 가질 수 있으며, 위치 지시기(220)(또는, 스타일러스 펜)를 이용한 입력을 검출할 수 있다.
- [0052] 일 실시 예에 따르면, 전자 장치(200)의 외형을 구성하는 하우징(housing)(210)을 포함할 수 있다. 하우징(210)은 설명의 편의를 위하여, 전면, 측면, 후면으로 구분될 수 있다. 예를 들어, 하우징(210)은 제1 방향(+z 방향)을 향하는 전면 플레이트(211)(또는, 제1 플레이트), 제1 방향과 반대 방향인 제2 방향(후면, -z 방향)을 향하는 후면 플레이트(212)(또는, 제2 플레이트), 및 제1 방향(또는, 제2 방향)에 수직이거나 실질적으로 수직인 제3 방향(÷x 또는, ÷y 방향)을 향하는 측면 플레이트(213)(또는 제3 플레이트)를 포함할 수 있다. 측면 플레이트(213)는 전면 플레이트(211)와 후면 플레이트(212) 사이의 공간을 둘러싸도록 형성될 수 있다.
- [0053] 일 실시 예에 따르면, 플레이트들 각각은, 독립적으로 또는 서로의 적어도 일부가 함께 전면, 측면, 후면을 구성할 수 있다. 전자 장치(200)의 일 측면을 참조하면, 전면 플레이트(211)의 적어도 일부가 곡면 형상을 가지며 측면 플레이트(213)와 함께 전자 장치(200)의 측면을 구성할 수 있다. 예를 들면, 전면 플레이트(211)는 평면 영역(PA) 및 평면 영역(PA)의 양 측에 대칭으로 위치한 굽힘 영역(BA)을 포함할 수 있다. 다른 예를 들면, 굽힘 영역(BA)은 평면 영역(PA)의 일 측에만 형성될 수 있다. 하우징(210)에 포함된 플레이트들 각각은 외형 및/또는 기능을 고려한 설계 상의 이유로 임의의 적절한 형상을 가질 수 있으며 일체로 형성(integrally formed)되거나 각각 형성되어 조립될 수 있다. 따라서, 본 개시에서 전면 플레이트(211), 후면 플레이트(212), 및 측면 플레이트(213)는 각각의 플레이트가 하나의 구성요소에 해당하는 것으로 한정하여 해석되지 않으며, 임의의 적절한 구성을 가질 수 있다.
- [0054] 일 실시 예에 따르면, 전면 플레이트(211)는 활성 영역(AA)(active area)과 음영 처리되어 도식된 비활성 영역(IA)(inactive area)으로 구분될 수 있다. 활성 영역(AA)은 투명하게 형성되어, 내부에 배치된 다양한 패널들, 예를 들어 디스플레이 패널 또는 감지 패널이 발현하는 광 또는 신호들이 투과되거나, 사용자 또는 위치 지시기(220)와 상호작용하도록 구성될 수 있다. 전자 장치(200)는 사용자에게, 위치 지시기(220)를 이용한 활성 영역(AA)에서의 쓰기, 또는 그리기 등의 다양한 사용자 경험을 제공할 수 있다. 비활성 영역(inactive area)은 다양한 패널들을 구동하기 위한 입출력 신호를 전송하는 위한 배선, 구동회로, 도전성 연결 부재 등이 실장되는 영역으로서, 불투명 인쇄층이 형성되어 사용자에게 시인되지 않도록 구현될 수 있다.

- [0056] 도 3은 본 개시의 다양한 실시 예에 따른 곱힘 디스플레이를 포함하는 전자 장치의 분리 사시도이다. 도 3을 참조하면, 전자 장치(300)는, 전면 플레이트(310)(또는, 투명 커버), 측면 플레이트(320), 후면 플레이트(330), 인쇄 회로 기판(340), 위치 지시기(350)(또는, 스타일러스 펜), 배터리(360), 및 안테나(370)를 포함할 수 있다. 전자 장치(300)의 구성요소들 중 적어도 하나는, 도 1, 또는 도 2의 전자 장치(101, 200)의 구성요소들 중 적어도 하나와 동일, 또는 유사할 수 있으며, 중복되는 설명은 이하 생략한다.
- [0057] 일 실시 예에 따르면, 전자 장치(300)는 전면 플레이트(310)와 후면 플레이트(330) 사이에 개재되는 복수의 패널들을 포함할 수 있다. 일 실시 예에 따르면, 복수의 패널들(311)은 디스플레이 패널(312), 감지 패널(313), 도전성 차폐 패널(314), 유전체 층(315), 압력 감지 패널(316), 및/또는 지문 감지 패널(317)을 포함할 수 있다. 복수의 패널들(311) 각각은 전면 플레이트(310) 아래에 차례로 적층(또는, 접촉)될 수 있다. 전면 플레이트(310)를 위에서 보았을 때, 전면 플레이트(310), 및 복수의 패널들(311) 중 적어도 일부, 예를 들어, 디스플레이 패널(312) 및 감지 패널(313)은 대부분의 영역이 중첩되도록 적층될 수 있다. 이하, "위에서 보았을 때"라는 기제는, 전면 플레이트(310)의 위에서 아래 방향(-z 방향)으로 하부에 적층된 디스플레이 패널(312) 또는 감지 패널(313)을 바라본 상태를 의미할 수 있다. 일부 실시 예에서, 전자 장치(300)의 두께를 감소시키기 위하여 각 패널들은 전면 플레이트(310)의 일부분에서만 중첩되도록 배치될 수 있다. 예를 들어, 압력 감지 패널(316)의 적어도 일부는 도전성 차폐 패널(314)과 실질적으로 동일 평면 상(flush with)에 배치될 수 있다. 일부 실시 예에 따르면, 지문 감지 패널(317)의 적어도 일부는 유전체 층(315)과 실질적으로 동일 평면 상에 배치될 수 있다.
- [0058] 일 실시 예에 따르면, 측면 플레이트(320)는 내부에 일체로 형성되거나 별도의 부재가 결합되어 형성된 지지부(321)를 포함할 수 있다. 지지부(321)는, 일 면에 전면 플레이트(310)와 결합되고 타 면에 인쇄 회로 기판(340)이 결합될 수 있다.
- [0059] 일 실시 예에 따르면, 인쇄 회로 기판(340)에는, 프로세서, 메모리, 및/또는 인터페이스가 실장(또는, 배치)될 수 있다. 프로세서는, 예를 들어, 중앙처리장치, 어플리케이션 프로세서, 그래픽 처리 장치, 이미지 시그널 프로세서, 센서 허브 프로세서, 또는 커뮤니케이션 프로세서 중 하나 또는 그 이상을 포함할 수 있다. 메모리는, 예를 들어, 휘발성 메모리 또는 비휘발성 메모리를 포함할 수 있다. 인터페이스는, 예를 들어, HDMI(high definition multimedia interface), USB(universal serial bus) 인터페이스, SD카드 인터페이스, 및/또는 오디오 인터페이스를 포함할 수 있다. 인터페이스는, 예를 들어, 전자 장치(300)를 외부 전자 장치와 전기적 또는 물리적으로 연결시킬 수 있으며, USB 커넥터, SD 카드/MMC 커넥터, 또는 오디오 커넥터를 포함할 수 있다.
- [0060] 일 실시 예에 따르면, 위치 지시기(350)는 전면 플레이트(310)에 대한 입력 장치로 기능할 수 있다. 위치 지시기(350)는 전자 장치(300)의 내부에 제공된 수용공간에 분리 가능하게 장착될 수 있다. 예를 들어, 위치 지시기(350)를 위한 수용부(341)가 인쇄회로기판(340) 상에 제공될 수 있다. 측면 플레이트(320)의 일 측면에는 위치 지시기(350)가 통과 가능한 삽입구(324)가 형성될 수 있다. 일부 실시 예에 따르는 수용부(341)는 위치 지시기(350)의 분리 여부를 확인하기 위한 센서를 더 포함할 수 있다.
- [0061] 일 실시 예에 따르면, 배터리(360)는 전자 장치(300)의 적어도 하나의 구성 요소에 전력을 공급하기 위한 장치로서, 예를 들어, 재충전 불가능한 1차 전지, 또는 재충전 가능한 2차 전지, 또는 연료 전지를 포함할 수 있다. 배터리(360)의 적어도 일부는, 예를 들어, 인쇄 회로 기판(340)과 실질적으로 동일 평면 상에 배치될 수 있다. 배터리(360)는 전자 장치(300)의 내부에 일체로 배치될 수 있고, 전자 장치(300)와 분리 가능하게(detachably) 배치될 수도 있다. 일 실시 예에 따르면, 전자 장치(300)는 지지부(321)의 적어도 일부 영역에 형성되는 개구부(또는, 하우스징 슬롯)(322)를 포함할 수 있다. 개구부(322)는 배터리(360)의 부풀음(swelling) 현상을 보상할 수 있는 공간으로 활용될 수 있다.
- [0062] 일 실시 예에 따르면, 안테나(370)는, 후면 플레이트(330)와 배터리(360) 사이에 배치될 수 있다. 안테나(370)는, 예를 들어, NFC(near field communication) 안테나, 무선 충전 안테나, 및/또는 MST(magnetic secure transmission) 안테나를 포함할 수 있다. 안테나(370)는, 예를 들어, 외부 장치와 근거리 통신을 하거나, 충전에 필요한 전력을 무선으로 송수신 할 수 있다. 다른 실시 예에서는, 측면 플레이트(320) 및/또는 지지부(321)의 일부에 안테나 방사체를 더 포함하여 안테나(370)와 함께 안테나 구조를 형성할 수 있다. 일 실시 예에 따르면, 지지부(321)의 개구부(322)를 적어도 일부 덮는 도전체(323)를 포함할 수 있다. 도전체(323)는 개구부(322)에서 발생할 수 있는 기생 공진 주파수를 아웃밴드(outband)로 변환(shifting)하여 안테나 성능 저하를 방지하도록 구성될 수 있다.
- [0064] 도 4는 본 개시의 다양한 실시 예에 따르는 감지 패널을 제어하는 장치의 기능적 구성의 예를 도시한다. 도 4를

참조하여, 전자 장치(예: 도 3의 300)에 탑재된 감지 패널(410)에 대한 위치 지시기(P)의 지시 위치를 검출하는 동작을 설명하기로 한다.

- [0065] 일 실시 예에 따르면, 전자 장치(400)는 감지 패널(410), 감지 패널(410)의 감지 영역(410a)과, 표시 영역이 실질적으로 중첩하도록 배치된 디스플레이 패널(420), 및 센서 회로(430)를 포함할 수 있다. 감지 패널(410)은 커넥터(미도시)를 통하여 인쇄회로기판(예: 도 3의 340)에 실장된 센서 회로(430)에 연결될 수 있다.
- [0066] 일 실시 예에 따르면, 센서 회로(430)는 신호 생성기(signal generator)(431), 좌표 검출기(coordinates detecting unit) (432), 펜 추적기(pen tracking unit)(433) 및 이들을 제어하는 제어부(434)를 포함할 수 있다.
- [0067] 일 실시 예에 따르면, 감지 패널(410)은 제1 루프 코일 그룹(X_n) 및 제2 루프 코일 그룹(Y_n)을 포함할 수 있다. 제1 루프 코일 그룹(X_n) 및 제2 루프 코일 그룹(Y_n)은 채널 선택기(channel selector)(411)에 연결될 수 있다. 채널 선택기(411)는 감지 패널(410)의 제1 루프 코일 그룹(X_n) 및 제2 루프 코일(Y_n) 중에서, 제어부(434)로부터의 선택 제어 신호에 따라, 신호를 송수신하는 루프 코일을 순차적으로 선택할 수 있다. 채널 선택기(411)에서 선택된 루프 코일은 스위칭 회로(440)에 연결될 수 있다.
- [0068] 일 실시 예에 따르면, 신호 생성기(431)는 루프 코일에 신호를 공급하기 위한 회로로서, 발진기(431a)와 전류 드라이버(431b)에 연결될 수 있다. 발진기(431a)는 소정의 교류 신호를 발생시킬 수 있다. 교류 신호는 전류 드라이버(431b)에 공급되어 전류로 변환된 후에, 스위칭 회로(440)에 공급될 수 있다. 스위칭 회로(440)는, 제어부(434)의 제어에 의해, 선택된 루프 코일이 접속되는 단자(송신측 단자(T) 또는 수신측 단자(R))를, 일정 시간마다 전환할 수 있다. 송신측 단자(T)는 전류 드라이버(431b)와, 수신측 단자(R)는 좌표 검출기(432)와, 각각 연결될 수 있다.
- [0069] 일 실시 예에 따르면, 스위칭 회로(430)가 송신측 단자(T)를 선택하고 있을 때(송신시)에는, 채널 선택기(411)에 의하여 선택된 코일에 대해서 전류 드라이버(431b)로부터 교류 신호가 공급될 수 있다. 또한, 스위칭 회로(440)가 수신측 단자(R)를 선택하고 있을 때(수신시)에는, 채널 선택기(411)에서 선택된 루프 코일에서 발생하는 유도 전압에 따른 신호가, 좌표 검출기(432)에 제공될 수 있다.
- [0070] 일 실시 예에 따르면, 좌표 검출기(432)는 채널 선택기(411)에 의해 선택된 루프 코일에서 발생하는 유도 전압에 따른 신호를 공급 받을 수 있다. 상기 신호는 좌표 검출기(432)내에서, 증폭, 검파, 샘플링/홀드, A/D (analogue to digital) 변환 중 적어도 하나의 과정을 거쳐, 컨트롤러(434)에 공급될 수 있다.
- [0071] 일 실시 예에 따르면, 사용되는 위치 지시기(P)는 인덕터(P1)와, 인덕터(P1)와 병렬로 연결되는 커패시터(Pc)로 구성된 공진회로를 포함할 수 있다. 위치 입력을 위하여 감지 패널(410)에 일정 거리로 근접한 위치 지시기(P)는 선택된 루프 코일로부터 소정의 신호를 수신하고, 이를 이용하여 커패시터(Pc)를 충전하고 인덕터(P1)에 의하여 유도 전압을 발생시켜서 반사 신호를 송신할 수 있다.
- [0072] 컨트롤러(434)는 스위칭 회로(440)를 수신측 단자(R)에 접속하도록 제어할 수 있다. 이 경우, 제1 루프 코일 그룹(X_n) 및 제2 루프 코일 그룹(Y_n)의 각 루프 코일에는 위치 지시기(P)로부터 송신된 반사 신호에 의하여 유도 전압이 발생할 수 있다. 위치 지시기(P)로부터 송신되는 반사 신호는 센서 회로(430)에 의하여 검출될 수 있다. 좌표 검출기(432)는 각 루프 코일에 발생한 유도 전압의 전압치의 레벨에 기초하여, 감지 패널(410)(또는, 디스플레이(420))의 입력면 상에 있어서의 X축 방향 및/또는 Y축 방향의 지시 위치의 좌표치를 산출할 수 있다.
- [0073] 일 실시 예에 따르면, 컨트롤러(434)는 위치 지시기(P)에 의한 지시 위치의 검출을 위한 제어와 함께, 위치 지시기(P)에 의한 감지 영역(410a) 상의 지시 위치를 특정하는 처리를 수행할 수 있다. 여기에서, 위치 지시기(P)에 의한 지시 위치의 검출을 위한 제어는, 채널 선택기(411)에 대한 루프 코일의 선택, 스위칭 회로(440)에 대한 신호 전환 제어, 좌표 검출기(432) 및/또는 펜 추적기(433)에 대한 샘플링/홀드의 처리 타이밍 등을 포함할 수 있다. 예를 들어, 컨트롤러(434)는 위치 지시기(P)의 수신 신호에 대응하여 채널 선택기(411)의 탐지(scanning) 주기와 탐지 채널을 결정할 수 있다.
- [0074] 일 실시 예에 따르는 위치 지시기(P)와의 신호 송수신 동작에 대하여 설명하면 다음과 같다. 감지 패널(410)에 있어서, 컨트롤러(434)는 스위칭 회로(440)를 제어하여, 채널 선택기(411)가 송신측 단자(T)에 접속되도록 전환하고, 루프 코일 그룹(X_n , Y_n)에서 상술한 방법을 이용하여 신호를 송신하는 루프 코일을 선택하며, 신호 생성기(431)로부터 송출되는 교류 신호를 선택한 루프 코일에 공급할 수 있다. 교류 신호가 공급된 루프 코일은 전자

유도에 의하여 위치 지시기(P)에 소정의 신호를 송신할 수 있다. 위치 지시기(P)의 공진회로는 루프코일로부터 송신된 소정의 신호를 수신하여, 콘덴서(Pc)를 충전하고 코일(P1)에 유도 전압을 발생시켜서, 반사 신호를 송신할 수 있다. 컨트롤러(434)는 스위칭 회로(440)를 수신측 단자(R)에 접속하도록 전환 제어할 수 있다. 이 경우, 루프 코일 그룹(Xn, Yn)의 각 루프 코일에는 위치 지시기(P)로부터 송신되는 반사 신호에 의해서 유도 전압이 발생할 수 있다. 상기 위치 지시기(P)로부터 송신된 반사 신호는 좌표 검출기(432)를 통하여 검출될 수 있다.

[0075] 다시 말하면, 컨트롤러(434)는 전압치로서 파악되는 각 루프 코일이 수신한 수신 신호의 신호 레벨에 기초하여, 센서패널(410)의 감지 영역(410a) 상에서의 X축 방향 및 Y축 방향의 지시 위치의 좌표치를 산출할 수 있다. 그에 따라, 컨트롤러(434)는 산출한 좌표치의 정보를, 메인 프로세서(450)에 포함된 디스플레이 유닛(451)에 공급할 수 있다. 디스플레이 유닛(451)은 제공받은 지시 위치에 따른 지정된 객체를 디스플레이(420) 상에 표시하도록 제어할 수 있다. 감지 영역(410a)과 대응되는 디스플레이(420) 상의 영역은 활성 영역으로 정의될 수 있다. 상술한 바와 같이, 본 개시에서 위치 지시기(P)로부터 송신되고, 감지 패널(410)이 수신하는 신호를 반사 신호 또는 수신 신호라고 칭할 수 있다. 감지 패널(410)은, 위치 지시기(P)로의 신호의 송신과, 위치 지시기(P)로부터의 반사 신호의 수신을 반복함으로써, 위치 지시기(P)를 통해서 지시된 감지 영역(410a) 상의 지시 위치를 특정할 수 있다. 따라서, 루프 코일 그룹(Xn, Yn)을 포함하고 위치 지시기(P)와의 전자기 방사 현상을 이용하여 지시 위치를 검출할 수 있는 감지 패널(410)을 EMR(electromagnetic radiation) 감지 패널로 지칭할 수 있다.

[0077] 도 5는 종래의 감지 패널을 포함하는 전자 장치 및 그 동작 예를 도시한다. 도 5를 참조하여, 종래의 감지 패널(510)에서 지시 위치를 검출하는 동작을 설명하기로 한다.

[0078] 도 5는 종래의 감지 패널(510)을 포함하는 전자 장치에 있어서, 감지 패널(510)이 전자 장치(500)의 활성 영역(AA)(또는 도 2의 AA)을 통하여 노출된 상태를 도시한다. 전자 장치(500)에 포함된 종래의 감지패널(510)은 제1 방향(예: 가로방향)에 평행한 제1 도전성 라인들(Xn)과, 제1방향에 실질적으로 수직하는 제2방향(예: 세로방향)에 평행한 제2 도전성 라인들(Yn), 및 제1 도전성 라인들(Xn)과 제2 도전성 라인들(Yn)들 각각에서 두 개의 라인을 전기적으로 연결하여 루프 코일을 형성하는 브릿지 라인들을 포함할 수 있다. 예를 들어, 제1 도전성 라인 X1과 제1 도전성 라인 X5는 브릿지 라인 BX1에 의하여 루프 코일 L1을 형성할 수 있다. 루프 코일들을 형성하기 위하여 브릿지 라인들과 도전성 라인들을 연결하는 비아홀은, 도전성 라인들 및 브릿지 라인들이 형성하는 루프 코일들 사이의 간섭을 방지 또는 최소화하기 위하여 상호 중첩되도록 형성되지 않을 수 있다. 이러한 설계상의 제약을 전제로, 종래의 감지 패널에 포함된 도전성 라인들 간의 간격이 균일 하지 않을 수 있다. 예를 들어, 제2 도전성 라인들 및 비아홀과의 간섭을 방지하기 위하여, 제1 도전성 라인들 X1과 X2 사이의 간격 보다, X2와 X3의 사이 간격이 더 큰 것을 확인할 수 있다. 이에 따라, 감지 패널(510)은 제1 도전성 라인들(Xn)과 제2 도전성 라인들(Yn)이 중첩되는 영역(OA)과, 비 중첩 영역(NA)로 구분될 수 있다. 중첩되는 영역(OA)은 제1 도전성 라인들(Xn)과 제2 도전성 라인들(Yn)이 서로 직교하는 영역으로 정의될 수 있으며, 비 중첩 영역(NA)은 제1 도전성 라인들(Xn)과 제2 도전성 라인들(Yn)이 독립적으로 배치되는 영역으로 정의될 수 있다.

[0079] 전자 장치(500)의 전면 플레이트는 활성 영역(AA)과 비활성 영역(IA)으로 구분될 수 있다. 심미적 관점에서 비활성 영역(IA)이 작아짐으로써, 감지 패널(510)의 비 중첩 영역(NA)의 적어도 일부가 활성 영역(AA)에 포함될 수 있다. 따라서, 활성 영역(AA) 내에서 사용자가 의도한 지시 위치와 다른 위치에서 입력이 검출될 수 있다. 예를 들어, 사용자가 위치 지시기(P)를 이용하여 비 중첩 영역(NA) 내의 제1 위치(P1)에 입력 하는 경우, 전자 장치(500)는 제1 위치(P1)가 아닌 제2 위치(P2)로 인식할 수 있다. 먼저, 제2 도전성 라인들(Yn)에서의 위치 검출을 설명하면, 위치 지시기가 제1 위치(P1)에 반사 신호를 송신하면, 루프 코일 L4에서 가장 큰 수신 신호의 신호 레벨(전압치)이 예측 될 수 있다. 루프 코일 L4에서 점차 멀어질 수록 루프 코일에서 예측되는 수신 신호의 신호 레벨은 저하될 수 있다. 따라서 전자 장치(500)는 사용자의 지시 위치가 제2 도전성 라인 Y1에 위치함을 검출할 수 있다. 제1 도전성 라인들(Xn)에서의 위치 검출을 설명하면, 위치 지시기(P)가 제1 위치(P1)에 반사 신호를 송신하면, 루프 코일 L1에서 가장 큰 수신 신호의 신호 레벨이 예측될 수 있다. 제1 위치(P1)와 가장 가까운 루프 코일이 루프 코일 LX1의 브릿지 라인 BX1이기 때문이다. 따라서, 전자 장치(500)는 사용자의 지시 위치가, 제1 도전성 라인 X3이 아닌, 제1 도전성 라인 X1에 위치하는 것으로 검출할 수 있다. 최종적으로 전자 장치(500)는 사용자가 제1 위치(P1)를 지시 위치로 의도함과 달리, 제2 위치(P2)가 지시 위치인 것으로 검출할 수 있다. 결론적으로, 감지 패널(510)의 제1 도전성 라인들(Xn)과 제2 도전성 라인들(Yn)의 비 중첩 영역(NA)이 활

성 영역(AA)의 가장자리(edge) 영역에 배치되는 경우, 가장자리 영역에 대한 사용자의 지시 위치가 부정확하게 검출될 수 있다. 종래의 감지 패널(510)에서 부정확한 지시 위치가 검출되는 경우, 이를 보상하기 위한 신호 보상 과정과 같은 추가 과정이 필요할 수 있다. 부정확한 지시 위치 검출은 비규칙적이기 때문에 추가 과정은 상당한 자원과 시간을 필요로 할 수 있다. 이하, 상술한 종래의 감지 패널(510)이 내포하는 약점들을 극복하기 위한 감지 패널의 구조를 제안하고자 한다.

[0081] 도 6a는 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층 구조를 나타내는 사시도이다. 본 개시의 다양한 실시 예에 따르면, 감지 패널(600)은 제1 도전성 라인들(X_n)을 포함하는 제1층(610), 제2 도전성 라인들(Y_n)을 포함하는 제2층(620), 및 브릿지 라인들(B_n)을 포함하는 제3층(630)을 포함할 수 있다. 감지 패널(600)은 종래의 감지 패널(예: 도 5의 510)에 제3층(630)이 추가된 것일 수 있다.

[0082] 일 실시 예에 따르면 제1층(610)은 제1방향(예: x축 방향 또는 가로방향)에 평행하게 연장된 복수의 제1 도전성 라인들(X_n)을 포함할 수 있다. 제2층(620)은 제1방향에 실질적으로 수직하는 제2방향(예: y축 방향 또는 세로방향)에 평행하게 연장된 복수의 제2 도전성 라인들(Y_n)을 포함할 수 있다. 제1 도전성 라인들(X_n) 및 제2 도전성 라인들(Y_n)은 인쇄회로기판으로서의 제1층(610) 및 제2층(620) 각각에 형성된 도전성 패턴일 수 있다. 제3층(630)은 브릿지 라인들(B_n)을 포함할 수 있다. 브릿지 라인들(B_n)은 제1 도전성 라인들(X_n) 또는 제2 도전성 라인들(Y_n) 중 두 개의 라인들을 전기적으로 연결하여 루프 코일(L_n)을 형성할 수 있다. 각 층에 형성된 제1 도전성 라인들(X_n), 제2 도전성 라인들(Y_n), 및 브릿지 라인들(B_n)은 도전성 비아(640)에 의하여 전기적으로 연결될 수 있다. 예를 들어, 각 층에 상호 대응되는 위치에 형성된 도전성 비아홀(641, 642, 643)은 제1층(610)의 제1 도전성 라인 X_6 과 제3층(630)의 브릿지 라인 B_2 를 전기적으로 연결할 수 있다.

[0083] 일 실시 예에 따르면, 도전성 비아(640)는 감지 패널(600)의 가장자리에 배치될 수 있다. 브릿지 라인들(B_n)은 제1층(610) 및 제2층(620)과 별도의 제3층(630)에 형성되기 때문에, 제1 도전성 라인들(X_n) 및 제2 도전성 라인들(Y_n)과, 위에서 보았을 때, 서로 중첩되도록 배치될 수 있다. 제1 도전성 라인들(X_n) 및 제2 도전성 라인들(Y_n)은 브릿지 라인들(B_n)의 위치를 고려함 없이 제1층(610) 또는 제2층(620)에 형성될 수 있다. 따라서, 제1 및 제2 도전성 라인들(X_n , Y_n) 각각은 서로 균일한 간격으로 형성될 수 있다. 제1 도전성 라인들(X_n)과 제2 도전성 라인들(Y_n)이 서로 중첩되는 영역(예: 도 5의 OA)이 최대화 될 수 있다. 또는, 제1 도전성 라인들(X_n)과 제2 도전성 라인들(Y_n)이 서로 중첩되지 않는 비 중첩 영역(예: 도 5의 NA)이 실질적으로 거의 형성되지 않을 수 있다. 다시 말하면, 감지 패널(600)의 감지 가능 영역이 최대화 될 수 있다.

[0084] 도 6b는 도 6a의 감지패널을 위에서 바라본 평면도이다. 도 6b를 참조하면, 본 개시의 다양한 실시 예에 따르는 도전성 비아(640), 비아홀들(641, 642, 643), 및 브릿지 라인들(B_n)은 감지 패널(600)의 가장자리 영역에 정렬될 수 있다. 예를 들어, 제1 도전성 라인 X_6 을 전기적으로 연결하는 비아홀들(641, 642, 643)은 제2방향(y축 방향)의 가장 최 외곽에 배치된 제2 도전성 라인 Y_1 보다 바깥 영역에 배치될 수 있다. 다른 예를 들어, 제1 도전성 라인 X_3 과 제1 도전성 라인 X_6 을 전기적으로 연결하는 브릿지 라인 B_2 는 최 외곽에 배치된 제2 도전성 라인 Y_1 보다 바깥 영역에 배치될 수 있다. 어떤 실시 예에서는, 브릿지 라인들(B_n)의 배치 설계 상, 도전성 라인들(X_n , Y_n)과 적어도 일부 중첩되도록 배치될 수 있다. 예를 들어, 제1 도전성 라인 X_1 및 제1 도전성 라인 X_5 를 전기적으로 연결하는 브릿지 라인 B_1 은 제2 도전성 라인 Y_1 과 일부 중첩하는 부분을 포함할 수 있다. 즉, 브릿지 라인들(B_n)은 대체로 감지 패널(600) 내에 포함된 복수의 도전성 라인들(X_n , Y_n)의 최 외곽 라인들의 바깥 영역에 배치될 수 있다. 이에 따라, 감지 패널(600)에서 브릿지 라인들(B_n)과 중첩되는 도전성 라인들(X_n , Y_n)을 없애거나 최소화 시킴으로써, 감지 패널(600)의 감지 영역을 최대화시키고, 중첩되는 영역에서의 지시 위치를 검출할 때 발생할 수 있는 오류를 방지할 수 있다.

[0086] 도 7은 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층 구조를 나타내는 사시도이다. 도 7의 감지 패널(700)은 앞서 도 6a에서 설명된 감지 패널(600)과 적어도 일부 유사한 구성을 포함할 수 있으며 이에 대해서는 설명을 생략하기로 한다.

[0087] 일 실시 예에 따르면, 감지 패널(700)은 제1층(710), 제2층(720), 및 제3층(730)을 포함할 수 있다. 제3층

(730)은 제1 도전성 라인들(X_n) 및 제2 도전성 라인들(Y_n) 중 두 개의 라인들을 전기적으로 연결하여 루프 코일을 형성하는 적어도 하나의 브릿지 라인들(B_n)이 형성될 수 있다. 브릿지 라인들(B_n)은, 위에서 보았을 때, 제1 도전성 라인들(X_n)과 제2 도전성 라인들(Y_n)의 최 외곽 도전성 라인들 보다 바깥 영역에 형성될 수 있다. 예를 들어, 브릿지 라인들 B_3 및 B_4 는, 제3층(730)에서 제1 도전성 라인 X_1 에 대응하는 라인 X_1' 보다 바깥에 형성될 수 있다. 다른 예를 들어, 브릿지 라인들 B_5 및 B_6 은 제2 도전성 라인 Y_1 에 대응하는 Y_1' 보다 바깥에 형성될 수 있다.

[0088] 일 실시 예에 따르면, 제1 도전성 라인들(X_n)이 형성된 제1층(710) 및 제2 도전성 라인들(Y_n)이 형성된 제2층(720)에도 브릿지 라인들이 형성될 수 있다. 예를 들어, 제1층(710)에는 제2 도전성 라인 Y_1 과 제2 도전성 라인 Y_5 에 대응하는 도전성 비아들(또는 비아홀들)과 연결된 브릿지 라인 B_2 가 형성될 수 있다. 브릿지 라인 B_2 는 제1 도전성 라인들(X_n)과 실질적으로 평행한 부분을 포함할 수 있다. 다른 예를 들어, 제2층(720)에는 도전성 라인 X_1 과 도전성 라인 X_5 에 대응하는 도전성 비아들(또는 비아홀들)과 연결된 브릿지 라인 B_1 이 형성될 수 있다. 브릿지 라인 B_1 은 제2 도전성 라인들(Y_n)과 실질적으로 평행한 부분을 포함할 수 있다. 다만 실시 예가 이에 국한되는 것은 아니며, 도전성 라인들과 브릿지 라인은 같은 층에서 루프 코일을 형성할 수 있다. 예를 들어, 제1층(710)에서 제1 도전성 라인 X_2 와 제1 도전성 라인 X_4 는 브릿지 라인 B_5 에 의하여 전기적으로 연결되고 루프 코일을 형성할 수 있다. 어떤 실시 예에서, 제1 도전성 도전성 라인 X_2 와 제1 도전성 라인 X_4 에 해당하는 도전성 비아홀은 형성되지 않을 수 있다.

[0089] 일 실시 예에 따르면, 제1층(710) 및 제2층(720)에 형성되는 브릿지 라인들 역시, 위에서 보았을 때, 제1 도전성 라인들(X_n) 및 제2 도전성 라인들(Y_n)의 최 외곽 도전성 라인들 보다 바깥 영역에 형성될 수 있다. 즉, 브릿지 라인들은, 위에서 보았을 때, 제1 도전성 라인들(X_n) 및 제2 도전성 라인들(Y_n)과 중첩되거나 교차되지 않는 위치에 형성될 수 있다. 또는 최소한의 브릿지 라인들이 도전성 라인들(X_n , Y_n)들과 중첩되거나 교차하도록 배치될 수 있다. 이에 따라, 본 개시의 감지 패널(700)은 도전성 라인들과 브릿지 라인들 간의 중첩 영역에 대한 지시 위치를 검출할 때 발생할 수 있는 오류를 방지할 수 있다.

[0091] 도 8은 본 개시의 다양한 실시 예에 따르는 감지 패널이 전자 장치에 탑재되는 상태를 나타내는 평면도이다. 도 8의 감지 패널(810)은 앞서 설명된 도 5의 감지 패널(510) 또는 도 7의 감지 패널(700)과 적어도 일부 유사하거나 동일한 구성일 수 있다.

[0092] 도 8을 참조하면, 일 실시 예에 따르는, 디스플레이 패널의 활성 영역(AA)과 감지 패널(810)의 입력 감지 영역이 실질적으로 대응될 수 있다. 감지 패널(810)에 포함된 도전성 라인들(811)은, 위에서 보았을 때, 전자 장치(800)(또는, 디스플레이 패널)의 활성 영역(AA) 안에 배치될 수 있다. 감지 패널(810)에 포함된 비아홀(812)들은, 위에서 보았을 때, 전자 장치(800)의 비활성 영역(IA) 안에 배치될 수 있다. 이에 따라, 비아홀(812)들과 연결된 브릿지 라인들이 대체로 비활성 영역(IA) 안에 배치됨으로써, 활성 영역(AA) 내의 도전성 라인들(811)이 대체로 균일한 간격(예: 가로방향(d_x), 세로방향(d_y))을 가지도록 배치될 수 있다. 이에 따라 본 개시의 감지 패널(810)은 위치 지시기(P)에 의한 지시 위치 검출에 있어 오류를 줄일 수 있으며 보다 정확한 위치 검출이 이뤄질 수 있다.

[0093] 도 9는 본 개시의 다양한 실시 예에 따르는 감지 패널이 전자 장치에 탑재된 상태를 나타내는 단면도이다. 도 9를 참조하면, 일 실시 예에 따르면, 전자 장치(900)(예: 도 2의 200)는 전면 플레이트(910)(예: 도 2의 211) 및 브라켓(920)(또는 후면 플레이트(예: 도 2의 212))과 전면 플레이트(910) 및 브라켓(920) 사이에 개재된 디스플레이 패널(930)(예: 도 3의 312), 감지 패널(940)(예: 도 3의 313), 및 금속 차폐 패널(950)(예: 도 3의 314)을 포함할 수 있다. 디스플레이 패널(930), 감지 패널(940), 및 금속 차폐 패널(950)은 전면 플레이트(910)의 아래에 순차적으로 적층될 수 있다. 각 층 사이에는 접착층(960)이 개재되어 서로를 부착할 수 있다. 전면 플레이트(910)는 디스플레이 패널(920)에 대응하는 활성 영역(AA)과 활성 영역(AA)의 밖의 비활성 영역(IA)으로 구분될 수 있다. 불투명 인쇄층(미도시)은, 비활성 영역(IA)에서 전자 장치(900)의 내부가 시인되지 않도록, 전면 플레이트(910)에서 비활성 영역(IA)에 대응하는 하부에 형성될 수 있다.

[0094] 일 실시 예에 따르면, 감지 패널(940)은 전면 플레이트(910)의 활성 영역(AA) 및 비활성 영역(IA)에 각각 대응하는 감지 영역(941)과 비감지 영역(942)로 구분할 수 있다. 감지 패널(940)의 비아홀(944)들은 비활성 영역

(IA)에 대응하는 비감지 영역(942)에 배치될 수 있다. 다시 말하면, 비아홀(944)들은 비감지 영역(942)에 정렬되고, 최 외곽 도전성 라인(943)을 포함한 모든 도전성 라인들이 감지 영역(941)에 정렬될 수 있다. 다시 말하면, 비아홀(944)(또는, 도전성 비아)는 전면 플레이트(910)를 위에서 보았을 때, 디스플레이 패널(920)이 전면 플레이트(910)를 통하여 노출되는 영역(활성 영역(AA))의 밖에 위치될 수 있다. 또는, 비아홀(944)은 전면 플레이트(910)를 위에서 보았을 때, 감지 패널(940)에서 비활성 영역(IA)에 대응하는 영역에 위치할 수 있다.

[0095] 일 실시 예에 따르면, 전자 장치(900)의 전면 플레이트(910)는 굽힘 영역(BA)과 평면 영역(PA)을 포함하도록 형성될 수 있다. 따라서, 전면 플레이트(910)의 아래에 적층되는 디스플레이 패널(930), 감지 패널(940), 및 금속 차폐 패널(950)은 전면 플레이트(910)의 형상을 따를 수 있다. 감지 패널(940)의 감지 영역(941)은 전면 플레이트(910)의 평면 영역(PA)에 해당하는 평면부(941a) 및 굽힘 영역(BA)에 해당하는 굽힘부(941b)로 구분할 수 있다. 감지 패널(940)은 평면부(941a)와 굽힘부(941b)에 있어, 굽힘에 따른 반발력 및 지시 위치 보상 등을 고려하여, 도전성 라인들 사이의 간격 또는, 도전성 라인들 사이에 배치될 수 있는 더미(dummy) 라인들의 유무에 있어서 임의의 적절한 구성을 포함할 수 있다.

[0097] 도 10은 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층구조의 다른 예들 사시도이다. 도 10의 감지 패널(1000)은 앞서 설명된 도 5의 감지 패널(510), 또는 도 7의 감지 패널(700)과 적어도 일부 유사하거나 동일한 구성일 수 있다.

[0098] 일 실시 예에 따르면, 제3층(1030)은 제1층(1010) 및 제2층(1020)에 포함된 도전성 라인들(X_n, Y_n)을 루프 코일로 형성하기 위한 브릿지 라인들(B_n)을 포함할 수 있다. 더하여, 제3층(1030)은 제2 비아홀들(1031)과 커넥터(1032)를 전기적으로 연결하는 연결 라인들(1033)을 포함할 수 있다. 커넥터(1032)는 루프 코일을 형성하는 도전성 라인들(X_n, Y_n)이 브릿지 라인들(B_n)과 연결되는 일 단의 반대되는 타 단과 도전성 비아(1040)를 통하여 전기적으로 연결될 수 있다. 예를 들어, 제2 비아홀(1031)들은 제1층(1010) 및/또는 제2층(1020)을 관통하는 다른 비아홀들(1011, 1021)과 전기적으로 연결될 수 있다. 제2비아홀들(1031)과 전기적으로 연결된 연결 라인들(1033)은 제3층(1030)에 포함된 커넥터(1032)에 전기적으로 연결될 수 있다. 커넥터(1032)는 감지 패널(1000)의 하부에 배치되는 인쇄회로기판(예: 도 3의 340)과 전기적으로 연결될 수 있다. 일 실시 예에 따르면, 커넥터(1032)는 도전성 컨택트로 구성되고, 감지 패널(1000)과 인쇄회로기판 사이에 도전성 구조체(미도시)가 개재되어 커넥터(1032)와 인쇄회로기판 상의 감지 패널(1000)을 제어하기 위한 프로세서와 전기적으로 연결할 수 있다. 예를 들어 커넥터(1032)는 채널 선택기(예: 도 4의 411) 또는, 스위칭 회로(예: 도 4의 440)와 연결될 수 있다. 이 경우, 도전성 구조체는 C-clip, Fogo-pin, 및 본딩 패드 등을 포함할 수 있다. 일 실시 예에 따르면, 커넥터(1032)는, 제3층(1030)의 하부 면에서 연결되는 가요성 인쇄회로기판, 동축 케이블 등을 통하여 인쇄회로기판 상의 감지 패널(1000)을 제어하기 위한 프로세서와 전기적으로 연결될 수 있다. 어떤 실시 예에서는, 제3층(1030)은 멀티플렉서(multiplex, MUX)를 더 포함할 수 있다. 멀티플렉서는 연결 라인들(1033)과 커넥터(1032) 사이에서, 연결 라인들(1033)의 신호를 압축하여 커넥터(1032)에 제공할 수 있다.

[0100] 도 11a는 본 개시의 다양한 실시 예에 따르는 감지 패널의 적층구조의 또 다른 예를 나타내는 사시도이다. 도 11b는 도 11a의 감지 패널의 단면도를 도시한다. 도 11a 및 도 11b의 감지 패널(1100)은 앞서 설명된 도 5의 감지 패널(510), 또는 도 7의 감지 패널(700)과 적어도 일부 유사하거나 동일한 구성일 수 있다.

[0101] 일 실시 예에 따르면, 제3층(1130)은 제1층(1110) 및 제2층(1120)에 포함된 도전성 라인들(X_n, Y_n)을 루프 코일로 형성하기 위한 브릿지 라인들(B_n)을 포함할 수 있다. 더하여, 제3층(1130)은 제2 비아홀들(1131), 커넥터(1132)를 포함하는 연결부(1133) 및 제2 비아홀들(1131)과 커넥터(1132)를 전기적으로 연결하는 연결 라인들(1134)을 포함할 수 있다. 커넥터(1132)는 루프 코일을 형성하는 도전성 라인들(X_n, Y_n)이 브릿지 라인들(B_n)과 연결되는 일 단의 반대되는 타 단과 도전성 비아(1140)를 통하여 전기적으로 연결될 수 있다. 예를 들어, 제2 비아홀(1131)들은 제1층(1110) 및/또는 제2층(1120)을 관통하는 다른 비아홀들(1111, 1121)과 전기적으로 연결될 수 있다. 제2비아홀들(1131)과 전기적으로 연결된 연결 라인들(1134)은 제3층(1130)에 포함된 커넥터(1132)에 전기적으로 연결될 수 있다. 연결부(1133)는 제3층(1130)에 포함된 개구부(1130a)내에 돌출되도록 연장 형성될 수 있다. 개구부(1130a) 및 연결부(1133)는 제3층(1130)의 제조공정시, 원자재재단, 또는 외형 가공 시 성형될 수 있다. 감지 패널(1100)은 제1층(1110), 제2층(1120), 및 연결부(1133)를 포함하는 제3층(1130)을 각각 선 외형 가공 공정 후, 적층하는 다층 공정을 통하여 제조될 수 있다. 제3층(1130)은 가요성 인쇄회로기판으로 형성될 수 있다. 따라서 연결부(1133)는 용이하게 굽혀짐으로써 감지 패널(1100)과 이격 배치된 다른 전자 부품에 연결될 수 있다. 감지 패널(1100)은 가요성의 연결부(1133)를 통하여 감지 패널(1100)을 제어하기 위한 프로

세서와 연결될 수 있다. 도 11b를 참조하면, 감지 패널(1100)은, 전면 플레이트(1160) 하부에 적층될 수 있다. 전면 플레이트(1160)와 감지 패널(1100) 사이에는 다양한 패널 또는 층, 예를 들어 디스플레이 패널(1170)이 개재될 수 있다. 감지 패널(1100)은 전면 플레이트(1160)의 활성 영역(AA)에 대응하는 영역에서 감지 영역이 포함되고, 비활성 영역(IA)에 비아홀들 및 브릿지 라인들이 정렬된 비감지 영역이 포함되도록 배치될 수 있다.

[0102] 일 실시 예에 따르면, 감지 패널(1100)의 하부에는 일정 간격 이격된 인쇄회로기판(1180)이 배치될 수 있다. 연결부(1133)의 끝 단에 형성된 커넥터(1132)는 감지 패널(1100)이 포함하는 도전성 라인들과 연결된 연결 라인들(1134)과 전기적으로 연결될 수 있다. 커넥터(1132)는 연결부(1133)가 굽혀짐으로써, 인쇄회로기판(1180) 상에 형성된 커넥터(1181)에 연결될 수 있다. 따라서, 본 개시의 실시 예에 따르는 감지 패널(1100)의 제3층(1130)의 일부로 형성된 연결부(1133)는 감지 패널(1100)과 다른 전자 부품을 전기적으로 연결하는 인터페이스로 역할 할 수 있다. 이러한 인터페이스의 구현을 통하여, 감지패널(1100)을 다른 전자 부품과 전기적으로 연결하기 위한 FPCB 등의 전자부품 등을 실장해야하는 비활성 영역(IA)상의 공간을 절약할 수 있다.

[0104] 본 개시의 다양한 실시 예에 따르는 전자 장치에 있어서, 전면 플레이트(예: 도 3의 310) 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트(예: 도 3의 330)를 포함하는 하우징; 상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트를 통하여 노출되는 디스플레이 패널(예: 도 3의 312); 상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널(예: 도 3의 330); 및 상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로(예: 도 4의 430)를 포함하고, 상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층(예: 도 6a의 610), 제2층(예: 도 6a의 612), 제3층(예: 도 6a의 630)을 포함하되, 상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향(예: 도 6a)의 x축 방향)으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들(예: 도 6a의 X_n)을 포함하고, 상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2 방향(예: 도 6a의 y축 방향)으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들(예: 도 6a의 Y_n)을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며, 상기 제3층은, 제3 복수의 도전성 라인들(예: 도 6a의 B_n)을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 도전성 비아(conductive via) (예: 도)의 640)를 통하여, 전기적으로 연결될 수 있다.

[0105] 본 개시의 다양한 실시 예에 따르면, 상기 제1층은 제4 복수의 도전성 라인(예: 도 7의 B_2)들을 포함하고, 상기 제4 복수의 도전성 라인들의 각각은 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층 및/또는 상기 제2층에 관통하여 형성된 상기 도전성 비아를 통하여, 전기적으로 연결될 수 있다.

[0106] 본 개시의 다양한 실시 예에 따르면, 상기 제2층은 제5 복수의 도전성 라인들(예: 도 7의 B_1)을 포함하고, 상기 제5 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층 및/또는 상기 제2층에 관통하여 형성된 상기 도전성 비아를 통하여, 전기적으로 연결될 수 있다.

[0107] 본 개시의 다양한 실시 예에 따르면, 상기 제2층은 상기 제1층 및 상기 제3층 사이에 개재되는 것을 특징으로 할 수 있다.

[0108] 본 개시의 다양한 실시 예에 따르면, 상기 제3층은 상기 제1층 및 상기 제2층 사이에 개재되는 것을 특징으로 할 수 있다.

[0109] 본 개시의 다양한 실시 예에 따르면, 상기 제3 복수의 도전성 라인들의 각각은, 상기 전면 플레이트의 위에서 보았을 때, 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각에 실질적으로 수직(perpendicular)하는 부분을 포함하는 것을 특징으로 할 수 있다.

[0110] 본 개시의 다양한 실시 예에 따르면, 상기 제3 복수의 도전성 라인들은 상기 제3층의 주변부(peripheral portion)에 위치되는 것을 특징으로 할 수 있다.

[0111] 본 개시의 다양한 실시 예에 따르면, 상기 EMR 감지 패널은 상기 주변부의 적어도 일부를 포함하는 굽힘 부분을 포함하는 것을 특징으로 할 수 있다.

[0112] 본 개시의 다양한 실시 예에 따르면, 상기 제3 복수의 도전성 라인은 상기 제1 복수의 도전성 라인들 및/또는 상기 제2 복수의 도전성 라인들 중 두 개의 라인들을 전기적으로 연결하여 루프 코일을 형성하는 것을 특징으로

할 수 있다.

- [0113] 본 개시의 다양한 실시 예에 따르면, 상기 도전성 비아는, 상기 전면 플레이트를 위에서 보았을 때, 상기 디스플레이 패널이 상기 전면 플레이트를 통하여 노출되는 영역(예: 도 8의 AA)의 밖에 위치되는 것을 특징으로 할 수 있다.
- [0114] 본 개시의 다양한 실시 예에 따르면, 상기 제4 도전성 라인들은 상기 제1 도전성 라인들과 실질적으로 평행한 부분을 포함하는 것을 특징으로 할 수 있다.
- [0115] 본 개시의 다양한 실시 예에 따르면, 상기 제5 도전성 라인들은 상기 제2 도전성 라인들과 실질적으로 평행한 부분을 포함하는 것을 특징으로 할 수 있다.
- [0116] 본 개시의 다양한 실시 예에 따르면, 상기 제3 도전성 라인들 중 적어도 일부는, 상기 전면 플레이트를 위에서 보았을 때, 상기 제1 도전성 라인들 중 최 외곽에 배치된 도전성 라인(예: 도 7의 X'₁)과 상기 제2 도전성 라인들 중의 최 외곽에 배치된 도전성 라인(예: 도 7의 Y'₁)보다 밖에 배치될 수 있다.
- [0117] 본 개시의 다양한 실시 예에 따르면, 상기 EMR 감지 패널은 다층 인쇄회로기판으로 형성되는 것을 특징으로 할 수 있다.
- [0118] 본 개시의 다양한 실시 예에 따르면, 상기 제1 복수의 도전성 라인들 및 상기 제2 복수의 도전성 라인들은 상기 인쇄회로기판에 각각 형성된 도전성 패턴을 포함할 수 있다.
- [0119] 본 개시의 다양한 실시 예에 따르면, 전자 장치에 있어서, 전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징; 상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트의 활성 영역을 통하여 노출되는 디스플레이 패널; 상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및 상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고, 상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되, 상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고, 상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며, 상기 제3층은, 제3 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 끝 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 도전성 비아(conductive via)를 통하여, 전기적으로 연결되되, 상기 도전성 비아는, 상기 전면 플레이트를 위에서 볼 때, 활성 영역의 바깥 영역에 배치될 수 있다.
- [0120] 본 개시의 다양한 실시 예에 따르면, 상기 제3 복수의 도전성 라인들 중 적어도 일부는, 상기 전면 플레이트의 위에서 볼 때, 상기 활성 영역의 바깥 영역에 배치될 수 있다.
- [0121] 본 개시의 다양한 실시 예에 따르면, 상기 제3 복수의 도전성 라인들 중 적어도 일부는, 상기 전면 플레이트의 위에서 볼 때, 상기 활성 영역 내에서 상기 제1 도전성 라인들 및 상기 제2 도전성 라인들과 교차되지 않을 수 있다.
- [0122] 본 개시의 다양한 실시 예에 따르면, 상기 제3 복수의 도전성 라인은 상기 제1 복수의 도전성 라인들 및/또는 상기 제2 복수의 도전성 라인들 중 두 개의 라인들을 전기적으로 연결하여 루프 코일을 형성할 수 있다.
- [0123] 본 개시의 다양한 실시 예에 따르면, 상기 EMR 감지 패널은 다층 인쇄회로기판으로 형성되고, 상기 제1 복수의 도전성 라인들 및 상기 제2 복수의 도전성 라인들은 상기 다층 인쇄회로기판에 각각 형성된 도전성 패턴을 포함할 수 있다.
- [0124] 본 개시의 다양한 실시 예에 따르는 전자 장치에 있어서, 전면 플레이트 및 상기 전면 플레이트와 반대방향으로 향하는 후면 플레이트를 포함하는 하우징; 상기 전면 플레이트와 상기 후면 플레이트 사이에 개재(interpose)되고 상기 전면 플레이트의 활성 영역을 통하여 노출되는 디스플레이 패널; 상기 디스플레이 패널 및 상기 후면 플레이트 사이에 개재되는 EMR(electromagnetic radiation) 감지 패널; 및 상기 EMR 감지 패널을 이용하여, 스타일러스 펜을 감지하도록 구성된 감지 회로를 포함하고, 상기 EMR 감지 패널은, 상기 디스플레이 패널에 실질적으로 평행한 제1층, 제2층, 제3층을 포함하되, 상기 제1층은, 상기 전면 플레이트의 위에서 볼 때, 제1방향으로

로 서로 평행하게 연장되는 제1 복수의 도전성 라인들을 포함하고, 상기 제2층은, 상기 전면 플레이트의 위에서 볼 때, 상기 제1방향에 실질적으로 수직하는 제2방향으로 서로 평행하게 연장되는 제2 복수의 도전성 라인들을 포함하며, 상기 제2 복수의 도전성 라인들은 상기 제1 복수의 도전성 라인들과 교차하며, 상기 제3층은, 제3 복수의 도전성 라인들 및 제4 복수의 도전성 라인들을 포함하되, 상기 제3 복수의 도전성 라인들의 각각은 상기 제1 복수의 도전성 라인들 또는 상기 제2 복수의 도전성 라인들 중 두 개의 도전성 라인 각각의 제1 단에, 상기 제1층, 상기 제2층, 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 제1 도전성 비아(conductive via)를 통하여, 전기적으로 연결되고, 상기 제4 복수의 도전성 라인들 각각은 상기 제1 복수의 도전성 라인들 및 상기 제2 복수의 도전성 라인들의 각각의 제2 단에, 상기 제1층, 상기 제2층 또는 상기 제3층 중 적어도 하나에 관통하여 형성된 제2 도전성 비아를 통하여, 전기적으로 연결되어 상기 제3층에 포함된 커넥터에 통합되도록 구성될 수 있다.

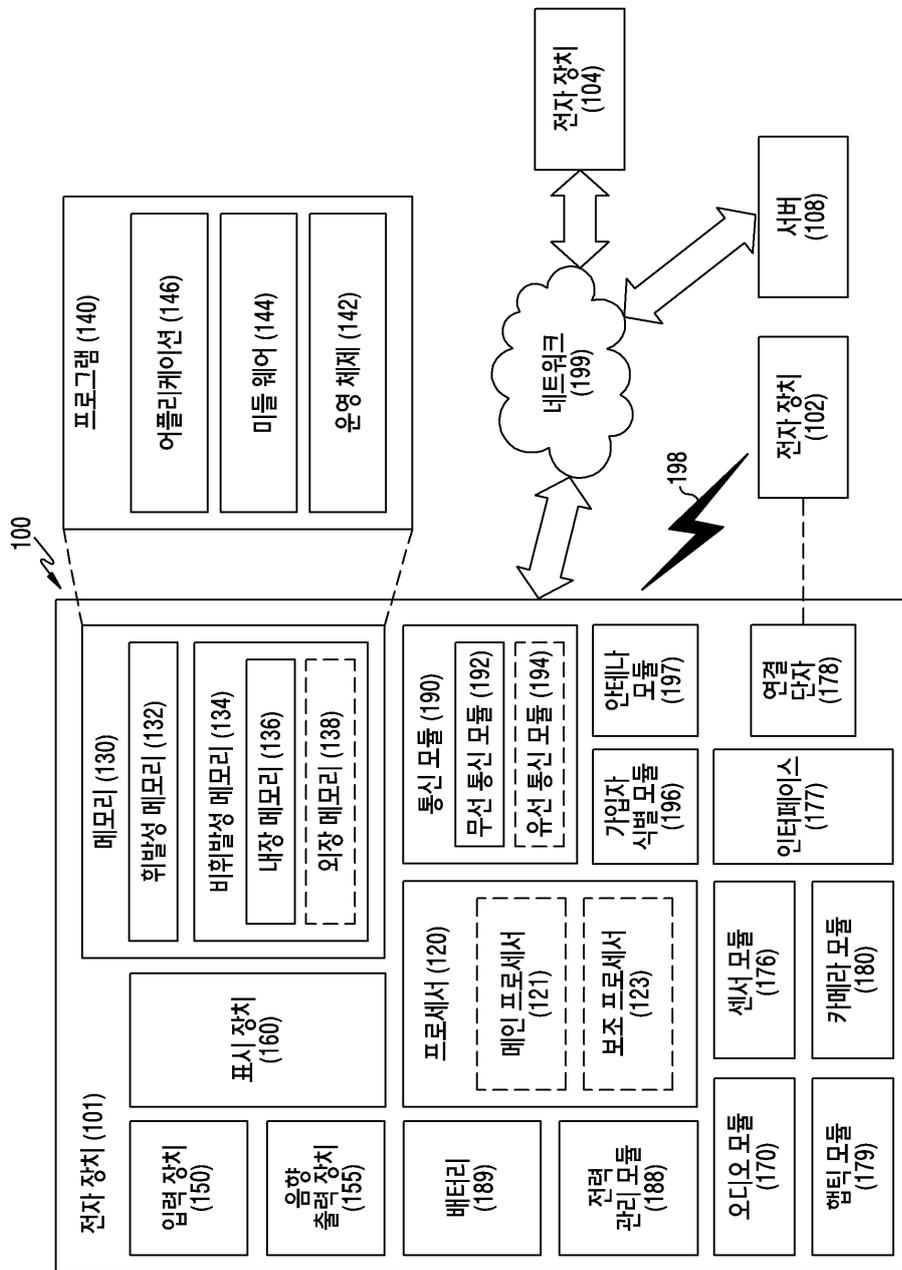
[0125] 본 개시의 다양한 실시 예에 따르면, 상기 커넥터는 가요성 인쇄회로기판을 통하여 상기 감지 회로에 전기적으로 연결될 수 있다.

[0126] 본 개시의 다양한 실시 예에 따르면, 상기 제1 도전성 비아 및 제2 도전성 비아는, 상기 전면 플레이트를 위에서 볼 때, 상기 활성 영역의 바깥 영역에 배치될 수 있다.

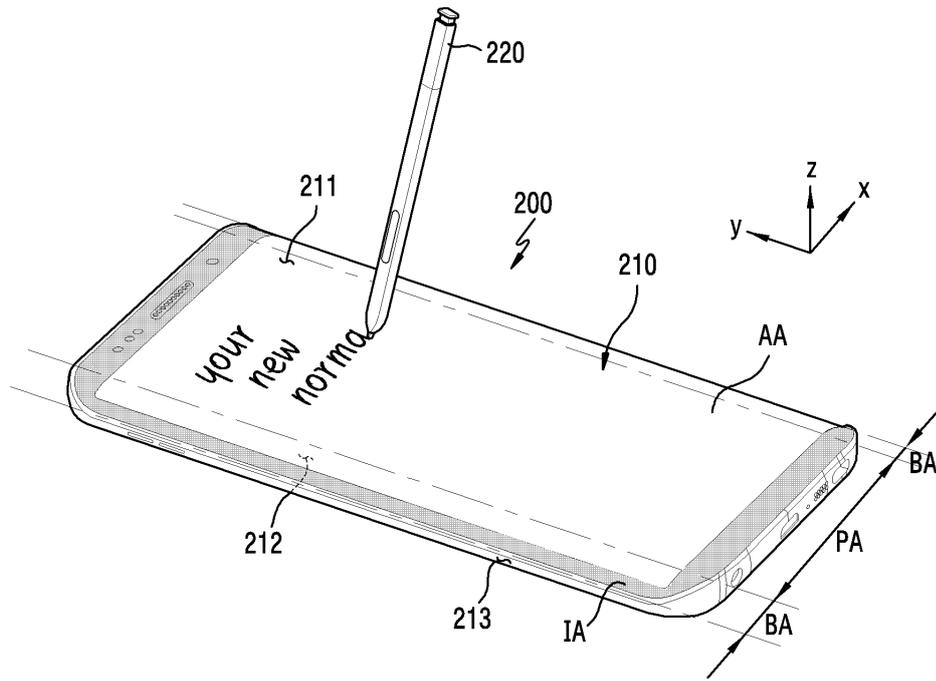
[0128] 그리고, 본 명세서와 도면에 개시된 본 개시의 다양한 실시 예들은 본 개시의 기술 내용을 쉽게 설명하고 본 개시의 이해를 돕기 위해 특정 예를 제시한 것일 뿐이며, 본 개시의 범위를 한정하고자 하는 것은 아니다. 따라서 본 개시의 범위는 여기에 개시된 실시 예들 이외에도 본 개시의 기술적 사상을 바탕으로 도출되는 모든 변경 또는 변형된 형태가 본 개시의 범위에 포함되는 것으로 해석되어야 한다.

도면

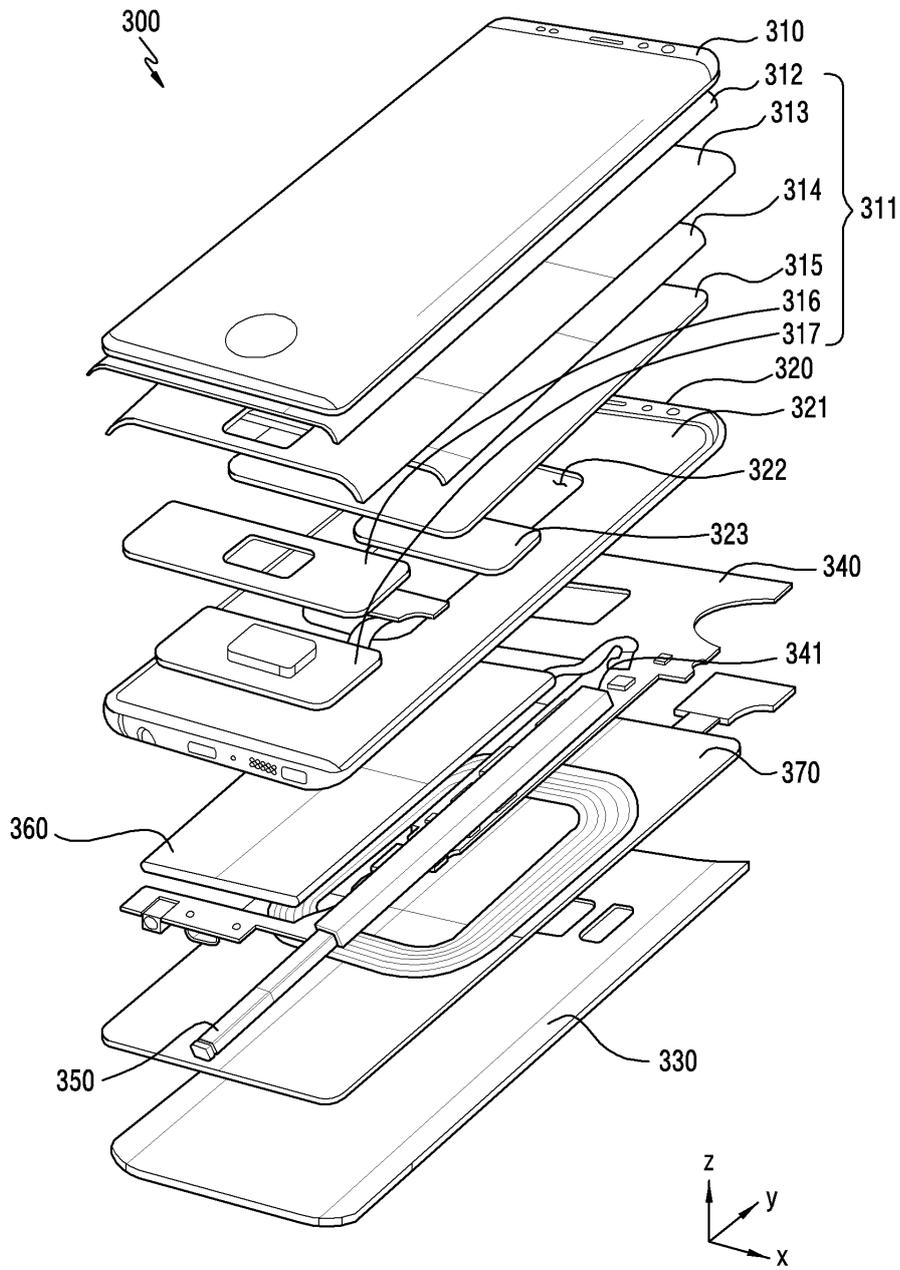
도면1



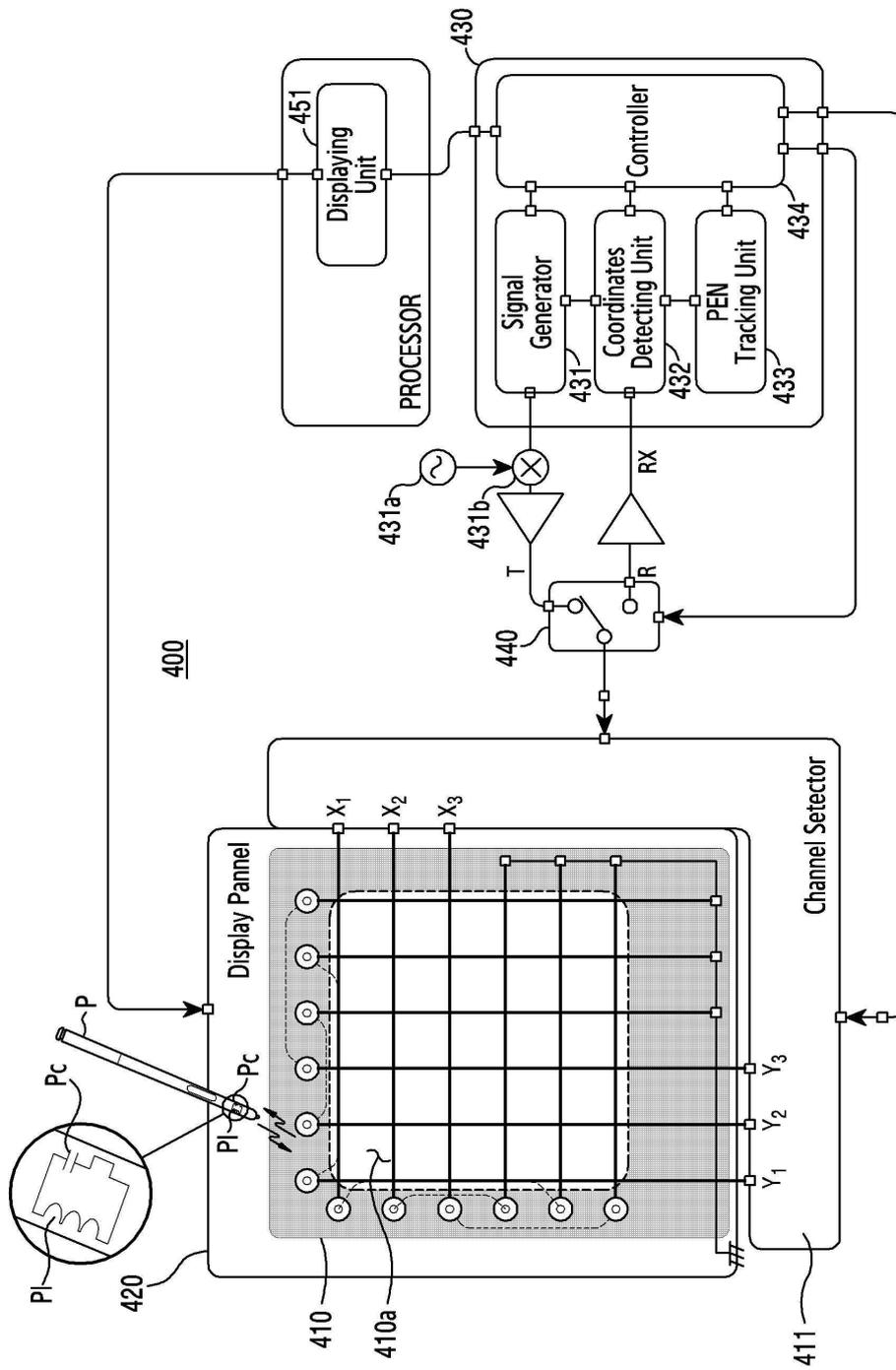
도면2



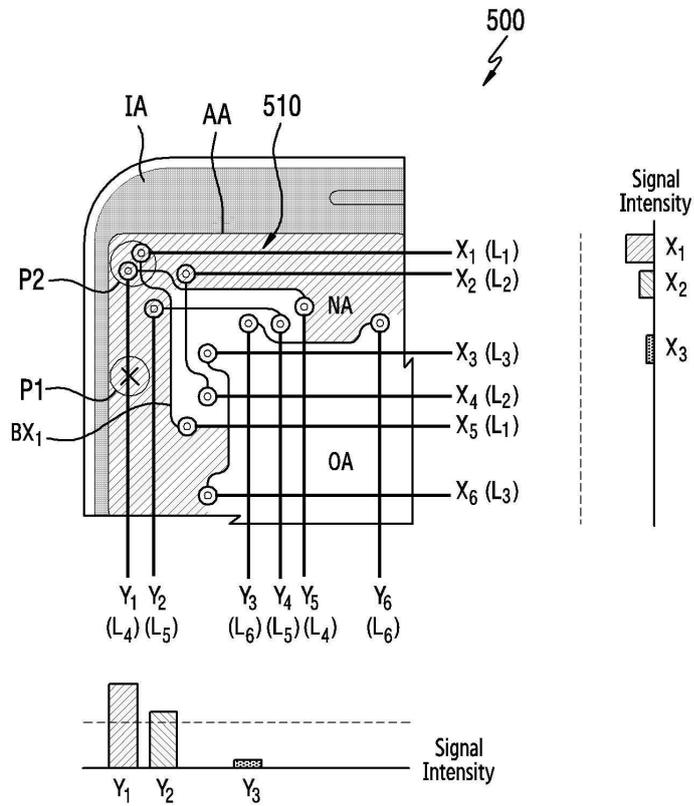
도면3



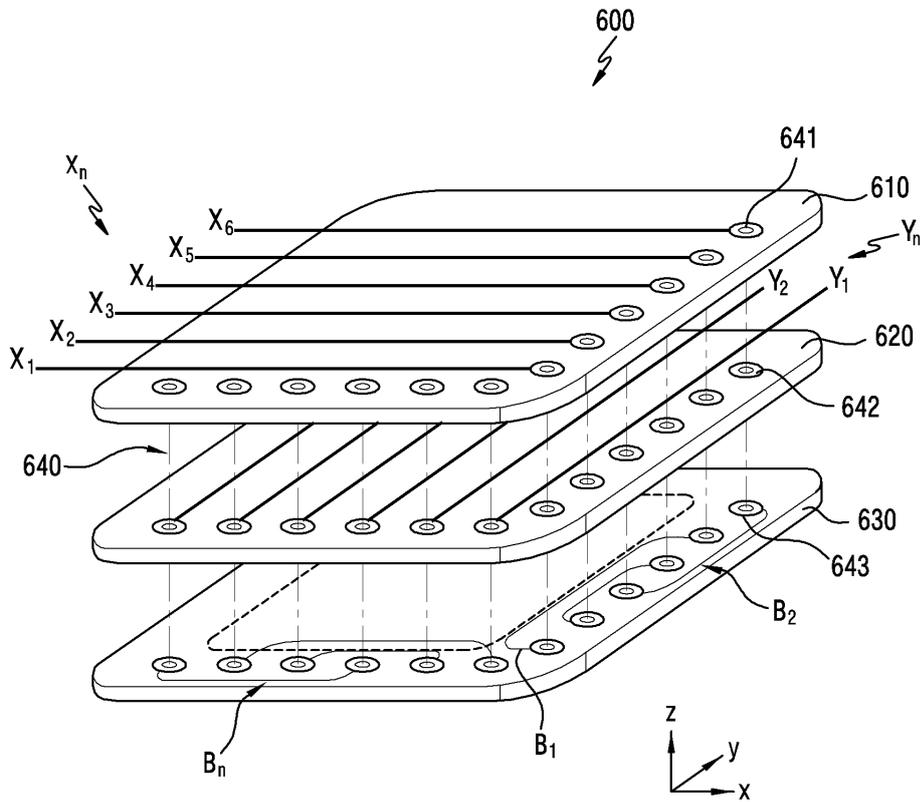
도면4



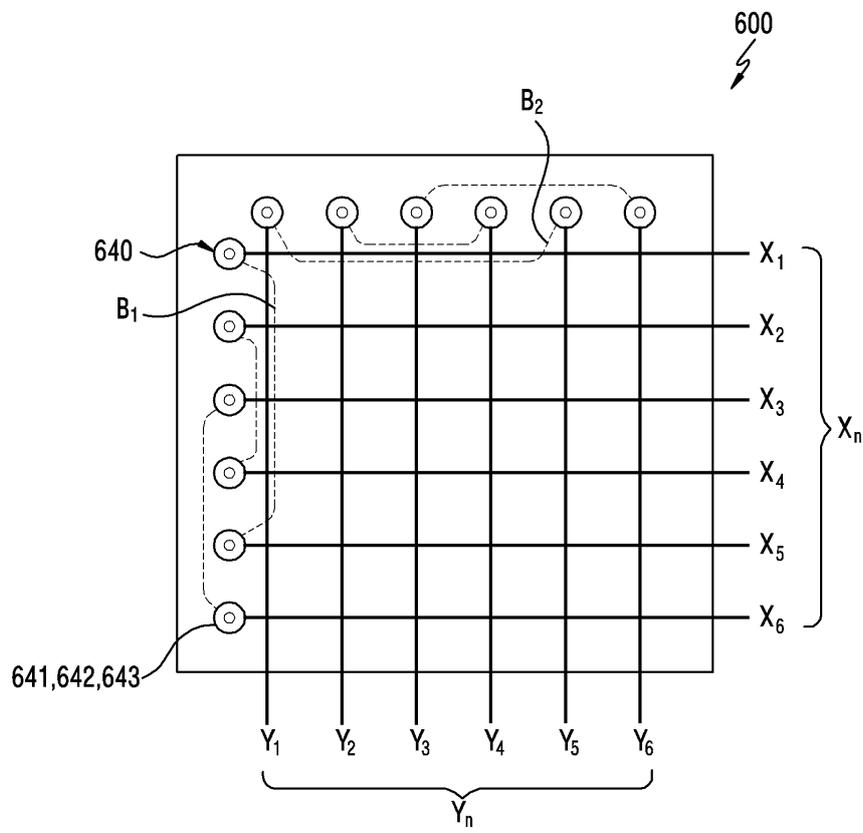
도면5



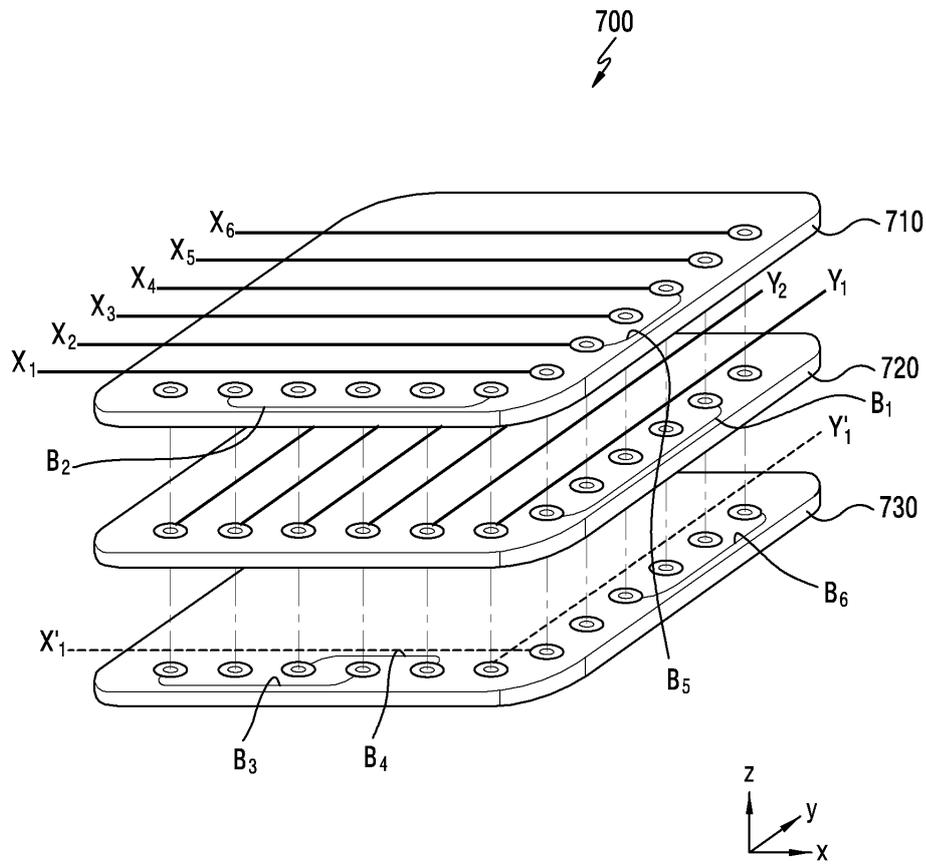
도면6a



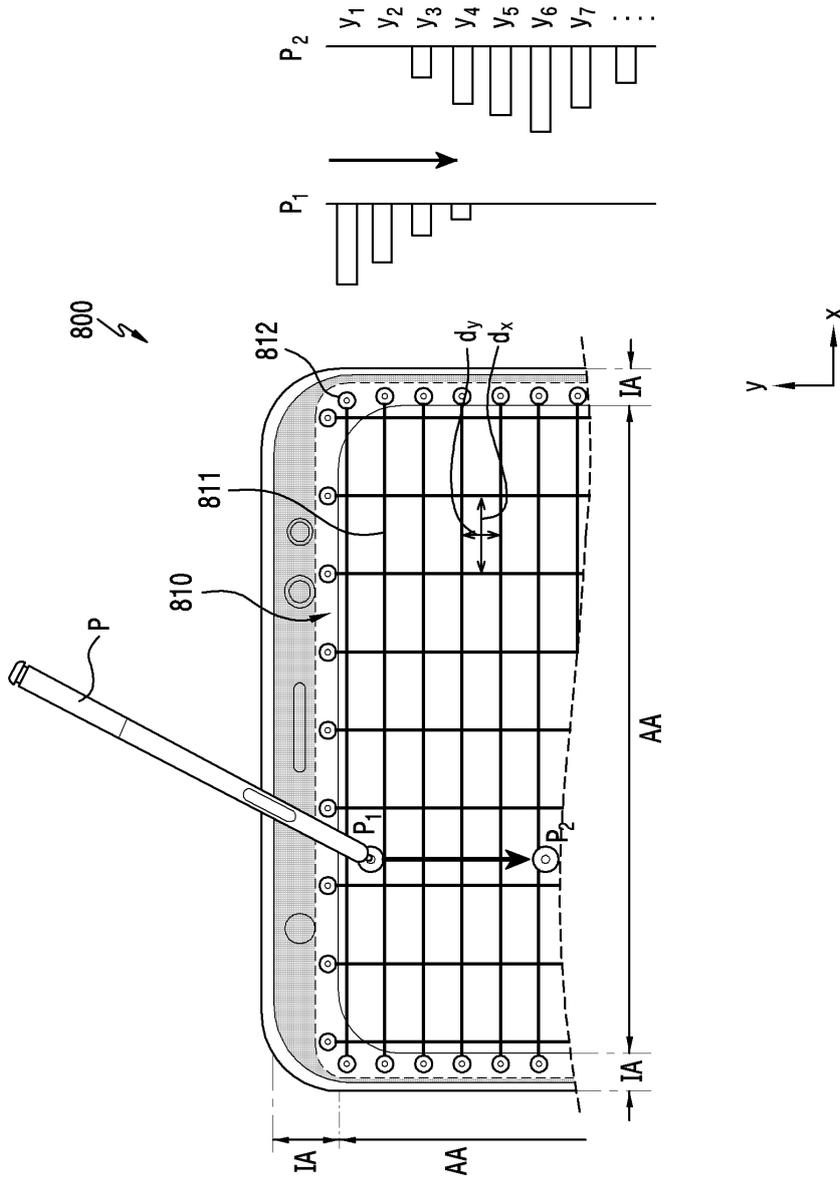
도면6b



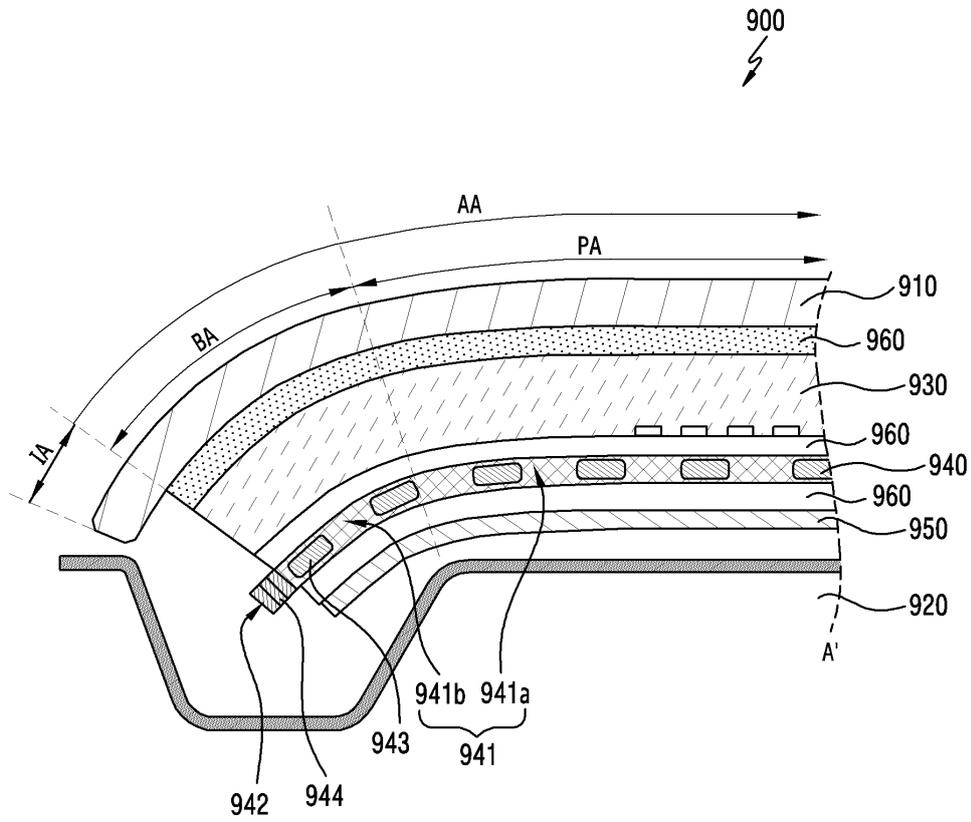
도면7



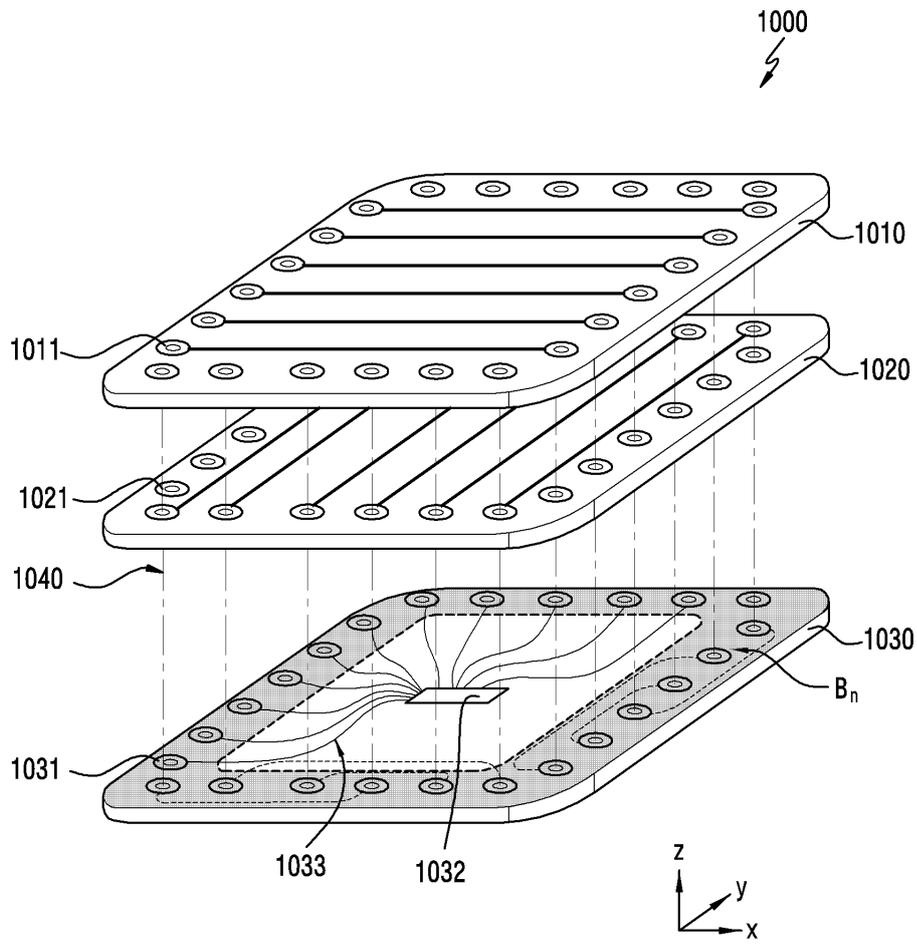
도면8



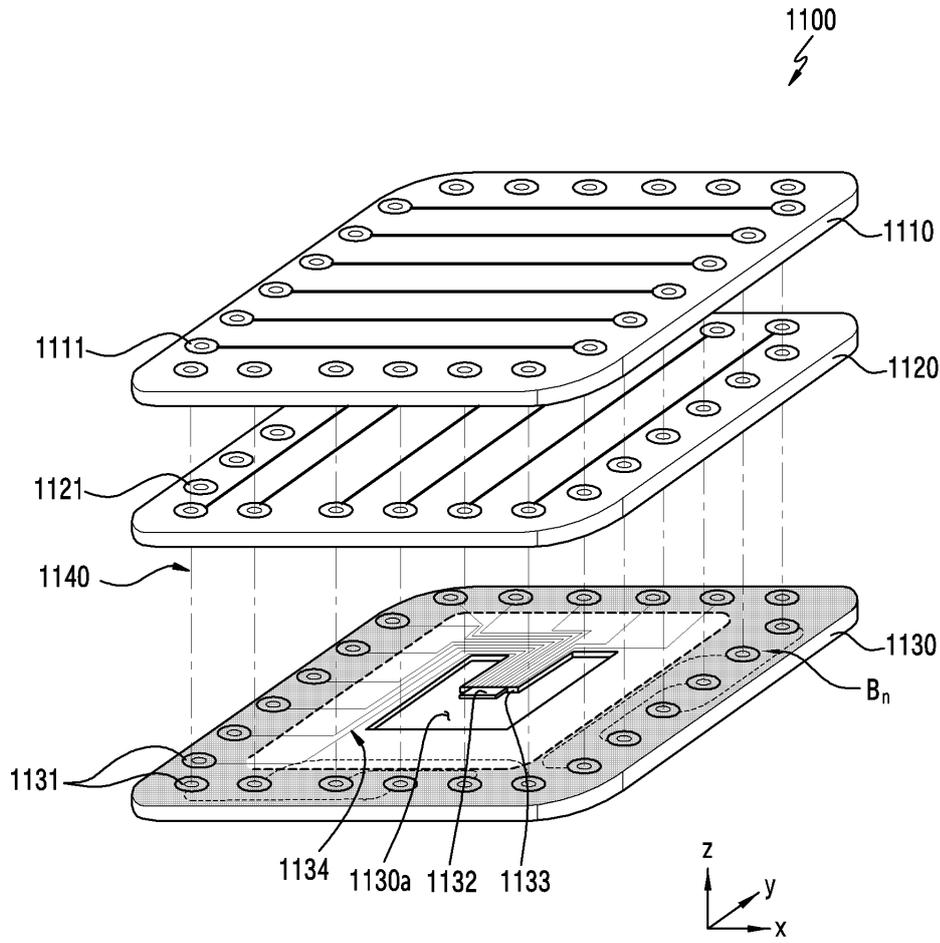
도면9



도면10



도면11a



도면11b

