

1. 一种开关时序提供方法,适用于一开关式电源供应器,该方法包含有:
 - 提供一当下时间信号,其对应提供该开关式电源供应器中的一元件处于一第一状态的一放电时间,其中该当下时间信号记录于一第一电容;
 - 提供一预估时间信号,其记录于一第二电容;
 - 依据该预估时间信号,控制一开关;以及
 - 在该元件处于不同于该第一状态的一第二状态时,以电荷分享(charge sharing)的方式,以该当下时间信号,更新该预估时间信号。
2. 如权利要求1的开关时序提供方法,其中,该元件为一整流二极管,该放电时间为该整流二极管处于顺偏压的时间。
3. 如权利要求1的开关时序提供方法,其中,该开关为一整流开关,该方法比较该预估时间信号以及一斜坡信号,来关闭该整流开关。
4. 如权利要求1的开关时序提供方法,还包含有:
 - 当该元件处于该第一状态时,提供一斜坡信号;以及
 - 依据该斜坡信号以及该预估时间信号,控制该开关。
5. 如权利要求4的开关时序提供方法,还包含有:
 - 当该元件一开始处于该第一状态的一起始时间内,重置(reset)该斜坡信号。
6. 如权利要求4的开关时序提供方法,还包含有:
 - 检查该当下时间信号与一偏压的和是否高于该预估时间信号;
 - 在该放电时间结束后,如果该当下时间信号与该偏压的和低于该预估时间信号,将该预估时间信号设为比该当下时间信号低的一起始值。
7. 如权利要求4的开关时序提供方法,还包含有:
 - 提供一电流源,以一充电电流,对一电容充电,以产生该斜坡信号;
 - 连接一偏压电阻于该电流源与该电容之间;以及
 - 比较该偏压电阻的一端电压以及该预估时间信号,来控制该开关。
8. 如权利要求7的开关时序提供方法,还包含有:
 - 依据该元件的一端电压,来产生该充电电流。
9. 一种同步整流控制器,用以控制一整流开关,该整流开关包含有一体二极管(body diode),该同步整流控制器包含有:
 - 一第一记录器,提供一预估时间信号;
 - 一第二记录器,提供一当下时间信号,其表示该体二极管处于顺偏压时的一放电时间;
 - 一更新装置,当该体二极管处于逆偏压时,依据该当下时间信号,更新该预估时间信号,以使该预估时间信号逼近该当下时间信号;以及
 - 一开关控制器(switch controller),依据该预估时间信号,控制该整流开关。
10. 如权利要求9的同步整流控制器,该第二记录器包含有一电流源以及一电容,该电流源用以对该电容充电,以产生一斜坡信号;以及,该开关控制器依据该斜坡信号以及该预估时间信号的差异,来控制该整流开关。
11. 如权利要求10的同步整流控制器,还包含有一重置开关,在该放电时间开始的一起始时间内,重置该斜坡信号。
12. 如权利要求10的同步整流控制器,其中,该第二记录器还包含有一偏压电阻,连接

于该电流源与该电容之间;以及,该开关控制器依据该偏压电阻之一端电压以及该预估时间信号,来控制该整流开关。

13. 如权利要求9的同步整流控制器,其中,该第二记录器包含有一斜坡信号产生器,其可产生一斜坡信号,该更新装置依据该斜坡信号的一峰值,更新该预估时间信号。

14. 如权利要求9的同步整流控制器,还包含有一保护装置,用以将该预估时间信号设为比该当下时间信号低的一起始值。

15. 如权利要求14的同步整流控制器,其中,在该放电时间内,如果该预估时间信号都没有低于该当下时间信号与一预设值的和,则该保护装置将该预估时间信号设为该起始值。

16. 如权利要求9的同步整流控制器,其中,该预估时间信号与该当下时间信号分别记录于二电容,该更新装置连接该二电容,以电荷分享方式,使该预估时间信号往该当下时间信号逼近。

17. 一种适应性地定时控制器,用以适应性地提供一电源供应器中一时序,该电源供应器包含有一体二极管,该时序控制器包含有:

一斜坡产生器,用以提供一斜坡信号,其代表该体二极管被顺向偏压的一放电时间,其中,该斜坡信号的一峰值记录于一第一电容,作为一当下时间信号;

一第二电容,其记录一预估时间信号;

一更新开关,连接于该第一电容与该第二电容之间,在该体二极管被逆向偏压时,用以短路该第一与第二电容,以电荷分享的方式,依据该当下时间信号,更新该预估时间信号;以及

一比较器,具有二输入分别耦接至该斜坡信号以及该预估时间信号,用以比较该斜坡信号以及该预估时间信号。

18. 如权利要求17的适应性地定时控制器,其中,该电源供应器包含有一整流开关,该比较器用以关闭该整流开关。

19. 如权利要求17的适应性地定时控制器,还包含有一重置开关,当该放电时间开始之一起始时间内,重置该斜坡信号。

20. 如权利要求17的适应性地定时控制器,还包含有一保护装置,用以将该预估时间信号设为比该当下时间信号低的一起始值。

21. 如权利要求17的适应性地定时控制器,其中,该斜坡产生器包含有一电流源、一电阻、以及一充电电容,该电阻连接于该充电电容与该电流源之间,该电流源对该充电电容充电,以产生该斜坡信号,该比较器连接至该电阻以及该第二电容。

开关时序提供方法、同步整流控制器及适应性定时控制器

技术领域

[0001] 本发明大致涉及电源供应器的同步整流的控制方法与控制器。

背景技术

[0002] 电源供应器除了要求有精准的输出电压或是输出电流之外,能量转换效率(power conversion efficiency)往往也是业界非常在乎的规格之一。

[0003] 图1为已知的一返驰式(flyback)开关式电源供应器10,作为开关式电源供应器的一例子。脉冲宽度调制控制器14使功率开关20导通时,输入电源 V_{IN} 与输入地26使变压器18储能;功率开关20关闭时,变压器18通过整流二极管12对输出电容17与负载16释放能量,以建立输出电源 V_{OUT} 与输出地28。通过适当的回馈路径,脉冲宽度调制控制器14可以调整功率开关20的工作周期(duty cycle),使输出电源 V_{OUT} 符合想要的规格。

[0004] 所有变压器18输出到输出电容17与负载16的次级侧电流 I_{SEC} ,都必需经过整流二极管12。整流二极管12的顺向偏压大约是1V,固定地耗损能量。为了降低整流二极管12的能量耗损,增加能量转换效率,所以昔知技术中,如同图2所示,已经发展了以一个整流开关24取代整流二极管12。这样的技术称为同步整流(synchronous rectification)。开关式电源供应器30中的整流开关24需要被适当地控制,来模仿图1中的整流二极管12的动作。当功率开关20导通、变压器18储能时,整流开关24关闭。当变压器18处于放电状态释能时,整流开关24导通,提供一个低电阻低耗能的放电路径,让变压器18对输出电容17充电。当变压器18放电完毕后,整流开关24也需要关闭,预防输出电源 V_{OUT} 对变压器18储能。

[0005] 整流开关24的开关时序需要非常小心的控制。如果整流开关24的开启时间(ON time)不够长,就得不到降低能量耗损的好处。万一整流开关24还在开启时间时,功率开关20就切换成导通,则开关式电源供应器30有炸机的危险。

发明内容

[0006] 本发明的一实施例提供一种开关时序提供方法,适用于一开关式电源供应器,该方法包含有:提供一当下时间信号,其对应提供该开关式电源供应器中的一元件处于一第一状态的一放电时间,其中该当下时间信号记录于一第一电容;提供一预估时间信号,其记录于一第二电容;依据该预估时间信号,控制一开关;以及,在该元件处于不同于该第一状态的一第二状态时,以电荷分享的方式,以该当下时间信号,更新该预估时间信号。

[0007] 本发明的一实施例提供一同步整流控制器,用以控制一整流开关。该整流开关包含有一体二极管(body diode)。该同步整流控制器包含有一第一记录器、一第二记录器、一更新装置、以及一开关控制器。该第一记录器提供一预估时间信号。该第二记录器,提供一当下时间信号,其表示该体二极管处于顺偏压时的一放电时间。当该体二极管处于逆偏压时,该更新装置依据该当下时间信号,更新该预估时间信号,以使该预估时间信号逼近该当信时间信号。该开关控制器依据该预估时间信号,控制该整流开关。

[0008] 本发明的一实施例提供一种适应性地定时控制器(ADAPTIVE TIMING

CONTROLLER),用以适应性地提供一电源供应器中一时序。该电源供应器包含有一体二极管。该时序控制器包含有一斜坡产生器、一第二电容、一更新开关、以及一比较器。该斜坡产生器用以提供一斜坡信号,其代表该体二极管被顺向偏压的一放电时间。该斜坡信号的一峰值记录于一第一电容,作为一当下时间信号。该第二电容记录一预估时间信号。该更新开关连接于该第一电容与该第二电容之间。在该体二极管被逆向偏压时,该更新开关短路该第一与第二电容,以电荷分享的方式,依据该当下时间信号,更新该预估时间信号。该比较器具有二输入分别耦接至该斜坡信号以及该预估时间信号,用以比较该斜坡信号以及该预估时间信号。

附图说明

- [0009] 图1为已知的一返驰式开关式电源供应器。
 [0010] 图2为已知的一同步整流电源供应器。
 [0011] 图3为依序本发明的一实施例的一返驰式开关式电源供应器。
 [0012] 图4举例图3中的同步整流控制器。
 [0013] 图5为图4中的一些信号时序图,用以解释图4中的一些可能的操作。
 [0014] 图6举例图4中的一些信号时序图,用来说明当放电时间 T_{DIS} 突然缩短时的保护机制。

[0015] 【符号说明】

[0016]	10	开关式电源供应器
[0017]	12	整流二极管
[0018]	14	脉冲宽度调制控制器
[0019]	16	负载
[0020]	17	输出电容
[0021]	18	变压器
[0022]	20	功率开关
[0023]	24	整流开关
[0024]	26	输入地
[0025]	28	输出地
[0026]	30	开关式电源供应器
[0027]	37	体二极管
[0028]	39	检测电阻
[0029]	40	开关式电源供应器
[0030]	42	同步整流控制器
[0031]	44	时序提供装置
[0032]	46	放电时间记录器
[0033]	47	更新装置
[0034]	50 _a	电容
[0035]	50 _b	记录电容
[0036]	52	电容

[0037]	53	开关
[0038]	54a、54b	电阻
[0039]	56	电压电流转换器
[0040]	58	启动器
[0041]	60	逻辑电路
[0042]	62	比较器
[0043]	64	保护装置
[0044]	66	比较器
[0045]	68	SR触发器
[0046]	70	开关
[0047]	GATE	栅极端
[0048]	I _{CHG}	充电电流
[0049]	I _{SEC}	次级侧电流
[0050]	t ₀ 、t ₁ 、t ₂ 、t ₃ 、t ₄ 、t ₅ 、t ₆ 、t ₇ 、t ₈ 、t ₉	时间点
[0051]	SSAVE	安全信号
[0052]	SCHK	检查信号
[0053]	S _{en}	检测端
[0054]	SGATE	栅极信号
[0055]	SINI	起始信号
[0056]	S _{NB}	顺偏压信号
[0057]	SUPD	更新信号
[0058]	T _{DIS}	放电时间
[0059]	V _D	电压
[0060]	V _{DS}	漏源电压
[0061]	V _{D_S-NO-SYNC}	参考信号
[0062]	V _{QUESS}	预估时间信号
[0063]	V _{IN}	输入电源
[0064]	V _{MARGIN}	电压
[0065]	V _{OUT}	输出电源
[0066]	V _{RAISED}	电压
[0067]	V _{REAL}	当下时间信号
[0068]	V _{SENS}	电压

具体实施方式

[0069] 在本说明书中,有一些相同的符号,其表示具有相同或是类似的结构、功能、原理的元件,且为本领域技术人员可以依据本说明书的教导而推知。为说明书的简洁度考虑,相同的符号的元件将不再重述。

[0070] 尽管本说明书以一返驰式开关式电源供应器作为一实施例,但本发明并不限于此。举例来说,本发明也可实施于降压(buck)电源供应器、升压电源供应器(booster)、或是

降升压电源供应器 (buck-booster)。

[0071] 图3为依序本发明的一实施例的一返驰式开关式电源供应器40,其具有一同步整流控制器42,控制整流开关24。在不用来限制本发明的图3中,整流开关24以具有寄生的一体二极管 (body diode) 37的PMOS晶体管为例子。体二极管37连接于整流开关24的体极 (body) 与源极 (source) 之间。同步整流控制器42的D端连接到整流开关24的漏极 (drain)。同步整流控制器42的检测端Sen,通过检测电阻39,连接到整流开关24的源极 (source)。整流开关24的漏极短路到体极。同步整流控制器42的地端连接到输出地28。

[0072] 图4举例图3中的同步整流控制器42,其包含有,但不限于,时序提供装置44、放电时间记录器46、更新装置47、记录电容50_b、以及保护装置64。

[0073] 时序提供装置44依据同步整流控制器42的D端的电压V_D与检测端Sen的电压V_{SENS},提供顺偏压信号S_{NB}、起始信号S_{INI}、检查信号S_{CHK}、以及更新信号S_{UPD}。放电时间记录器46提供当下时间信号V_{REAL},其大约表示体二极管37处于顺偏压时的时间,其大约是次级侧电流I_{SEC}大于零的时间,也可以大约是变压器18对输出电容17的放电时间T_{DIS}。记录电容50_b提供预估时间信号V_{QUESS}。更新装置47在放电时间T_{DIS}后的一预设时间(稍后将解释),依据当下时间信号V_{REAL}来更新预估时间信号V_{QUESS},使其逼近当下时间信号V_{REAL}。比较器62与逻辑电路60可以视为一开关控制器,依据预估时间信号V_{QUESS}以及电压V_{RAISED},产生在栅极端GATE产生栅极信号S_{GATE},控制整流开关24。保护装置64检查当下时间信号V_{REAL}与预估时间信号V_{QUESS}的差异,以提供安全信号S_{SAVE}。

[0074] 预估时间信号V_{QUESS}代表的是体二极管37在此开关周期中,放电时间T_{DIS}的一猜测值。稍后将解释,在此实施例中,预估时间信号V_{QUESS}会用来决定整流开关24关闭的时间点,且预估时间信号V_{QUESS}会随着开关周期的增加,快速地往真实的放电时间T_{DIS}逼近。

[0075] 图5为图4中的一些信号时序图,用以解释图4中的一些可能的操作。请同时参阅图3的开关式电源供应器40。

[0076] 图5的最上面的波形代表漏源电压 (drain-to-source voltage) V_{DS},其可以从同步整流控制器42的D端电压V_D与检测端Sen电压V_{SENS}的差异得知。在时间点t₀,因为图3中的功率开关20转为关闭,漏源电压V_{DS}开始转为负时,时序提供装置44提供一脉冲作为起始信号S_{INI}。当漏源电压V_{DS}为负时,体二极管37处于顺偏压,顺偏压信号S_{NB}为逻辑上的1;漏源电压V_{DS}为正时,顺偏压信号S_{NB}为逻辑上的0。顺偏压信号S_{NB}为1的时段,可以称之为放电时间T_{DIS},如同图5所示。在图5中,于时间点t₄,漏源电压V_{DS}变为正,所以顺偏压信号S_{NB}转为逻辑上的0,宣告放电时间T_{DIS}的结束。于时间点t₄,时序提供装置44提供一脉冲作为检查信号S_{CHK}。在检查信号S_{CHK}的脉冲结束后(图5举例为时间点t₅),时序提供装置44提供另一脉冲作为更新信号S_{UPD}。

[0077] 在时间点t₀,因为起始信号S_{INI}的脉冲,开关53将当下时间信号V_{REAL}重置为0V。在时间点t₁,起始信号S_{INI}的脉冲结束。时间点t₀到t₁之间的时段,可以称为一起始时间。

[0078] 在时间点t₁,电压电流转换器56依据D端电压V_D,产生充电电流I_{CHG},通过电阻54_a与54_b,开始对电容52充电,在电容52的一端产生当下时间信号V_{REAL}。当下时间信号V_{REAL}会随着放电时间T_{DIS}增加而上升,直到放电时间T_{DIS}结束。因此,当下时间信号V_{REAL}可以视为一斜坡信号。在时间点t₄之后,当下时间信号V_{REAL}维持在其峰值,其代表了体二极管37在此开关周期中,处于顺偏压状态的时段,也就是放电时间T_{DIS}。

[0079] 如同图4所示,电压 V_{RAISED} 与 V_{MARGIN} ,分别表示电阻54b的两端的电压。在顺偏压信号 S_{NB} 为逻辑上的1时,因为充电电流 I_{CHG} 流经电阻54a与54b,所以电压 V_{RAISED} 会大于电压 V_{MARGIN} ,其大于当下时间信号 V_{REAL} ,如同图5所示。电阻54a与54b可以视为二偏压提供器,分别提供两偏压(offset voltage),加给当下时间信号 V_{REAL} ,来产生电压 V_{RAISED} 与 V_{MARGIN} 。

[0080] 在时间点 t_1 ,由于起始信号 S_{INI} 的脉冲结束,启动器58可以设置(set)逻辑电路60中的SR触发器,使栅极信号 S_{GATE} 开始为逻辑上的1。在此实施例中,因为整流开关24为一PMOS晶体管,所以栅极信号 S_{GATE} 为逻辑上的1时,栅极信号 S_{GATE} 为一相对的低电压,整流开关24导通;当栅极信号 S_{GATE} 为逻辑上的0时,栅极信号 S_{GATE} 为一相对的高电压,整流开关24关闭。整流开关24导通会使漏源电压 V_{DS} 突然的减小。图5上也显示了参考信号 $V_{DS-NO-SYNC}$,其表示整流开关24没有导通时,应该的漏源电压 V_{DS} 。

[0081] 在时间点 t_2 ,电压 V_{RAISED} 超过了预估时间信号 V_{QUESS} ,所以比较器62重设(reset)逻辑电路60中的SR触发器,使栅极信号 S_{GATE} 成为逻辑上的0,整流开关24关闭。漏源电压 V_{DS} 此时回复到跟参考信号 $V_{DS-NO-SYNC}$ 一样。简单来说,当预估时间信号 V_{QUESS} 与当下时间信号 V_{REAL} 的差,低于电阻54a与54b所提供的偏压时,整流开关24关闭。

[0082] 在时间点 t_0 ,起始信号 S_{INI} 的脉冲重置了SR触发器68,使安全信号 S_{SAVE} 预设为逻辑上的0,表示不安全。安全信号 S_{SAVE} 只有在电压 V_{MARGIN} 超过了预估时间信号 V_{QUESS} ,比较器66才会设置SR触发器68,使安全信号 S_{SAVE} 转换为逻辑上的1,如同图5中的时间点 t_3 所示。换句话说,在放电时间 T_{DIS} 内,如果当下时间信号 V_{REAL} 与电阻54a所提供的偏压的和,未曾高过预估时间信号 V_{QUESS} 的话,安全信号 S_{SAVE} 会一直停留在逻辑上的0,表示不安全。

[0083] 在图5中的时间点 t_4 ,检查信号 S_{CHK} 的脉冲,使保护装置64依据安全信号 S_{SAVE} 的结果,决定是否通过开关70,使预估时间信号 V_{QUESS} 回到一个起始值。这个起始值,在图4中,为接地。在图5中,安全信号 S_{SAVE} 在时间点 t_4 之前已经是逻辑上的1了,表示目前的预估时间信号 V_{QUESS} 可以使整流开关24在体二极管37转变为逆偏压状态之前,就安全地关闭。因此,在图5中的时间点 t_4 ,保护装置64并没有影响预估时间信号 V_{QUESS} ,其维持不变。

[0084] 在时间点 t_5 ,更新信号 S_{UPD} 的脉冲先关闭开关48a,而后导通开关48b。因此,当开关48a关闭时,电容50a可以先行记忆住当下时间信号 V_{REAL} 。在开关48b导通时,因为电容50a与50b彼此短路,所以发生了电荷分享(charge sharing),预估时间信号 V_{QUESS} 因此被更新。举例来说,如果电容50a与50b的电容值大约相等。更新后的预估时间信号 V_{QUESS} 大约会等于更新前的预估时间信号 V_{QUESS} 与当下时间信号 V_{REAL} 的平均,如同图5所示。简单来说, $V_{QUESS}=w*V_{QUESS}+(1-w)*V_{REAL}$,其中 w 为介于0与1之间的一比例值,由电容50a与50b的电容值所决定。

[0085] 在时间点 t_6 ,图3中的功率开关20再度转为关闭,所以起始信号 S_{INI} 的脉冲出现,顺偏压信号 S_{NB} 转为逻辑上的1。时间点 t_0 到 t_6 之前的时段,可以视为一个开关周期。在时间点 t_6 之后的开关周期,预估时间信号 V_{QUESS} 也被更新,继续往当下时间信号 V_{REAL} 逼近,如同图5所示。

[0086] 从以上电路操作的说明可知,每经过一个开关周期,预估时间信号 V_{QUESS} 可能以电荷分享的方式,往当下时间信号 V_{REAL} 的峰值逼近。这样的逼近方式将会非常快速的使预估时间信号 V_{QUESS} 很接近当下时间信号 V_{REAL} 。电阻54a与54b所提供的偏压,可以使得栅极信号 S_{GATE} 适时地在体二极管37变成逆偏压前就关闭整流开关24,增加同步整流的能源转换效率。采用电阻54a与54b来提供的偏压,也比较不会受到制程、温度等变化所影响。

[0087] 电压电流转换器56作为一电流源,其依据D端电压 V_D ,也是体二极管37的一端电压,来产生充电电流 I_{CHG} 。在一实施例中,电压 V_D 越高,充电电流 I_{CHG} 越大。系统上,当图3中的负载16由重载突然的转变成为轻载时,输出电压 V_{OUT} 的电压(等于电压 V_D)将先上升,而导致放电时间 T_{DIS} 缩短。在图4中,输出电压 V_{OUT} 增高,会导致充电电流 I_{CHG} 变大,所以当下时间信号 V_{REAL} 的上升斜率就会增大,在相同的预估时间信号 V_{QUESS} 下,会使得整流开关24比较早关闭。可能可以用来避免整流开关24到放电时间 T_{DIS} 时间结束后才关闭时所产生的问题。

[0088] 图6举例图4中的一些信号时序图,用来说明当放电时间 T_{DIS} 突然缩短时的保护机制。

[0089] 因为某种原因,譬如说图3中的功率开关20的导通时间(ON time)缩短了,所以导致了时间点 t_7 之后的放电时间 T_{DIS} ,比起时间点 t_7 之前的放电时间 T_{DIS} ,来的短很多,如同图6所示。在图6中,放电时间 T_{DIS} 在时间点 t_8 结束时,电压 V_{MARGIN} 尚未超过预估时间信号 V_{QUESS} ,所以安全信号 S_{SAVE} 会一直维持在逻辑上的0,意味着整流开关24关闭的时间点,很危险地太靠近放电时间 T_{DIS} 的结束时间点。时间点 t_8 后,检查信号 S_{CHK} 的脉冲会使图4中的开关70导通,使预估时间信号 V_{QUESS} 的值变为接地。时间点 t_9 后,更新信号 S_{UPD} 以当下时间信号 V_{REAL} ,用电荷分享的方式,来增加预估时间信号 V_{QUESS} ,但使其不高于当下时间信号 V_{REAL} 。如此,在下一个开关周期中,预估时间信号 V_{QUESS} 便可以使整流开关24提早关闭。整流开关24在放电时间 T_{DIS} 结束后才关闭所可能发生的问题,就可能可以预防。

[0090] 以上所述仅为本发明的优选实施例,凡依本发明权利要求书所做的均等变化与修饰,皆应属本发明的涵盖范围。

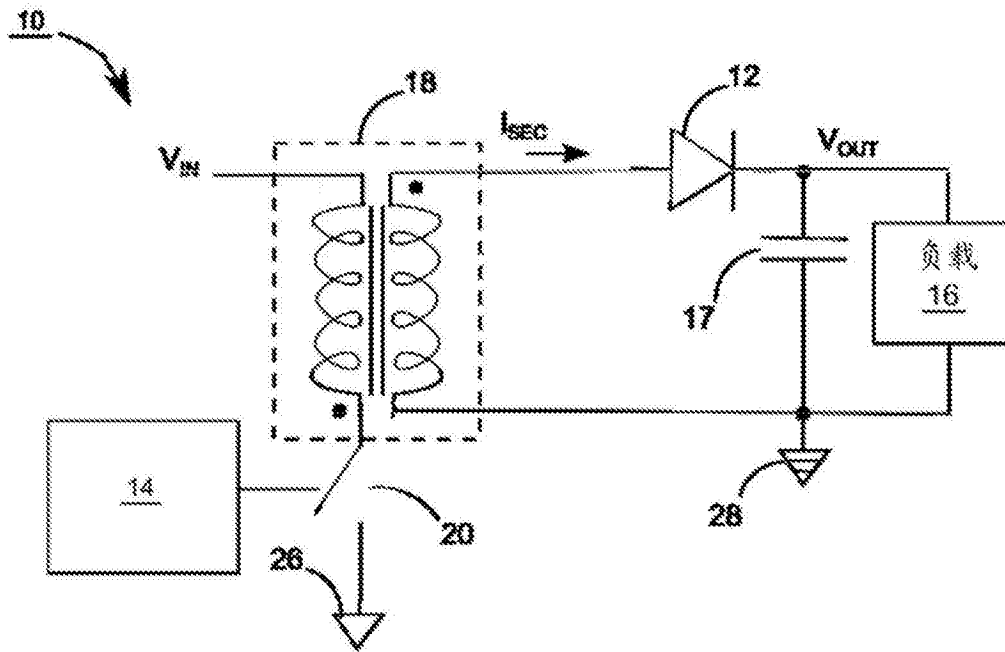


图1

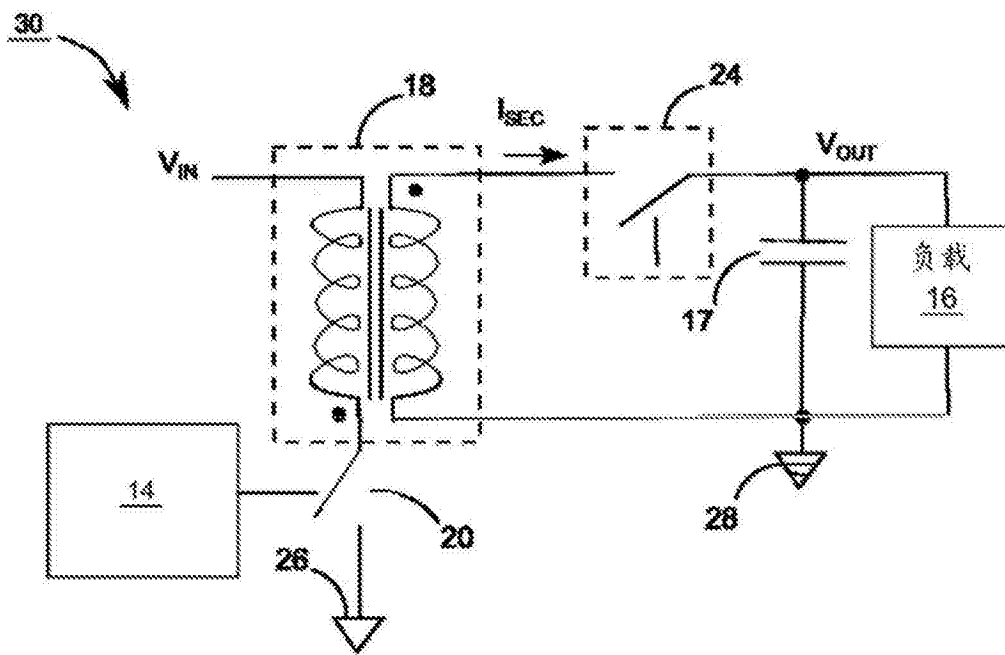


图2

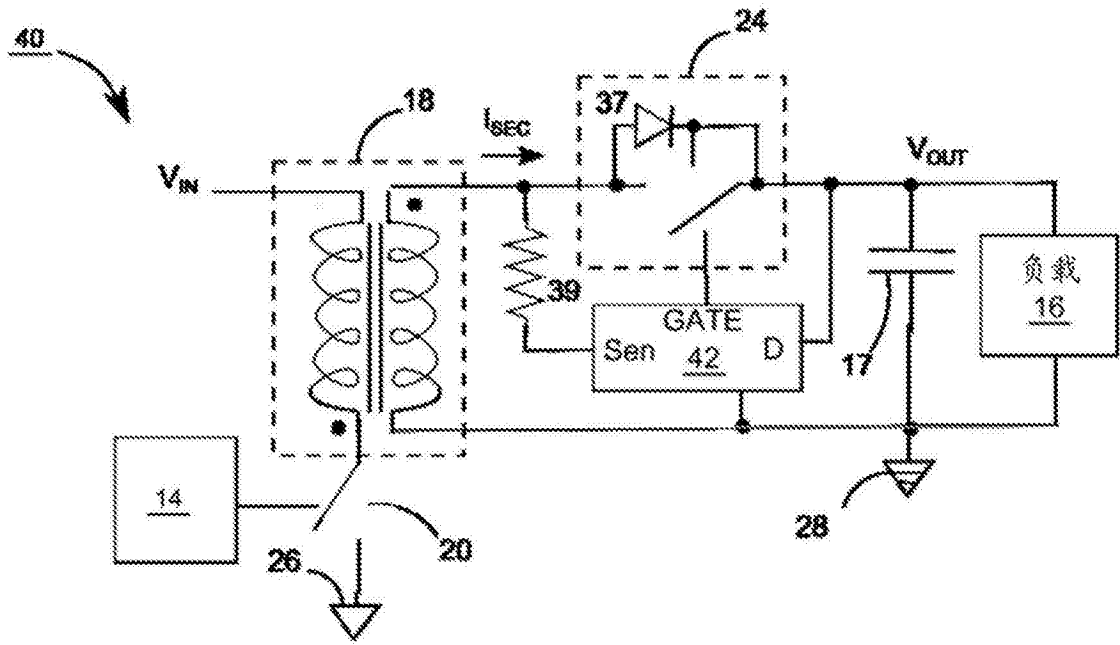


图3

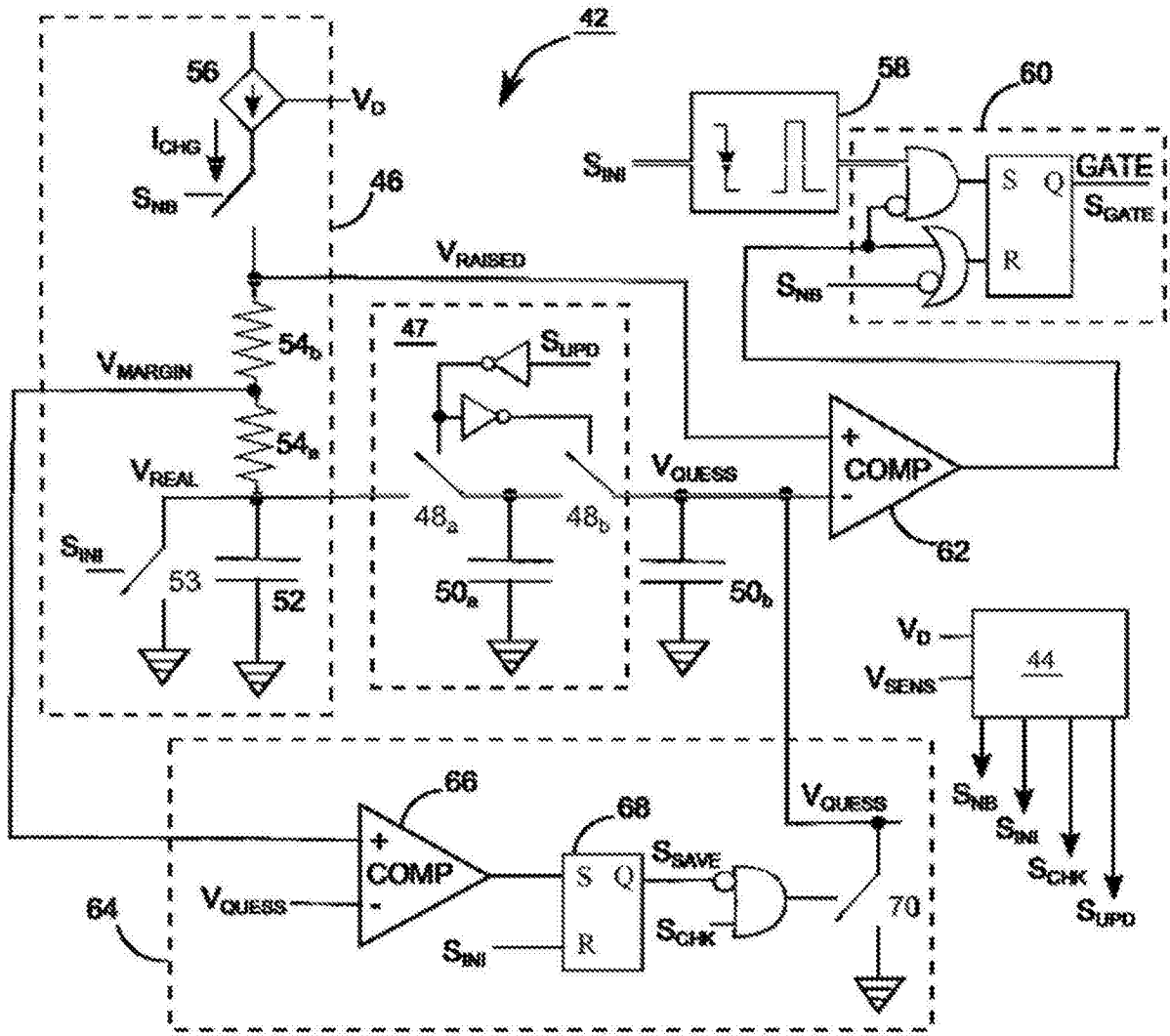


图4

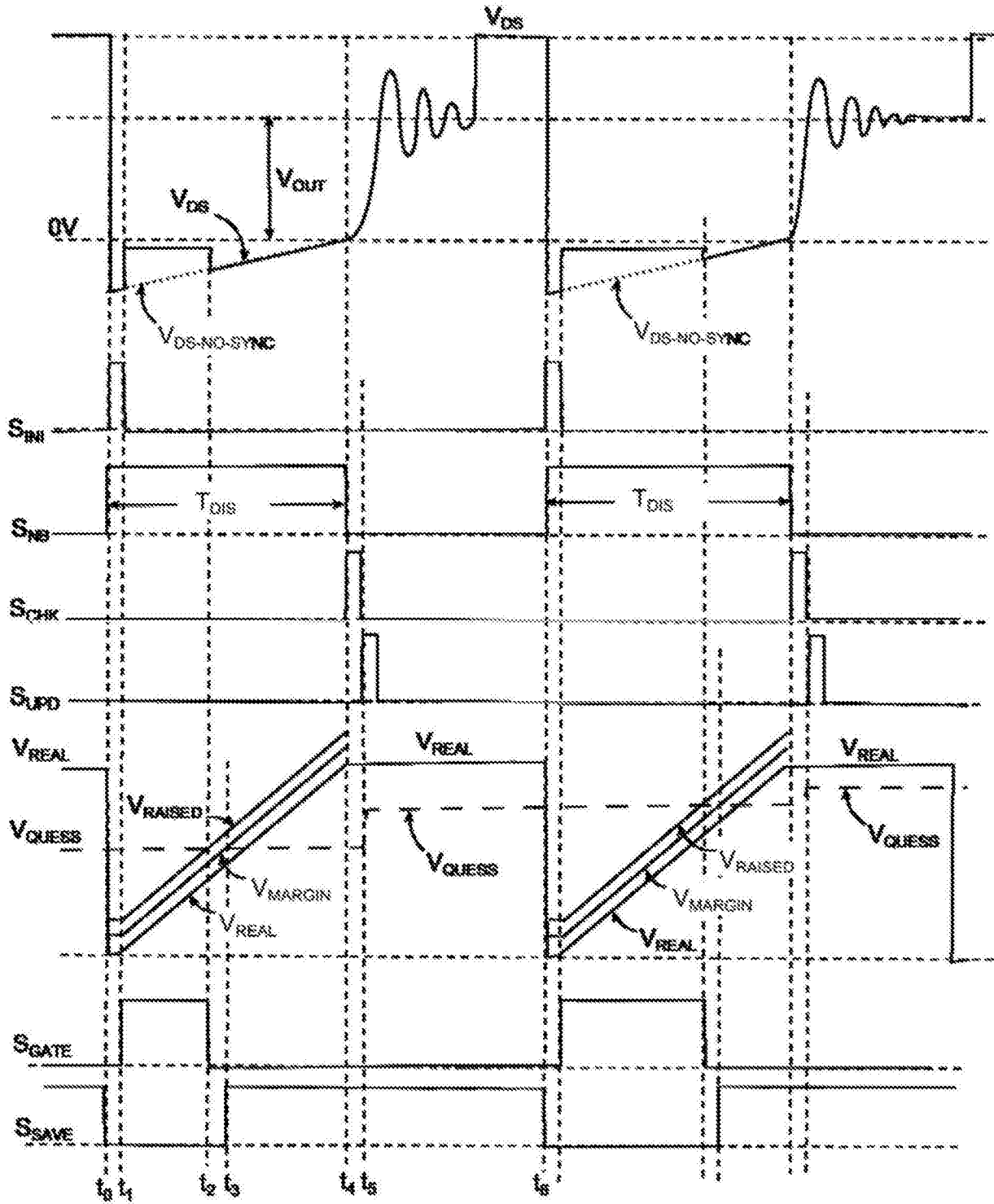


图5

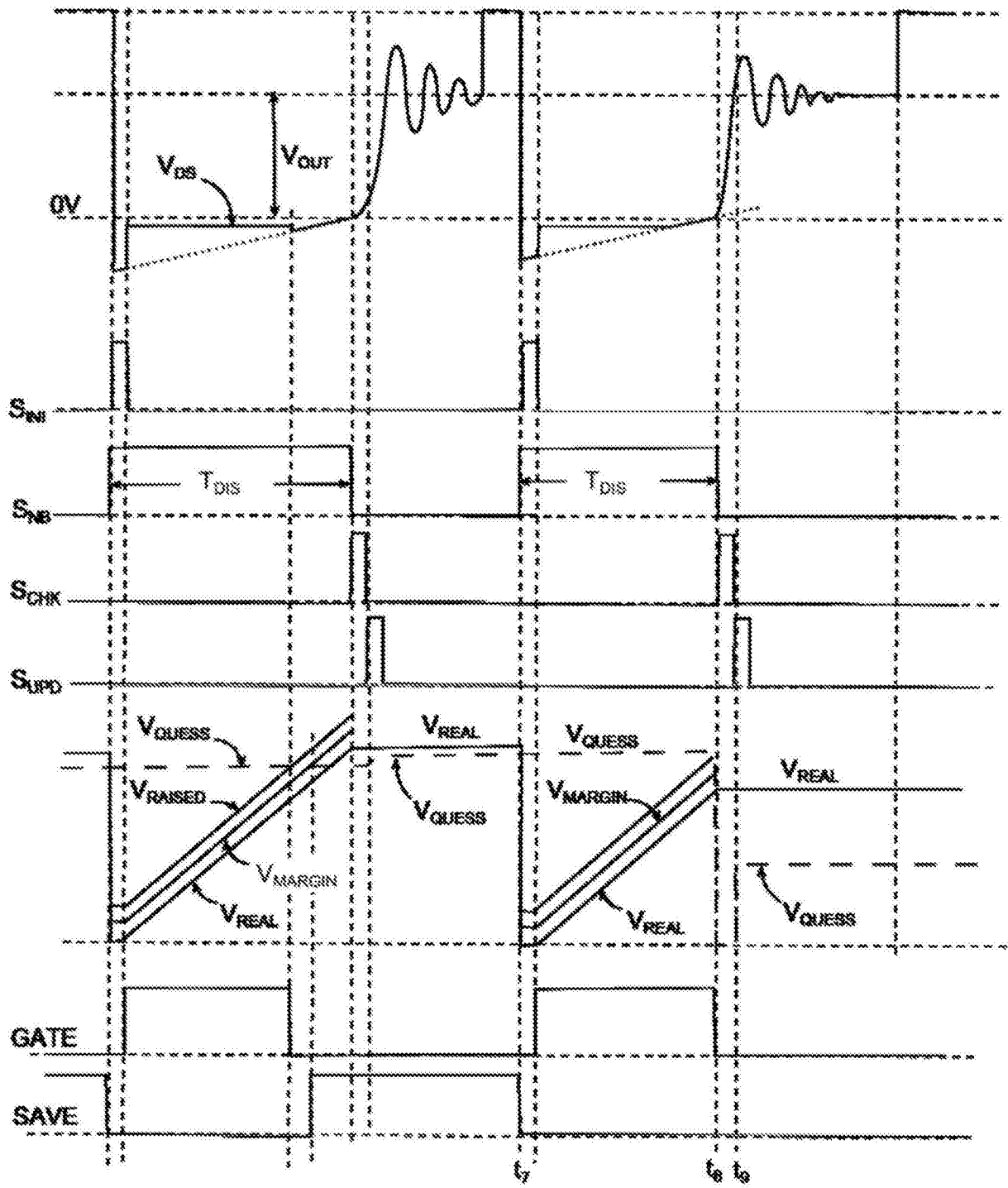


图6