

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H01L 31/12	(11) 공개번호 (43) 공개일자	특 1993-0009139 1993년 05월 22일
(21) 출원번호	10-1991-0018117	
(22) 출원일자	1991년 10월 15일	
(71) 출원인	금성일렉트론 주식회사	문정환
(72) 발명자	손동균	충청북도 청주시 향정동 50번지
(74) 대리인	김용인, 심창섭	경기도 과천시 원문동 주공아파트 280-307호

심사청구 : 있음

(54) 전하결합 소자의 제조방법

요약

본 발명은 습식 식각을 이용하여 기판 표면 손상을 최대로 억제하면서 스미어를 효과적으로 방지할 수 있게한 전하결합 소자의 제조방법에 관한 것으로 종래에는 수광부위의 산화막의 두께를 자유롭게 조절하기가 어렵고 산화막 식각시 건식식각에 의한 수광부의 손상이 커 암전류가 많아지고 화이트 디펙트가 많아져 소자의 질을 떨어뜨리는 문제가 있었으나 본 발명에서는 건식 식각을 사용하지 않고 습식 식각을 사용하여 수광부위의 산화막을 제거함으로써 스미어를 방지할 수 있도록 한 것이다.

대표도

도 1

명세서

[발명의 명칭]

전하결합 소자의 제조방법

[도면의 간단한 설명]

제1도는 종래 전하 결합소자 공정 단면도.

제2도는 종래 수광부의 산화막 두께에 따른 스미어 효과를 설명하기 위한 단면도.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

P웰(1)에 수광부(2)와 전달부(3)를 형성하고 전면에 게이트 산화막(4)을 형성한 후 게이트를 형성하는 공정과, 상기 게이트위에 산화막을 형성하고 질화막(9)을 증착한 후 그 위에 산화막(6)을 증착하는 공정과, 상기 산화막(6)을 식각하여 메탈(10)을 증착하는 공정과, 저면에 PECVD LT0(11)를 증착하고 사진/식각 공정으로 산화막(6)과 LT0(11)를 식각하는 공정과, 표면에 드러난 질화막(9)을 제거하고 전면에 메탈(7)을 증착한 후 수광부(2) 위부분만 선택적 식각하여 광차단층을 형성하는 공정을 차례로 공정을 차례로 실시하여서 이루어짐을 특징으로 하는 스미어를 방지할 수 있는 전하 결합 소자의 제조방법.

청구항 2

제1항에 있어서, 질화막(9) 대신에 도핑되지 않은 폴리실리콘을 사용함을 특징으로 하는 스미어를 방지할 수 있는 전하 결합소자의 제조방법.

청구항 3

제1항에 있어서, 산화막(6)과 LT0(11)를 식각시 습식 식각함을 특징으로 하는 전하 결합소자의 제조방법.

청구항 4

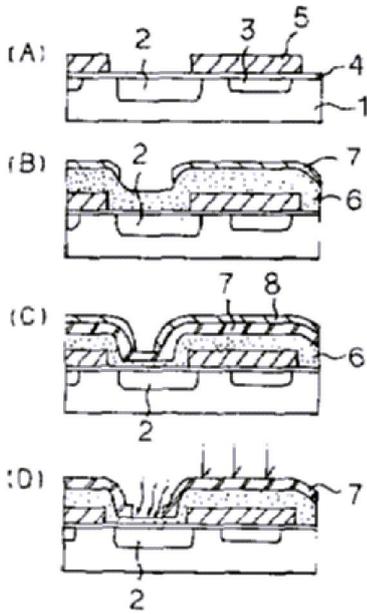
제1항에 있어서, 수광부(2) 영역의 산화막(6) 두께를 임의로 조절 가능하게 함을 특징으로 하는 전하 결

합소자의 제조방법.

※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2

