



(10) **DE 11 2008 001 151 B4** 2022.11.17

(12) **Patentschrift**

(21) Deutsches Aktenzeichen: **11 2008 001 151.6**
 (86) PCT-Aktenzeichen: **PCT/KR2008/000026**
 (87) PCT-Veröffentlichungs-Nr.: **WO 2008/136568**
 (86) PCT-Anmeldetag: **03.01.2008**
 (87) PCT-Veröffentlichungstag: **13.11.2008**
 (43) Veröffentlichungstag der PCT Anmeldung
 in deutscher Übersetzung: **22.04.2010**
 (45) Veröffentlichungstag
 der Patenterteilung: **17.11.2022**

(51) Int Cl.: **G11C 16/10** (2006.01)
G11C 16/02 (2006.01)
G11C 11/34 (2006.01)
G11C 7/00 (2006.01)

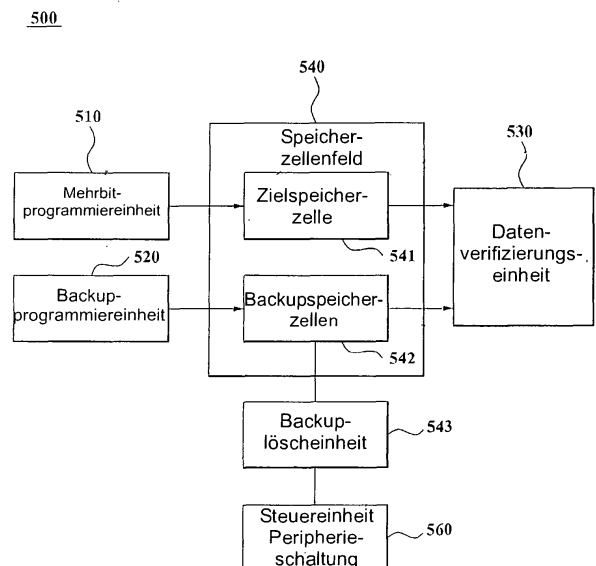
Innerhalb von neun Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

| | |
|---|--|
| <p>(30) Unionspriorität: 10-2007-0042764 02.05.2007 KR</p> <p>(73) Patentinhaber: Samsung Electronics Co., Ltd., Suwon-si, Gyeonggi-do, KR</p> <p>(74) Vertreter: KUHNEN & WACKER Patent- und Rechtsanwaltsbüro PartG mbB, 85354 Freising, DE</p> | <p>(72) Erfinder: Byun, Sung-Jae, Yongin, Kyonggi, KR; Chae, Dong Hyuk, Seoul, KR; Cho, Kyoung Lae, Yongin, Kyonggi, KR; Kong, Jun Jin, Yongin, Kyonggi, KR; Lee, Young Hwan, Suwon, Kyonggi, KR; Lee, Seung Jae, Hwaseong, Kyonggi, KR; Jo, Nam Phil, Seoul, KR; Kang, Dongku, Seongnam, Kyonggi, KR</p> <p>(56) Ermittelter Stand der Technik: US 2006 / 0 259 718 A1 US 5 671 388 A</p> |
|---|--|

(54) Bezeichnung: **Mehrbitprogrammiervorrichtung und Verfahren zum Mehrbitprogrammieren**

(57) Hauptanspruch: Mehrbitprogrammiervorrichtung (510), umfassend:

- eine Mehrbitprogrammiereinheit, die dazu ausgebildet ist, originale Mehrbitdaten in eine Zielspeicherzelle in einem Speicherzellenfeld (540) mehrbitzuprogrammieren,
- eine Backupprogrammiereinheit (520), die dazu ausgebildet ist, Backupspeicherzellen in dem Speicherzellenfeld für jedes Bit der originalen Mehrbitdaten auszuwählen und jedes Bit der originalen Mehrbitdaten in eine zugehörige der ausgewählten Backupspeicherzellen während einer Mehrbitprogrammierung der originalen Mehrbitdaten zu programmieren und nur Einbitdaten pro einzelner Backupspeicherzelle der ausgewählten Backupspeicherzellen zu programmieren,
- eine Datenverifizierungseinheit (530), die dazu ausgebildet ist, zu verifizieren, ob das Mehrbitprogrammieren erfolgreich war, indem die mehrbitprogrammierten Daten in der Zielspeicherzelle mit den programmierten Daten in den ausgewählten Backupspeicherzellen verglichen werden, und
- eine Backuplöscheinheit (543), die dazu ausgebildet ist, die ausgewählten Backupspeicherzellen zu löschen, wenn die Mehrbitprogrammierung erfolgreich ist.



Beschreibung

[0001] Die Erfindung bezieht sich auf eine Mehrbitprogrammierungsvorrichtung und ein Verfahren zum Mehrbitprogrammieren.

[0002] Ein nichtflüchtiges Speicher(NVM)-Element ist eine Art von Speicher, der elektrisch programmiert und gelöscht werden kann und programmierte Daten selbst dann hält, wenn ihm keine Energie zugeführt wird.

[0003] NVM-Elemente werden verbreitet für Digitalkameras, Mobiltelefone, persönliche Datenassistenten (PDAs), Laptop-Computer und dergleichen verwendet. Ebenso ist ein NVM-Element dazu geeignet, eine große Datenmenge in einer relativ kleinen Packung zu speichern.

[0004] Allgemein programmiert und löscht ein NVM-Element Daten durch Ändern einer Schwellenspannung eines Transistors in einem Speicherzellenfeld. Dieses Verfahren ist als Fowler-Nordheim-Tunneln (F-N-Tunneln) bekannt.

[0005] Ein Programmierverfahren zum Speichern mindestens zweier Datenbits in einer einzigen Speicherzelle wird verbreitet angewendet, um Abmessungen eines Halbleiterchips zu verringern. Ein solches Verfahren wird durchgeführt, indem eine Schwellenspannung eines Transistors, der in einem Speicherzellenfeld enthalten ist, in unterschiedlichen Stufen variiert wird. Ein Speicherzellenfeld, das Daten unter Verwendung eines solchen Programmierverfahrens speichert, ist als Multi-Level-Cell (MLC)-Speicher bekannt. Jedoch sollte eine Stufe der Schwellenspannung eines Transistors im Vergleich zu bekannten Programmierverfahren für Single-Level-Cell(SLC)-Speicher kleiner sein. Dementsprechend ist es schwierig, eine Abstufung der Schwellenspannung eines Transistors zu steuern.

[0006] Ebenso ist zum Programmieren von Daten, die eine hohe Zuverlässigkeit erfordern, z. B. Betriebssysteme, Firmware und dergleichen, ein Mehrbitprogrammierverfahren erforderlich, das ein Auftreten von Fehlern beim Programmieren vermeidet. Dementsprechend kann bei einem NVM-Element ein effizienteres Mehrbitprogrammierverfahren erforderlich sein.

[0007] Die Offenlegungsschrift US 2006/0259718 A1 offenbart eine Mehrbitprogrammierungsvorrichtung und ein Mehrbitprogrammierverfahren, bei denen gemäß einer Risikozonenklassifizierung gearbeitet wird, indem z.B. eine oder zwei Speicherseiten mit physikalischen Adressen direkt vor derjenigen einer zum Schreiben aktuell ausgewählten Seite als Risikozone klassifiziert werden und vor dem Schreiben in die ausgewählte Seite

abgefragt wird, ob in der Risikozone eine bereits beschriebene Seite vorliegt. Wenn ja, werden deren Daten in Backupspeicherzellen kopiert. Beim Hochfahren des Speichersystems wird dann zunächst durch Aktivieren von Fehlerdetektionscodes geprüft, ob wegen einer Stromversorgungsunterbrechung geschädigte Seiten vorliegen, wozu die Seiteninhalte gelesen und deren resultierendes Syndrom berechnet wird. Wenn für eine Seite geschädigte Daten gefunden werden, werden die korrekten Daten aus den Backupspeicherzellen in diese Seite zurückgeschrieben.

[0008] Die Patentschrift US 5 671 388 A offenbart eine Mehrbitprogrammierungsvorrichtung und ein Mehrbitprogrammierverfahren, bei denen ein SSD(Solid-State-Disk)-Prozessor einen zuvor laufenden Hintergrundvorgang fortsetzt, nachdem gemäß einem Schreibvorgang Daten in einem SLC-Modus in SLC-Blöcke geschrieben worden sind, wobei das Umschreiben der Daten in den SLC-Blöcken zum MLC-Block als Teil des Hintergrundvorgangs ausgeführt wird.

[0009] Der Erfindung liegt als technisches Problem die Bereitstellung einer Mehrbitprogrammierungsvorrichtung und eines Mehrbitprogrammierverfahrens zugrunde, die einen dabei erzeugten Fehler reduzieren können und/oder bei denen kein Datenverlust auftritt, wenn eine Programmierung unterbrochen wird.

[0010] Die Erfindung löst dieses Problem durch die Bereitstellung einer Mehrbitprogrammierungsvorrichtung mit den Merkmalen des Anspruchs 1 und eines Mehrbitprogrammierverfahrens mit den Merkmalen des Anspruchs 10. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

[0011] Vorteilhafte Ausführungsformen der Erfindung werden im Folgenden in Verbindung mit den begleitenden Zeichnungen näher beschrieben, worin:

Fig. 1 ein Schaltbild ist, das eine Mehrbitprogrammierungsvorrichtung gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt,

Fig. 2 ein Schaubild ist, das einen Zustand einer Mehrbitprogrammierungsvorrichtung gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt,

Fig. 3 ein Schaubild ist, das einen Zustand einer Mehrbitprogrammierungsvorrichtung gemäß einer anderen beispielhaften Ausführungsform der vorliegenden Erfindung darstellt,

Fig. 4 ein Schaubild ist, das einen Zustand einer Mehrbitprogrammierungsvorrichtung gemäß noch

einer anderen beispielhaften Ausführungsform der vorliegenden Erfindung darstellt,

Fig. 5 ein Blockdiagramm ist, das eine Konfiguration einer Mehrbitprogrammier Vorrichtung gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt, und

Fig. 6 ein Flussdiagramm ist, das ein Mehrbitprogrammierverfahren gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0012] Nun wird im Detail auf beispielhafte Ausführungsformen der vorliegenden Erfindung Bezug genommen, wobei Beispiele hierzu in den begleitenden Zeichnungen dargestellt sind, worin gleiche Bezugszeichen gleiche Elemente bezeichnen.

[0013] Es versteht sich, dass, wenn ein Element oder eine Schicht als „auf“, „verbunden mit“ oder „gekoppelt mit“ einem anderen Element oder einer Schicht bezeichnet ist, es direkt auf, verbunden mit oder gekoppelt mit dem anderen Element oder der Schicht sein kann oder dazwischen liegende Elemente oder Schichten vorhanden sein können. Wenn hingegen ein Element als „direkt auf“, „direkt verbunden mit“ oder „direkt gekoppelt mit“ einem anderen Element oder einer Schicht bezeichnet ist, sind keine dazwischen liegenden Elemente oder Schichten vorhanden. In dieser Beschreibung bezeichnet der Ausdruck „und/oder“ eine beliebige und alle Kombinationen von einem oder mehreren der in diesem Zusammenhang angegebenen Gegenstände.

[0014] Es versteht sich, dass, obwohl die Ausdrücke erste(r/s), zweite(r/s), dritte(r/s) usw. hier verwendet sein können, um verschiedene Elemente, Komponenten, Regionen, Schichten und/oder Abschnitte zu beschreiben, diese Elemente, Komponenten, Regionen, Schichten und/oder Abschnitte nicht auf diese Ausdrücke beschränkt sein sollten. Diese Ausdrücke können nur dazu verwendet sein, ein Element, eine Komponente, eine Region, eine Schicht oder einen Abschnitt von einer anderen Region, einer anderen Schicht oder einem anderen Abschnitt zu unterscheiden. Daher könnte ein unten diskutiertes erstes Element, eine erste Komponente, eine erste Region, eine erste Schicht oder ein erster Abschnitt als zweites Element, zweite Komponente, zweite Region, zweite Schicht oder zweiter Abschnitt bezeichnet werden, ohne die Lehre der vorliegenden Erfindung zu verlassen.

[0015] Ausdrücke mit räumlichem Bezug, wie „unterhalb“, „unter“, „tiefer“, „über“, „oberhalb“ und dergleichen, können hier zur leichteren Beschreibung verwendet sein, um ein Element oder Beziehung eines Merkmals zu einem anderen Element (Elementen) oder Merkmal (Merkmale) zu beschrie-

ben, die in den Figuren dargestellt sind. Es versteht sich, dass Ausdrücke mit räumlichem Bezug dazu vorgesehen sein können, unterschiedliche Orientierungen der Vorrichtung im Einsatz oder in Operation zusätzlich zu der in den Figuren abgebildeten Orientierung einzuschließen. Wenn zum Beispiel die Vorrichtung in den Figuren umgedreht wird, wären als „unterhalb“ oder „unter“ anderen Elementen oder Merkmalen befindlich beschriebene Elemente dann „über“ den anderen Elementen oder Merkmalen angeordnet. Daher kann der im Beispiel verwendete Ausdruck „unter“ sowohl eine Orientierung über und unter umfassen. Die Vorrichtung kann anders orientiert werden (um 90 Grad oder in andere Orientierungen gedreht) und die hier verwendeten Beschreibungselemente mit räumlichem Bezug entsprechend interpretiert werden.

[0016] Die hier verwendete Terminologie dient nur dem Zweck der Beschreibung spezieller beispielhafter Ausführungsformen und ist nicht als Einschränkung zu betrachten. Hierbei können die Singularformen „ein“, „eine“, „eines“ und „der“, „die“, „das“ so vorgesehen sein, dass sie ebenso die Pluralformen umfassen, sofern der Beschreibungszusammenhang nicht eindeutig etwas anderes angibt. Es versteht sich ferner, dass die in der vorliegenden Beschreibung verwendeten Ausdrücke „umfasst“ und/oder „umfassend“, das Vorliegen von angegebenen Merkmalen, Zahlenwerten, Schritten, Operationen, Elementen und/oder Komponenten angeben, aber das Vorhandensein oder den Zusatz von einem oder mehreren anderen Merkmalen, Zahlenwerten, Schritten, Operationen, Elementen, Komponenten und/oder Gruppen davon nicht ausschließen.

[0017] Beispielhafte Ausführungsformen können hier mit Bezug zu Querschnittsdarstellungen beschrieben sein, die schematische Darstellungen von idealisierten Ausführungsformen (und Zwischenstrukturen) sein können. Daher sind Variationen in der Form im Vergleich zu den Darstellungen beispielsweise als Folge von Herstellungstechniken und/oder Toleranzen zu erwarten. Deshalb sollten die beispielhaften Ausführungsformen nicht als auf die besonderen Formen von hier dargestellten Bereichen beschränkt angesehen werden, sondern sie sollen auch Abweichungen in der Form umfassen, die sich beispielsweise aus der Herstellung ergeben. Zum Beispiel wird eine als Rechteck dargestellte Implantationsregion typischerweise abgerundete oder gewölbte Merkmale und/oder einen Gradienten der Implantatkonzentration an den Kanten anstelle eines binären Wechsels von der implantierten zur nichtimplantierten Region aufweisen. Gleichermaßen kann bei einer durch Implantation ausgebildeten vergrabenen Region eine geringfügige Implantation in die Region zwischen der vergrabenen Region und der Oberfläche entstehen, durch die die Implantation stattfindet. Daher sind die in den Zeichnungen

dargestellten Regionen schematisch und ihre Formen sind nicht dazu vorgesehen, die tatsächliche Form einer Region einer Vorrichtung darzustellen, und sind nicht dazu vorgesehen, die beispielhaften Ausführungsformen einzuschränken.

[0018] Sofern nichts anderes definiert ist, haben alle hier verwendeten Ausdrücke (darunter technische und wissenschaftliche Ausdrücke) die gleiche Bedeutung wie sie allgemein von einem Fachmann verstanden werden. Es versteht sich ferner, dass Ausdrücke, wie sie in üblicherweise verwendeten Wörterbüchern definiert sind, so zu interpretieren sind, dass sie eine Bedeutung haben, die mit ihrer Bedeutung im Zusammenhang mit dem Fachbereich übereinstimmt, und nicht in einem idealisierten oder übermäßig formalen Sinne zu interpretieren sind, sofern es nicht ausdrücklich so definiert ist.

[0019] Fig. 1 ist ein Schaltbild, das eine Mehrbitprogrammierungsvorrichtung gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0020] Mit Bezug zu Fig. 1 kann eine Mehrbitprogrammierungsvorrichtung 100 originale N-Bitdaten 130 in eine Zielspeicherzelle 110 mehrbitprogrammieren (mit mehreren Bits programmieren). Die Mehrbitprogrammierungsvorrichtung 100 kann ein Zellenfeld eines nichtflüchtigen Speichers (NVM) umfassen.

[0021] Die Mehrbitprogrammierungsvorrichtung 100 kann Backupspeicherzellen 120 für jedes Bit der originalen N-Bitdaten 130 auswählen. Die Mehrbitprogrammierungsvorrichtung 100 kann jede der ausgewählten Backupspeicherzellen 120 freigeben und sie mit einer Wortleitung verbinden, die sich von einer Wortleitung der Zielspeicherzelle 110 unterscheidet. Eine Anzahl an ausgewählten Backupspeicherzellen 120 kann N betragen.

[0022] Die Mehrbitprogrammierungsvorrichtung 100 kann ein Backup von Daten ausführen, z. B. die originalen N-Bitdaten 130 als Backup in die Anzahl N an ausgewählten Backupspeicherzellen 120 speichern. Die Mehrbitprogrammierungsvorrichtung 100 kann gegebenenfalls nur Einbitdaten pro einzelner Backupspeicherzelle 120 programmieren.

[0023] Die Mehrbitprogrammierungsvorrichtung 100 kann die mehrbitprogrammierten N-Bitdaten aus der Zielspeicherzelle 110 lesen und mit der Anzahl N an ausgewählten Backupspeicherzellen 120 vergleichen. Basierend auf dem Vergleich kann die Mehrbitprogrammierungsvorrichtung 100 verifizieren, ob die Mehrbitprogrammierung erfolgreich war.

[0024] Eine erfolgreiche Mehrbitprogrammierung kann vorliegen, wenn die aus der Anzahl N an ausgewählten Backupspeicherzellen 120 ausgelesenen

N-Bitdaten und die aus der Zielspeicherzelle 110 ausgelesenen N-Bitdaten identisch sind. Dementsprechend kann, wenn die aus der Anzahl N an ausgewählten Backupspeicherzellen 120 ausgelesenen N-Bitdaten und die aus der Zielspeicherzelle 110 ausgelesenen N-Bitdaten identisch sind, die Mehrbitprogrammierungsvorrichtung 100 die Anzahl N an ausgewählten Backupspeicherzellen 120 löschen und eine anschließende Operation vorbereiten. Die Anzahl N an ausgewählten Backupspeicherzellen 120 kann temporär die originalen Daten speichern, und daher kann die Anzahl N an ausgewählten Backupspeicherzellen 120 als temporäre Speicherzellen dienen.

[0025] Fig. 2 ist ein Schaubild eines Speicherzellenfelds, das einen Zustand einer Mehrbitprogrammierungsvorrichtung gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0026] Mit Bezug zu Fig. 2 kann ein Speicherzellenfeld 200, das eine Mehrbitprogrammierungsvorrichtung anwendet, sechs Speicherzellenfeldblöcke 210, 220, 230, 240, 250 und 260 umfassen. Das Speicherzellenfeld 200 kann ein NVM-Zellenfeld beinhalten. Zielspeicherzellen können in einem ersten Speicherzellenfeldblock 210 enthalten sein. Originale Vierbitdaten können in jede der Zielspeicherzellen mehrbitprogrammiert werden.

[0027] Backupspeicherzellen können jeweils in einem zweiten Block 220, einem dritten Block 230, einem vierten Block 240 und einem fünften Block 250 enthalten sein. Einbitdaten der originalen Vierbitdaten können in jede der Backupspeicherzellen programmiert werden, z. B. in den ersten, zweiten, dritten und vierten Block 220, 230, 240, 250. In eine einzelne Speicherzelle programmierte Einbitdaten werden als Einbitprogrammierung bezeichnet.

[0028] Wenn die originalen Vierbitdaten in jede der Zielspeicherzellen mehrbitprogrammiert werden, kann eine Anzahl an Backupspeicherzellen das Vierfache der Anzahl an Zielspeicherzellen betragen. Es können vier Backupspeicherzellenfeldblöcke erforderlich sein, wenn ein Mehrbitprogrammieren der originalen Vierbitdaten in einen einzelnen Speicherzellenfeldblock erfolgt, was als Minimumdatenerhaltblock bezeichnet wird.

[0029] Die Mehrbitprogrammierungsvorrichtung kann jedes Bit der originalen Vierbitdaten in jede der ausgewählten Backupspeicherzellen programmieren und jedes Bit der programmierten originalen Vierbitdaten in die Zielspeicherzelle mehrbitprogrammieren.

[0030] In der Regel erfordert ein Programmieren von Daten in ein Speicherzellenfeld mehr Zeit als ein Lesen von Daten. Dementsprechend kann, wenn Daten in das Speicherzellenfeld programmiert

werden, ein Verfahren angewendet werden, bei dem Daten, die jeweils einer vorgegebenen Anzahl von Speicherzellen entsprechen, gleichzeitig in eine jeweilige der vorgegebenen Anzahl an Speicherzellen programmiert werden. Die vorgegebene Anzahl ist größer als 1.

[0031] Die gleichzeitig programmierten Speicherzellen können als eine einzelne Seite bezeichnet werden. In die einzelne Seite programmierte Daten können durch Zwischenspeichern der Daten über einen Seitenpuffer beim Programmieren erhalten werden. Die einzelne Seite kann Speicherzellen umfassen, die mit einer einzigen Wortleitung verbunden sind.

[0032] Wenn die einzelne Seite eine Anzahl M an Speicherzellen umfasst, kann eine Datenprogrammierung gleichzeitig an einer Zielseite durchgeführt werden, die eine Anzahl M an Zielspeicherzellen umfasst. Wenn eine Vierbitprogrammierung an der Zielseite durchgeführt wird, können die originalen Vierbitdaten 4M-Bit werden. Eine Vierbitprogrammierung kann dem viermaligen Durchführen einer Zielseitenprogrammierung entsprechen. Die Zielseitenprogrammierung kann nacheinander alle M-Bitdaten der originalen 4M-Bitdaten in die Zielseite programmieren.

[0033] Die Zielseitenprogrammierung kann eine Schwellenspannung der Zielspeicherzellen in Abhängigkeit von den zu programmierenden Daten ändern. Die Vierbitprogrammierung kann durch Variieren eines Betrags der Schwellenspannung für jede Zielseitenprogrammierung durchgeführt werden, die vier Mal ausgeführt werden kann. Jede der Zielspeicherzellen kann $16(=2^4)$ Schwellenspannungen aufweisen. Jede der $16(=2^4)$ Schwellenspannungen kann jeweils einen anderen Pegel aufweisen.

[0034] Die Mehrbitprogrammierungsvorrichtung kann eine Backupprogrammierung durchführen. Die Backupprogrammierung kann gleichzeitig M-Bitdaten in eine Backupseite programmieren, die die Anzahl M an Backupspeicherzellen umfasst. Wenn die Vierbitprogrammierung an der Zielseite durchgeführt wird, können vier Backupseiten erforderlich sein, und es kann erforderlich sein, die Backupprogrammierung vier Mal auszuführen.

[0035] Für jeden der Speicherzellenfeldblöcke 220, 230, 240 und 250 kann eine einzelne Backupseite der vier Backupseiten ausgewählt werden. Ebenso können alle vier Backupseiten in einem einzelnen Block der Speicherzellenfeldblöcke 220, 230, 240 und 250 ausgewählt werden.

[0036] Die Mehrbitprogrammierungsvorrichtung 200 kann eine erste Backupprogrammierung für erste M-Bitdaten der originalen 4M-Bitdaten durch-

führen, und kann dabei die ersten M-Bitdaten in eine erste Backupseite programmieren. Ebenso kann die Mehrbitprogrammierungsvorrichtung 200 eine erste Zielseitenprogrammierung durchführen, und kann dabei die ersten M-Bitdaten in die Zielseite programmieren.

[0037] Ebenso kann die Mehrbitprogrammierungsvorrichtung 200 eine zweite Backupprogrammierung für zweite M-Bitdaten der originalen 4M-Bitdaten durchführen, und kann dabei die zweiten M-Bitdaten in eine zweite Backupseite programmieren. Die Mehrbitprogrammierungsvorrichtung 200 kann eine zweite Zielseitenprogrammierung durchführen, und kann dabei die zweiten M-Bitdaten in die Zielseite programmieren. Die erste Zielseitenprogrammierung und die zweite Zielseitenprogrammierung können Daten, die sich voneinander unterscheiden, in die gleiche Zielseite programmieren, indem ein Betrag der Schwellenspannung der Zielspeicherzelle variiert wird.

[0038] Gleichermaßen können eine dritte Backupprogrammierung, eine dritte Zielseitenprogrammierung, eine vierte Backupprogrammierung und eine vierte Zielseitenprogrammierung in gleicher Weise wie oben beschrieben durchgeführt werden.

[0039] Die erste Zielseitenprogrammierung, die zweite Zielseitenprogrammierung, die dritte Zielseitenprogrammierung und die vierte Zielseitenprogrammierung können in der Vierbitprogrammierung umfasst sein, indem ein Betrag der Schwellenspannung variiert wird.

[0040] Fig. 3 ist ein Schaubild eines Speicherzellenfelds, das einen Zustand einer Mehrbitprogrammierung gemäß einer anderen beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0041] Mit Bezug zu Fig. 3 kann ein Speicherzellenfeld 300, das für eine Mehrbitprogrammierung geeignet ist, sechs Speicherzellenblöcke 310, 320, 330, 340, 350 und 360 umfassen. Das Speicherzellenfeld 300 kann ein NVM-Zellenfeld umfassen.

[0042] Ein erster Block 310 kann einen Zustand angeben, bei dem Vierbitdaten in darin enthaltenen Speicherzellen mehrbitprogrammiert sind.

[0043] Ein zweiter Block 320, ein dritter Block 330, ein vierter Block 340 und ein fünfter Block 350 können einen Zustand angeben, bei dem in Speicherzellen programmierte Backupdaten gelöscht sind. Das Speicherzellenfeld 300 kann nach Beendigung der Löschoperation bereit sein, eine anschließende Operation durchzuführen.

[0044] Fig. 4 ist ein Schaubild, das einen Zustand einer Mehrbitprogrammieroperation gemäß noch einer anderen beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0045] Mit Bezug zu Fig. 4 kann ein Speicherzellenfeld 400, bei dem die Mehrbitprogrammieroperation angewendet werden kann, sechs Speicherzellenblöcke 410, 420, 430, 440, 450 und 460 umfassen. Das Speicherzellenfeld 400 kann ein NVM-Zellenfeld umfassen.

[0046] Ein erster Block 410 kann einen Zustand angeben, bei dem Vierbitdaten in darin enthaltenen Speicherzellen mehrbitprogrammiert sind.

[0047] In einem zweiten Block 420 enthaltene Speicherzellen können Zielspeicherzellen sein und originale Vierbitdaten können in jede der Zielspeicherzellen mehrbitprogrammiert werden.

[0048] Ein dritter Block 430, ein vierter Block 440, ein fünfter Block 450 und ein sechster Block 460 können Backupspeicherzellen umfassen. Einbitdaten der originalen Vierbitdaten können in jede der Backupspeicherzellen programmiert werden. Der dritte Block 430, der vierte Block 440, der fünfte Block 450 und der sechste Block 460 können ein Minimumdatenerhaltblock sein.

[0049] Fig. 5 ist ein Blockdiagramm, das eine Konfiguration einer Mehrbitprogrammiervorrichtung gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0050] Mit Bezug zu Fig. 5 kann eine Mehrbitprogrammiervorrichtung 500 eine Mehrbitprogrammiereinheit 510, eine Backupprogrammiereinheit 520, eine Datenverifizierungseinheit 530 und ein Speicherzellenfeld 540 umfassen. Das Speicherzellenfeld 540 kann ein NVM-Zellenfeld sein.

[0051] Die Mehrbitprogrammiereinheit 510 kann originale Mehrbitdaten in eine Zielspeicherzelle 541 im Speicherzellenfeld 540 mehrbitprogrammieren. Die Mehrbitprogrammiereinheit 510 kann jedes Bit der originalen Mehrbitdaten durch Variieren eines Betrags einer Schwellenspannung der Zielspeicherzelle 541 programmieren.

[0052] Die Backupprogrammiereinheit 520 kann Backupspeicherzellen 542 im Speicherzellenfeld 540 für jedes Bit der originalen Mehrbitdaten auswählen, und ein jeweiliges Bit der originalen Mehrbitdaten in eine jeweilige der ausgewählten Backupspeicherzellen 542 programmieren. Die Backupprogrammiereinheit 520 kann gegebenenfalls nur Einbitdaten pro einer einzelnen Backupspeicherzelle programmieren.

[0053] Wenn originale Daten N-Bitdaten sind und die Mehrbitprogrammiereinheit die originalen Daten durch N-Bitprogrammieren in eine Zielspeicherzelle 541 programmiert, kann eine Anzahl N an Backupspeicherzellen 542 erforderlich sein.

[0054] Nochmals mit Bezug zu Fig. 5 kann jede der Backupspeicherzellen 542 so ausgewählt sein, dass sie mit einer Wortleitung verbunden ist, die sich von einer Wortleitung der Zielspeicherzelle 541 unterscheidet, und mit einer Wortleitung verbunden sein, die sich von Wortleitungen anderer ausgewählter Backupspeicherzellen 542 unterscheidet.

[0055] Die Backupspeicherzellen 542 können basierend darauf ausgewählt werden, wie häufig jede der Speicherzellen im Speicherzellenfeld 540 verwendet wird.

[0056] Mit der Zeit kann eine Verschlechterung von Zellencharakteristiken in einer einzelnen Speicherzelle auftreten, wenn Programmier- und Löschoptionen wiederholt werden. Wenn die Verschlechterung der Zellencharakteristiken auftritt, kann die Speicherzelle nicht mehr verwendet werden. Wenn eine spezielle Speicherzelle wiederholt verwendet wird und unbrauchbar wird, kann das gesamte Speicherzellenfeld 540 nicht mehr verwendet werden, obwohl noch brauchbare Speicherzellen verbleiben.

[0057] In beispielhaften Ausführungsformen kann jede der Speicherzellen im Speicherzellenfeld 540 gleichermaßen verwendet werden, indem die Backupspeicherzellen 542 basierend auf der Anzahl der Vorgänge, in denen jede der Speicherzellen im Speicherzellenfeld 540 verwendet worden ist, ausgewählt werden, wodurch die Lebensdauer des Speicherzellenfelds 540 verlängert wird. Die oben beschriebene Operation ist als Verschleißausgleich (Wear Leveling) bekannt, und der Verschleißausgleich kann über eine Steuereinheit/Peripherieschaltung 560 durchgeführt werden, die mit dem Speicherzellenfeld 540 verbunden ist.

[0058] Nach Programmieren jedes Bit der originalen Mehrbitdaten in jede ausgewählte Backupspeicherzelle 542 kann die Mehrbitprogrammiervorrichtung 500 jedes Bit der programmierten originalen Mehrbitdaten in die Zielspeicherzelle 541 programmieren.

[0059] Mehrbitprogrammieren der N-Bitdaten in die Zielspeicherzelle 541 kann einem N-maligen Programmieren von Einbitdaten in die Zielspeicherzelle 541 entsprechen. Ebenso können, nachdem jedes Bit der originalen Daten in jede der Backupspeicherzellen 542 programmiert worden ist, die gleichen Daten in die Zielspeicherzelle 541 programmiert werden, was N Mal wiederholt werden kann.

[0060] Nochmals mit Bezug zu **Fig. 5** kann die Datenverifizierungseinheit 530 verifizieren, ob die Mehrbitprogrammierung erfolgreich war, indem die mehrbitprogrammierten Daten in der Zielspeicherzelle 541 mit den programmierten Daten in den ausgewählten Backupspeicherzellen 542 verglichen werden.

[0061] Eine erfolgreiche Mehrbitprogrammierung kann vorliegen, wenn die in die Anzahl N an ausgewählten Backupspeicherzellen 542 programmierten N-Bitdaten und die in die Zielspeicherzelle 541 mehrbitprogrammierten N-Bitdaten identisch sind.

[0062] Nochmals mit Bezug zu **Fig. 5** können die Mehrbitprogrammereinheit 510, die Backupprogrammereinheit 520 und die Datenverifizierungseinheit 530 über eine Peripherieschaltung/Steuereinheit 560 verkörpert sein, die mit dem Speicherzellenfeld 540 verbunden und außerhalb des Speicherzellenfelds 540 vorgesehen ist.

[0063] Gemäß einer anderen beispielhaften Ausführungsform der vorliegenden Erfindung kann die Mehrbitprogrammier Vorrichtung 500 weiter eine Backuplöscheinheit 543 umfassen. Die Backuplöscheinheit 543 kann ausgewählte Backupspeicherzellen 542 löschen, wenn die Datenverifizierungseinheit 530 bestimmt, dass die in die Zielspeicherzelle 542 mehrbitprogrammierten Daten und die in die ausgewählten Backupspeicherzellen 542 programmierten Daten identisch sind. Die Mehrbitprogrammier Vorrichtung 500 kann bereit sein, eine anschließende Operation durchzuführen, nachdem die ausgewählten Backupspeicherzellen 542 von der Backuplöscheinheit 543 gelöscht worden sind.

[0064] Die in der Mehrbitprogrammier Vorrichtung 500 verwendeten originalen Daten können Metadaten sein, die ein Speicherelement betreiben, das das Speicherzellenfeld 540 umfasst. In der Regel werden Adressinformationen und Funktionsinformationen bezüglich anderer Daten als Metadaten bezeichnet. In einem Speicherelement können die Funktionsinformationen jedes Speicherzellenfeldblocks und dergleichen in einem speziellen Block gespeichert werden, der dazu verwendet werden kann, das Speicherelement zu betreiben.

[0065] Die Metadaten können Firmware oder ein Operationssystem darstellen. Wenn eine Funktion eines Speicherelements eine Aktualisierung erfordert, können die Metadaten aktualisiert werden.

[0066] Wenn das Aktualisieren nicht abgeschlossen wird, weil eine externe Größe, zum Beispiel die Energie ausfällt, während die Metadaten aktualisiert werden, können die Metadaten beschädigt werden und das Speicherelement kann unbrauchbar werden. Die Mehrbitprogrammier Vorrichtung 500 gemäß beispiel-

hafter Ausführungsformen der vorliegenden Erfindung kann eine hohe Zuverlässigkeit bei der Handhabung von Daten zur Verfügung stellen.

[0067] **Fig. 6** ist ein Flussdiagramm, das ein Mehrbitprogrammierverfahren gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung darstellt.

[0068] Mit Bezug zu **Fig. 6** kann ein Mehrbitprogrammierverfahren gemäß einer beispielhaften Ausführungsform der vorliegenden Erfindung in Schritt S610 originale Mehrbitdaten in eine Zielspeicherzelle in einem Speicherzellenfeld mehrbitprogrammieren. Das Mehrbitprogrammieren der originalen Mehrbitdaten in Schritt S610 kann jedes Bit der originalen Mehrbitdaten durch Variieren eines Betrags der Schwellenspannung der Zielspeicherzelle programmieren.

[0069] Das Mehrbitprogrammierverfahren kann in Schritt S620 Backupspeicherzellen im Speicherzellenfeld für jedes Bit der originalen Mehrbitdaten auswählen und ein jeweiliges Bit der originalen Mehrbitdaten in eine jeweilige der ausgewählten Backupspeicherzellen programmieren. Hier können gegebenenfalls nur Einbitdaten pro einer einzelnen Backupspeicherzelle der ausgewählten Backupspeicherzellen programmiert werden. Jede der Backupspeicherzellen kann ausgewählt und mit einer Wortleitung verbunden werden, die sich von einer Wortleitung der Zielspeicherzelle unterscheidet, und mit einer Wortleitung verbunden werden, die sich von Wortleitungen anderer ausgewählter Backupspeicherzellen unterscheidet.

[0070] Die Backupspeicherzellen können basierend auf einer Anzahl ausgewählt werden, die jede der Speicherzellen in dem Speicherzellenfeld verwendet worden ist. Eine oben beschriebene Operation kann ermöglichen, dass alle Speicherzellen im Speicherzellenfeld gleichermaßen genutzt werden, und kann eine Verlängerung der Lebensdauer des Speicherzellenfelds ermöglichen.

[0071] Nach Programmieren jedes Bits der originalen Mehrbitdaten in jede der ausgewählten Backupspeicherzellen kann jedes Bit der programmierten originalen Mehrbitdaten in die Zielspeicherzelle mehrbitprogrammiert werden.

[0072] Wenn die originalen Mehrbitdaten N-Bitdaten sind, kann das Mehrbitprogrammieren der N-Bitdaten in die Zielspeicherzelle einem N-maligen Programmieren von Einbitdaten in die Zielspeicherzelle entsprechen.

[0073] Das Mehrbitprogrammierverfahren kann in Schritt S630 verifizieren, ob das Mehrbitprogrammieren erfolgreich ist, indem die mehrbitprogrammierten

Daten in der Zielspeicherzelle mit den programmierten Daten in den ausgewählten Backupspeicherzellen verglichen werden. Das Mehrbitprogrammieren kann erfolgreich sein, wenn die in die Anzahl N an ausgewählten Backupspeicherzellen programmierten N-Bitdaten und die in die Zielspeicherzelle mehrbitprogrammierten N-Bitdaten identisch sind.

[0074] Gemäß einer anderen beispielhaften Ausführungsform der vorliegenden Erfindung kann ein Mehrbitprogrammierverfahren weiter eine Löschope-ration der ausgewählten Backupspeicherzellen umfassen, wenn als Ergebnis der Verifizierung die in die Zielspeicherzelle mehrbitprogrammierten Daten und die in die ausgewählten Backupspeicherzellen programmierten Daten identisch sind. Indem die ausgewählten Backupspeicherzellen gelöscht werden, kann das Speicherzellenfeld bereit sein, eine anschließende Operation auszuführen.

[0075] Die oben beschriebenen beispielhaften Ausführungsformen der vorliegenden Erfindung können in einem computerlesbaren Medium aufgezeichnet sein, was Programmanweisungen umfasst, um verschiedene auf einem Computer verkörperte Operationen zu implementieren. Die Medien können auch, allein oder in Kombination mit den Programmanweisungen, Dateien, Datenstrukturen und dergleichen umfassen. Die Medien und Programmanweisungen können speziell für die Zwecke der beispielhaften Ausführungsform der vorliegenden Erfindung entwickelt und konstruiert sein, oder sie können von einer für einen Fachmann im Bereich der Computersoftware bekannten und verfügbaren Art sein. Beispiele von computerlesbaren Medien umfassen magnetische Medien, wie Festplatten, Floppy-Disks und Magnetbänder, optische Medien, zum Beispiel CD-ROM und DVD, magneto-optische Medien, zum Beispiel optische Platten und Hardwareeinrichtungen, die speziell zum Speichern und Ausführen von Programmanweisungen ausgebildet sind, zum Beispiel Nurlesespeicher (ROM), Direktzugriffsspeicher (RAM), Flash-Speicher und dergleichen. Die Medien können auch ein Übertragungsmedium sein, wie optische oder metallische Leitungen, Wellenleiter usw., die eine Trägerwelle umfassen, die Signale überträgt, die die Programmanweisungen, Datenstrukturen usw. spezifizieren. Beispiele von Programmanweisungen umfassen sowohl Maschinencodes, zum Beispiel von einem Compiler erzeugt, und Dateien, die übergeordnete Codes enthalten, die vom Computer unter Verwendung einer Interpretiereinrichtung ausgeführt werden können. Die beschriebenen Hardwareeinrichtungen können so ausgebildet sein, dass sie als ein oder mehrere Softwaremodule funktionieren, um die Operationen der oben beschriebenen beispielhaften Ausführungsformen der vorliegenden Erfindung durchzuführen.

[0076] Gemäß der beispielhaften Ausführungsform der vorliegenden Erfindung kann eine Mehrbitprogrammievorrichtung und ein zugehöriges Verfahren einen beim Programmieren erzeugten Fehler verringern, ohne die Abmessungen eines Halbleiterchips zu vergrößern.

[0077] Ebenso kann gemäß der beispielhaften Ausführungsformen der vorliegenden Erfindung kein Datenverlust auftreten, wenn ein Programmiervorgang unterbrochen wird.

[0078] Obwohl beispielhafte Ausführungsformen gezeigt und beschrieben worden sind, sind die beispielhaften Ausführungsformen der vorliegenden Erfindung nicht auf die beschriebenen beispielhaften Ausführungsformen beschränkt. Vielmehr ist es für den Fachmann offensichtlich, dass an diesen beispielhaften Ausführungsformen Veränderungen vorgenommen werden können.

Patentansprüche

1. Mehrbitprogrammievorrichtung (510), umfassend:
 - eine Mehrbitprogrammiereinheit, die dazu ausgebildet ist, originale Mehrbitdaten in eine Zielspeicherzelle in einem Speicherzellenfeld (540) mehrbit-zuprogrammieren,
 - eine Backupprogrammiereinheit (520), die dazu ausgebildet ist, Backupspeicherzellen in dem Speicherzellenfeld für jedes Bit der originalen Mehrbitdaten auszuwählen und jedes Bit der originalen Mehrbitdaten in eine zugehörige der ausgewählten Backupspeicherzellen während einer Mehrbitprogrammierung der originalen Mehrbitdaten zu programmieren und nur Einbitdaten pro einzelner Backupspeicherzelle der ausgewählten Backupspeicherzellen zu programmieren,
 - eine Datenverifizierungseinheit (530), die dazu ausgebildet ist, zu verifizieren, ob das Mehrbitprogrammieren erfolgreich war, indem die mehrbitprogrammierten Daten in der Zielspeicherzelle mit den programmierten Daten in den ausgewählten Backupspeicherzellen verglichen werden, und
 - eine Backuplöscheinheit (543), die dazu ausgebildet ist, die ausgewählten Backupspeicherzellen zu löschen, wenn die Mehrbitprogrammierung erfolgreich ist.
2. Vorrichtung nach Anspruch 1, wobei das Speicherzellenfeld mindestens zwei Speicherzellenfeldblöcke umfasst und mindestens einer der mindestens zwei Speicherzellenfeldblöcke die Zielspeicherzelle umfasst und der andere der mindestens zwei Speicherzellenfeldblöcke mindestens eine der ausgewählten Backupspeicherzellen umfasst.
3. Vorrichtung nach Anspruch 1, wobei jede der Backupspeicherzellen selektiv mit einer Wortleitung

verbunden ist, die sich von einer Wortleitung der Zielspeicherzelle unterscheidet und die untereinander verschieden sind.

4. Vorrichtung nach Anspruch 1, weiter umfassend eine Steuereinheit oder eine Peripherieschaltung, die mit dem Speicherzellenfeld verbunden ist und die dazu ausgebildet ist, die Backupspeicherzellen basierend auf einer Anzahl auszuwählen, die jede der Speicherzellen in dem Speicherzellenfeld verwendet worden ist.

5. Vorrichtung nach Anspruch 1, wobei die Mehrbitprogrammierungseinheit dazu ausgebildet ist, jedes Bit der originalen Mehrbitdaten durch Variieren einer Spannung der Zielspeicherzelle zu programmieren.

6. Vorrichtung nach Anspruch 1, wobei die Mehrbitprogrammierungseinheit dazu ausgebildet ist, jedes Bit der originalen Mehrbitdaten in die Zielspeicherzelle mehrbitzuprogrammieren, wenn die Backupprogrammierungseinheit jedes Bit der originalen Mehrbitdaten in die zugehörige der ausgewählten Backupspeicherzellen programmiert.

7. Vorrichtung nach Anspruch 1, wobei das Speicherzellenfeld ein Zellenfeld eines nichtflüchtigen Speichers (NVM) umfasst.

8. Vorrichtung nach Anspruch 7, wobei die Mehrbitprogrammierungsvorrichtung in einer NVM-Vorrichtung enthalten ist.

9. Vorrichtung nach Anspruch 8, wobei die originalen Mehrbitdaten Metadaten umfassen.

10. Verfahren zum Mehrbitprogrammieren, umfassend:

- Mehrbitprogrammieren originaler Mehrbitdaten in eine Zielspeicherzelle in einem Speicherzellenfeld während einer Mehrbitprogrammierung der originalen Mehrbitdaten,
- Auswählen von Backupspeicherzellen in dem Speicherzellenfeld für jedes Bit der originalen Mehrbitdaten und Programmieren jedes Bits der originalen Mehrbitdaten in eine zugehörige der ausgewählten Backupspeicherzellen während der Mehrbitprogrammierung der originalen Mehrbitdaten, wobei nur Einbitdaten pro einzelner Backupspeicherzelle der ausgewählten Backupspeicherzellen programmiert werden,
- Verifizieren, ob das Mehrbitprogrammieren erfolgreich war, indem die in die Zielspeicherzelle mehrbitprogrammierten Daten mit den in die ausgewählten Backupspeicherzellen programmierten Daten während der Mehrbitprogrammierung der originalen Mehrbitdaten verglichen werden, und
- Löschen der ausgewählten Backupspeicherzellen, wenn die in die Zielspeicherzelle mehrbitprogrammierten Daten und die in die ausgewählten Backup-

speicherzellen programmierten Daten als Ergebnis der Verifikation als identisch bestimmt worden sind, während der Mehrbitprogrammierung der originalen Mehrbitdaten.

11. Verfahren nach Anspruch 10, wobei die Backupspeicherzellen basierend darauf selektiert werden, wie häufig jede der Speicherzellen in dem Speicherzellenfeld verwendet worden ist.

12. Verfahren nach Anspruch 10, wobei das Mehrbitprogrammieren der originalen Mehrbitdaten jedes Bit der originalen Mehrbitdaten durch Variieren einer Schwellenspannung der Zielspeicherzelle programmiert.

13. Verfahren nach Anspruch 10, weiter umfassend ein Mehrbitprogrammieren jedes Bits der programmierten originalen Mehrbitdaten in eine andere Zielspeicherzelle.

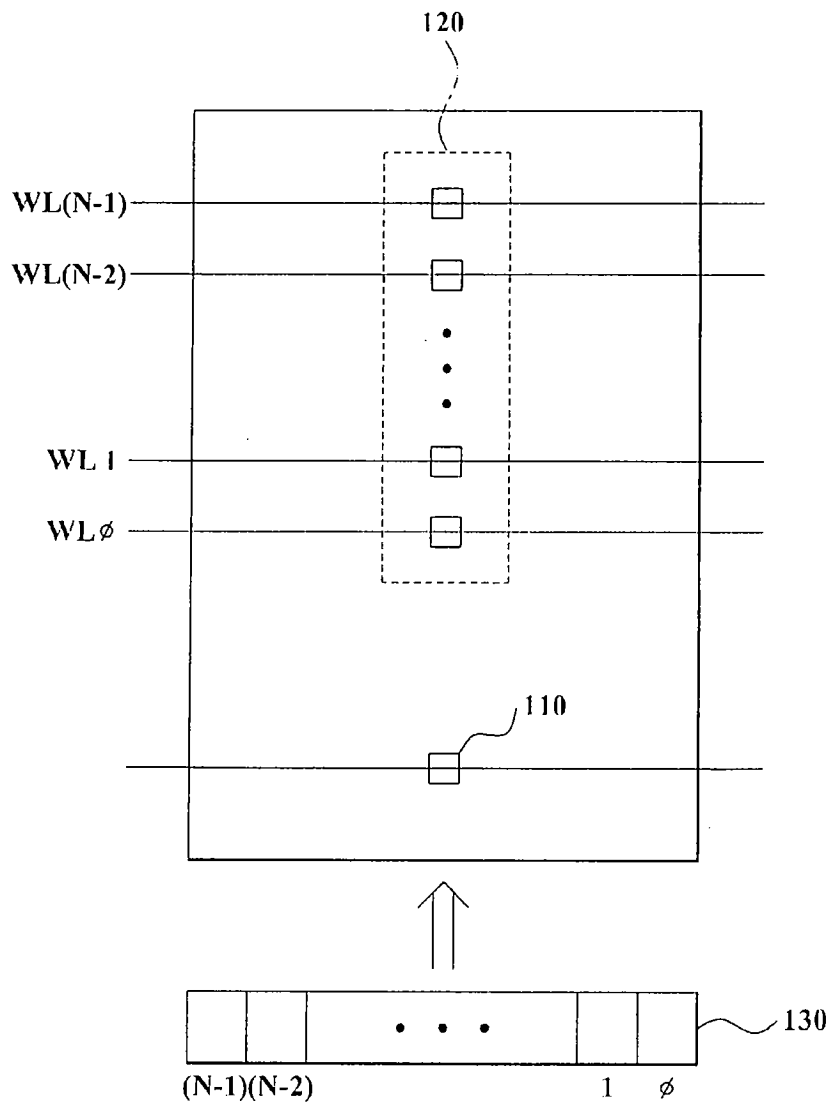
14. Verfahren nach Anspruch 10, wobei das Mehrbitprogrammieren in einem computerlesbaren Aufzeichnungsmedium implementiert ist.

Es folgen 6 Seiten Zeichnungen

Anhängende Zeichnungen

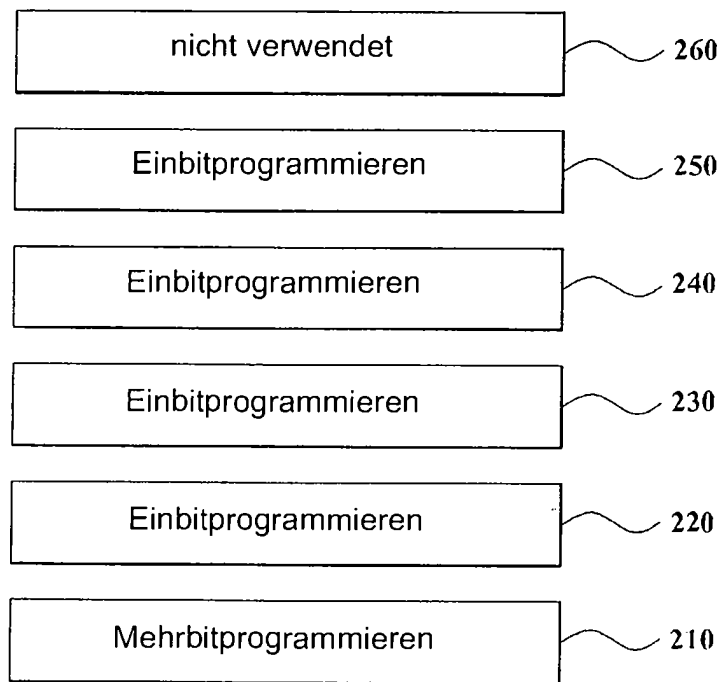
[Fig. 1]

100



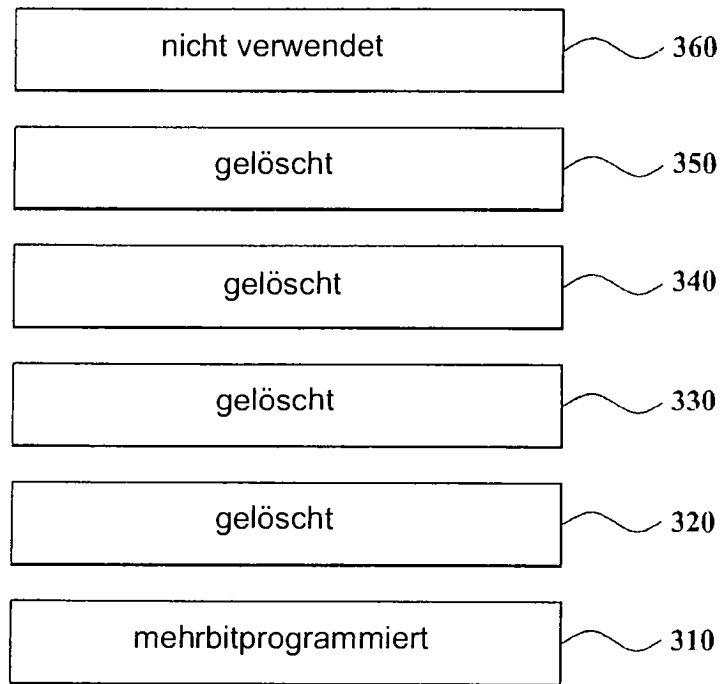
[Fig. 2]

200



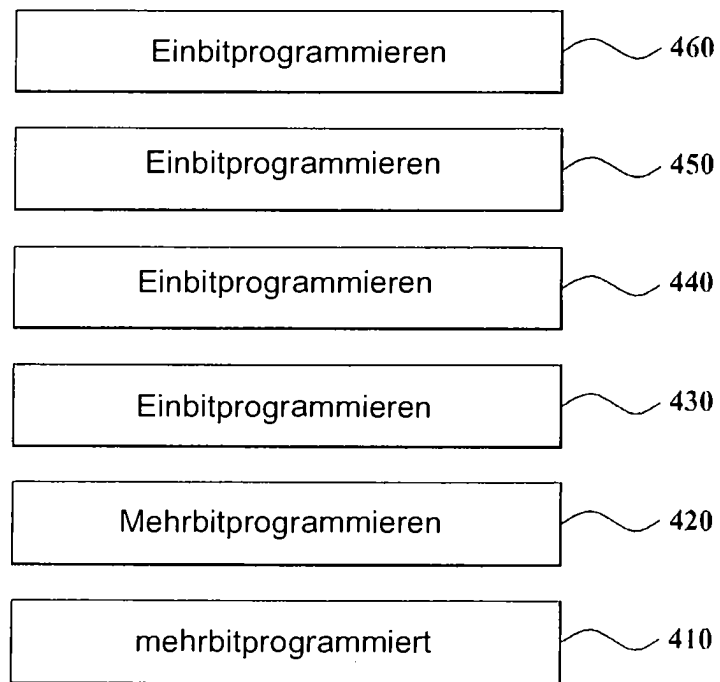
[Fig. 3]

300



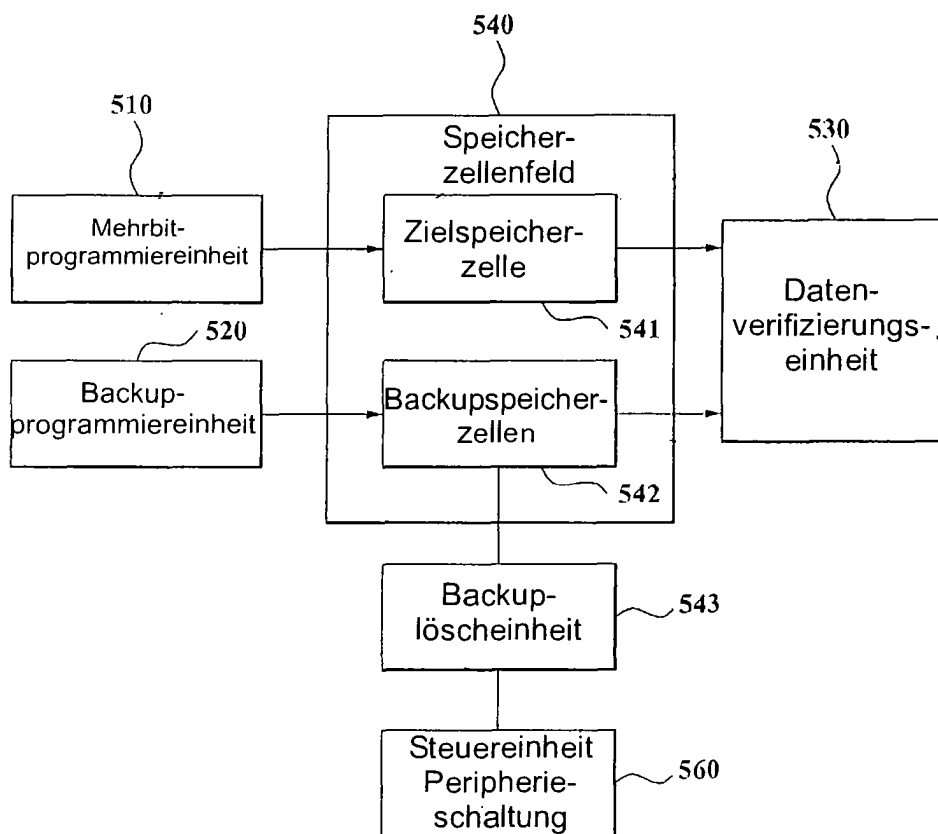
[Fig. 4]

400



[Fig. 5]

500



[Fig. 6]

