

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5811806号
(P5811806)

(45) 発行日 平成27年11月11日(2015.11.11)

(24) 登録日 平成27年10月2日(2015.10.2)

(51) Int.Cl. F 1
H02M 7/483 (2007.01) H02M 7/483

請求項の数 6 (全 17 頁)

(21) 出願番号	特願2011-256978 (P2011-256978)	(73) 特許権者	000006105 株式会社明電舎
(22) 出願日	平成23年11月25日(2011.11.25)		東京都品川区大崎2丁目1番1号
(65) 公開番号	特開2013-115844 (P2013-115844A)	(74) 代理人	100086232 弁理士 小林 博通
(43) 公開日	平成25年6月10日(2013.6.10)	(74) 代理人	100104938 弁理士 鶴澤 英久
審査請求日	平成26年9月16日(2014.9.16)	(74) 代理人	100096459 弁理士 橋本 剛
		(72) 発明者	宗島 正和 東京都品川区大崎2丁目1番1号 株式会 社明電舎内
		(72) 発明者	近藤 猛 東京都品川区大崎2丁目1番1号 株式会 社明電舎内

最終頁に続く

(54) 【発明の名称】 マルチレベル電力変換器

(57) 【特許請求の範囲】

【請求項1】

直流電源の電圧を複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器であって、

直流電源と、

前記直流電源の直流電圧が充電又は放電される第1のコンデンサおよび第2のコンデンサを直列接続したコンデンサ直列回路と、

前記コンデンサ直列回路の第1のコンデンサ側端と第2のコンデンサ側端の間に順次直列接続された第1～第4のスイッチング素子と、

前記コンデンサ直列回路の第1のコンデンサ側端と第2のコンデンサ側端の間に順次直列接続された第5～第8のスイッチング素子と、

前記第1のスイッチング素子および第2のスイッチング素子の共通接続点と、第3のスイッチング素子および第4のスイッチング素子の共通接続点との間に直列接続された第1および第2のダイオードと、

前記第5のスイッチング素子および第6のスイッチング素子の共通接続点と、第7のスイッチング素子および第8のスイッチング素子の共通接続点との間に直列接続された第3および第4のダイオードと、

前記第1～第8のスイッチング素子のオン、オフ制御によって複数の電圧レベルを出力させる制御手段と、

前記直流電源の正極端と、前記第1のコンデンサおよび第1のスイッチング素子の共通

10

20

接続点との間に順次直列接続された、リアクトルと、前記直流電源および第 1 および第 2 のコンデンサの電圧に応じてオン、オフ制御される第 9 のスイッチング素子と、前記直流電源および第 1 および第 2 のコンデンサの電圧に応じてオン、オフ制御される第 10 のスイッチング素子と、

前記第 2 のコンデンサおよび第 4 のスイッチング素子の共通接続点と前記直流電源の負極端との間に順次直列接続された、前記第 10 のスイッチング素子と同一タイミングでオン、オフ制御される第 11 のスイッチング素子と、前記第 9 のスイッチング素子と同一タイミングでオン、オフ制御される第 12 のスイッチング素子と、を備え、

前記第 1 および第 2 のダイオードの共通接続点と、前記第 3 および第 4 のダイオードの共通接続点と、前記第 1 および第 2 のコンデンサの共通接続点とを共通に接続し、

前記第 2 のスイッチング素子および第 3 のスイッチング素子の第 1 の共通接続点と、第 6 のスイッチング素子および第 7 のスイッチング素子の第 2 の共通接続点とを複数の電圧レベルの交流出力端としたことを特徴とするマルチレベル電力変換器。

【請求項 2】

前記制御手段のオン、オフ制御は、同一電圧レベルの出力時に前記第 1 のコンデンサを充電又は放電させる制御モードと第 2 のコンデンサを充電又は放電させる制御モードとを有していることを特徴とする請求項 1 に記載のマルチレベル電力変換器。

【請求項 3】

前記リアクトル、第 1 ~ 第 12 のスイッチング素子、第 1 および第 2 のコンデンサ、第 1 ~ 第 4 のダイオードによってマルチレベル電圧変換部を構成し、該マルチレベル電圧変換部を三相交流の各相に各々設け、前記三相各相のマルチレベル電圧変換部の、第 1 の共通接続点どうしを中性点として共通接続し、前記第 2 の共通接続点を U 相、V 相、W 相の各出力端としたことを特徴とする請求項 1 又は 2 に記載のマルチレベル電力変換器。

【請求項 4】

直流電源の電圧を複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器であって、

直流電源と、

第 1 ~ 第 4 のスイッチング素子を順次直列接続した第 1 の直列回路と、

第 5 ~ 第 8 のスイッチング素子を順次直列接続した第 2 の直列回路と、

前記第 1 の直列回路の一端と第 2 の直列回路の一端との間、および第 1 の直列回路の他端と第 2 の直列回路の他端との間に各々接続されたリアクトルと、

前記第 1 のスイッチング素子および第 2 のスイッチング素子の共通接続点と、第 3 のスイッチング素子および第 4 のスイッチング素子の共通接続点との間に直列接続された第 1 および第 2 のダイオードと、

前記第 5 のスイッチング素子および第 6 のスイッチング素子の共通接続点と、第 7 のスイッチング素子および第 8 のスイッチング素子の共通接続点との間に直列接続された第 3 および第 4 のダイオードと、

前記リアクトルおよび第 5 のスイッチング素子の共通接続点と、リアクトルおよび第 8 のスイッチング素子の共通接続点との間に直列接続された第 1 および第 2 のコンデンサと

、前記第 1 ~ 第 8 のスイッチング素子のオン、オフ制御によって複数の電圧レベルを出力させる制御手段と、

前記直流電源の正極端と、前記リアクトルおよび第 1 のスイッチング素子の共通接続点との間に接続された第 1 のスイッチング手段と、

前記リアクトルおよび第 4 のスイッチング素子の共通接続点と前記直流電源の負極端との間に接続された、前記第 1 のスイッチング手段と同一タイミングでオン、オフ制御される第 2 のスイッチング手段と、を備え、

前記第 1 および第 2 のダイオードの共通接続点と、前記第 3 および第 4 のダイオードの共通接続点と、前記第 1 および第 2 のコンデンサの共通接続点とを共通に接続し、

前記第 2 のスイッチング素子および第 3 のスイッチング素子の第 1 の共通接続点と、第

10

20

30

40

50

6のスイッチング素子および第7のスイッチング素子の第2の共通接続点とを複数の電圧レベルの交流出力端としたことを特徴とするマルチレベル電力変換器。

【請求項5】

前記制御手段のオン、オフ制御は、同一電圧レベルの出力時に前記第1のコンデンサを充電又は放電させる制御モードと第2のコンデンサを充電又は放電させる制御モードとを有していることを特徴とする請求項4に記載のマルチレベル電力変換器。

【請求項6】

前記リアクトル、第1～第8のスイッチング素子、第1および第2のスイッチング手段、第1および第2のコンデンサ、第1～第4のダイオードによってマルチレベル電圧変換部を構成し、該マルチレベル電圧変換部を三相交流の各相に各々設け、前記三相各相のマルチレベル電圧変換部の、第1の共通接続点どうしを中性点として共通接続し、前記第2の共通接続点をU相、V相、W相の各出力端としたことを特徴とする請求項4又は5に記載のマルチレベル電力変換器。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マルチレベルの相電圧が出力可能で、且つ1個の直流電圧源で動作する電力変換回路に係り、直流電源から複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器に関する。

【背景技術】

20

【0002】

従来、マルチレベル電力変換器として、例えば非特許文献1に記載の5レベルインバータが知られている。図10は非特許文献1に記載の5レベルインバータの主回路1相分の構成図を示している。図10の回路において、5レベルインバータ1の直流側に設けたダイオード整流器2の直流出力電圧を5分圧するために4台の直流リンクコンデンサCdc1～Cdc4が直列接続され、これらコンデンサCdc1～Cdc4に蓄えられたエネルギーを用いて、インバータ1には5分圧に対応する5レベルの電位を有する交流出力が生成される。

【0003】

上記の5レベルインバータ1の動作を説明する。コンデンサCdc1～Cdc4で分圧する電圧の中性点をM点とし、インバータ1の出力端をA点とし、直流電圧を均一に4分圧した電圧をEとすると、スイッチング素子S1～S8を以下のオン・オフパターン制御の組み合わせ(スイッチングモードSM1～SM5)によって制御することで、端子間AMに5レベルの電圧出力が生成される。

30

(SM1) S1, S2, S3とS4がオン、S5, S6, S7とS8がオフのとき、端子間AMには電圧+2Eが出力される。

【0004】

(SM2) S2, S3, S4とS5がオン、S1, S6, S7とS8がオフのとき、端子間AMには電圧+Eが出力される。

【0005】

40

(SM3) S3, S4, S5とS6がオン、S1, S2, S7とS8がオフのとき、端子間AMには電圧0が出力される。

【0006】

(SM4) S4, S5, S6とS7がオン、S1, S2, S3とS8がオフのとき、端子間AMには電圧-Eが出力される。

【0007】

(SM5) S5, S6, S7とS8がオン、S1, S2, S3とS4がオフのとき、端子間AMには電圧-2Eが出力される。

【先行技術文献】

【非特許文献】

50

【0008】

【非特許文献1】Kazunori Hasegawa, Hirohumi Akagi, "Voltage Balancing of the Four Split DC Capacitors for a Five-Level Diode-Clamped PWM Inverter with a Front-End Diode Rectifier", international Power Electronics Conference (IPEC), IEEJ/IEEE, pp. 734-739, Jun, 2010

【発明の概要】

【発明が解決しようとする課題】

10

【0009】

前記の図10の構成では、5レベルインバータの直流側の電源電圧（ダイオード整流器2の出力電圧）を5分圧するために4つの直流リンクコンデンサ $C_{dc1} \sim C_{dc4}$ が直列接続されており、これらのコンデンサに蓄えられたエネルギーを用いて5レベル電圧の交流出力が生成される。

【0010】

原理上、出力電圧波形に合わせた電圧レベルとなるように、5レベルインバータには有効電力が流入もしくは流出するため、4つのコンデンサ $C_{dc1} \sim C_{dc4}$ に生じる直流電圧の各平均値が等しくならないという問題が発生する。交流出力の各レベルについての波高を全て等しくするためには、各コンデンサ $C_{dc1} \sim C_{dc4}$ に生じる直流電圧の平均値が全て等しくなるよう制御する必要がある。

20

【0011】

そのため、図10に示す非特許文献1の回路では、各コンデンサ $C_{dc1} \sim C_{dc4}$ に生じる直流電圧の平均値を昇降圧チョッパ動作によって均一にするための電圧均一回路3をインバータ1の直流側に設けている。この電圧均一回路3は、半導体スイッチの他に、結合巻線をもつ大型の直流リアクトル L_c や逆流阻止用ダイオードを必要とし、これら回路素子の増加が装置の大形化及びコスト高になるという問題があった。

【0012】

また、図10に示す5レベルインバータ1には、半導体スイッチの他に、高耐圧大電容量のクランプ用ダイオードを多く必要とし、それらが回路の大形化及びコスト高の要因になる。

30

【0013】

本発明は上記課題を解決するものであり、その目的は、電圧均一回路を用いることなく、半導体素子の必要個数を減らし、装置の小型化及びコスト低減ができるマルチレベル電力変換器を提供することにある。

【課題を解決するための手段】

【0014】

上記課題を解決するための請求項1記載のマルチレベル電力変換器は、直流電源の電圧を複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器であって、直流電源と、前記直流電源の直流電圧が充電又は放電される第1のコンデンサおよび第2のコンデンサを直列接続したコンデンサ直列回路と、前記コンデンサ直列回路の第1のコンデンサ側端と第2のコンデンサ側端の間に順次直列接続された第1～第4のスイッチング素子と、前記コンデンサ直列回路の第1のコンデンサ側端と第2のコンデンサ側端の間に順次直列接続された第5～第8のスイッチング素子と、前記第1のスイッチング素子および第2のスイッチング素子の共通接続点と、第3のスイッチング素子および第4のスイッチング素子の共通接続点との間に直列接続された第1および第2のダイオードと、前記第5のスイッチング素子および第6のスイッチング素子の共通接続点と、第7のスイッチング素子および第8のスイッチング素子の共通接続点との間に直列接続された第3および第4のダイオードと、前記第1～第8のスイッチング素子のオン、オフ制御によって複数の電圧レベルを出力させる制御手段と、前記直流電源の正極端と、前記第1のコンデンサお

40

50

よび第 1 のスイッチング素子の共通接続点との間に順次直列接続された、リアクトルと、前記直流電源および第 1 および第 2 のコンデンサの電圧に応じてオン、オフ制御される第 9 のスイッチング素子と、前記直流電源および第 1 および第 2 のコンデンサの電圧に応じてオン、オフ制御される第 10 のスイッチング素子と、前記第 2 のコンデンサおよび第 4 のスイッチング素子の共通接続点と前記直流電源の負極端との間に順次直列接続された、前記第 10 のスイッチング素子と同一タイミングでオン、オフ制御される第 11 のスイッチング素子と、前記第 9 のスイッチング素子と同一タイミングでオン、オフ制御される第 12 のスイッチング素子と、を備え、前記第 1 および第 2 のダイオードの共通接続点と、前記第 3 および第 4 のダイオードの共通接続点と、前記第 1 および第 2 のコンデンサの共通接続点とを共通に接続し、前記第 2 のスイッチング素子および第 3 のスイッチング素子の第 1 の共通接続点と、第 6 のスイッチング素子および第 7 のスイッチング素子の第 2 の共通接続点とを複数の電圧レベルの交流出力端としたことを特徴としている。

10

【 0 0 1 5 】

上記構成により、従来のような電圧均一回路を用いることなく交流出力の各電圧レベルの波高値を等しくすることができ、且つ少ない素子数でマルチレベル電力変換器を実現することができる。

【 0 0 1 6 】

また、第 1 および第 2 のコンデンサの電圧を小さい電圧に制御した場合でも高調波の少ない複数の電圧レベルを出力させることが可能となり、スイッチング損失も低減することができる。

20

【 0 0 1 9 】

また、第 9 ~ 第 12 のスイッチング素子のオン、オフ制御によって第 1 および第 2 のコンデンサの合計電圧を可変制御することができる。これによって、直流電源電圧に対して任意の複数の電圧レベルの出力が可能となり、直流電源電圧と出力電圧のマッチングを取ったスイッチング損失を最小限に低減することができる。

【 0 0 2 0 】

また、請求項 4 に記載のマルチレベル電力変換器は、直流電源の電圧を複数の電圧レベルに変換した交流出力を生成するマルチレベル電力変換器であって、直流電源と、第 1 ~ 第 4 のスイッチング素子を順次直列接続した第 1 の直列回路と、第 5 ~ 第 8 のスイッチング素子を順次直列接続した第 2 の直列回路と、前記第 1 の直列回路の一端と第 2 の直列回路の一端との間、および第 1 の直列回路の他端と第 2 の直列回路の他端との間に各々接続されたリアクトルと、前記第 1 のスイッチング素子および第 2 のスイッチング素子の共通接続点と、第 3 のスイッチング素子および第 4 のスイッチング素子の共通接続点との間に直列接続された第 1 および第 2 のダイオードと、前記第 5 のスイッチング素子および第 6 のスイッチング素子の共通接続点と、第 7 のスイッチング素子および第 8 のスイッチング素子の共通接続点との間に直列接続された第 3 および第 4 のダイオードと、前記リアクトルおよび第 5 のスイッチング素子の共通接続点と、リアクトルおよび第 8 のスイッチング素子の共通接続点との間に直列接続された第 1 および第 2 のコンデンサと、前記第 1 ~ 第 8 のスイッチング素子のオン、オフ制御によって複数の電圧レベルを出力させる制御手段と、前記直流電源の正極端と、前記リアクトルおよび第 1 のスイッチング素子の共通接続点との間に接続された第 1 のスイッチング手段と、前記リアクトルおよび第 4 のスイッチング素子の共通接続点と前記直流電源の負極端との間に接続された、前記第 1 のスイッチング手段と同一タイミングでオン、オフ制御される第 2 のスイッチング手段と、を備え、前記第 1 および第 2 のダイオードの共通接続点と、前記第 3 および第 4 のダイオードの共通接続点と、前記第 1 および第 2 のコンデンサの共通接続点とを共通に接続し、前記第 2 のスイッチング素子および第 3 のスイッチング素子の第 1 の共通接続点と、第 6 のスイッチング素子および第 7 のスイッチング素子の第 2 の共通接続点とを複数の電圧レベルの交流出力端としたことを特徴としている。

30

40

【 0 0 2 1 】

上記構成により、従来のような電圧均一回路を用いることなく交流出力の各電圧レベル

50

の波高値を等しくすることができ、且つ少ない素子数でマルチレベル電力変換器を実現することができる。

【0022】

さらに、リアクトルを介して電流が流れているスイッチング素子をオフ制御して電圧がゼロに急変したときのリアクトルのエネルギーは、第1および第2のコンデンサに吸収されるため、スイッチング素子にサージ電圧が加わって素子が破壊されるのを防ぐことができる。このためリアクトルのサージ電圧を吸収するスナバ回路が不要となる。

【0023】

また、請求項2、5に記載のマルチレベル電力変換器は、請求項1、4の装置において、前記制御手段のオン、オフ制御は、同一電圧レベルの出力時に前記第1のコンデンサを充電又は放電させる制御モードと第2のコンデンサを充電又は放電させる制御モードとを有していることを特徴としている。

10

【0024】

上記構成により、制御モードの選択によって第1および第2のコンデンサの電圧バランスを制御することができる。

【0025】

また、請求項3、6に記載のマルチレベル電力変換器は、請求項1、2、4、5の装置において、前記マルチレベル電力変換部を三相交流の各相に各々設け、前記三相各相のマルチレベル電圧変換部の、第1の共通接続点どうしを中性点として共通接続し、前記第2の共通接続点をU相、V相、W相の各出力端としたことを特徴としている。

20

【0026】

上記構成により、少ない素子数でY結線接続による三相のマルチレベル電力変換器を実現することができる。

【発明の効果】

【0027】

(1) 請求項1～6に記載の発明によれば、従来のような電圧均一回路を用いることなく第1および第2のコンデンサの電圧を制御できるため、交流出力の各電圧レベルの波高値を等しくすることができ、且つ少ない素子数でマルチレベル電力変換器を実現することができる。これによって、装置の小型化及びコスト低減を実現することができる。

(2) 請求項1に記載の発明によれば、第1および第2のコンデンサの電圧を小さい電圧に制御した場合でも高調波の少ない複数の電圧レベルを出力させることが可能となり、スイッチング損失も低減することができる。また、第9～第12のスイッチング素子のオン、オフ制御によって第1および第2のコンデンサの合計電圧を可変制御することができる。これによって、直流電源電圧に対して任意の複数の電圧レベルの出力が可能となり、直流電源電圧と出力電圧のマッチングを取ったスイッチング損失を最小限に低減することができる。

30

(3) 請求項2、5に記載の発明によれば、制御モードの選択によって第1および第2のコンデンサの電圧バランスを制御することができる。

(4) 請求項3、6に記載の発明によれば、少ない素子数でY結線接続による三相のマルチレベル電力変換器を実現することができる。

40

(5) 請求項4に記載の発明によれば、リアクトルを介して電流が流れている第1および第2のスイッチング手段をオフ制御して電圧がゼロに急変したときのリアクトルのエネルギーは、第1および第2のコンデンサに吸収されるため、第1および第2のスイッチング手段にサージ電圧が加わって素子が破壊されるのを防ぐことができる。このためリアクトルのサージ電圧を吸収するスナバ回路が不要となる。

【図面の簡単な説明】

【0028】

【図1】本発明の実施例1の5レベル電力変換器の回路図。

【図2】本発明の実施例1の5レベル電力変換器におけるコンデンサの充放電モードを表し、(a)は充電モード時の電流経路を示す回路図、(b)は放電モード時の電流経路を

50

示す回路図。

【図3】本発明の実施例1の5レベル電力変換器における、直流電源をコンデンサへ接続しないモードを表す回路図。

【図4】本発明の実施例1の5レベル電力変換器におけるスイッチングパターンのモードと出力端子間の電圧の関係を表し、(a)はコンデンサ電圧を $1/2E$ に制御したときの電圧特性図、(b)はコンデンサ電圧を E に制御したときの電圧特性図。

【図5】本発明の実施例2の5レベル電力変換器の回路図。

【図6】本発明の実施例3の5レベル電力変換器の回路図。

【図7】本発明の実施例4の5レベル電力変換器の回路図。

【図8】本発明の実施例4の5レベル電力変換器における電流遮断時のサージエネルギー吸収のようすを表し、(a)はスイッチング素子を介してコンデンサを充電しているときの電流経路を示す回路図、(b)はスイッチング素子をオフしたときに発生するサージ電流がコンデンサに吸収される経路を示す回路図。

【図9】本発明の実施例5の5レベル電力変換器の回路図。

【図10】従来のマルチレベル電力変換器の一例を示す回路図。

【発明を実施するための形態】

【0029】

以下、図面を参照しながら本発明の実施の形態を説明するが、本発明は下記の実施形態例に限定されるものではない。本実施形態例では、従来の、各相のコンデンサ電圧の平均値を等しくするための電圧均一回路を用いることなく少ない素子数でマルチレベル電力変換器を構成した。

【0030】

以下、本発明を5レベル電力変換器(5レベルインバータ)に適用した実施例を説明する。

【実施例1】

【0031】

図1に本発明の実施例1の5レベル電力変換器100を示す。図1において、直流電圧が充電又は放電される第1および第2のコンデンサ $C1$ 、 $C2$ を直列接続したコンデンサ直列回路には、第1のスイッチング素子 $S1$ ～第4のスイッチング素子 $S4$ を順次直列接続した第1の直列回路と、第5のスイッチング素子 $S5$ ～第8のスイッチング素子 $S8$ を順次直列接続した第2の直列回路とが並列に接続されている。

【0032】

前記スイッチング素子 $S1$ および $S2$ の共通接続点とスイッチング素子 $S3$ および $S4$ の共通接続点との間には、図示極性のダイオード $D1$ および $D2$ が直列に接続され、前記スイッチング素子 $S5$ および $S6$ の共通接続点とスイッチング素子 $S7$ および $S8$ の共通接続点との間には、図示極性のダイオード $D3$ および $D4$ が直列に接続されている。

【0033】

直流電源 V_{DC} の正極端と、前記第1のスイッチング素子 $S1$ および第1のコンデンサ $C1$ の共通接続点(P)との間には、リアクトル L 、回生時にオン制御される第9のスイッチング素子 $S9$ 、力行時にオン制御される第10のスイッチング素子 $S10$ が順次直列に接続されている。

【0034】

前記第4のスイッチング素子 $S4$ および第2のコンデンサ $C2$ の共通接続点(N)と、直流電源 V_{DC} の負極端との間には、前記第10のスイッチング素子 $S10$ と同一タイミングでオン、オフ制御される第11のスイッチング素子 $S11$ と、前記第9のスイッチング素子 $S9$ と同一タイミングでオン、オフ制御される第12のスイッチング素子 $S12$ とが直列に接続されている。

【0035】

前記ダイオード $D1$ および $D2$ の共通接続点と、ダイオード $D3$ および $D4$ の共通接続点と、コンデンサ $C1$ および $C2$ の共通接続点は、中性点 NP として共通に接続されてい

10

20

30

40

50

る。

【 0 0 3 6 】

前記スイッチング素子 S 2 および S 3 の第 1 の共通接続点を出力端子 A とし、前記スイッチング素子 S 6 および S 7 の第 2 の共通接続点を出力端子 B としている。

【 0 0 3 7 】

例えば、前記スイッチング素子 S 1 ~ S 1 2 は、I G B T 等の半導体スイッチで構成され、S 9 ~ S 1 2 は図 1 に記載のように双方向に直列接続したスイッチ 2 個で構成する、もしくは S 9 と S 1 0、S 1 1 と S 1 2 をそれぞれ 1 個の双方向スイッチで構成してもよい。

【 0 0 3 8 】

前記スイッチング素子 S 1 ~ S 8 は、図示省略の制御部（制御手段）によって、5 レベルの電圧を出力するためのスイッチングパターンに従ってオン、オフ制御され、スイッチング素子 S 9 ~ S 1 2 は、前記スイッチング素子 S 1 ~ S 8 とは別個に、前記直流電源 V_{DC} 、コンデンサ C 1、C 2 の各電圧に応じて、図示省略の制御部によってオン、オフ制御され、その結果出力端子 A、B 間に 5 レベルの電圧が出力されるものである。

【 0 0 3 9 】

尚、前記直流電源 V_{DC} の電源電圧は固定でも可変でもよい。

【 0 0 4 0 】

上記構成において、力行時、かつ直流電源 V_{DC} の電圧よりもコンデンサ C 1 と C 2 の合計電圧の方が小さい場合には、スイッチング素子 S 1 0 と S 1 1 をオン制御することでコンデンサ C 1 と C 2 にリアクトル L を介して電流を流して、コンデンサ C 1 と C 2 を両方充電することが可能である。

【 0 0 4 1 】

回生時、かつ直流電源 V_{DC} の電圧よりもコンデンサ C 1 と C 2 の合計電圧の方が大きい場合には、スイッチング素子 S 9 と S 1 2 をオン制御することでコンデンサ C 1 と C 2 にリアクトル L を介して電流を流して、コンデンサ C 1 と C 2 を両方放電することが可能である。

【 0 0 4 2 】

このようなコンデンサ C 1、C 2 の充放電モードを図 2 に示す。

【 0 0 4 3 】

図 2 (a) は、 $(V_{C1} + V_{C2}) < 2E$ (V_{C1} はコンデンサ C 1 の電圧、 V_{C2} はコンデンサ C 2 の電圧、 $2E$ は直流電源 V_{DC} の電圧) の時にスイッチング素子 S 1 0 と S 1 1 をオン制御することで実線の矢印のように直流電源 V_{DC} リアクトル L スwitchング素子 S 9 の寄生ダイオード スwitchング素子 S 1 0 コンデンサ C 1 C 2 スwitchング素子 S 1 1 スwitchング素子 S 1 2 の寄生ダイオード 直流電源 V_{DC} の経路で充電電流が流れ、コンデンサ C 1 と C 2 を充電することができることを示している。

【 0 0 4 4 】

図 2 (b) は、 $(V_{C1} + V_{C2}) > 2E$ の時にスイッチング素子 S 9 と S 1 2 をオン制御することで破線の矢印のように直流電源 V_{DC} スwitchング素子 S 1 2 スwitchング素子 S 1 1 の寄生ダイオード コンデンサ C 2 C 1 スwitchング素子 S 1 0 の寄生ダイオード スwitchング素子 S 9 直流電源 V_{DC} の経路で放電電流が流れ、コンデンサ C 1 と C 2 を放電することができることを示している。

【 0 0 4 5 】

これらの動作により、コンデンサ C 1 と C 2 の合計電圧を制御することや、力行と回生の切り換えを行うことが可能である。

【 0 0 4 6 】

スイッチング素子 S 1 ~ S 8 のオン、オフは、例えば表 1 に示すモード 1 ~ モード 9 を有するスイッチングパターンに従って制御される。

【 0 0 4 7 】

10

20

30

40

【表 1】

Mode	VAB	S1	S2	S3	S4	S5	S6	S7	S8	C1	C2
1	2E	0	0	1	1	1	1	0	0	-	-
2	E	0	0	1	1	0	1	1	0	-	Discharge (I>0)
3		0	1	1	0	1	1	0	0	Discharge (I>0)	-
4	0	0	0	1	1	0	0	1	1	-	-
5		0	1	1	0	0	1	1	0	-	-
6		1	1	0	0	1	1	0	0	-	-
7	-E	0	1	1	0	0	0	1	1	-	Charge (I>0)
8		1	1	0	0	0	1	1	0	Charge (I>0)	-
9	-2E	1	1	0	0	0	0	1	1	-	-

10

【 0 0 4 8 】

表 1 はスイッチング素子 S 1 ~ S 8 のオン・オフのモード 1 ~ 9 (表 1 中では Mode 1 ~ 9 と表記している) により出力端子 A , B 間に出力される電圧 V_{AB} とコンデンサ C 1 , C 2 の充放電の有無を示している。

20

【 0 0 4 9 】

直流電源 V_{DC} の電圧が 2 E 、コンデンサ C 1 , C 2 の電圧が E のとき、出力端子 A , B 間の電圧は 2 E , E , 0 , - E , - 2 E の 5 レベルの電圧を出力可能である。

【 0 0 5 0 】

ここで、表 1 のスイッチングパターンの各モード 1 ~ モード 9 と出力端子 A , B 間の電流 I の経路を以下に説明する。尚表 1 は電流 $I > 0$ のときを示しており、また、以下の説明では、コンデンサ C 1 における直流電源 V_{DC} の正極端側の端部を P 、コンデンサ C 2 における直流電源 V_{DC} の負極端側の端部を N と表現する。

【 0 0 5 1 】

< モード 1 >

スイッチング素子 S 1 , S 2 , S 7 , S 8 が各々オフ、スイッチング素子 S 3 , S 4 , S 5 , S 6 が各々オンとなり、電流 I は、出力端子 A S 3 S 4 N P S 5 S 6 出力端子 B の経路で流れる。出力端子 A , B 間には N P が接続され、A , B 間の電圧は 2 E となる。

30

【 0 0 5 2 】

< モード 2 >

スイッチング素子 S 1 , S 2 , S 5 , S 8 が各々オフ、スイッチング素子 S 3 , S 4 , S 6 , S 7 が各々オンとなり、電流 I は、出力端子 A S 3 S 4 N N P D 3 S 6 出力端子 B の経路で流れる。出力端子 A , B 間には N N P が直列に接続され、A , B 間の電圧は E となる。

40

【 0 0 5 3 】

< モード 3 >

スイッチング素子 S 1 , S 4 , S 7 , S 8 が各々オフ、スイッチング素子 S 2 , S 3 , S 5 , S 6 が各々オンとなり、電流 I は、出力端子 A S 3 D 2 N P P S 5 S 6 出力端子 B の経路で流れる。出力端子 A , B 間には N P P が直列に接続され、A , B 間の電圧は E となる。

【 0 0 5 4 】

< モード 4 >

スイッチング素子 S 1 , S 2 , S 5 , S 6 が各々オフ、スイッチング素子 S 3 , S 4 , S 7 , S 8 が各々オンとなり、電流 I は、出力端子 A S 3 S 4 S 8 S 7 出力端

50

子Bの経路で流れる。出力端子A, B間にはスイッチング素子S3, S4, S7, S8を介して直送され、A, B間の電圧は0となる。

【0055】

<モード5>

スイッチング素子S1, S4, S5, S8が各々オフ、スイッチング素子S2, S3, S6, S7が各々オンとなり、電流Iは、出力端子A S3 D2 NP D3 S6 出力端子Bの経路で流れる。出力端子A, B間にはスイッチング素子S3, S6を介して直送され、A, B間の電圧は0となる。

【0056】

<モード6>

スイッチング素子S3, S4, S7, S8が各々オフ、スイッチング素子S1, S2, S5, S6が各々オンとなり、電流Iは、出力端子A S2 S1 S5 S6 出力端子Bの経路で流れる。出力端子A, B間にはスイッチング素子S2, S1, S5, S6を介して直送され、A, B間の電圧は0となる。

【0057】

<モード7>

スイッチング素子S1, S4, S5, S6が各々オフ、スイッチング素子S2, S3, S7, S8が各々オンとなり、電流Iは、出力端子A S3 D2 NP N S8 S7 出力端子Bの経路で流れる。出力端子A, B間にはNP Nが直列に接続され、A, B間の電圧は - Eとなる。

【0058】

<モード8>

スイッチング素子S3, S4, S5, S8が各々オフ、スイッチング素子S1, S2, S6, S7が各々オンとなり、電流Iは、出力端子A S2 S1 P NP D3 S6 出力端子Bの経路で流れる。出力端子A, B間にはP NPが直列に接続され、A, B間の電圧は - Eとなる。

【0059】

<モード9>

スイッチング素子S3, S4, S5, S6が各々オフ、スイッチング素子S1, S2, S7, S8が各々オンとなり、電流Iは、出力端子A S2 S1 P N S8 S7 出力端子Bの経路で流れる。出力端子A, B間にはP Nが順に接続され、A, B間の電圧は - 2 Eとなる。

【0060】

上記モード1~9のスイッチングパターンによるオン、オフ制御によって、コンデンサC1とC2の電圧がEのとき、出力端子A, B間の電圧は2E, E, 0, - E, - 2Eの5レベルの電圧を出力することが可能である。

【0061】

また、A, B間の電圧がEのときにコンデンサC1を放電するモードとC2を放電するモードを選択できるため、コンデンサC1とC2の電圧バランスを制御することが可能である。

【0062】

同様に、A, B間の電圧が - EのときにコンデンサC1を充電するモードとC2を充電するモードを選択できるため、コンデンサC1とC2の電圧バランスを制御することが可能である。

【0063】

このためコンデンサC1とC2の電圧を等しく保つことができる。電流Iの極性によりコンデンサC1とC2の充放電の極性が変化するが、表1は電流I > 0のときを示している。

【0064】

また本実施例では、図3に示すように、スイッチング素子S9~S12を全てオフにす

10

20

30

40

50

ることで、直流電源 V_{DC} をコンデンサ C_1 と C_2 に接続しないことも可能である。尚、図 3 において図 1 と同一部分は同一符号をもって示している。

【0065】

このように構成することによって、コンデンサ C_1 の電圧 V_{C1} とコンデンサ C_2 の電圧 V_{C2} を直流電源電圧 $2E$ よりも小さい電圧に制御することが可能である。

【0066】

図 4 は、上記モード 1 ~ 9 と出力端子 A, B 間の電圧 V_{AB} の関係を表し、コンデンサ電圧を $1/2E$ に制御したとき (図 4 (a)) と、 E に制御したとき (図 4 (b)) に、モード 1 ~ 9 のスイッチングパターンによるオン、オフ制御によって出力可能な 5 レベルの電圧を各々示している。

10

【0067】

図 4 において、 $V_{C1} = V_{C2} = 1/2E$ のときには、 $E, 1/2E, 0, -1/2E, -E$ の 5 レベルの電圧を、 $V_{C1} = V_{C2} = E$ のときには、 $2E, E, 0, -E, -2E$ の 5 レベルの電圧を各々出力することができる。このため、出力電圧が小さいときでも高調波の少ない 5 レベルの電圧を出力可能であり、スイッチング損失も低減することができる。

【0068】

よって、実施例 1 はリアクトル L が必要であるが、コンデンサ電圧を可変制御することで、直流電圧と出力電圧のマッチングを取ることにによるスイッチング損失を最小限に低減することが可能である。

20

【0069】

すなわち、例えば直流電源電圧 V_{DC} と出力電圧 V_{AB} の差 (電圧比) が大きい場合、スイッチング損失が大となるが、本実施例のようにスイッチング素子 $S_9 \sim S_{12}$ をオン、オフ制御してコンデンサ C_1, C_2 の電圧を適切に制御することで、スイッチング損失を最小限に低減することが可能となる。

【0070】

尚、スイッチング素子 $S_9 \sim S_{12}$ は、直流電源 V_{DC} およびコンデンサ C_1, C_2 の各電圧を監視し、それらの電圧に応じて、スイッチング素子 $S_1 \sim S_8$ とは別個にオン、オフ制御されるものである。

【0071】

以上のように実施例 1 によれば、直流電源 1 個、直流リアクトル 1 個、スイッチング素子 12 個、コンデンサ 2 個、ダイオード 4 個のみで、5 レベル電力変換器を実現することができる。

30

【実施例 2】

【0072】

図 5 に実施例 2 の回路構成を示す。本実施例 2 は、実施例 1 (図 1) のスイッチング素子 $S_1 \sim S_{12}$ 、リアクトル L 、ダイオード $D_1 \sim D_4$ およびコンデンサ C_1, C_2 によって 5 レベル電圧変換部 200 を構成し、該 5 レベル電圧変換部 200 を三相分 ($200U, 200V, 200W$) 設けて直流電源 V_{DC} に対して Y 結線に接続したものである。

【0073】

図 5 において、図 1 と同一部分は同一符号をもって示している。

40

【0074】

三相各相の 5 レベル電圧変換部 $200U, 200V, 200W$ の、出力端子 A どうしを中性点 N として共通接続し、出力端子 B を三相各相の出力端 U, V, W としている。

【0075】

図 5 の構成では、三相各々に個別の直流電源は不要であり、直流電源 V_{DC} は 1 個でよい。

【0076】

図 5 の 5 レベル電圧変換部 $200U, 200V, 200W$ の各動作は図 1 の回路と同一である。

50

【 0 0 7 7 】

図5の回路では、Y結線の中性点Nを基準に、三相U、V、Wに任意の5レベルの電圧（ $2E$ 、 E 、 $0-E$ 、 $-2E$ や E 、 $E/2$ 、 0 、 $-E/2$ 、 $-E$ ）を出力することができる。

【 0 0 7 8 】

本実施例2においても、リアクトルLが必要であるがコンデンサ電圧を可変制御することで、直流電圧と出力電圧のマッチングを取ったスイッチング損失を最小限に低減する方式が可能である。

【 0 0 7 9 】

以上のように実施例2によれば、直流電源1個、直流リアクトル3個、スイッチング素子36個、ダイオード12個、コンデンサ6個によって、三相の5レベル電力変換器を実現することができる。

10

【実施例3】

【 0 0 8 0 】

図6に実施例3の回路構成を示す。本実施例3では、実施例2（図5）のY結線された各相の5レベル電圧変換部 $200U$ 、 $200V$ 、 $200W$ からリアクトルLを除去して5レベル電圧変換部 $200U'$ 、 $200V'$ 、 $200W'$ を構成し、該5レベル電圧変換部 $200U'$ 、 $200V'$ 、 $200W'$ と直流電源 V_{DC} の間に三相共通の1個のリアクトルLを接続している。

【 0 0 8 1 】

図6の5レベル電圧変換部 $200U'$ 、 $200V'$ 、 $200W'$ の各部の動作は図5の回路と同一である。

20

【 0 0 8 2 】

図6の回路では、Y結線の中性点Nを基準に、三相U、V、Wに任意の5レベルの電圧（ $2E$ 、 E 、 $0-E$ 、 $-2E$ や E 、 $E/2$ 、 0 、 $-E/2$ 、 $-E$ ）を出力することができる。

【 0 0 8 3 】

以上のように実施例3によれば、直流電源1個、直流リアクトル1個、スイッチング素子36個、ダイオード12個、コンデンサ6個によって、三相の5レベル電力変換器を実現することができる。

30

【実施例4】

【 0 0 8 4 】

前記実施例1、実施例2、実施例3は、従来の回路と比較して、各相のコンデンサ電圧の平均値を等しくするための電圧均一回路を用いることなく、また、少ない素子数でマルチレベル電力変換器を実現できる。

【 0 0 8 5 】

しかし、直流リアクトルLを介して電流が流れているスイッチング素子 $S_9 \sim S_{12}$ の双方向スイッチをオフすると、電流がゼロに急変するため、スイッチング素子 S_9 と S_{10} に加わるサージ電圧が大きくなり、素子が破壊される可能性があり、リアクトルLに並列に抵抗を設置してエネルギーを消費するなどのスナバ回路が必要となる場合がある。

40

【 0 0 8 6 】

そこで本実施例4では、直流リアクトルLを介して電流が流れている双方向スイッチ（スイッチング素子 $S_9 \sim S_{12}$ ）をオフして、電流がゼロに急変するときに双方向スイッチにサージ電圧が印加されず、サージ電圧のエネルギーを吸収する別のスナバ回路を不要とした回路を構成した。

【 0 0 8 7 】

尚、本実施例4では、スイッチング素子 S_9 および S_{10} により第1のスイッチング手段を構成し、スイッチング素子 S_{11} および S_{12} により第2のスイッチング手段を構成している。

【 0 0 8 8 】

50

図7に実施例4の回路構成を示す。本実施例4では、実施例1, 2, 3のように直流電源 V_{DC} の正極端とスイッチング素子 S_9 の間に接続されたリアクトル L を除去し、その代わりに、スイッチング素子 S_{10} および S_1 の共通接続点とスイッチング素子 S_5 の間と、スイッチング素子 S_4 および S_{11} の共通接続点とスイッチング素子 S_8 の間にリアクトル L を各々接続したものである。

【0089】

上記構成において、リアクトル L とスイッチング素子 $S_9 \sim S_{12}$ を介してコンデンサ C_1 および C_2 を充放電しているときに、スイッチング素子 $S_9 \sim S_{12}$ をオフした場合、コンデンサ C_1 および C_2 がリアクトル L のサージ電圧を吸収するスナバとして動作する。このためスイッチング素子 $S_9 \sim S_{12}$ にはサージ電圧は印加されない。

10

【0090】

図8にリアクトル L とスイッチング素子 $S_9 \sim S_{12}$ を介してコンデンサ C_1 および C_2 を充電しているときに、スイッチング素子 $S_9 \sim S_{12}$ をオフした場合の動作例を示す。コンデンサ C_1 および C_2 の電圧が直流電源 V_{DC} の $2E$ よりも小さいときにはスイッチング素子 S_{10} と S_{11} をオンすることで直流電源 V_{DC} からコンデンサ C_1 および C_2 を充電することができる。

【0091】

このとき、直流電源 V_{DC} とコンデンサ C_1 および C_2 の電圧差とリアクトル L に応じて図8(a)のように $S_9 \rightarrow S_{10} \rightarrow L \rightarrow C_1 \rightarrow C_2 \rightarrow L \rightarrow S_{11} \rightarrow S_{12}$ の経路で充電電流が流れる。次にスイッチング素子 S_{10} と S_{11} をオフすると、図8(b)のようにリアクトル L に流れている電流をコンデンサ C_1, C_2 が吸収する(スイッチング素子 S_4, S_3, S_2, S_1 の各寄生ダイオードを通した閉回路によってコンデンサ C_1, C_2 が充電される)。

20

【0092】

これによって、電流を遮断したときに発生するサージ電圧に対してコンデンサ C_1 および C_2 がスナバ回路として動作する。

【0093】

このためスイッチング素子にサージ電圧が加わって素子が破壊されるのを防止することができ、これによってリアクトル L のサージ電圧を吸収するスナバ回路が不要となる。

【0094】

尚、前記第1のスイッチング手段を構成するスイッチング素子 S_9 および S_{10} を1個の双方向スイッチで構成し、第2のスイッチング手段を構成するスイッチング素子 S_{11} および S_{12} を1個の双方向スイッチで構成してもよい。

30

【実施例5】

【0095】

図9に実施例5の回路構成を示す。実施例5では実施例4(図7)の直流電源 V_{DC} を除く5レベル電圧変換部300を三相分(300U, 300V, 300W)設けて直流電源 V_{DC} に対してY結線に接続したものである。

【0096】

図9において、図7と同一部分は同一符号をもって示している。

40

【0097】

三相各相の5レベル電圧変換部300U, 300V, 300Wの、出力端子Aどうしを中性点Nとして共通接続し、出力端子Bを三相各相の出力端U, V, Wとしている。

【0098】

図9の5レベル電圧変換部300U, 300V, 300Wの各動作は図7の回路と同一である。

【0099】

図9の回路では、Y結線の中性点Nを基準に、三相U, V, Wに5レベルの電圧($2E, E, 0, -E, -2E$ や $E, E/2, 0, -E/2, -E$)を出力することができる。

【0100】

50

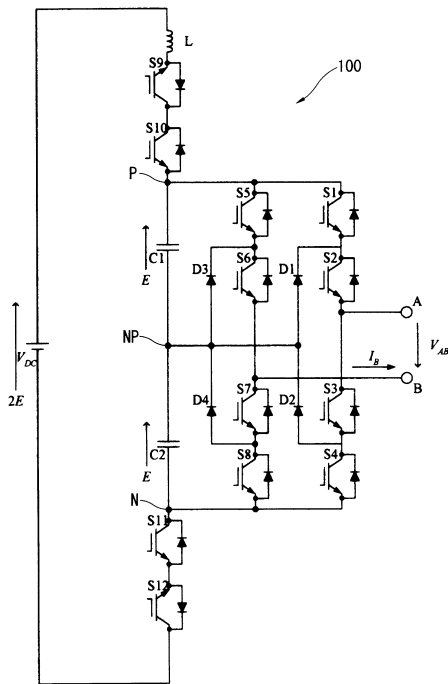
以上のように実施例5によれば、直流電源1個、スイッチング素子36個、コンデンサ6個、ダイオード12個、リアクトル6個によって、サージ電圧吸収用のスナバ回路を必要としない三相の5レベル電力変換器を実現することができる。

【符号の説明】

【0101】

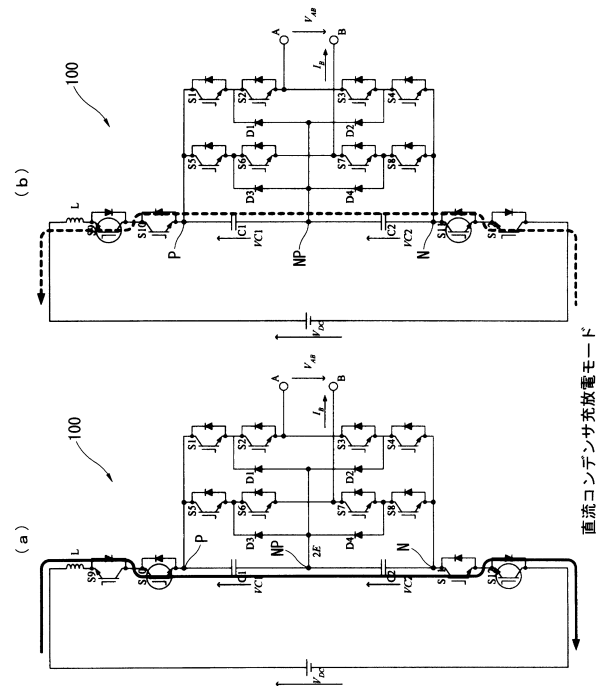
- 100...5レベル電力変換器
- 200, 200U, 200U', 200V, 200V', 200W, 200W' 300U, 300V, 300W...5レベル電圧変換部
- S1~S12...スイッチング素子
- V_{DC}...直流電源
- C1, C2...コンデンサ
- D1~D4...ダイオード
- L...リアクトル
- A, B...出力端子

【図1】



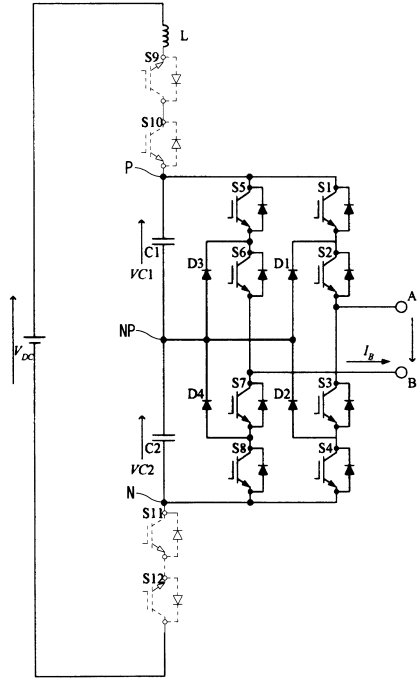
本発明の実施例1の5レベル変換器

【図2】



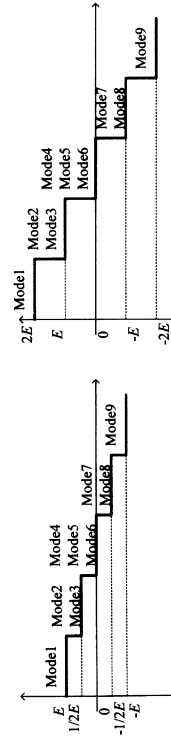
直流コンデンサ充放電モード

【図3】



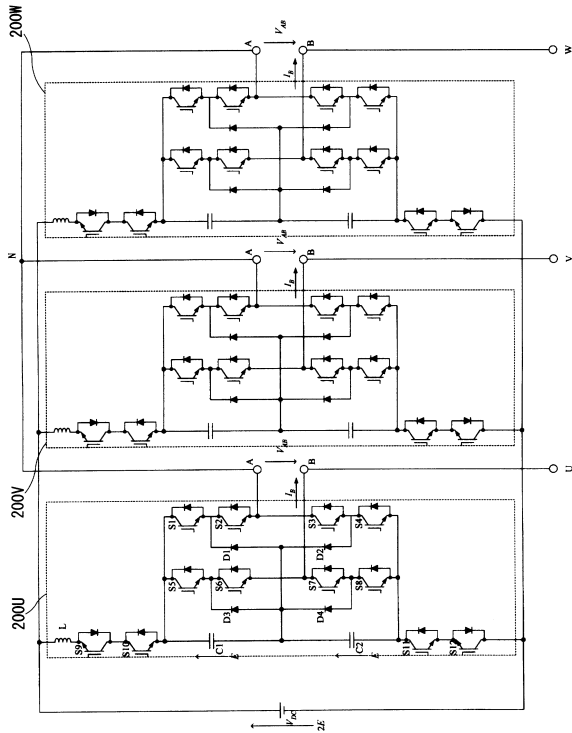
直流電源を直流コンデンサへ接続しないモード (S9~S12をオフ)

【図4】



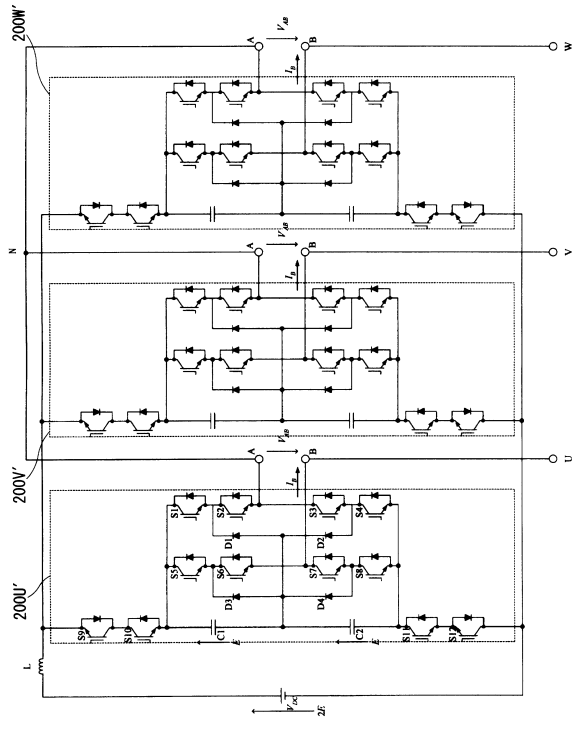
(a) $VC1=VC2=1/2E$ のとき
 (b) $VC1=VC2=E$ のとき
 直流コンデンサ電圧を $1/2E$ に制御したときと E に制御したときに出力可能な5レベル電圧

【図5】



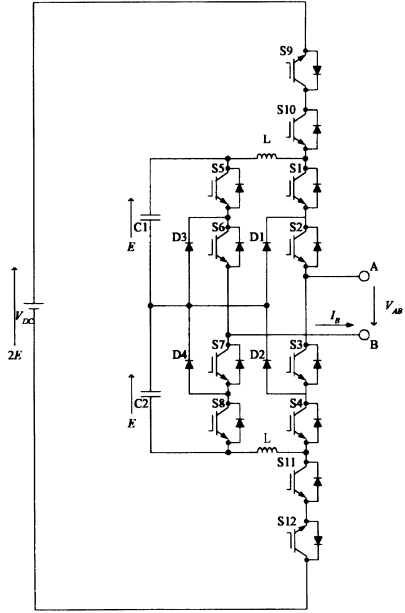
本発明の実施例2の回路構成

【図6】



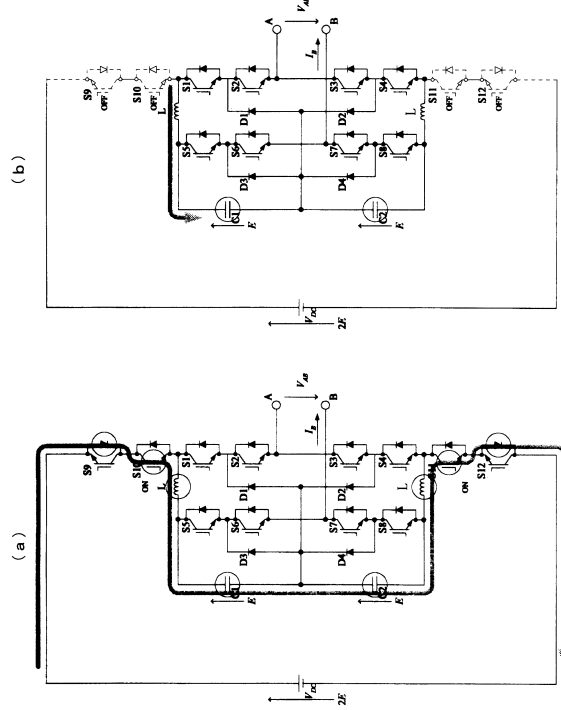
本発明の実施例3の回路構成

【図7】



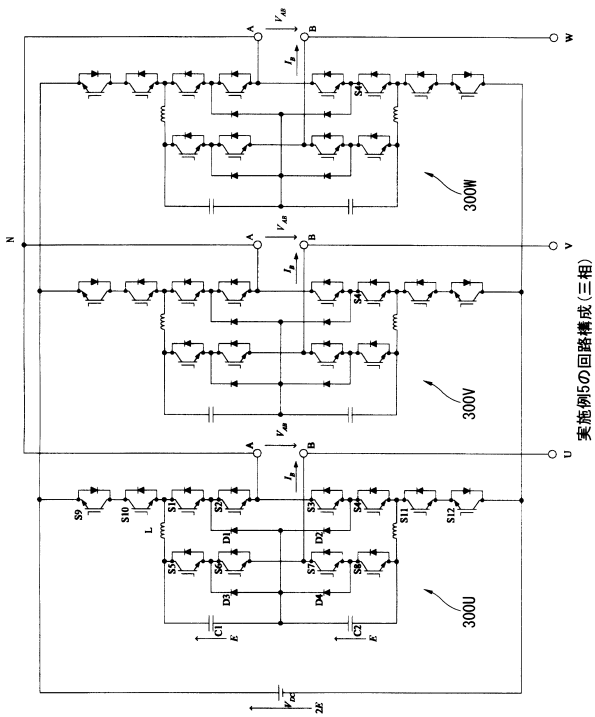
実施例4の5レベル変換器(単相)

【図8】



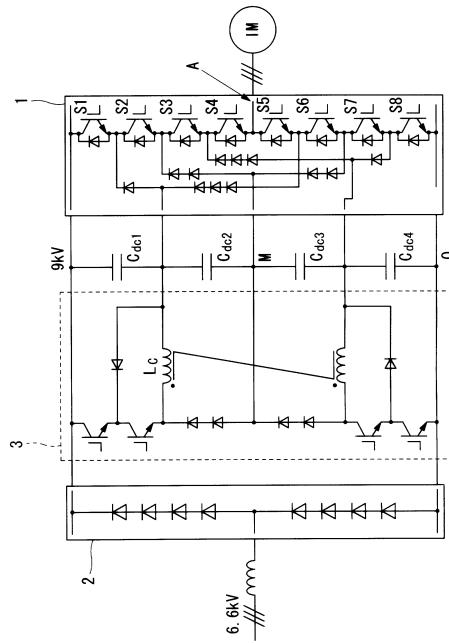
上と双向スイッチS9~S12を介してC1, C2を充電しているときに、S9~S12をオフした場合の動作例

【図9】



実施例5の回路構成(三相)

【図10】



フロントページの続き

(72)発明者 小金澤 竹久
東京都品川区大崎2丁目1番1号 株式会社明電舎内

審査官 槻木澤 昌司

(56)参考文献 特開2002-058251(JP,A)
特開2009-232619(JP,A)
特開2004-222421(JP,A)
特開平07-046832(JP,A)
特開2010-252548(JP,A)
特開平10-304673(JP,A)
特開2002-223573(JP,A)
特開2001-112260(JP,A)
特開平11-332252(JP,A)
特開平10-052057(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 7/483 - 7/493