



(12)发明专利申请

(10)申请公布号 CN 107643518 A

(43)申请公布日 2018.01.30

(21)申请号 201711040722.X

(22)申请日 2017.10.31

(71)申请人 成都瑞达物联科技有限公司
地址 610000 四川省成都市高新区(西区)
天辰路88号

(72)发明人 万永伦 刘进军

(51)Int.Cl.
G01S 13/42(2006.01)

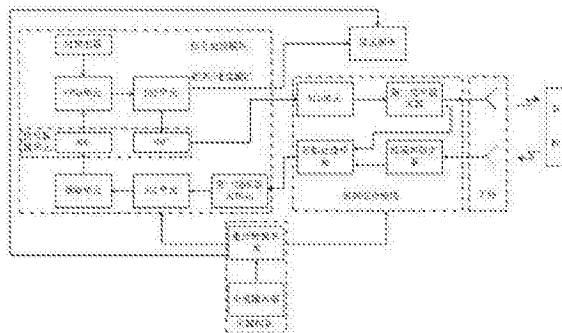
权利要求书1页 说明书3页 附图1页

(54)发明名称

一种小型化的毫米波雷达系统

(57)摘要

本发明公开了一种小型化的毫米波雷达系统,它包括信号处理模块、显示模块、电源模块、射频综合模块、发射天线和接收天线;信号处理模块的信号输出端与射频综合模块的信号输入端连接;信息处理模块的数据处理输出端与显示模块的输入端连接;射频综合模块的信号输出端发出的输出信号与发射天线连接;接收天线收到的回波信号与射频综合模块的信号输入端连接;电源模块分别与信号处理模块、射频综合模块和显示模块的供电端连接。具有测距和测速精度高,设备体积小、重量轻、功耗低、可靠性高等优点,并采用了低成本设计,可满足各种低端平台的低成本应用需求。



1. 一种小型化的毫米波雷达系统,其特征在于:它包括信号处理模块、显示模块、电源模块、射频综合模块、发射天线和接收天线;所述的信号处理模块的信号输出端与所述射频综合模块的信号输入端连接;所述的信息处理模块的数据处理输出端与所述显示模块的输入端连接;所述的射频综合模块的信号输出端发出的输出信号与所述发射天线连接;所述的接收天线收到的回波信号与所述射频综合模块的信号输入端连接;所述的电源模块分别与所述信号处理模块、所述射频综合模块和所述显示模块的供电端连接。

2. 根据权利要求1所述的一种小型化的毫米波雷达系统,其特征在于:所述的信号处理模块包括时钟电路、FPGA单元、DSP单元、信号转换单元、滤波单元、AGC单元和第一功率放大单元;所述的时钟电路的输出端与所述FPGA单元的时钟信号输入端连接;所述的FPGA单元的信号输出端与所述DSP单元的信号输入端连接;所述的DSP单元的信号输出端与所述信号转换单元的输入端连接;所述的信号转换单元的信号输出端与所述射频综合模块的信号输入端连接;所述的第一功率放大单元的信号输出端与所述AGC单元的信号输入端连接;所述的AGC单元的信号输出端与所述滤波单元的信号输入端连接;所述的滤波单元的信号输出端与所述信号转换单元的信号输入端连接;所述的信号转换单元的信号输出端与所述FPGA单元的信号输入端连接。

3. 根据权利要求2所述的一种小型化的毫米波雷达系统,其特征在于:所述的射频综合模块包括VCO单元、第二功率放大单元、低噪声放大单元和差拍处理单元;所述的VCO单元的信号输出端与所述第二功率放大单元的信号输入端连接;所述的第二功率放大单元的信号输出端与所述发射天线连接;所述的接收天线与所述低噪声放大单元的信号输入端连接;所述的低噪声放大单元的信号输出端与所述差拍处理单元的信号输入端连接;所述的第二功率放大单元的信号输出端还与所述差拍处理单元的信号输入端连接。

4. 根据权利要求3所述的一种小型化的毫米波雷达系统,其特征在于:所述的信号转换单元包括ADC和DAC;所述的DSP单元的信号输出端与所述DAC的信号输入端连接;所述的DAC的控制信号输出端与所述VCO的信号输入端连接;所述的滤波单元的信号输出端与所述ADC的信号输入端连接;所述的ADC的信号输出端与所述FPGA单元的信号输入端连接。

5. 根据权利要求3所述的一种小型化的毫米波雷达系统,其特征在于:所述的射频综合模块中的差拍处理单元的信号输出端与所述信号处理模块中的第一功率放大单元的信号输入端连接。

6. 根据权利要求1所述的一种小型化的毫米波雷达系统,其特征在于:所述的电源模块包括市电输入端和电压转换单元;所述的市电输入端的输出端与所述电压转换单元的输入端连接;所述的电压转换单元的供电输出端与所述射频综合模块、所述信号处理模块和所述显示模块的供电输入端连接。

一种小型化的毫米波雷达系统

技术领域

[0001] 本发明涉及无线通信技术领域,尤其涉及一种小型化的毫米波雷达系统。

背景技术

[0002] 雷达,是用无线电的方法发现目标并测定它们的空间位置,也被称为“无线电定位”。雷达是利用电磁波探测目标的电子设备。雷达发射电磁波对目标进行照射并接收其回波,由此获得目标至电磁波发射点的距离、距离变化率(径向速度)、方位、高度等信息。

[0003] 传统的雷达都是占用空间大和比较复杂庞大的一种系统,但是随着科学技术的快速发展,为了适应各行各业的需求,小型化的雷达成为一种必然的发展趋势,因此如何对雷达的小型化进行设计以满足各行各业的需求,是现阶段需要解决的问题。

发明内容

[0004] 本发明的目的在于克服现有技术的不足,提供一种小型化的毫米波雷达系统,能够通过通过对雷达的小型化设计满足各行各业的要求。

[0005] 本发明的目的是通过以下技术方案来实现的:一种小型化的毫米波雷达系统,它包括信号处理模块、显示模块、电源模块、射频综合模块、发射天线和接收天线;信号处理模块的信号输出端与射频综合模块的信号输入端连接;信息处理模块的数据处理输出端与显示模块的输入端连接;射频综合模块的信号输出端发出的输出信号与发射天线连接;接收天线收到的回波信号与射频综合模块的信号输入端连接;电源模块分别与信号处理模块、射频综合模块和显示模块的供电端连接。

[0006] 信号处理模块包括时钟电路、FPGA单元、DSP单元、信号转换单元、滤波单元、AGC(自动增益控制)单元和第一功率放大单元;时钟电路的输出端与FPGA单元的时钟信号输入端连接;FPGA单元的信号输出端与DSP单元的信号输入端连接;DSP单元的信号输出端与信号转换单元的输入端连接;信号转换单元的信号输出端与射频综合模块的信号输入端连接;第一功率放大单元的信号输出端与AGC单元的信号输入端连接;AGC单元的信号输出端与滤波单元的信号输入端连接;滤波单元的信号输出端与信号转换单元的信号输入端连接;信号转换单元的信号输出端与FPGA单元的信号输入端连接。

[0007] 射频综合模块包括VCO(压控振荡器)单元、第二功率放大单元、低噪声放大单元和差拍处理单元;VCO单元的信号输出端与第二功率放大单元的信号输入端连接;第二功率放大单元的信号输出端与发射天线连接;接收天线与低噪声放大单元的信号输入端连接;低噪声放大单元的信号输出端与差拍处理单元的信号输入端连接;第二功率放大单元的信号输出端还与差拍处理单元的信号输入端连接。

[0008] 信号转换单元包括ADC和DAC;DSP单元的信号输出端与DAC的信号输入端连接;DAC的控制信号输出端与VCO的信号输入端连接;滤波单元的信号输出端与ADC的信号输入端连接;ADC的信号输出端与FPGA单元的信号输入端连接。

[0009] 射频综合模块中的差拍处理单元的信号输出端与信号处理模块中的第一功率放

大单元的信号输入端连接。

[0010] 电源模块包括市电输入端和电压转换单元；市电输入端的输出端与电压转换单元的输入端连接；电压转换单元的供电输出端与射频综合模块、信号处理模块和显示模块的供电输入端连接。

[0011] 本发明的有益效果是：一种小型化的毫米波雷达系统，具有测距和测速精度高，设备体积小、重量轻、功耗低、可靠性高等优点，并采用了低成本设计，可满足各种低端平台的低成本应用需求。

附图说明

[0012] 图1为系统的结构框图。

具体实施方式

[0013] 下面结合附图进一步详细描述本发明的技术方案，但本发明的保护范围不局限于以下所述。

[0014] 如图1所示，一种小型化的毫米波雷达系统，它包括信号处理模块、显示模块、电源模块、射频综合模块、发射天线和接收天线；信号处理模块的信号输出端与射频综合模块的信号输入端连接；信息处理模块的数据处理输出端与显示模块的输入端连接；射频综合模块的信号输出端发出的输出信号与发射天线连接；接收天线收到的回波信号与射频综合模块的信号输入端连接；电源模块分别与信号处理模块、射频综合模块和显示模块的供电端连接。

[0015] 信号处理模块包括时钟电路、FPGA单元、DSP单元、信号转换单元、滤波单元、AGC单元和第一功率放大单元；时钟电路的输出端与FPGA单元的时钟信号输入端连接；FPGA单元的信号输出端与DSP单元的信号输入端连接；DSP单元的信号输出端与信号转换单元的输入端连接；信号转换单元的信号输出端与射频综合模块的信号输入端连接；第一功率放大单元的信号输出端与AGC单元的信号输入端连接；AGC单元的信号输出端与滤波单元的信号输入端连接；滤波单元的信号输出端与信号转换单元的信号输入端连接；信号转换单元的信号输出端与FPGA单元的信号输入端连接。

[0016] 射频综合模块包括VCO单元、第二功率放大单元、低噪声放大单元和差拍处理单元；VCO单元的信号输出端与第二功率放大单元的信号输入端连接；第二功率放大单元的信号输出端与发射天线连接；接收天线与低噪声放大单元的信号输入端连接；低噪声放大单元的信号输出端与差拍处理单元的信号输入端连接；第二功率放大单元的信号输出端还与差拍处理单元的信号输入端连接。

[0017] 信号转换单元包括ADC和DAC；DSP单元的信号输出端与DAC的信号输入端连接；DAC的信号输出端与VCO的信号输入端连接；滤波单元的信号输出端与ADC的信号输入端连接；ADC的信号输出端与FPGA单元的信号输入端连接。

[0018] 射频综合模块中的差拍处理单元的信号输出端与信号处理模块中的第一功率放大单元的信号输入端连接。

[0019] 电源模块包括市电输入端和电压转换单元；市电输入端的输出端与电压转换单元的输入端连接；电压转换单元的供电输出端与射频综合模块、信号处理模块和显示模块的

供电输入端连接。

[0020] 优选地,天线主要完成毫米波信号的发射,接收目标反射的回波信号;射频综合模块主要完成毫米波信号的产生与放大,并对天线接收输入的回波信号进行差拍处理,输出差拍中频信号;信号处理模块完成差拍信号的采样及FFT,计算目标的距离和速度,并发送到显示模块中进行显示,同时为射频综合单元提供信号产生控制信号;电源主要完成外部一次电源的转换,为各个模块提供需要的电源;显示模块主要实现对接收到的数据进行显示。

[0021] 优选地,射频综合模块主要利用自带VCO在信号处理模块的控制下,产生毫米波射频信号,经功率放大后输出;对接收的回波信号完成低噪声放大,并与发射信号进行差拍处理,输出差拍中频信号,送信号处理模块。

[0022] 信号处理模块包括AGC、滤波、ADC、DAC、时钟电路以及超大规模数字芯片如FPGA、DSP等,主要完成对差拍中频信号的放大、滤波以及采样处理后,送FPGA芯片进行FFT变换,提取差拍信号的频率和多普勒频率,并计算目标的距离以及速度后输出;同时,信号处理模块利用FPGA产生控制信号,经DAC重构处理后送射频综合模块,控制射频综合模块的VCO。

[0023] 电源模块主要完成信号处理模块、射频综合模块和显示模块的供电,并根据平台接口电压,完成平台接口电压转换输出。

[0024] 优选地,系统测距的工作流程为:小型化雷达系统加电后,晶振为FPGA提供基准时钟信号,由FPGA对时钟信号进行分频,再由DSP进行信号处理后,分别送至ADC和DAC,并由FPGA产生离散的数字序列送DAC,转换为模拟控制信号,控制射频综合单元中的VCO,输出需要的三角波调制信号,并经放大后,送天线发射。接收天线收到目标回波信号,在射频综合单元中进行低噪声放大后,与发射信号做差拍处理,输出差拍中频信号送信号处理单元,依次进行放大、滤波和ADC采样处理后,送FPGA进行抽取和FFT处理,估测出差拍中频信号的频率,利用该频率值就可计算出目标的距离。其中测速的工作流程与测距类似。

[0025] 以上所述仅是本发明的优选实施方式,应当理解本发明并非局限于本文所披露的形式,不应看作是对其他实施例的排除,而可用于各种其他组合、修改和环境,并能够在本文所述构想范围内,通过上述教导或相关领域的技术或知识进行改动。而本领域人员所进行的改动和变化不脱离本发明的精神和范围,则都应在本发明所附权利要求的保护范围内。

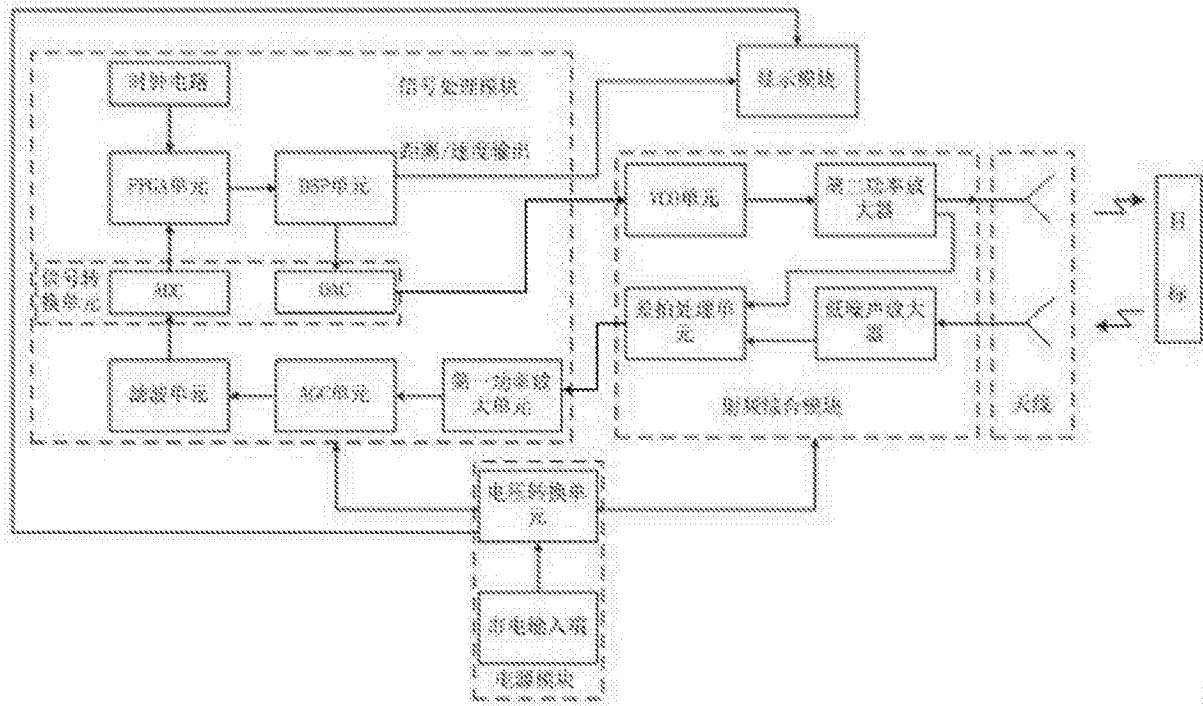


图1