

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4373914号
(P4373914)

(45) 発行日 平成21年11月25日(2009.11.25)

(24) 登録日 平成21年9月11日(2009.9.11)

(51) Int. Cl.	F I
G09G 3/36 (2006.01)	G09G 3/36
G02F 1/133 (2006.01)	G02F 1/133 510
G09G 3/20 (2006.01)	G02F 1/133 520
	G02F 1/133 525
	G02F 1/133 575
請求項の数 11 (全 14 頁) 最終頁に続く	

(21) 出願番号	特願2004-517354 (P2004-517354)	(73) 特許権者	503447036
(86) (22) 出願日	平成14年7月30日 (2002.7.30)		サムスン エレクトロニクス カンパニー リミテッド
(65) 公表番号	特表2005-526295 (P2005-526295A)		大韓民国キョンギード, スウォン-シ, ヨ ントン-ク, マエタン-ドン 416
(43) 公表日	平成17年9月2日 (2005.9.2)	(74) 代理人	100094145
(86) 国際出願番号	PCT/KR2002/001442		弁理士 小野 由己男
(87) 国際公開番号	W02004/003641	(74) 代理人	100106367
(87) 国際公開日	平成16年1月8日 (2004.1.8)		弁理士 稲積 朋子
審査請求日	平成17年2月22日 (2005.2.22)	(72) 発明者	リ, チャン-フン
(31) 優先権主張番号	2002-27076		大韓民国, キュンギード 442-470 , スウォン-シティ, パルダル-ク, ヨン トンドン, シンナムシル サンヨン ア パート 542-203
(32) 優先日	平成14年5月16日 (2002.5.16)		
(33) 優先権主張国	韓国 (KR)		
前置審査			最終頁に続く

(54) 【発明の名称】 液晶表示装置の駆動装置

(57) 【特許請求の範囲】

【請求項1】

複数の画素を含む液晶表示装置を駆動する装置であって、
 複数の階調電圧を生成する階調電圧生成部と、
 カラー信号に該当する階調電圧を選択して画像信号電圧として前記画素に印加するデータ駆動部と、
 前記カラー信号と前記カラー信号の表示を制御する制御入力信号の供給を受けて前記データ駆動部を制御する信号制御部と、
 を含み、
 前記階調電圧生成部は、
 前記データ駆動部と連結されて変化することができる第1階調電圧を供給する第1可変抵抗部と、
 前記第1可変抵抗部と第1電圧の間に連結され、複数の第2階調電圧を生成して前記データ駆動部に供給する第1抵抗列と、
 前記第1電圧に一つの端子が連結されて複数の第3階調電圧を生成する第2抵抗列と、
 を含むことを特徴とする、液晶表示装置の駆動装置。

【請求項2】

前記階調電圧生成部は、前記データ駆動部と連結されており、前記第1可変抵抗部からの信号の極性を反転して前記データ駆動部に供給する極性反転器をさらに含むことを特徴とする、請求項1に記載の液晶表示装置の駆動装置。

【請求項 3】

前記第 1 可変抵抗部は、可変抵抗と前記可変抵抗の可変端と前記極性反転器の入力端の間に連結され、変化する前記第 1 階調電圧を出力するバッファ部を含むことを特徴とする、請求項 2 に記載の液晶表示装置の駆動装置。

【請求項 4】

前記極性反転器は、反転端子と非反転端子と出力端子とを有する演算増幅器と、第 1 及び第 2 抵抗とを含み、

前記反転端子は、前記バッファ部に連結されており、非反転端子には反転基準電圧が印加され、

前記第 1 抵抗は前記バッファ部と前記反転端子の間に連結されており、前記第 2 抵抗は前記反転端子と前記出力端子の間に連結されていることを特徴とする、請求項 3 に記載の液晶表示装置の駆動装置。

10

【請求項 5】

前記階調電圧生成部は、前記データ駆動部と連結されて変化することができる第 4 階調電圧を供給する第 2 可変抵抗部をさらに含むことを特徴とする、請求項 1 ないし 4 のいずれか 1 項に記載の液晶表示装置の駆動装置。

【請求項 6】

前記階調電圧生成部は、前記第 2 可変抵抗部と第 2 電圧の間に連結され、複数の第 5 階調電圧を生成して前記データ駆動部に供給する第 3 抵抗列をさらに含むことを特徴とする、請求項 5 に記載の液晶表示装置の駆動装置。

20

【請求項 7】

前記第 2 抵抗列は、前記第 1 電圧と前記第 2 電圧の間に連結されていることを特徴とする、請求項 6 に記載の液晶表示装置の駆動装置。

【請求項 8】

前記第 1 階調電圧はブラック階調電圧を含み、前記第 4 階調電圧はホワイト階調電圧を含むことを特徴とする、請求項 6 に記載の液晶表示装置の駆動装置。

【請求項 9】

前記極性反転器と前記データ駆動部とは、同一なチップ上に備えられていることを特徴とする、請求項 2 に記載の液晶表示装置の駆動装置。

【請求項 10】

前記可変抵抗は、前記信号制御部と同一な場所に備えられていることを特徴とする、請求項 2 に記載の液晶表示装置の駆動装置。

30

【請求項 11】

前記液晶表示装置は、OCBモードであることを特徴とする、請求項 1 に記載の液晶表示装置の駆動装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置の駆動装置に関し、より詳しくは、液晶表示装置に供給されるホワイト階調電圧とブラック階調電圧を任意に調整する液晶表示装置の駆動装置に関する。

40

【背景技術】

【0002】

液晶表示装置は二つの表示板の間に注入されている誘電率異方性を有する液晶物質に電界を印加し、この電界の強さを調節して基板に透過する光の量を調節することによって所望の画像を得る表示装置である。このような液晶表示装置は携帯が簡便な平板表示装置の中でも代表的なものであって、更にこの中でも薄膜トランジスタをスイッチング素子として利用した薄膜トランジスタ用液晶表示装置が主に利用されている。

【0003】

このような液晶表示装置の中でツイステッドネマチックモードが最も一般的であるが、

50

最近は応答速度と狭い視野角を改善するためにOCB (optically compensated bend) モードの液晶表示装置もまた活発に研究されている。

【0004】

OCBモード液晶表示装置は液晶分子の湾曲配列を利用したものであって、臨界電圧 V_c 以下でバンド配向が割れるために、湾曲配向が割れない臨界電圧 V_c 以上でのみ駆動する。

【0005】

しかし、OCBモード液晶表示装置の電圧対透過率曲線 (VT曲線) は安定的でないため、工程偏差、つまり、液晶層の厚さや整列偏差などにより製品の特性がひどく変わって、適正な駆動をするのが困難である。

10

【0006】

つまり、ノーマリーホワイトモードOCB液晶表示装置の場合、電圧が低いホワイト領域ではVT曲線の傾きが急で、微細な電圧変化にも大幅の輝度差が発生するので、輝度を調節するのが困難である。一方、電圧の高いブラック領域のVT曲線には多くの変曲点があるので、電圧が増加すればむしろ明るくなる階調反転現象が発生する。このような現象は製品の工程偏差が小さいとしても階調特性に大きい差を生じさせ、同じ階調電圧に対しても輝度が互いに異なるという問題が発生する。

【発明の開示】

【発明が解決しようとする課題】

【0007】

20

したがって、本発明の技術的課題は、液晶表示装置の階調特性に合わせて容易に階調電圧を調整することである。

【課題を解決するための手段】

【0008】

このような技術的課題を解決するための本発明の特徴は、複数の画素を含む液晶表示装置を駆動する装置が、

複数の階調電圧を生成する階調電圧生成部と、

カラー信号に該当する階調電圧を選択して画像信号電圧として前記画素に印加する画像信号駆動部と、前記カラー信号と前記カラー信号の表示を制御する制御入力信号の供給を受けて前記画像信号駆動部を制御する信号制御部を含み、前記複数の階調電圧の中で連続する少なくとも二つ以上の第1階調電圧は変化することができ、前記複数の階調電圧の中で連続する少なくとも二つ以上の第2階調電圧は固定されている。

30

【0009】

第1階調電圧は可変抵抗を利用して変化することができ、ブラック階調電圧またはホワイト階調電圧を含む。

【0010】

液晶表示装置の駆動装置は複数の階調電圧の中で連続する少なくとも二つ以上の第3階調電圧を変化させることができる。

【0011】

好ましくは、第1階調電圧はブラック階調電圧を含み、第3階調電圧はホワイト階調電圧を含み、前記第1階調電圧と前記第3階調電圧は独立的に変化することができる。

40

【0012】

複数の階調電圧は極性が反対であり大きさが同一な複数の対の階調電圧を含むことが良い。

【0013】

また、少なくとも対の一つの階調電圧は、互いに連動して変化する。

【0014】

可変抵抗は信号制御器と共に液晶表示装置の外部に存在する印刷回路基板に備えられているのが好ましい。

【0015】

50

本発明の他の特徴として、複数の画素を含む液晶表示装置を駆動する装置は、複数の階調電圧を生成する階調電圧生成部、カラー信号に該当する階調電圧を選択して画像信号電圧として前記画素に印加するデータ駆動部、前記カラー信号と前記カラー信号の表示を制御する制御入力信号の供給を受けて前記データ駆動部を制御する信号制御部を含み、前記階調電圧生成部は、前記データ駆動部と連結されて変化することができる第1階調電圧を供給する第1可変抵抗部、前記第1可変抵抗部と第1電圧の間に連結され、複数の第2階調電圧を生成して前記データ駆動部に供給する第1抵抗列、そして前記第1電圧に一つの端子が連結されて複数の第3階調電圧を生成する第2抵抗列を含む。

【0016】

階調電圧生成部は前記データ駆動部と連結されており、前記第1可変抵抗部からの信号極性を反転して前記データ駆動部に供給する極性反転器をさらに含んでいる。

10

【0017】

好ましく、第1可変抵抗部は可変抵抗と前記可変抵抗の可変端と前記極性反転器の入力端の間に連結され、変化する前記第1階調電圧を出力するバッファ部を含む。

【0018】

極性反転器は反転端子、非反転端子及び出力端子を有する演算増幅器と第1及び第2抵抗を含んでおり、反転端子は前記バッファ部に連結されており、非反転端子には反転基準電圧が印加され、前記第1抵抗は前記バッファ部と前記反転端子の間に連結されており、前記第2抵抗は前記反転端子と前記出力端子の間に連結されている。

【0019】

20

好ましく、階調電圧生成部は前記データ駆動部と連結されて変化することができる第4階調電圧を供給する第2可変抵抗部をさらに含んでおり、前記第2可変抵抗部と第2電圧の間に連結され、複数の第5階調電圧を生成して前記データ駆動部に供給する第3抵抗列をさらに含む。また、第2抵抗列は前記第1電圧と前記第2電圧の間に連結されている。

【0020】

第1階調電圧はブラック階調電圧を含み、第4階調電圧はホワイト階調電圧を含む。

【0021】

極性反転器は前記データ駆動部と同一なチップ上に備えられており、可変抵抗は信号制御部と同一な場所に備えられている。

【0022】

30

好ましくは、液晶表示装置はOCBモードである。

【発明の効果】

【0023】

本発明の実施例では、製作された液晶表示装置の階調特性により液晶表示板組立体に装着された可変抵抗の抵抗値を調整して、別途にホワイト階調電圧とブラック階調電圧を容易に調整することができるので、液晶表示装置ごとのホワイト階調特性とブラック階調特性を均一に維持することができる。

【0024】

特に、OCBモードで問題になるホワイト階調電圧とブラック階調電圧付近の電圧のみを別途に調整し、それ以外の階調電圧には影響を与えないようにするので、階調電圧の調整効率が向上する。

40

【発明を実施するための最良の形態】

【0025】

以下、添付した図面を参照して、本発明の実施例について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。

【0026】

図1は本発明の実施例による液晶表示装置のブロック図であり、図2は一つの画素に対する等価回路図である。

【0027】

図1に示したように、本発明による液晶表示装置は基板アセンブリ300と、これに連

50

結されたゲート駆動部420及びデータ駆動部430と、ゲート駆動部420に連結された駆動電圧生成部560と、データ駆動部430に連結された階調電圧生成部570と、これらを制御する信号制御部550とを含んでいる。

【0028】

等価回路より、基板アセンブリ300は、複数の信号線(G0-Gn、D1-Dm)とこれに連結された複数の画素を含み、各画素は信号線(G0-Gn、D1-Dm)に連結されたスイッチング素子(Q)とこれに連結された液晶容量(Clc)及び維持容量(Cst)を含む。信号線(G0-Gn、D1-Dm)は、走査信号またはゲート信号を伝達し、行方向にのびている複数の走査信号線またはゲート線(G0-Gn)と、画像信号またはデータ信号を伝達し、列方向にのびている画像信号線またはデータ線(D1-Dm)とを含む。スイッチング素子(Q)は三端子素子であって、その制御端子はゲート線(G0-Gn)に連結されており、残りの二つの端子のうちの一つはデータ線(D1-Dm)に連結され、他の一つは液晶容量(Clc)及び維持容量(Cst)の一つの端子に連結されている。

10

【0029】

液晶容量(Clc)の他の端子は、共通電圧(Vcom)または基準電圧に連結されている。維持容量(Cst)の他の端子は、図面から見て、すぐ上のゲート線(以下、“前段ゲート線”という)に連結されており、このような連結方式を前段ゲート方式という。しかし、維持容量(Cst)の他の端子は他の電圧、例えば、基準電圧に連結されることができ、この場合を独立配線方式という。

【0030】

一方、基板アセンブリ300の構造は、図2のように示すことができる。便宜上、図2には一つの画素だけ示している。

20

【0031】

図2に示したように、基板アセンブリ300は互いに対向する下部基板100と、上部基板200と、2つの基板の間に介在する液晶層3を含む。下部基板100にはゲート線(Gi-1、Gi)とデータ線(Dj)とスイッチング素子(Q)と維持容量(Cst)が備えられている。液晶容量(Clc)は、下部基板100の画素電極190と上部基板200の基準電極270に連結している二つの端子を有し、二つの電極190、270の間の液晶層3は誘電体として機能する。本実施例の液晶層3は、例えば、OCBモードをとることができるが、この場合液晶分子は下部基板100と上部基板200との中間に位置する面に対して、対称で方向が変化する湾曲配列で配向されている。

30

【0032】

画素電極190はスイッチング素子(Q)に連結され、基準電極270は上部基板200の全面に形成されており、共通電圧(Vcom)に連結される。

【0033】

液晶分子は画素電極190と基準電極270より生成する電場によってその配列を変え、これにより液晶層3を通過する光の偏光が変化する。このような偏光の変化は、基板100、200に付着された偏光子(図示せず)によって光の透過率変化に影響する。

【0034】

画素電極190はまた、絶縁体を媒介として前段ゲート線(Gi-1)と重なることによって、前段ゲート線(Gi-1)と共に維持容量(Cst)の二つの端子を構成する。独立配線方式の場合、例えば、基準電圧の印加を受ける別個の配線が画素電極190と重なることによって維持容量(Cst)を構成する。

40

【0035】

図2はスイッチング素子(Q)の例としてMOSトランジスタを示しており、このMOSトランジスタは実際工程において非晶質シリコンまたは多結晶シリコンをチャンネル層とする薄膜トランジスタとして形成される。

【0036】

図2とは違って、基準電極270が下部基板100に備えられる場合もあり、この時には二つの電極190、270が全て板状ないしは線状に作られる。

50

【 0 0 3 7 】

一方、カラー表示を実現するためには、各画素が色相を表示するようにしなければならず、これは画素電極 1 9 0 に対応する領域に赤色、緑色、または青色のカラーフィルター 2 3 0 を備えることによって可能になる。カラーフィルター 2 3 0 は、図 2 に示したように、主に上部基板 2 0 0 の当該領域に形成されるが、下部基板 1 0 0 の画素電極 1 9 0 の上部のまたは下部に形成することもできる。

【 0 0 3 8 】

再び図 1 を参考にすると、ゲート駆動部 4 2 0 及びデータ駆動部 4 3 0 はそれぞれスキャン駆動部及びソース駆動部ともよばれ、複数のゲート駆動 IC 及びデータ駆動 IC を含む。各 IC は基板アセンブリ 3 0 0 の外部に別途に存在するか、または基板アセンブリ 3 0 0 上 10 に実装することもでき、信号線 (G0 -Gn、D1 -Dm) 及び薄膜トランジスタ (Q) と同一な工程で基板アセンブリ 3 0 0 上に形成することもできる。

【 0 0 3 9 】

図 3 にはゲート駆動部 4 2 0 が基板アセンブリ 3 0 0 と一体に形成されており、データ駆動部 4 3 0 はチップ 4 1 0 の形態でフレキシブル回路基板 4 0 0 上に実装されている構造を示している。

【 0 0 4 0 】

ゲート駆動部 4 2 0 は基板アセンブリ 3 0 0 のゲート線 (G0 -Gn) に連結され、駆動電圧生成部 5 6 0 からのゲートオン電圧 (Von) とゲートオフ電圧 (Voff) の組み合わせからなるゲート信号をゲート線 (G0 -Gn) に印加する。 20

【 0 0 4 1 】

データ駆動部 4 3 0 は基板アセンブリ 3 0 0 のデータ線 (D1 -Dm) に連結されており、階調電圧生成部 5 7 0 からの階調電圧を選択してデータ信号としてデータ線 (D1 -Dm) に印加する。

【 0 0 4 2 】

信号制御部 5 5 0 と駆動電圧生成部 5 6 0 は、図 3 に示したように、印刷回路基板 5 5 0 に備えられており、この印刷回路基板 5 5 0 はフレキシブル回路基板 4 0 0 を通じて基板アセンブリ 3 0 0 と、機械的、電気的に連結される。本発明の実施例による階調電圧生成部 5 7 0 は、印刷回路基板 5 0 0 とチップ 4 1 0 の各々一部分において供給され、もしくは印刷回路基板 5 0 0 にのみに備えられることもできる。 30

【 0 0 4 3 】

ゲート駆動部 4 2 0 とデータ駆動部 4 3 0、駆動電圧生成部 5 6 0 などの動作は、これらに連結された信号制御部 5 5 0 によって制御され、これについて詳細に説明する。

【 0 0 4 4 】

信号制御部 5 5 0 は、外部のグラフィック制御器 (図示せず) から RGB カラー信号及びその表示を制御する制御入力信号、例えば、垂直同期信号 (Vsync) と水平同期信号 (Hsync)、メインクロック (CLK)、データイネーブル信号 (DE) などの提供を受ける。信号制御部 5 5 0 は、制御入力信号に基づいてゲート制御信号及びデータ制御信号を生成した後、ゲート制御信号をゲート駆動部 4 2 0 と駆動電圧生成部 5 6 0 へ送り出し、データ制御信号と適切に処理されたカラー信号 (R、G、B) をデータ駆動部 4 3 0 へ送り出す。 40

【 0 0 4 5 】

ゲート制御信号は、ゲートオンパルス (ゲート信号のハイ区間) の出力開始を知らせる垂直同期開始信号 (STV)、ゲートオンパルスの出力時期を制御するゲートクロック信号 (CPV) 及びゲートオンパルスの幅を限定するゲートオンイネーブル信号 (OE) などを含む。この中でゲートオンイネーブル信号 (OE) とゲートクロック信号 (CPV) は駆動電圧生成部 5 6 0 に供給される。データ制御信号は、カラー信号の入力開始を知らせる水平同期開始信号 (STH) と、データ線に当該データ電圧の印加を命令するロード信号 (LOAD または TP) 及びデータクロック信号 (HCLK) などを含む。

【 0 0 4 6 】

この時、信号制御部 5 5 0 はデータイネーブル信号 (DE) にしたがって入力されたカラ 50

ー信号 (R、G、B) を出力する。

【0047】

垂直同期開始信号 (STV) を受け、ゲート駆動部 420 はゲートクロック信号 (CPV) に同期して、駆動電圧生成部 560 からのゲートオン電圧 (Von) をゲートオンパルスとしてゲート線 (G0-Gn) に印加し、これに連結されたスイッチング素子 (Q) をオンさせる。この時、ゲートオンパルスの幅はゲートオンイネーブル信号 (OE) によって決定され、ゲートオンパルスが印加されない間に、ゲート線 (G0-Gn) にゲートオフ電圧 (Voff) を印加し、スイッチング素子 (Q) をオフ状態にする。駆動電圧生成部 560 はその他にも基準電圧 (Vcom) を生成して基板アセンブリ 300 に供給する。

【0048】

データ駆動部 430 は水平同期開始信号 (STH) を受けると、データクロック信号 (HCLK) に同期して、カラー信号 (R、G、B) をシフトレジスタ (図示せず) に保存して、ロード信号 LOAD のパルスを受けると、階調電圧生成部 570 からの階調電圧のうちの色信号 (R、G、B) に対応する階調電圧を選択してデータ信号として当該データ線に印加する。そうすると、データ信号は当該データ線に連結されたオンしているスイッチング素子 (Q) を通じて各画素に印加される。

【0049】

本発明では同一な階調については同一な明るさを維持することができるように、階調電圧生成部 570 によって発生される階調電圧を調整する、次の二つの実施例を提示する。

【0050】

図4と図5を参照して、本発明の実施例による階調電圧生成部について詳細に説明する。

【0051】

図4は本発明の一実施例による階調電圧生成部の詳細回路図である。

【0052】

図4に示したように、本発明の一実施例による階調電圧生成部 570 は階調電圧を生成するための二つの独立した電圧出力部 571、572 を含む。

【0053】

二つの電圧出力部 571、572 のうちの第1電圧出力部 571 は、最も低い階調 (ブラック階調) 及び最も高い階調 (ホワイト階調) に対応する電圧を生成し、この電圧もまた独立的に生成される。ノーマリーホワイト方式の場合、ブラック階調に対応する電圧値が最も高く、反対にホワイト階調に対応する電圧値が最も低い。本発明の実施例で、各カラー信号 (R、G、B) は8ビットからなり、発生する全ての階調数は256 (= 2⁸) 個である。したがって、ブラック階調電圧は第1階調電圧 (1G) になり、ホワイト階調電圧は第256階調電圧 (256G) になり、電圧値には、第1階調電圧 > 第256階調電圧の関係が成立する。一方、液晶物質に一方向だけに電界を印加する場合、液晶物質の特性が悪くなりうるので、反対極性の電圧を印加する必要がある。したがって、本発明の実施例による第1電圧出力部 571 は、正極性及び負極性のブラック階調電圧 (1G、1G-) と、正極性及び負極性のホワイト階調電圧 (256G、256G-) とを全て生成する。ここで、正極性及び負極性は、共通電圧 (Vcom) を基準とした極性を意味する。また、正極性の階調電圧は、負極性の階調電圧と対応して同一な輝度を表示するので、共通電圧 (Vcom) と正極性の階調電圧との差のは、共通電圧 (Vcom) と負極性の階調電圧との差と同一なのが好ましい。

【0054】

第1電圧出力部 571 において、ブラック階調電圧 (1G、1G-) とホワイト階調電圧 (256G、256G-) を生成する回路は同一な構造を有する。ブラック階調電圧 (1G、1G-) を生成する回路は、可変抵抗 (VR1) と、この可変抵抗 (VR1) に直列に連結されている二つの演算増幅器 (OP1、OP3) と、及び二つの抵抗 (R21、R22) とを含んでいる。

【0055】

10

20

30

40

50

演算増幅器 (OP1) の非反転端子 (+) は可変抵抗 (VR1) の可変端に連結されており、反転端子 (-) は自身の出力端子に連結されて、正極性のブラック階調電圧 (1G) を出力する。

【0056】

演算増幅器 (OP3) の反転端子 (-) と演算増幅器 (OP1) の出力端子の間には抵抗 (R21) が連結されており、非反転端子には共通電圧 (Vcom) が印加される。また、演算増幅器 (OP3) の反転端子と出力端子の間には抵抗 (R22) が連結されており、出力を反転端子 (-) にフィードバックする。演算増幅器 (OP3) は正極性のブラック階調電圧 (1G) を反転させて負極性のブラック階調電圧 (1G-) を出力する。

【0057】

ホワイト階調電圧 (256G、256G-) を生成する回路は、可変抵抗 (VR2)、2つの演算増幅器 (OP2、OP4) 及び2つの抵抗 (R31、R32) を含み、ブラック階調電圧 (1G、1G-) を生成する回路と同一に連結されて正極性と負極性のホワイト階調電圧 (256G、245G-) を生成する。

【0058】

また一つの電圧出力部である第2電圧出力部572は、第1電圧出力部571で生成されない残りの階調電圧、つまり、第2乃至第255階調電圧 (2G~255G、2G-~255G-) を生成し、その構造は図4に示した通りである。

【0059】

図4に示したように、第2電圧出力部572は電源 (Vdd) と共通電圧 (Vcom) の間に連結されている一連の抵抗を含む。この抵抗は段階的に連結された階層構造を有しており、図4に示したように、電源 (Vdd) と共通電圧 (Vcom) の間に一定の数の第1端の抵抗 (R1~R5) が直列に連結されており、第1端の各抵抗 (R1~R5) の両端にさらに一定の数の第2端の抵抗が直列に連結されており、このような連結は適正な数の階調電圧が得られるまで繰り返される。各端の抵抗数は必要に応じて変わることがあり、第1端の抵抗 (R1~R5) 数は5個であり、第2端の抵抗数は5個に示されてある。このように電源 (Vdd) と共通電圧 (Vcom) の間に連結された一連の抵抗は正極性の階調電圧 (2G~255G) を生成する。第2電圧出力部572はまた、負極性の階調電圧 (2G-~255G-) を生成するために共通電圧 (Vcom) とグランドの間に連結された抵抗を有しており、これらの抵抗の連結構造は、正極性の階調電圧 (2G~255G) を生成するための抵抗の連結構造と同一である。

【0060】

このような構造からなる第1及び第2電圧出力部571、572の回路成分の中で、可変抵抗 (VR1、VR2) と複数個の分圧抵抗 (R1~R5、R11~R15...) は印刷回路基板500に実装でき、演算増幅器 (OP1~OP4) と抵抗 (R21、R31、R22、R32) はチップ410に実装できる。

【0061】

このような構造からなる本発明の一実施例による階調電圧生成部570の動作について説明する。

【0062】

液晶表示装置が製作されると、この液晶表示装置の階調特性を検査して、ホワイト及びブラック階調の輝度が基準値から逸脱する場合、これらが基準値になるように印刷回路基板500に実装されている第1電圧出力部571の可変抵抗 (VR1、VR2) の抵抗値を調整し、演算増幅器 (OP1、OP2) の非反転端子に印加される電圧を変化させる。この時、ブラック階調電圧は第2階調電圧より低くなく、ホワイト階調電圧は第255階調電圧より高くないようにするのが好ましい。バッファーとして動作する演算増幅器 (OP1、OP2) は調整された電圧を出力端子を通じて出力する。演算増幅器 (OP1、OP2) の出力電圧は、各々正極性のブラック階調電圧 (1G) とホワイト階調電圧 (256G) としてデータ駆動部430に供給される一方、自身の反転端子及び演算増幅器 (OP3、OP4) の反転端子の入力として供給される。

10

20

30

40

50

【0063】

演算増幅器(OP3、OP4)は抵抗(R21及びR22、R31及びR32)によって決定する利得だけ反転端子の入力電圧を反転増幅し、負極性のブラック階調電圧(1G-)とホワイト階調電圧(256G-)を各々生成してデータ駆動部430に供給する。この時、負極性の電圧とは、共通電圧(Vcom)に対する差が、正極性電圧からの大きさと同一であるが符号は異なる電圧を意味する。

【0064】

一方、第2階調電圧出力部572は、ブラック階調とホワイト階調の間に存在する残りの階調を表示するための正極性と負極性の階調電圧(2G~255G、2G-~255G-)を、抵抗値が予め決定されていて階層構造に連結された抵抗の分圧機能によって生成し、データ駆動部430に供給する。

10

【0065】

このように本実施例によると、製品によってブラック階調電圧(1G、1G-)とホワイト階調電圧(256G、256G-)を調整することができ、これらを調整しても残りの階調電圧(2G、2G-、3G、3G-、...、254G、254G-、255G、255G-)は調整と無関係に、既に決められたガンマ曲線に合うように決定された値の抵抗(R1~R5、R11~R15)によって当該電圧を出力する。

【0066】

次に図5を参照して本発明の他の実施例による階調電圧生成部570の構造と動作について説明する。図4に示した本発明の実施例と同一な機能をする構成要素には同一な図面符号を付した。

20

【0067】

図5に示したように、本発明の他の実施例による階調電圧生成部570は、電圧調整部573とこれに連結された電圧出力部574を含んでいる。

【0068】

本実施例の電圧調整部573と電圧出力部574は、各々前述の実施例の第1電圧出力部571及び第2電圧出力部572と類似した構造を有している。ただし、前述の実施例の第2電圧出力部572における電源(Vdd)と共通電圧(Vcom)とグランドを電圧調整部573の演算増幅器(OP1)の出力と演算増幅器(OP2)の出力と各々代替し、共通電圧(Vcom)を残りの二つの演算増幅器(OP3、OP4)の出力と代替した構造である。ここで共通電圧(Vcom)を代替する時に正極性の階調電圧を生成する抵抗列には、演算増幅器(OP2)の出力を連結し、負極性の階調電圧を生成する抵抗列には、演算増幅器(OP4)の出力を連結する。このような連結関係のために、抵抗列のノードから出力される階調電圧が演算増幅器(OP1~OP4)からの入力電圧値によって異なるようになる。

30

【0069】

つまり、図5と図4との相異なる点は、図4では電源(Vdd)、共通電圧(Vcom)、そして接地の間に各々抵抗を直列に連結しているが、図5では演算増幅器(OP1及びOP2、OP3及びOP4)の出力端子の間に複数個の抵抗を直列に連結している点である。したがって、これに対する詳細な構造の説明は省略する。

【0070】

本発明の電圧調整部573と電圧出力部574は全て印刷回路基板500に実装できる。

40

【0071】

このような構造からなる本実施例の階調電圧生成部570では、電圧調整部573からの出力が電圧出力部574に入力される。

【0072】

電圧出力部574は、演算増幅器(OP1~OP4)からの入力電圧を各々正極性ブラック階調電圧、正極性ホワイト階調電圧、負極性ブラック階調電圧、負極性ホワイト階調電圧としてデータ供給部430に供給する。それ以外の階調電圧は抵抗列の分圧機能によって適切な電圧値でデータ駆動部430に供給する。

50

【 0 0 7 3 】

次に、図 6 を参照して、本発明の他の実施例による階調電圧生成部 5 7 0 の構造と動作について説明する。同様に、図 5 に示した本発明の実施例と同一な機能をする構成要素には同一な図面符号を付する。

【 0 0 7 4 】

図 6 に示したように、本発明の階調電圧生成部 5 7 0 は図 5 に示したのと同様に電圧調整部 5 7 3 とこれに連結された電圧出力部 5 7 4 1 を含んでおり、電圧調整部 5 7 3 は図 5 に示した電圧調整部と同一な構造を有している。

【 0 0 7 5 】

図 6 に示した電圧出力部 5 7 4 1 が図 5 に示した電圧出力部 5 7 4 とは異なる点は、抵抗 (R1 及び R2、R4 及び R5) の間の接点に各々電圧 (V1 及び V2) が印加され、抵抗 (R1 1 及び R1 2、R1 4 及び R1 5) の間の接点に電圧 (V3 及び V4) が印加されることである。これら電圧 (V1 ~ V4) は予め決められた値で印加される。

【 0 0 7 6 】

電圧調整部 5 7 3 の可変抵抗 (VR1、VR2) 値が決定されるによって演算増幅器 (OP1、OP2) からの出力値が決められれば、電圧 (V1、V2) が印加される抵抗 (R1、R5) まではこれら演算増幅器 (OP1、OP2) の出力電圧に影響を受け、該当する正極性の階調電圧が決定される。しかし、電圧 (V1、V2) の印加範囲内で出力される電圧は演算増幅器 (OP1、OP2) の出力電圧に関係なく、予め決められた電圧 (V1、V2) と抵抗 (R2 - R4) によって分圧された正極性の複数個の階調電圧を出力する。

【 0 0 7 7 】

また、負極性の階調電圧も正極性の場合と同様に、演算増幅器 (OP3、OP4) の出力に影響を受ける階調電圧は、電圧 (V3、V4) が印加される抵抗 (R1 1、R1 5) によって分圧された値である。しかし、抵抗 (R1 2 ~ R1 4) によって分圧されて出力される電圧は、演算増幅器 (OP3、OP4) の出力に影響を受けず、値が決められた電圧 (V3、V4) による負極性の階調電圧が出力される。

【 0 0 7 8 】

このように、正極性と負極性の階調電圧は、電圧 (V1 ~ V4) が印加される接点以前までは演算増幅器 (OP1 ~ OP4) の出力電圧に影響を受けて可変抵抗 (VR1、VR2) の変化に連動するが、それ以外の区間では電圧 (V1 ~ V4) と分圧抵抗によって決められた変化しない階調電圧を出力する。

【 0 0 7 9 】

図 6 に示した電圧出力部 5 7 4 1 では既に決められた電圧 (V1 ~ V4) が抵抗 (R1 及び R2、R4 及び R5、R1 1 及び R1 2、R1 4 及び R1 5) の間に印加されるが、演算増幅器 (OP1 ~ OP4) からの出力電圧に影響を受ける程度によって、電圧 (V1 ~ V4) の印加位置を調整することができる。

【 0 0 8 0 】

このような本発明の他の実施例によって、図 7 に示したように、可変抵抗 (VR1、VR2) の可変値を調整して、ホワイト階調とブラック階調付近の一定の範囲において階調電圧を変えることができる。

【 0 0 8 1 】

また、電圧調整部 5 7 3 と電圧出力部 5 7 4 1 は全て印刷回路基板 5 0 0 に装着できる。

【 図面の簡単な説明 】

【 0 0 8 2 】

【 図 1 】 本発明の実施例による液晶表示装置の全体的な概念図である。

【 図 2 】 一画素に対する等価回路図である。

【 図 3 】 本発明の実施例による液晶表示装置の構成図である。

【 図 4 】 本発明の一実施例による階調電圧生成部の詳細回路図である。

【 図 5 】 本発明の他の実施例による階調電圧生成部の詳細回路図である。

10

20

30

40

50

【図6】本発明の他の実施例による階調電圧生成部の詳細回路図である。

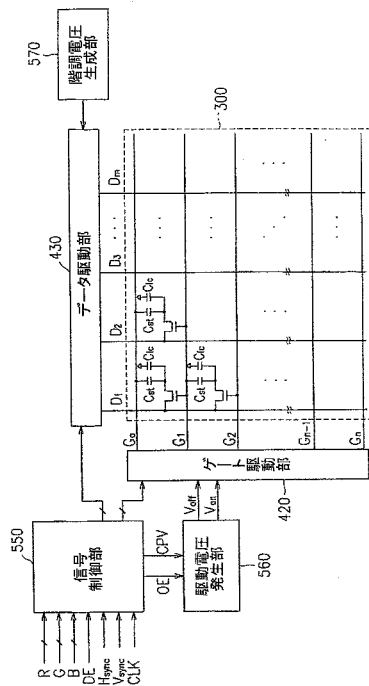
【図7】本発明の他の実施例による階調と透過率間を示したグラフである。

【符号の説明】

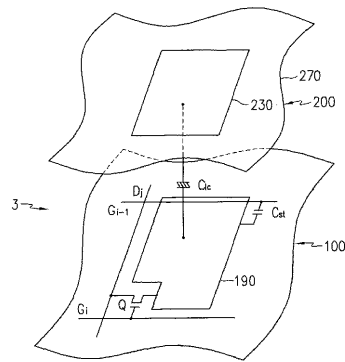
【0083】

- 270 基準電極
- 300 基板アセンブリ
- 420 ゲート駆動部
- 430 データ駆動部
- 550 信号制御部
- 560 駆動電圧発生部
- 570 階調電圧生成部

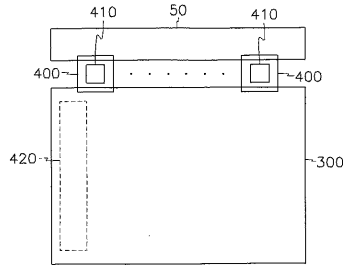
【図1】



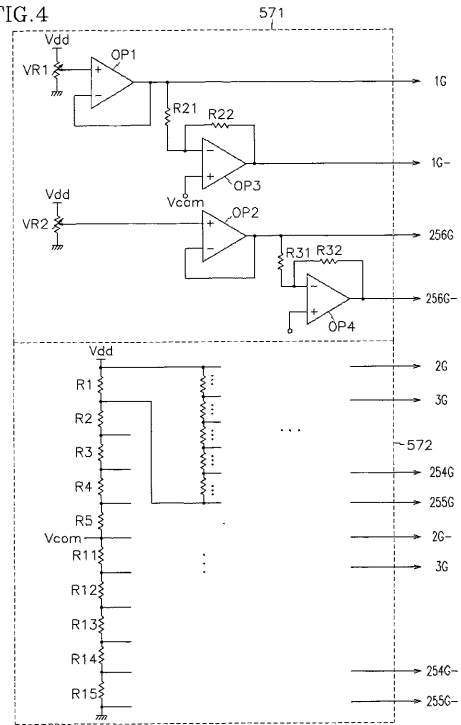
【図2】
FIG.2



【 図 3 】
FIG.3



【 図 4 】
FIG.4



【 図 5 】

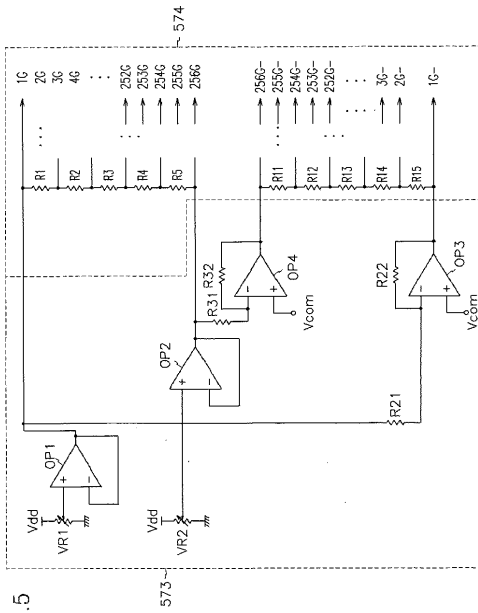


FIG.5

【 図 6 】

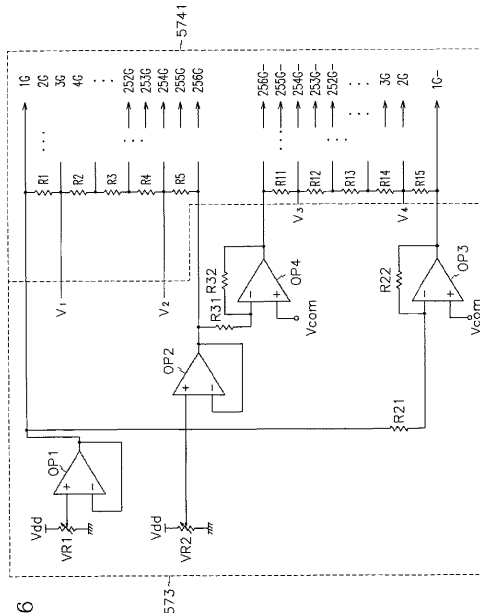
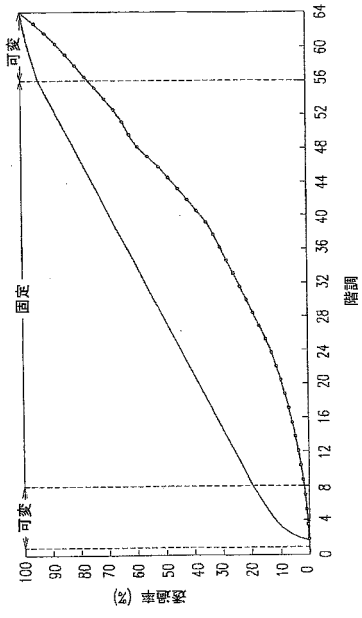


FIG.6

【 図 7 】



フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 1 1 H
G 0 9 G	3/20	6 1 2 F
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 1 M
G 0 9 G	3/20	6 4 2 E
G 0 9 G	3/20	6 4 2 J
G 0 9 G	3/20	6 8 0 G

(72)発明者 ヤン, ヨン - チョル

大韓民国, キュンギ - ド 4 3 5 - 0 5 0 , クンポ - シティ, クムジョン - ドン, ジュコン アパ
- ト 2 - ダンジ 2 2 0 - 1 2 0 1

(72)発明者 チャン, ハク - スン

大韓民国, ソウル 1 3 5 - 7 9 5 , カンナム - ク, ヨクサム 2 - ドン, ゲナリ アパート 1
- 1 0 4

審査官 後藤 亮治

(56)参考文献 韓国公開実用新案第 2 0 - 2 0 0 1 - 0 0 0 1 4 5 8 (K R , U)

特開平 0 8 - 1 6 6 5 7 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G09G 3/00 - 3/38

G02F 1/133