



# (12) 发明专利

(10) 授权公告号 CN 113421942 B

(45) 授权公告日 2022. 11. 29

(21) 申请号 202110521681.6

(22) 申请日 2021.05.13

(65) 同一申请的已公布的文献号  
申请公布号 CN 113421942 A

(43) 申请公布日 2021.09.21

(73) 专利权人 北京大学深圳研究生院  
地址 518071 广东省深圳市南山区西丽镇  
丽水路深圳大学城北大园区A422#

(72) 发明人 张盛东 周晓梁 廖聪维 范昌辉  
林清平 严建花 李建桦

(74) 专利代理机构 北京祯新理艺知识产权代理  
事务所(特殊普通合伙)  
16110  
专利代理师 沈超

(51) Int.Cl.

H01L 31/113 (2006.01)

H01L 31/119 (2006.01)

H01L 31/032 (2006.01)

H01L 31/18 (2006.01)

G01J 1/42 (2006.01)

(56) 对比文件

JP 2005351706 A, 2005.12.22

US 2008157143 A1, 2008.07.03

审查员 张权林

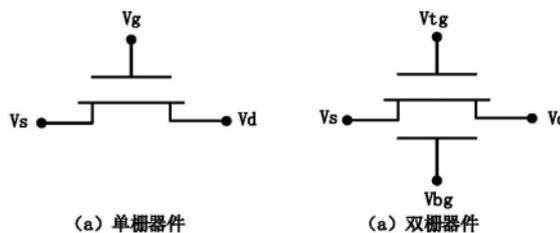
权利要求书1页 说明书10页 附图9页

## (54) 发明名称

光电探测晶体管及其制造方法及相应的光电探测方法

## (57) 摘要

本申请提供了一种光电探测晶体管,包括逐层堆叠的衬底、底栅电极、底栅介质层、有源层、顶栅介质层、和顶栅电极;其中所述有源层包括具有光记忆功能的半导体材料,在所述有源层中包括沟道和源漏区域,并且所述光电探测晶体管的顶栅电极采用透明导电材料;其中所述源漏区域是通过对相应区域的所述有源层材料进行等离子体处理获得。本申请还公开了相应的制备光电探测晶体管和利用其感光的方法。



1. 一种利用双栅光电探测晶体管感光的方法,其中所述双栅光电探测晶体管的有源层材料包括具有光记忆功能的材料,所述方法包括:

在积分阶段中的曝光子阶段向该双栅光电探测晶体管施加光照,在随后的积分阶段中的光记忆保持子阶段取消光照,在整个积分阶段向所述双栅光电探测晶体管的底栅电极和顶栅电极分别施加不同的电位,并使所述双栅光电探测晶体管处在关态工作区且其沟道电流远大于暗态电流,所述暗态电流为在曝光子阶段前处在关态工作区的所述探测晶体管沟道中的电流;以及

在积分阶段结束后的读取阶段以及所述读取阶段开始前,向所述双栅光电探测晶体管的底栅电极和顶栅电极施加相同电压,使得所述双栅光电探测晶体管处在关态工作区且其沟道电流被恢复到暗态电流的水平。

2. 如权利要求1所述的方法,其中,在整个积分阶段施加到所述双栅光电探测晶体管的顶栅电极的电压高于施加到所述双栅光电探测晶体管底栅电极的电压。

3. 如权利要求1所述的方法,还包括

在复位阶段,向所述双栅光电探测晶体管的底栅电极和顶栅电极施加电压,使所述双栅光电探测晶体管处在开态工作区。

## 光电探测晶体管及其制造方法及相应的光电探测方法

### 技术领域

[0001] 本申请涉及一种光电探测器,特别地涉及一种具有光记忆功能的光电探测器、及其制造方法以及相应的光电探测方法。

### 背景技术

[0002] 光电探测器和图像传感器在众多医疗电子、消费电子、军用电子设备中起到极端重要的作用。例如,X射线影像是骨科、肺病、心脑血管等各类疾病诊断的黄金判据;指纹识别已经成为智慧手机的标准安全锁;高光谱、多光谱摄像是重要的现代军事侦测手段。在这些应用中,面向微弱光信号、瞬态光信号的高灵敏度、高分辨率的光电探测器和图像传感器一直是研究的重点。

[0003] 现有的图像传感器技术主要分为基于电荷耦合器件(CCD)和互补金属氧化物(CMOS)晶体管的成像技术,以及基于非晶硅(a-Si)光电二极管(PD)和a-Si晶体管(TFT)的平板探测成像技术,后者是目前主流的X射线图像传感技术。然而,光电二极管探测光子数与其面积正相关,从而造成其在高分辨率与高灵敏度之间存在矛盾,限制了探测分辨率的提升。光电二极管灵敏度不佳的不足同样限制了其对微弱、瞬态光信号的探测能力。

[0004] 与光电二极管相比,光电TFT是另一种可选的光传感器件,且在一些方面优势明显。光电TFT本身具备光电导放大能力,利于提高灵敏度;同时其光电流大小与器件沟道区形状有关,因此利于灵敏度与分辨率的兼顾。正是由于这些优点,光电TFT一直以来都是光电传感器件的重要研究方向。

[0005] 面向超低剂量X射线探测、军事设备中极微弱光探测等应用时,设备的探测能力取决于光传感器件的灵敏度及其暗态电流的水平。利用光记忆效应,光传感器件可以在光信号消失后持续保持光响应特性,从而等效的增加了光脉冲宽度、或光强,实现对超短脉冲光、或极微弱光的探测。然而,光记忆效应会存在累计叠加效果,造成灵敏度的叠加。因此,若无法在探测结束后对光记忆信息进行有效擦除或复位,将会导致光传感器件无法完成连续、稳定的探测。

### 发明内容

[0006] 针对现有技术的问题,本申请提出了一种光电探测晶体管,包括逐层堆叠的衬底、底栅电极、底栅介质层、有源层、顶栅介质层、和顶栅电极;其中所述有源层包括具有光记忆功能的半导体材料,在所述有源层中包括沟道和源漏电极,并且所述光电探测晶体管的顶栅电极采用透明导电材料;其中所述源漏电极是通过对应区域的所述有源层材料进行等离子体处理获得。

[0007] 特别的,在积分阶段,所述光电探测晶体管的底栅电极和顶栅电极电压不同,且使所述探测晶体管处在关态工作区且其沟道电流远大于暗态电流;所述积分阶段包括曝光子阶段和其后的光记忆维持子阶段;所述暗态电流为在曝光子阶段前所述光电探测晶体管工作在关态工作区时沟道中的电流。

[0008] 特别的,在积分阶段结束后的读取阶段以及所述读取阶段开始前,所述光电探测晶体管的底栅电极和顶栅电极的电压相同,使得所述光电探测晶体管处在关态工作区且其沟道电流基本等于暗态电流。

[0009] 特别的,在复位阶段,所述光电探测晶体管的底栅电极和顶栅电极的电压使得所述探测晶体管处于开态工作区。

[0010] 特别的,所述具有光记忆功能的半导体材料包括金属氧化物半导体。

[0011] 特别的,所述光电探测晶体管还包括至少位于所述顶栅电极上的钝化层,以及位于所述钝化层和所述源漏电极层上方的闪烁体。

[0012] 本申请还提供了一种制备光电探测晶体管的方法,包括在衬底上形成底栅电极层,并经图形化形成底栅电极;在所述衬底和底栅电极上形成第一介质层;在所述第一介质层上一次或依次形成包括具有光记忆功能材料的有源层,并经图形化形成所述探测晶体管有源区;在所述有源区和所述第一介质层上形成第二介质层;在与所述有源区对应的所述第二介质层上方形成透明导电材料的顶栅电极;在没有被顶栅电极覆盖的有源区形成源漏区域;在所述顶栅电极、有源区以及所述第一介质层上形成钝化层;以及在所述钝化层上形成通孔以及与所述源漏区域电连接的源漏电极层。

[0013] 特别的,所述在没有被顶栅电极覆盖的有源区形成源漏区域包括,利用氩等离子体处理形成所述源漏区域。

[0014] 特别的,所述方法还包括在所述钝化层和所述源漏电极层上形成闪烁体层。

[0015] 本申请还提供了一种利用双栅光电探测晶体管感光的方法,其中所述双栅探测晶体管的有源层材料包括具有光记忆功能的材料,所述方法包括在积分阶段中的曝光子阶段向该双栅光电探测晶体管施加光照,在随后的积分阶段中的光记忆保持子阶段取消光照,在整个积分阶段向所述双栅光电探测晶体管的底栅电极和顶栅电极分别施加不同的电位,并使所述双栅光电探测晶体管处在关态工作区且其沟道电流远大于暗态电流,所述暗态电流为在曝光子阶段前处在关态工作区的所述探测晶体管沟道中的电流;以及在积分阶段结束后的读取阶段以及所述读取阶段开始前,向所述双栅探测晶体管的底栅电极和顶栅电极施加相同电压,使得所述双栅光电探测晶体管处在关态工作区且其沟道电流基本等于暗态电流。

[0016] 特别的,在整个积分阶段施加到所述双栅光电探测晶体管的顶栅电极的电压高于施加到所述双栅探测晶体管底栅电极的电压。

[0017] 特别的,所述方法还包括在复位阶段,向所述双栅光电探测晶体管的底栅电极和顶栅电极电压,使所述双栅光电探测晶体管处在开态工作区。

[0018] 本申请还提供了一种光电探测器,包括扫描控制电路和读出电路,以及与其耦合的包括前任一所述的光电探测晶体管的像素阵列。

[0019] 在本申请中,采用双栅结构的TFT晶体管作为探测器像素电路中的开关TFT晶体管和探测TFT晶体管,这样的探测器像素可具有更高稳定性,有利于提高探测器的可靠性和使用寿命。

[0020] 在本申请中,利用具有光记忆功能的材料制造的探测晶体管具有非常低的暗态电流,利于探测面板低噪声电流的获得。利用具有光记忆功能的材料作为有源层的探测晶体管的迁移率较a-Si:H TFT高一个数量级以上,且双栅TFT晶体管驱动能力更强。利用具有光

记忆功能材料作为有源层的开关晶体管具有更强的电流驱动能力,利于高分辨率和高探测帧频的实现。

[0021] 在本申请中,利用双栅探测晶体管作为光敏元件,两个栅极分别独立控制,可以最大可能的提高探测晶体管的光响应特性,从而利于高灵敏度、高信噪比的探测器的制备。此外,通过向两个栅极施加复位信号,可以更好的消除探测时光照对探测晶体管特性产生的影响,将器件特性复位至初始状态,保证探测晶体管长期稳定的工作。

[0022] 在本申请中,通过在积分阶段后先使探测晶体管回到关断工作区,在读取操作进行完以后再复位操作,避免了对存储积分单元的干扰,提高了探测的精确度。

[0023] 采用本申请中所介绍的制造方法,可以同时制备开关TFT晶体管和探测TFT晶体管,解决了传统a-Si:H探测面板中开关TFT和光电二极管两者需要分步制备造成的成本高的问题。

## 附图说明

[0024] 以下将结合附图对本申请的实施方式进一步详细的说明,其中:

[0025] 图1所示为具有光记忆功能的探测晶体管的工作模式示意图;

[0026] 图2所示为传统的单栅探测晶体管与本申请所示的双栅探测晶体管的示意图;

[0027] 图3a所示为单栅探测晶体管在未经光照以及光照后经复位的特性曲线对比图;

[0028] 图3b所示为双栅探测晶体管在未经光照以及光照后经复位的特性曲线对比图。

[0029] 图4所示为根据本申请一个实施例的双栅光探测晶体管感光特性示意图;

[0030] 图5所示为根据本申请一个实施例的双栅探测晶体管在暗态的电流随顶栅电极电压变化的示意图;

[0031] 图6所示为根据本申请一个实施例的双栅探测晶体管电流随电压变化的曲线示意图;

[0032] 图7所示为根据本申请一个实施例的双栅探测晶体管工作时序图以及相应的特性曲线图;

[0033] 图8a所示为根据本申请一个实施例的光探测器像素电路示意图;

[0034] 图8b所示为图8a的光探测器像素电路的工作时序图。

[0035] 图9a-i所示为根据本申请一个实施例的制备作光电探测器的局部示意图;

[0036] 图10a-g所示为根据本申请另一个实施例形成的光电探测器局部示意图;

[0037] 图11所示为根据本申请又一实施例形成的光电探测器局部示意图;

[0038] 图12a-c所示为根据本申请不同实施例的形成包括电容的光电探测器局部示意图;以及

[0039] 图13为根据本申请一个实施例的光电探测器示意图。

## 具体实施方式

[0040] 为使本申请实施例的目的、技术方案和优点更加清楚,下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0041] 本申请中的晶体管可以为双极型晶体管或者场效应晶体管。所述晶体管包括控制极、第一极及第二极,第一或第二控制极耦合到控制金属层,第一极及第二极耦合到具有光记忆功能的有源层,控制金属层及半导体层之间具有介质层。所述探测晶体管的具有光记忆功能的有源层的电导特性受到输入光的调制而发生变化。当晶体管为双极型晶体管时,控制极指双极型晶体管的基极,第一极指双极型晶体管的集电极或者发射极,对应的第二极为双极型晶体管的发射极或者集电极;当晶体管为场效应晶体管时,控制极是指场效应晶体管的栅极,第一极可以为场效应晶体管的漏极或源极,对应的第二极可以为场效应晶体管的源极或漏极。通常在N型晶体管中,漏极的电压应该大于或等于源极的电压,因此源极漏极的位置会随晶体管偏置状态的不同而变化。由于在显示器中使用的晶体管通常为薄膜晶体管(TFT),因此本申请实施例不妨以MOS薄膜晶体管为例进行说明,且本申请实施例中晶体管的漏极和源极可以根据晶体管偏置状态的不同而变化。

[0042] 本申请提出光电探测器像素电路是基于具有光记忆功能的光敏单元例如光电探测晶体管来提升瞬态、低剂量光输入情况下的成像质量。所谓光记忆功能是指,在曝光阶段,光敏单元接收输入光并产生光生电流;而曝光结束后,即使入射光撤除,光敏单元仍然在预设时间段内保持所述光生电流。

[0043] 有研究表明,具有光记忆功能并且可以作为有源层或者说光敏功能层的材料包括无机半导体中的金属氧化物半导体(例如,由于禁带宽度较窄和氧空位浓度较高,氧化铟锌IZO的光电响应强度较高,且具有较好的光记忆功能),和一些有机半导体等。具体来说,在外界光照作用下,具有光记忆功能的光敏单元与其他类型的光敏单元一样,可以产生出光生载流子,进而具有输入光调制的电导或者电流。但不同的是,由于晶格弛豫过程,使得基于这种材料的光敏单元具有显著的光记忆性。例如,金属氧化物半导体探测晶体管中的光生载流子的复合消失需要极长时间,因此在这种光敏单元中光生电流可维持较长的时间。又例如,反向偏置的金属氧化物半导体光电二极管,光生电流的值可持续数小时以上,远超过光电读出侦测所需要的时间长度。再例如金属氧化物半导体光敏电阻在光照作用下,其电阻值会发生改变,且具有持续保持这种电阻状态的能力。

[0044] 在本申请的方案中,利用了例如金属氧化物半导体或有机半导体材料的光记忆特性,以增强光敏单元的光电转换能力,提高光电探测器的信噪比和灵敏度。在入射光电信号微弱或者照射时间短的应用中,例如在X射线医学影像设备中,利用金属氧化物半导体光敏单元的光记忆特性,可以在降低X射线曝光时间避免对人体造成伤害的同时还能保证获得清晰的图像。

[0045] 图1所示为具有光记忆功能的光电探测晶体管的工作模式示意图。在传统的硅基TFT工艺中,很少利用晶体管作为光敏元件。这是因为TFT的有源层很薄,因此光响应的效果不好。一般都是利用采用光电二极管作为光敏元件,并且光敏二极管的有源层也不是与开关TFT一起形成的,而是通过单独的工艺形成的,以确保可以专门为光电二极管形成足够厚的有源层。

[0046] 但是,在采用了具有光记忆功能的材料作为有源层以后,基于光记忆功能这种特殊的属性,即便有源层比较薄,也不会影响到光电探测晶体管的光响应特性。

[0047] 如图1所示,在暗态时,探测晶体管的输出电流即为暗态电流 $I_{dk}$ ;在入射光照射时,探测晶体管的输出电流上升到 $I_{ph0}$ 。当入射光停止照射,探测晶体管的输出电流为

$I_{ph1}$ ,与 $I_{ph0}$ 相比有所下降,但是下降幅度有限,基本可以认为光生电流在曝光阶段前后保持不变。 $I_{ph1}$ 较 $I_{ph0}$ 的下降幅度,以及 $I_{ph1}$ 随时间增加而减小的快慢取决于器件的光记忆能力。因此,可以认为对光生电流进行积分的阶段包括光照或曝光子阶段以及光记忆保持子阶段。

[0048] 图2所示为传统的单栅探测晶体管与本申请中所示的双栅探测晶体管的示意图。对于探测晶体管来说,在积分阶段始终处在晶体管的关态工作区。由于在暗态时探测晶体管中没有光生电流因而关态漏电流比较小;而在有光照射的情况下,光生电流导致探测晶体管的关态电流会明显增大,从而利用光照前后的差异来对光信号进行检测。

[0049] 对于探测晶体管来说,在积分阶段中的曝光子阶段,可以通过控制其控制极也就是栅极电压大小( $V_g$ )实现对光线探测灵敏度的调节,在光照结束后的光记忆保持子阶段,也可以通过调节栅极电压的大小来放大漏电流。因此在整个积分阶段,栅电压 $V_g$ 都设置在使探测晶体管处于关态工作区的水平。通过 $V_g$ 来调节探测晶体管对光线探测的灵敏度以及光生电流的放大效果都与栅极对沟道层的控制能力直接相关。受限于单栅器件对有源层有限的控制能力,单栅探测晶体管的光探测灵敏度调节以及光生电流放大能力均不够理想。

[0050] 在积分阶段结束后,由于存在光记忆效应,在新一帧的探测开始前需要对探测晶体管进行复位处理。对于光探测晶体管而言,所谓复位就是调整栅电压 $V_g$ 使其超过探测晶体管的阈值电压,使探测晶体管导通,从而使得离化氧空位与电子复合。具体来说,由于存在光记忆效应,光探测晶体管沟道中由光激发产生的导电载流子、以及不参与导电的带电粒子或载流子(带导电载流子的异种电荷,例如离化氧空位)无法快速复合以恢复至初始暗态状态,前者造成关态电流无法恢复至暗态,后者在沟道中引入的电荷将造成探测晶体管阈值电压 $V_{th}$ 变负。向光探测晶体管的栅极施加正脉冲电压 $V_g$ (如 $V_g=10V$ ,脉冲时间 $10ns$ )可以加速光生电荷的复合速度,实现消除光记忆效果,完成复位。但复位效果也依赖栅极对沟道层的控制能力。给单栅光探测晶体管的栅极施加正电压后,可以使关态漏电流恢复至初始暗态水平,但无法使得单栅光探测晶体管的阈值电压 $V_{th}$ 彻底恢复。

[0051] 相对的,双栅光探测晶体管可以利用两个栅极间的耦合作用对沟道层进行更有效的控制,从而可以通过控制两个栅极电压大小( $V_{tg}, V_{bg}$ )更有效的实现对双栅光探测晶体管光灵敏度和光生电流放大的调节,以及更好的在积分阶段结束后对双栅光探测晶体管进行复位。根据一个实施例,在本申请的实施例中,通过对双栅光探测晶体管的顶栅和底栅(或称第一和第二控制极)分别施加不同的电压可以实现更好的光响应灵敏度以及光生电流放大效果。

[0052] 在探测结束后的复位阶段,可以向双栅光探测晶体管的两个栅极同时施加正电压脉冲使得该晶体管导通,从而实现双栅光探测晶体管的阈值电压和关态的暗态电流都回到感光前的初始状态。

[0053] 图3a所示为单栅探测晶体管在未经光照以及光照后经复位的特性曲线对比图。图3b所示为双栅探测晶体管在未经光照以及光照后经复位的特性曲线对比图。这两个图中晶体管的沟道宽度 $W$ 为 $100\mu m$ ,长度 $L$ 为 $20\mu m$ ,光照波长为 $350nm$ ,光照功率为 $500\mu W/cm^2$ 。图中的所谓擦除也即复位。

[0054] 由图可见,在栅极施加大小为 $V_g=+10V$ ,时间为 $1s$ 的栅压脉冲后,单栅探测晶体管无法彻底擦除光记忆效应产生的效果,因此阈值电压产生了负向漂移。而针对双栅探测晶

极管,在向两个栅极同时施加正电压例如大小为 $V_{tg}=V_{bg}=+10V$ ,时间为1s的栅压脉冲后,器件特性可完全恢复至初始特性,光记忆效应被有效擦除。

[0055] 图4所示为根据本申请一个实施例的双栅光探测晶体管感光特性示意图。在该图中,光探测晶体管的沟道宽度 $W$ 为 $100\mu m$ ,长度 $L$ 为 $20\mu m$ ,光照波长为 $350nm$ ,光照功率为 $500\mu W/cm^2$ ,顶栅电压始终为 $0V$ ,底栅电压为横轴 $V_{gs}$ (即底栅模式,BG mode),纵轴为探测晶体管电流 $I_{ds}$ 。可见在该双栅光探测晶体管的关态工作区,在没有光照时漏电流与有上述光照后的漏电流之间相差至少两个数量级。

[0056] 图5所示为根据本申请一个实施例的双栅光探测晶体管在暗态的电流随顶栅电极电压变化的示意图。其中针对与前述具有相同属性的双栅探测晶体管和相同属性的光照信号,对顶栅施加电压 $V_{tg}$ ,对底栅施加电压 $V_{bg}$ ,对响应特性的影响如图。工作于底栅模式(BG mode),即顶栅为辅助电极且电压固定,对底栅电压进行扫描,可以看到改变顶栅固定电压的大小 $V_{tg}=-10V,0V,10V$ ,可以显著改变光响应特性。

[0057] 可以看出,无论顶栅和底栅的电压如何改变,在晶体管处于关态时,暗态的漏电流的水平是基本相同的。但是,随着顶栅电压的逐渐增高,双栅晶体管的阈值电压也越来越低,并会出现负值。

[0058] 图6所示为根据本申请一个实施例的双栅探测晶体管电流随电压变化的曲线示意图。其中所针对的晶体管属性和施加的光照信号属性与之前相同。由图可见,在双栅光探测晶体管处在关态工作区时,在底栅电压相同的情况下,顶栅电压 $V_{tg}$ 越高,受光照产生的关态漏电流越大,也就是对光照的响应越灵敏。这是由于具有光记忆功能的材料在经过光照以后,光照引发电流(或灵敏度)的大小和光生载流子(例如电子)与不参与导电的粒子(例如离化氧空位)在沟道中分离状态直接相关。正的顶栅栅极电压在沟道中引入的纵向电场利于两者的分离。而双栅探测晶体管通过两个栅极对沟道层的耦合控制作用,能更有效的控制整层有源层中的电场分布与大小。在实施例中,随着顶栅电压的增加,沟道中纵向电场大小随之增加,更利于两种粒子的分离,从而在有源层中靠近顶栅介质一侧形成载流子(电子)浓度更高的导电层。因此,顶栅电压越高,光生电流越大。

[0059] 当然,根据其他的实施例,也可以将底栅电压设置的高于顶栅电压,同样可以提高探测灵敏度的效果。双栅器件中两个栅的地位是可以彼此互换的。

[0060] 在积分阶段为了提高灵敏度,要保证两个栅的电压不同,并且同时保证探测晶体管没有被导通,仍然是处于关态工作区即可。根据一个实施例可以给顶栅施加正电压,给底栅施加负电压,以获得尽可能高的光响应灵敏度。

[0061] 图7所示为根据本申请一个实施例的双栅探测晶体管工作时序图以及相应的特性曲线图。在这个实施例中,探测晶体管的尺寸可以是例如 $W=100$ 微米, $L=15$ 微米。漏极电压 $V_d$ 可以始终设置为例如 $10V$ ,源极电压 $V_s$ 可以始终设置为例如 $0V$ 。

[0062] 在暗态,两个栅电极电压 $V_{tg}$ 和 $V_{bg}$ 可以都是例如 $-20V$ ,探测晶体管处在关态,此时关态漏电流的水平可以是例如 $10^{-11}A$ 。

[0063] 积分阶段可以包括光照或曝光子阶段以及光照后的光记忆保持两个子阶段。在曝光子阶段,可以给双栅探测晶体管的顶栅施加一个正电压 $V_{tg}$ ,例如 $10V$ ,从而促进和放大光生电流的产生。此时,探测晶体管仍然处在关态,但是关态漏电流在光照的影响下可以达到 $10^{-4}A$ 或更高的水平。

[0064] 在光照结束后的光记忆保持子阶段,顶栅电压 $V_{tg}$ 可以持续保持在该正电压例如10V一段时间,从而利用光记忆效应保持与光电流基本相同的光记忆电流。此时,探测晶体管仍然处在关态,漏电流基本与光生电流水平相同。

[0065] 随后,可以将双栅探测晶体管的顶栅 $V_{tg}$ 和底栅电压 $V_{bg}$ 都调整为负电压,例如-20V,从而将光生载流子即电子暂时耗尽并驱赶到源端和漏端。此时,探测晶体管仍然处在关态,但是关态漏电流在上述顶栅和底栅电压 $V_{tg}$ 和 $V_{bg}$ 为相同的负电压的情况下,被恢复到暗态漏电流的水平。但是,值得注意的是,这时探测晶体管并没有被复位,或者说光记忆效应并没有被擦除。

[0066] 在对具有光记忆功能的探测晶体管进行复位的时候,需要使该探测晶体管从关闭状态转为导通状态,这样因光照产生的离子化氧空位与电子可以发生复和,从而起到擦除光生电流的作用。举例而言就是如图6所示,在曲线左侧,探测晶体管始终处在关态工作区,在曲线右侧,探测晶体管处在开态工作区。所谓的关态工作区指的是,通过设置两个栅极的电压,在没有光照或曝光的情况下,探测晶体管的沟道中的(漏)电流即暗态电流是非常小的,当然这个漏电流的水平于器件的具体属性相关,例如有源层材料,器件尺寸等等。如图6所示的晶体管,其暗态电流是 $10^{-11}$ A左右。而在积分阶段,探测晶体管仍然是在关态工作区,其沟道中的电流可以远大于暗态电流,可以至少比暗态电流高 $10^2$ 或更多,例如图7所示积分阶段时候的电流是 $10^{-5}$ A左右。在复位阶段,在没有光照或曝光的情况下通过设置两个栅极的电压使探测晶体管工作在开态工作区,在开态工作区探测晶体管的沟道中的电流达到远大于暗态电流的水平,可以至少比暗态电流高 $10^2$ 或更多,如图6所示,处在开态工作区的探测晶体管沟道中电流可以达到 $10^{-3}$ A左右。因此,在本申请中所谓的远大于或者远小于至少相差 $10^2$ 数量级。

[0067] 图8a所示为根据本申请一个实施例的光探测器像素电路示意图,图8b所示为图8a的光探测器像素电路的工作时序图。如图8a所示,该像素电路可以包括探测晶体管T1,存储单元,以及开关晶体管T2,其中T1和T2可以都是双栅晶体管,但是在制造过程中可以屏蔽掉T2晶体管受光线影响的可能性。

[0068] 如图所示,光探测晶体管T1的第一极可以配置为接收高电平例如Vdd,其第二极可以耦合到存储单元例如电容 $C_{px}$ 的上极板,电容 $C_{px}$ 的下极板可以配置为接收参考电位Vref或低电平Vss。T1的第一控制极/顶栅和第二控制极/底栅分别配置为接收 $V_{tg-1}$ 和 $V_{bg-1}$ 两个控制电压。开关晶体管T2的第一极可以耦合到T1的第二极或电容 $C_{px}$ 的上极板,开关晶体管T2第二极作为探测器像素的输出端用于读取探测信号,开关晶体管T2的第一控制极和第二控制极耦合在一起配置为接收 $V_{tg-2}$ 或 $V_{bg-2}$ 。

[0069] 如图8b所示,在暗态时,探测晶体管关中会有暗电流,暗电流的数量级非常低。在暗态,探测晶体管T1和开关晶体管T2都是关闭的,各个栅极电压(例如 $V_{tg-1}$ , $V_{bg-1}$ , $V_{tg-2}$ , $V_{bg-2}$ )都是负的,例如可以是-20V。

[0070] 在积分阶段的光照子阶段,在光线照射下,探测晶体管T1产生光生电流,并同时给 $C_{px}$ 充电,光生电流的数量级远大于T1中的暗电流。这个阶段探测晶体管T1顶栅的电压为正电压,例如10V。

[0071] 在光照子阶段结束后,探测晶体管T1的顶栅电压 $V_{tg-1}$ 持续保持在正电压,例如10V。在积分阶段的光记忆保持子阶段,T1晶体管在光记忆效应的作用下,使得其中的 $I_{ds}$ 仍

然保持在与光生电流基本相同的水平。

[0072] 在足够长的积分阶段后,探测晶体管T1的顶栅电压 $V_{tg-1}$ 重新回到负值,例如-20V,从而使探测晶体管T1的关态漏电流回到暗态水平,但是并没有对T1进行复位以消除光记忆效应。这样的安排是因为,在如图8a所示的电路中,如果在积分阶段结束后,立刻对探测晶体管T1进行复位,那么会有比较大的电流流经探测晶体管T1,而这样的电流又会给电容 $C_{px}$ 充电,从而会影响电路的读出信号的准确性。

[0073] 在读出阶段,开关晶体管T2的顶栅和底栅电压 $V_{tg-2}$ 和 $V_{bg-2}$ 都设置为正电压使得T2导通,例如10V,从而将探测到的信号读出像素电路。

[0074] 在读出阶段结束以后,探测晶体管T1的顶栅和底栅电压 $V_{tg-1}$ 和 $V_{bg-1}$ 都设置为正电压使得T1导通,从而擦除光记忆效应,实现对T1的复位操作。这个阶段虽然T1晶体管会流过比较大的电流,但是由于读取操作已经结束,因此不会对探测的准确性产生不良的影响。

[0075] 图9a-i所示为根据本申请一个实施例的制备作光电探测器的局部的示意性流程图。其中该局部中包括了用于探测或捕捉光信号的光电晶体管或者说探测晶体管,也包括了用于形成该探测器阵列其他电路的开关晶体管或者说非探测晶体管。一个基本的原则就是希望光电晶体管或探测晶体管可以有比较好的光电响应,而与此同时不希望开关晶体管中的电流受到光信号的影响。

[0076] 如图9a所示,首先可以在衬底上901形成底栅电极层902。根据一个实施例,光线照射可以来自于顶栅方向,在这种情况下,底栅电极层902可以采用不透明的材料。根据其他实施例,衬底901可以是透明材料,光线照射可以来自于底栅方向,那么探测晶体管和开关晶体管的底栅电极材料就要采用不同的材料,探测晶体管的底栅电极可以采用透明材料,而开关晶体管的底栅电极要采用不透明材料。

[0077] 如图9b所示,可以对底栅电极层902进行图形化,分别形成探测晶体管的底栅电极9021,和开关晶体管的底栅电极9022。

[0078] 如图9c所示,在所述衬底901和所述探测晶体管的底栅电极9021和开关晶体管的底栅电极9022上形成底栅介质层903。

[0079] 如图9d所示,在所述底栅介质层上形成具有光记忆功能的材料的有源层904,并对其图形化从而彼此分立的探测晶体管有源区9041和开关晶体管有源区9042。根据其他的实施例,也可以针对探测晶体管和开关晶体管分别形成不同的具有光记忆功能的有源层,例如作为开关晶体管希望采用光生电流比较小一些的有源层材料,而探测晶体管可以采用光生电流相对开关晶体管大一些的有源层材料。在分别形成各自的有源区后,后面的步骤还是统一进行的。

[0080] 如图9e所示,在所述探测晶体管有源区9041和开关晶体管有源区9042和底栅介质层903上形成顶栅介质层905。

[0081] 如图9f所示,在顶栅介质层905上、在与探测晶体管有源区9041上方以及在开关晶体管有源区9042上方分别形成探测晶体管顶栅电极906和开关晶体管顶栅电极907。根据一个实施例,探测晶体管顶栅电极906可以采用透明材料,开关晶体管顶栅电极907可以采用不透明材料。

[0082] 如图9g所示,以顶栅电极906和907为掩膜对顶栅介质层905进行图形化,形成分立的顶栅介质层9051和9052,以暴露出有源层9041和9042。

[0083] 根据一个实施例,可以利用如离子体(如Ar等离子体)轰击处理、氢(H)掺杂处理、金属反应处理等手段,降低没有被栅电极覆盖的有源层的电阻,从而形成导电的源漏区域,在上述形成源漏区域的处理过程中顶栅电极和顶栅介质对沟道区起到保护作用,从而形成自对准的源漏区域。

[0084] 如图9h所示,在顶栅电极906、907,以及有源区9041和9042以及底栅介质层903上形成钝化层908,并且对钝化层908图形化,以形成与探测晶体管和开关晶体管的源漏区域电接触的源漏电极层909。

[0085] 如图9i所示,可以在钝化层908和源漏电极层909上形成闪烁体层910,从而使得探测晶体管可以用于X射线探测。当然光照也可以来自于底栅方向,开关晶体管底栅电极不透明,在这种情况下则可以在衬底下方设置闪烁体层。

[0086] 图10a-10g所示为根据本申请另一个实施例形成的光电探测器局部示意图。其中的大部分步骤与图9中的步骤类似,但是在形成顶栅电极1006和1007的时候可以采用非自对准工艺。如图10d所示,可以在经图形化的有源区10042和10041上形成金属层1009并对其进行图形化以形成两个晶体管的源漏电极。如图10e所示,可以形成顶栅介质层1005。如图10f所示,可以在顶栅介质层1005上形成探测晶体管的采用透明材料制成的顶栅电极1006。如图10g所示,可以在顶栅介质层上形成包括非透明材料的顶栅电极1007。

[0087] 图11所示为根据本申请又一实施例形成的光电探测器局部示意图。其中的大部分步骤与图9中的步骤类似,但是在同一过程中形成顶栅电极11061和11062并都采用透明材料,随后在开关晶体管的顶栅电极11062上再形成利用非透明材料的顶栅电极1107,从而实现开关晶体管有源区的遮挡。

[0088] 图12a-c所示为根据本申请一个实施例的制备包括电容的光电探测器的局部的示意图。其中该局部中包括了用于形成该探测器的双栅开关晶体管(可以是探测晶体管,也可以是非探测的开关晶体管)以及存储电容。

[0089] 根据一个实施例,如图12a所示,可以利用开关晶体管的底栅电极12021同属一层金属层的12023作为电容的下极板,有源层12041作为电容的上极板,利用双栅晶体管的底栅介质层作为电容的介质层。

[0090] 根据另一个实施例,如图12b所示,可以利用与双栅晶体管的顶栅电极同层的金属12007作为电容的上极板,利用有源层12041形成电容的下极板,利用与双栅晶体管顶栅介质层同层的12053作为电容的介质层。

[0091] 根据又一个实施例,如图12c所示,图12a和图12b形成的两个并联构成一个总电容,可以利用金属互连层12093将12007和12023连接并施相同的电位,从而实现两个电容的并联。

[0092] 图13为根据本申请一个实施例的光电探测器示意图。如图所示,该探测器可以至少包括探测器像素阵列,扫描控制电路和读出电路。其中可以采用本申请所介绍的方法来同时形成探测器像素阵列以及其他电路部分。并且,探测器像素阵列可以包括一个或多个如本申请前面所介绍的双栅光探测晶体管。

[0093] 在本申请中所提到的光可以是可见光、不可见光、或者可以是其他射线等。

[0094] 上述实施例仅供说明本申请之用,而并非是对本申请的限制,有关技术领域的普通技术人员,在不脱离本申请范围的情况下,还可以做出各种变化和变型,因此所有等同的

技术方案也应属于本申请公开的范畴。

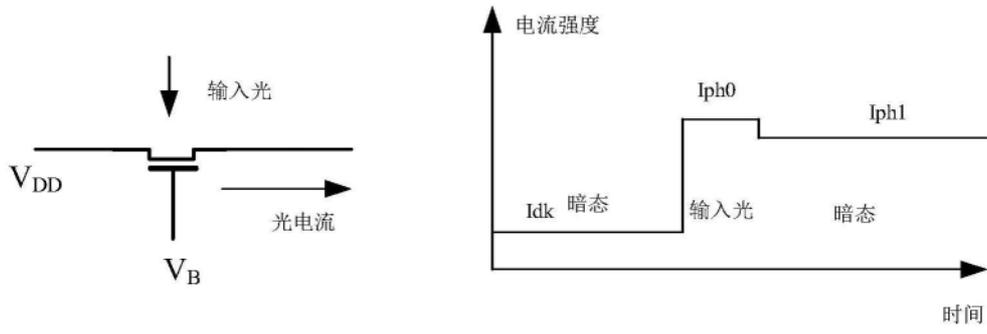


图1

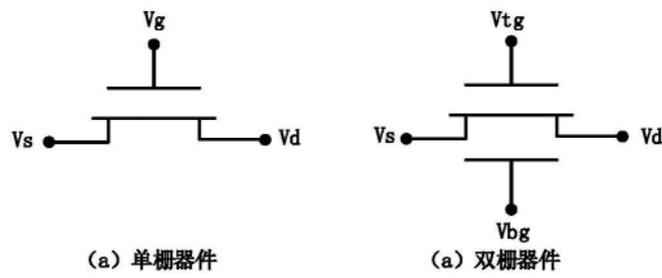


图2

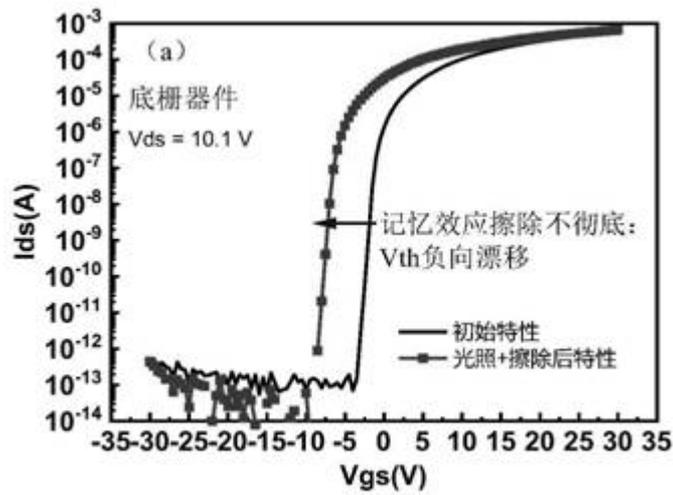


图3a

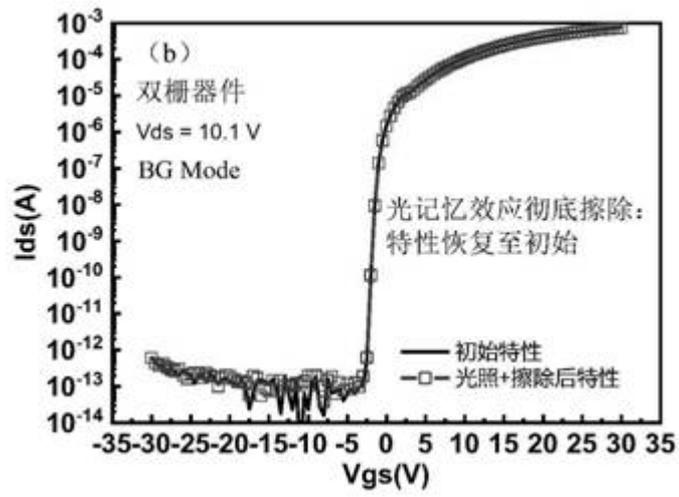


图3b

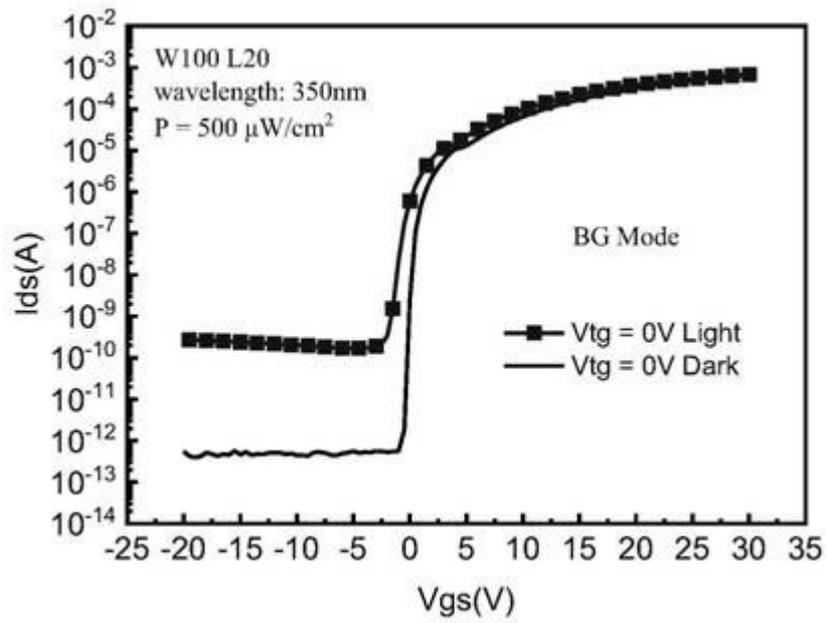


图4

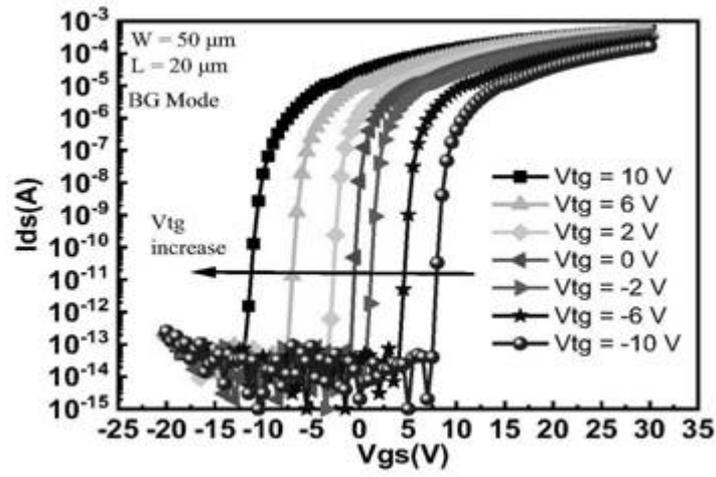


图5

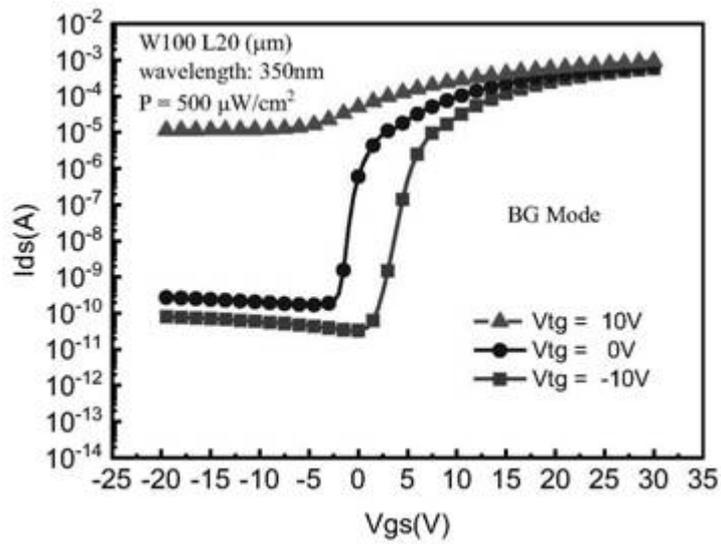


图6

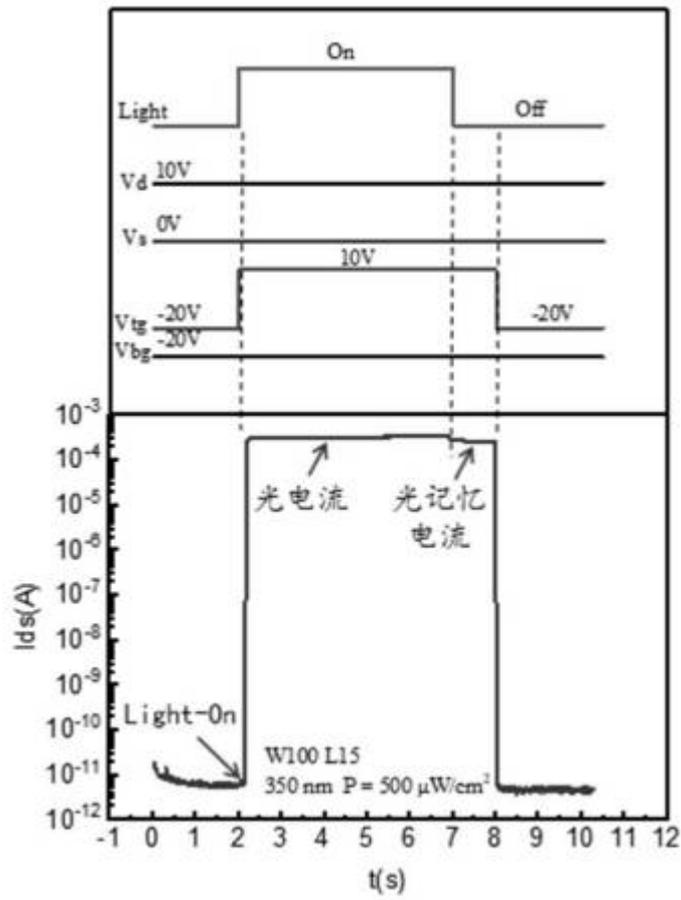


图7

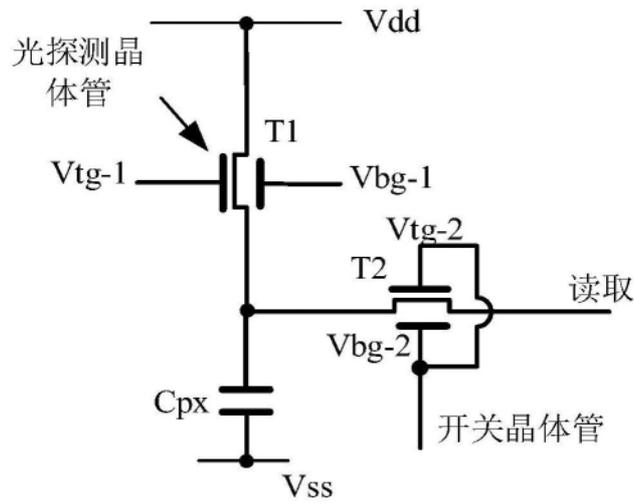


图8a

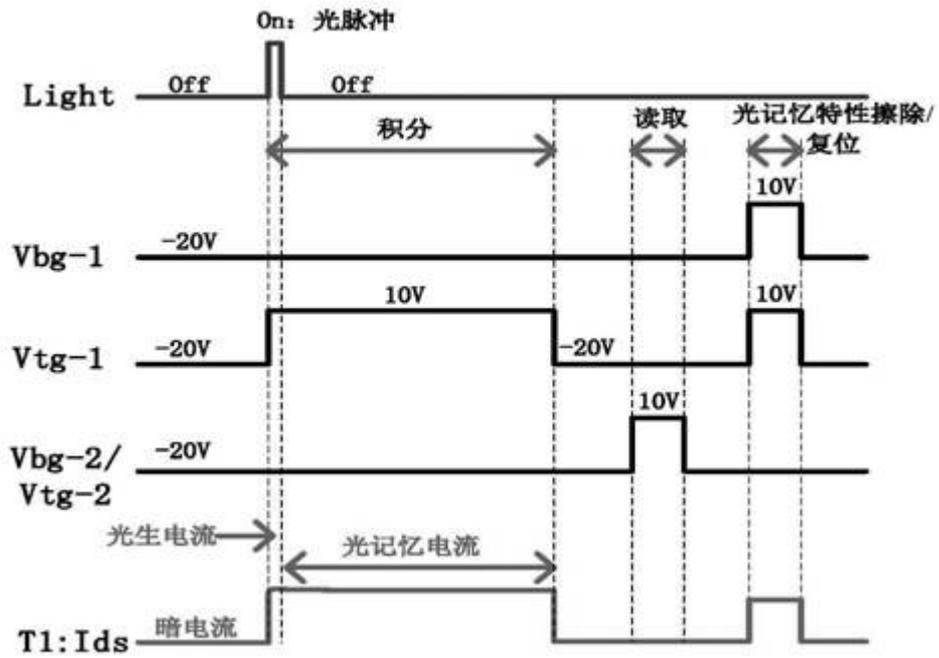


图8b

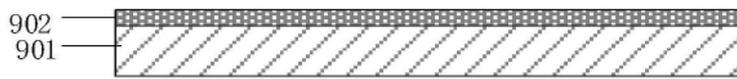


图9a

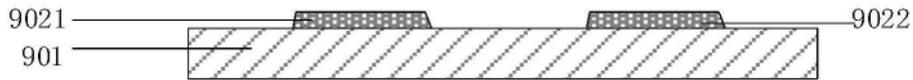


图9b

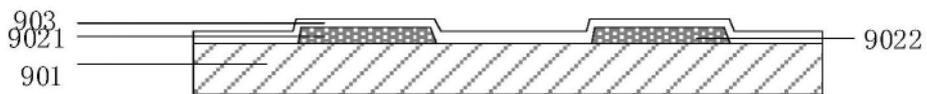


图9c



图9d

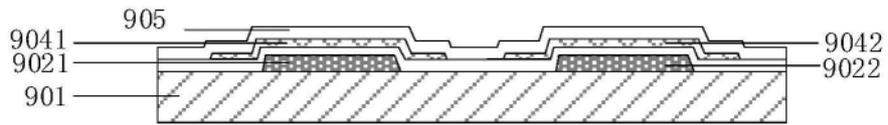


图9e

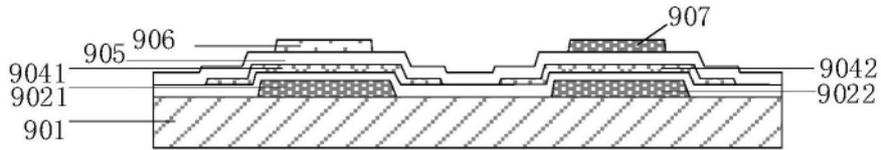


图9f

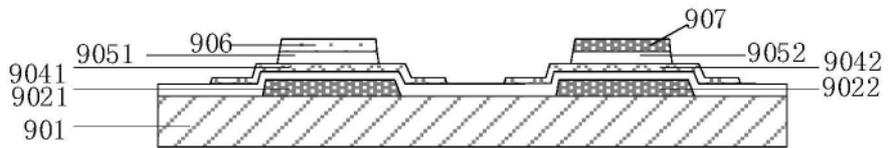


图9g

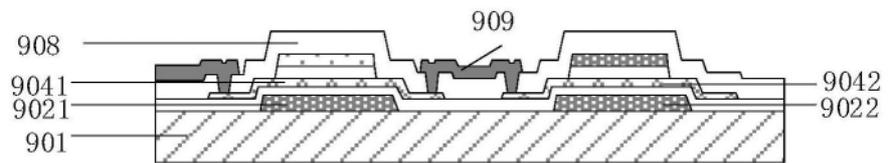


图9h

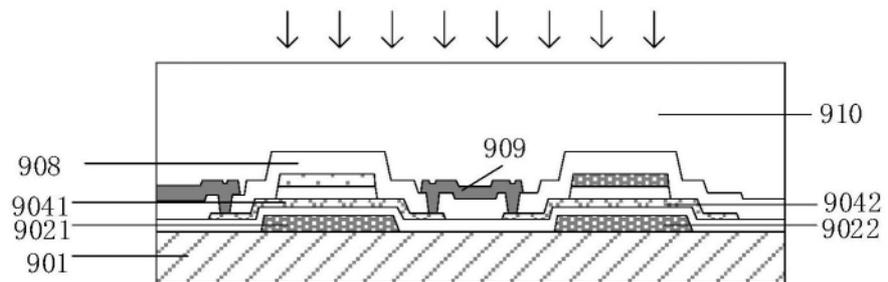


图9i

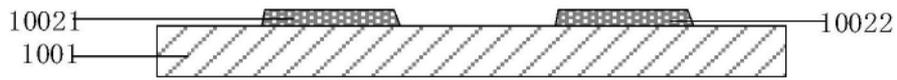


图10a

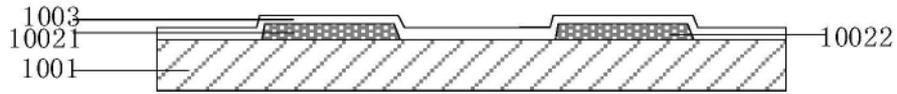


图10b

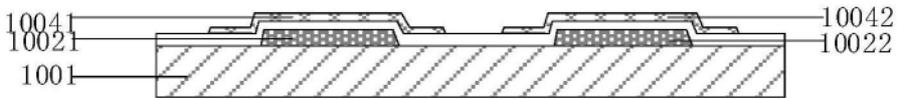


图10c

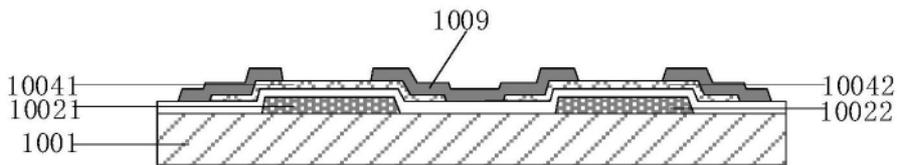


图10d

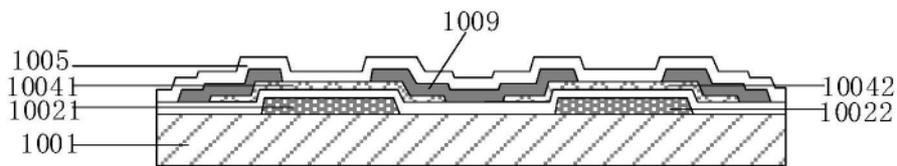


图10e

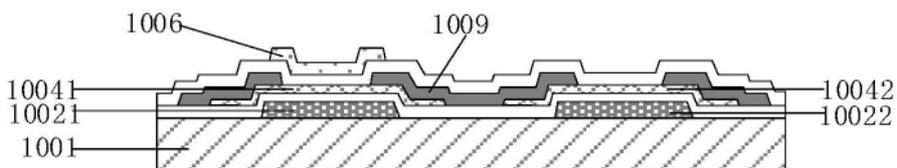


图10f

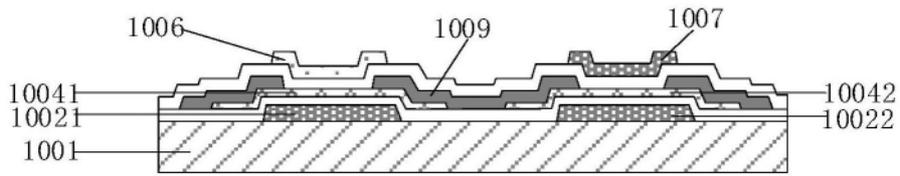


图10g

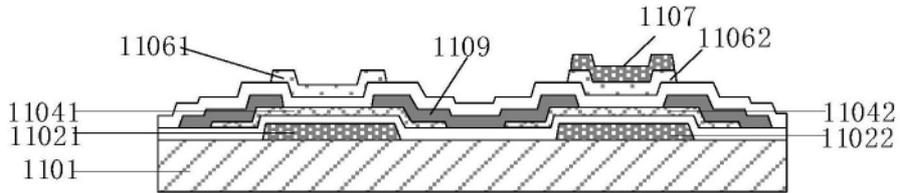


图11

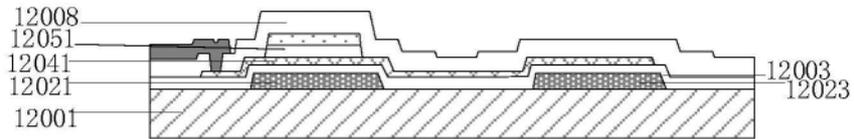


图12a

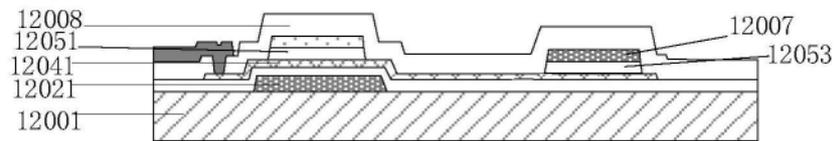


图12b

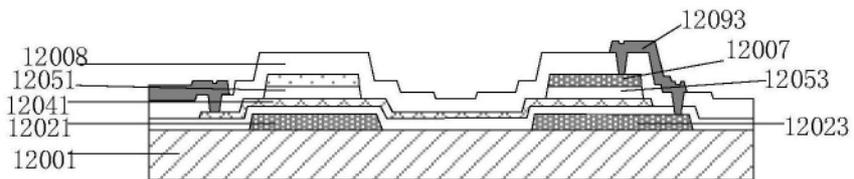


图12c

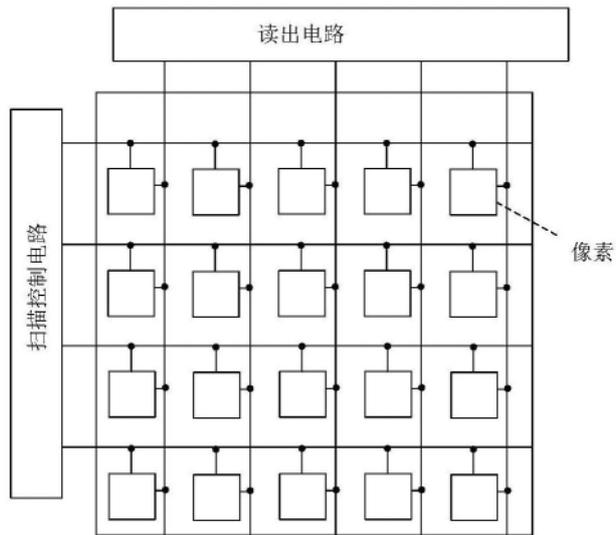


图13