



(12)发明专利

(10)授权公告号 CN 107438952 B

(45)授权公告日 2019.08.23

(21)申请号 201680019379.8

(22)申请日 2016.03.08

(65)同一申请的已公布的文献号
申请公布号 CN 107438952 A

(43)申请公布日 2017.12.05

(30)优先权数据
62/141,685 2015.04.01 US
14/806,334 2015.07.22 US

(85)PCT国际申请进入国家阶段日
2017.09.28

(86)PCT国际申请的申请数据
PCT/US2016/021369 2016.03.08

(87)PCT国际申请的公布数据
W02016/160287 EN 2016.10.06

(73)专利权人 高通股份有限公司
地址 美国加利福尼亚州

(72)发明人 B·S·阿苏里 A·P·乔施
G·拉简德兰

(74)专利代理机构 北京市金杜律师事务所
11256
代理人 王茂华 吕世磊

(51)Int.Cl.
H04B 1/00(2006.01)
H04B 1/30(2006.01)

(56)对比文件
US 2011012678 A1,2011.01.20,
US 4462001 A,1984.07.24,
CN 103780223 A,2014.05.07,
CN 101268612 A,2008.09.17,
CN 103227653 A,2013.07.31,
CN 103684285 A,2014.03.26,

审查员 李靖

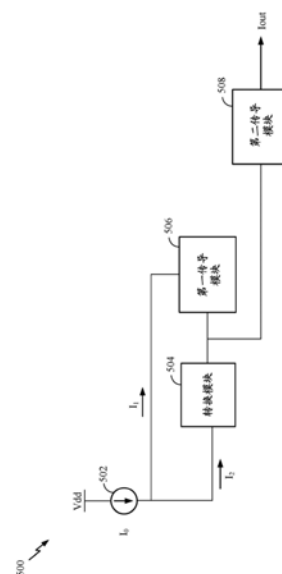
权利要求书3页 说明书11页 附图7页

(54)发明名称

用于具有主动反馈的基带滤波器的线性化方案

(57)摘要

提供了一种用于线性化基带滤波器的方法和装置。该装置被配置为经由第一传导模块接收第一电流信号。该装置还被配置为经由转换模块接收第二电流信号、基于第二电流信号生成电压信号、并且将电压信号施加到第一传导模块。由转换模块接收的第二电流信号的量取决于流过第一传导模块的第一电流信号的量。该装置还被配置为经由第二传导模块基于电压信号来控制输出电流信号。针对带内频率,输出电流信号被控制为第一电流信号的线性副本。



1. 一种用于线性化基带滤波器的装置,包括:

第一传导模块,被配置为接收第一电流信号;

转换模块,被配置为接收第二电流信号、基于所述第二电流信号生成电压信号、并且将所述电压信号施加到所述第一传导模块,其中由所述转换模块接收的所述第二电流信号的量取决于流过所述第一传导模块的所述第一电流信号的量;以及

第二传导模块,被配置为基于所述电压信号控制输出电流信号,其中针对带内频率,所述输出电流信号被控制为所述第一电流信号的线性副本。

2. 根据权利要求1所述的装置,其中所述转换模块包括双二次放大器,并且所述第一传导模块包括第一电容器、第一电阻器和被配置为基于来自所述双二次放大器的所述电压信号来操作的第一晶体管,

其中所述双二次放大器的非反相输入耦合到电流源,

其中所述第一晶体管的漏极耦合到所述电流源,所述第一晶体管的栅极耦合到所述双二次放大器的输出,并且所述第一晶体管的源极耦合到所述第一电容器的第一节点和所述第一电阻器的第一节点,以及

其中所述第一电容器的第二节点和所述第一电阻器的第二节点耦合到接地节点。

3. 根据权利要求2所述的装置,其中当所述第一晶体管被配置为基于来自所述双二次放大器的所述电压信号来操作时,所述第一晶体管被配置为使所述第一电流信号从所述第一晶体管的漏极到源极流向所述第一电容器和所述第一电阻器,以及

其中流过所述第一晶体管的所述第一电流信号的量取决于由所述第一电容器存储的与所述第一电流信号相关联的能量的量以及由所述第一电阻器耗散的与所述第一电流信号相关联的能量的量。

4. 根据权利要求3所述的装置,其中在高于最高带内频率的频率处,流过所述第一晶体管的所述第一电流信号的量减小了由所述双二次放大器接收的所述第二电流信号的量。

5. 根据权利要求2所述的装置,其中所述第二传导模块包括第二电阻器、第二电容器、第三电阻器和第二晶体管,

其中所述第二电阻器的第一节点耦合到所述双二次放大器的输出和所述第一晶体管的栅极,并且所述第二电阻器的第二节点耦合到所述第二电容器的第一节点和所述第二晶体管的栅极,

其中所述第二电容器的第一节点耦合到所述第二电阻器的第二节点和所述第二晶体管的栅极,并且所述第二电容器的第二节点耦合到所述接地节点,

其中所述第三电阻器的第一节点耦合到所述第二晶体管的源极,并且所述第三电阻器的第二节点耦合到所述接地节点,

其中所述第二晶体管的源极耦合到所述第三电阻器的第一节点,以及

其中所述输出电流信号流过所述第二晶体管的漏极。

6. 根据权利要求5所述的装置,其中所述输出电流信号通过以下方式被控制为所述第一电流信号的线性副本:

所述双二次放大器使所述电压信号跨越所述第二电阻器流动以施加到所述第二晶体管的栅极,以及

所述第二晶体管基于施加到所述第二晶体管的栅极的所述电压信号来操作,并且使所

述输出电流信号在所述第二晶体管的漏极与源极之间流动。

7. 根据权利要求6所述的装置,其中所述第二晶体管的栅极处的所述电压信号的量取决于由所述第二电阻器耗散的与所述电压信号相关联的能量的量以及在所述耗散之后由所述第二电容器存储的与所述电压信号相关联的能量的量。

8. 根据权利要求6所述的装置,其中流过所述第二晶体管的所述输出电流信号的量取决于由所述第三电阻器耗散的与所述输出电流信号相关联的能量的量。

9. 根据权利要求5所述的装置,其中所述第二晶体管的大小为所述第一晶体管的大小的 n 倍,其中 n 为实数。

10. 根据权利要求5所述的装置,其中所述第一电阻器的值为所述第三电阻器的值的 n 倍,其中 n 为实数。

11. 一种用于线性化基带滤波器的方法,包括:

经由第一传导模块接收第一电流信号;

经由转换模块接收第二电流信号,

经由所述转换模块基于所述第二电流信号来生成电压信号,并且将所述电压信号施加到所述第一传导模块,其中由所述转换模块接收的所述第二电流信号的量取决于流过所述第一传导模块的所述第一电流信号的量;以及

经由第二传导模块基于所述电压信号控制输出电流信号,其中针对带内频率,所述输出电流信号被控制为所述第一电流信号的线性副本。

12. 根据权利要求11所述的方法,其中所述转换模块包括双二次放大器,并且所述第一传导模块包括第一电容器、第一电阻器和被配置为基于来自所述双二次放大器的所述电压信号来操作的第一晶体管,

其中所述双二次放大器的非反相输入耦合到电流源,

其中所述第一晶体管的漏极耦合到所述电流源,所述第一晶体管的栅极耦合到所述双二次放大器的输出,并且所述第一晶体管的源极耦合到所述第一电容器的第一节点和所述第一电阻器的第一节点,以及

其中所述第一电容器的第二节点和所述第一电阻器的第二节点耦合到接地节点。

13. 根据权利要求12所述的方法,其中当所述第一晶体管基于来自所述双二次放大器的所述电压信号来操作时,所述第一晶体管使所述第一电流信号从所述第一晶体管的漏极到源极流向所述第一电容器和所述第一电阻器,以及

其中流过所述第一晶体管的所述第一电流信号的量取决于由所述第一电容器存储的与所述第一电流信号相关联的能量的量以及由所述第一电阻器耗散的与所述第一电流信号相关联的能量的量。

14. 根据权利要求13所述的方法,其中在高于最高带内频率的频率处,流过所述第一晶体管的所述第一电流信号的量减小了由所述双二次放大器接收的所述第二电流信号的量。

15. 根据权利要求12所述的方法,其中所述第二传导模块包括第二电阻器、第二电容器、第三电阻器和第二晶体管,

其中所述第二电阻器的第一节点耦合到所述双二次放大器的输出和所述第一晶体管的栅极,并且所述第二电阻器的第二节点耦合到所述第二电容器的第一节点和所述第二晶体管的栅极,

其中所述第二电容器的第一节点耦合到所述第二电阻器的第二节点和所述第二晶体管的栅极,并且所述第二电容器的第二节点耦合到所述接地节点,

其中所述第三电阻器的第一节点耦合到所述第二晶体管的源极,并且所述第三电阻器的第二节点耦合到所述接地节点,

其中所述第二晶体管的源极耦合到所述第三电阻器的第一节点,以及

其中所述输出电流信号流过所述第二晶体管的漏极。

16. 根据权利要求15所述的方法,其中所述输出电流信号通过以下方式被控制为所述第一电流信号的线性副本:

使所述电压信号从所述双二次放大器跨越所述第二电阻器流动以施加到所述第二晶体管的栅极,以及

基于施加到所述第二晶体管的栅极的所述电压信号来操作所述第二晶体管,并且使所述输出电流信号在所述第二晶体管的漏极与源极之间流动。

17. 根据权利要求16所述的方法,其中所述第二晶体管的栅极处的所述电压信号的量取决于由所述第二电阻器耗散的与所述电压信号相关联的能量的量以及在所述耗散之后由所述第二电容器存储的与所述电压信号相关联的能量的量。

18. 根据权利要求16所述的方法,其中流过所述第二晶体管的所述输出电流信号的量取决于由所述第三电阻器耗散的与所述输出电流信号相关联的能量的量。

19. 根据权利要求15所述的方法,其中所述第二晶体管的大小为所述第一晶体管的大小的 n 倍,其中 n 为实数。

20. 根据权利要求15所述的方法,其中所述第一电阻器的值为所述第三电阻器的值的 n 倍,其中 n 为实数。

用于具有主动反馈的基带滤波器的线性化方案

[0001] 相关申请的交叉引用

[0002] 本申请要求于2015年4月1日提交的题为“用于具有主动反馈的基带滤波器的线性化方案(LINEARIZING SCHEME FOR BASEBAND FILTER WITH ACTIVE FEEDBACK)”的美国临时申请序列号62/141,685以及于2015年7月22日提交的题为“用于具有主动反馈的基带滤波器的线性化方案(LINEARIZING SCHEME FOR BASEBAND FILTER WITH ACTIVE FEEDBACK)”的美国专利申请No.14/806,334的权益,上述申请通过整体引用明确地并入本文。

技术领域

[0003] 本公开总体上涉及通信系统,并且更具体地涉及用于线性化基带滤波器的装置和方法。

背景技术

[0004] 无线设备(例如,蜂窝电话或智能电话)可以发射和接收数据以用于与无线通信系统进行双向通信。无线设备可以包括用于数据传输的发射器和用于数据接收的接收器。对于数据传输,发射器可以用数据来调制发射本地振荡器(L0)信号以获得调制后的射频(RF)信号,放大调制后的RF信号以获得具有期望的输出功率水平的输出RF信号,并且经由天线将输出RF信号发射到基站。对于数据接收,接收器可以经由天线获得接收到的RF信号,用接收L0信号对接收到的RF信号进行下变频,并且处理下变频后的信号以恢复由基站发送的数据。

[0005] 不断地增加的需求是使无线设备能够在消耗低功率的同时进行高质量的传输和接收。实现高质量的一个关键是与设备的发射器的性能相关联的。例如,期望具有在其整个输出功率范围内有效地操作的发射器。

[0006] 在现有的发射器设计中,使用基带(BB)滤波器和上变频器(混频器)来对基带信号进行滤波,并且将滤波后的信号上变频到射频(RF)用于传输。通常,基带滤波器和上变频器都被配置为在整个输出功率范围内操作,以满足最大功率处的严格的线性度要求。然而,用于对基带滤波器进行线性化的现有的发射器设计可以提供有限的噪声性能和/或功率性能。由于使用消耗较大部分器件面积的模块/元件,这样的现有的发射器设计也可能无效地利用器件面积。因此,期望具有用于线性化在无线设备中使用的基带滤波器的更有效的方案。

发明内容

[0007] 在本公开的一方面中,提供了一种用于线性化基带滤波器的方法和装置。该装置被配置为经由第一传导模块接收第一电流信号。该装置还被配置为经由转换模块接收第二电流信号、基于第二电流信号生成电压信号、并且将电压信号施加到第一传导模块。由转换模块接收的第二电流信号的量取决于流过第一传导模块的第一电流信号的量。该装置还被

配置为经由第二传导模块基于电压信号来控制输出电流信号。针对带内频率,输出电流信号被控制为第一电流信号的线性副本。

[0008] 在另一方面中,为了线性化基带滤波器,经由第一传导模块接收第一电流信号。此外,经由转换模块接收第二电流信号。此外,基于第二电流信号生成电压信号,并且将电压信号施加到第一传导模块。由转换模块接收的第二电流信号的量取决于流过第一传导模块的第一电流信号的量。输出电流信号经由第二传导模块进行控制。此外,输出电流信号取决于电压信号。针对带内频率,输出电流信号被控制为第一电流信号的线性副本。

[0009] 在另一方面中,用于线性化基带滤波器的装置包括:用于接收第一电流信号的第一传导部件;用于接收第二电流信号、基于第二电流信号生成电压信号、并且将电压信号施加到第一传导部件的转换部件,其中由转换部件接收的第二电流信号的量取决于流过第一传导部件的第一电流信号的量;以及用于基于电压信号来控制输出电流信号的第二传导部件,其中针对带内频率,输出电流信号被控制为第一电流信号的线性副本。

附图说明

[0010] 图1示出了根据本公开的一些方面的与不同的无线通信系统通信的无线设备。

[0011] 图2是根据本公开的一些方面的无线设备的框图。

[0012] 图3示出了基带滤波器架构的示例。

[0013] 图4示出了基带滤波器架构的另一示例。

[0014] 图5是根据本公开的一些方面的用于使用主动反馈来线性化基带滤波器的装置的框图。

[0015] 图6是根据本公开的一些方面的用于使用主动反馈来线性化基带滤波器的图5的装置的电路图。

[0016] 图7是根据本公开的一些方面的用于线性化基带滤波器的方法的流程图。

具体实施方式

[0017] 下面结合附图阐述的详细描述旨在作为各种配置的描述,并且不旨在表示其中可以实践本文中描述的概念的唯一配置。详细描述包括具体细节,目的是提供对各种概念的透彻理解。然而,对于本领域技术人员显而易见的是,可以在没有这些具体细节的情况下实践这些概念。在一些情况下,众所周知的结构和部件以框图形式示出,以避免模糊这些概念。术语“示例性”在本文中用于表示“用作示例、实例或说明”。本文中描述为“示例性”的任何设计不一定被解释为比其他设计优选或有利。

[0018] 现在将参考各种装置和方法来呈现电信系统的若干方面。这些装置和方法将通过各种框、模块、部件、电路、步骤、处理、算法等(统称为“元素”)在下面的详细描述中描述并且在附图中图示。这些元素可以使用电子硬件、计算机软件或其任何组合来实现。这些元素被实现为硬件还是软件取决于特定应用和施加在整个系统上的设计约束。

[0019] 作为示例,元素或元素的任何部分或元素的任何组合可以用包括一个或多个处理器的“处理系统”来实现。处理器的示例包括微处理器、微控制器、数字信号处理器(DSP)、现场可编程门阵列(FPGA)、可编程逻辑器件(PLD)、状态机、门控逻辑、分立硬件电路、以及被配置为执行在本公开中描述的各种功能的其他合适的硬件。处理系统中的一个或多个处理

器可以执行软件。软件应当广义地解释为表示指令、指令集、代码、代码段、程序代码、程序、子程序、软件模块、应用、软件应用、软件包、例程、子程序、对象、可执行文件、执行线程、过程、函数等,无论被称为软件、固件、中间件、微代码、硬件描述语言还是其他。

[0020] 因此,在一个或多个示例性实施例中,所描述的功能可以以硬件、软件、固件或其任何组合来实现。如果以软件实现,则函数可以作为一个或多个指令或代码存储在计算机可读介质上或在其上编码。计算机可读介质包括计算机存储介质。存储介质可以是可由计算机访问的任何可用介质。作为示例而非限制,这样的计算机可读介质可以包括随机存取存储器(RAM)、只读存储器(ROM)、电可擦除可编程ROM(EEPROM)、光盘(CD)ROM(CD-ROM)或其他光盘存储装置、磁盘存储装置或其他磁存储设备、或者可以用于以指令或数据结构的形式携带或存储期望的程序代码并且可以由计算机访问的任何其他介质。如本文中使用的磁盘和光盘包括CD、激光盘、光盘、数字通用盘(DVD)和软盘,其中磁盘通常以磁性方式再现数据,而光盘通过激光光学地再现数据。上述的组合也应当被包括在计算机可读介质的范围内。

[0021] 图1是示出根据本公开的一些方面的与不同的无线通信系统120、122通信的无线设备110的图100。无线系统120、122可以各自是码分多址(CDMA)系统、全球移动通信系统(GSM)系统、长期演进(LTE)系统、无线局域网(WLAN)系统、或某个其他无线系统。CDMA系统可以实现宽带CDMA(WCDMA)、CDMA 1X或cdma2000、时分同步码分多址(TD-SCDMA)、或某个其他版本的CDMA。TD-SCDMA也被称为通用陆地无线电接入(UTRA)时分双工(TDD)1.28Mcps选项或低码片速率(LCR)。LTE支持频分双工(FDD)和时分双工(TDD)二者。例如,无线系统120可以是GSM系统,并且无线系统122可以是WCDMA系统。作为另一示例,无线系统120可以是LTE系统,并且无线系统122可以是CDMA系统。

[0022] 为了简单起见,图100示出了包括一个基站130和一个系统控制器140的无线系统120、以及包括一个基站132和一个系统控制器142的无线系统122。通常,每个无线系统可以包括任何数目的基站和任何网络实体集合。每个基站可以支持在基站的覆盖范围内的无线设备的通信。基站也可以被称为节点B、演进的节点B(eNB)、接入点、基站收发器、无线电基站、无线电收发器、收发器功能、基本服务集(BSS)、扩展服务集(ESS)或某个其他合适的术语。无线设备110也可以被称为用户设备(UE)、移动设备、远程设备、无线设备、无线通信设备、站、移动站、用户站、移动用户站、终端、移动终端、远程终端、无线终端、接入终端、客户端、移动客户端、移动单元、用户单元、无线单元、远程单元、手机、用户代理、或某个其他合适的术语。无线设备110可以是蜂窝电话、智能电话、平板计算机、无线调制解调器、个人数字助理(PDA)、手持设备、膝上型计算机、智能本、上网本、无绳电话、无线本地环路(WLL)站、或某个其他类似功能的设备。

[0023] 无线设备110可以能够与无线系统120和/或122通信。无线设备110还可以能够从诸如广播站134等广播站接收信号。无线设备110还可以能够从全球导航卫星系统(GNSS)中的诸如卫星150等卫星接收信号。无线设备110可以支持用于无线通信的一种或多种无线电技术,诸如GSM、WCDMA、cdma2000、LTE、802.11等。术语“无线电技术”、“无线电接入技术”、“空中接口”和“标准”可以可互换地使用。

[0024] 无线设备110可以经由下行链路和上行链路与无线系统中的基站通信。下行链路(或前向链路)是指从基站到无线设备的通信链路,并且上行链路(或反向链路)是指从无线

设备到基站的通信链路。无线系统可以利用TDD和/或FDD。对于TDD,下行链路和上行链路共享相同的频率,并且下行链路传输和上行链路传输可以在不同的时间段内在相同的频率上发送。

[0025] 对于FDD,下行链路和上行链路被分配单独的频率。下行链路传输可以在一个频率上发送,并且上行链路传输可以在另一频率上发送。支持TDD的一些示例性无线电技术包括GSM、LTE和TD-SCDMA。支持FDD的一些示例性无线电技术包括WCDMA、cdma2000和LTE。无线设备110和/或基站130、132可以包括示例性基带滤波器160,基带滤波器160可以包括如本文中描述的用于对基带滤波器160进行线性化的装置。用于线性化基带滤波器160的装置可以包括被配置为接收第一电流信号的第一传导模块。用于线性化基带滤波器160的装置还可以包括转换模块,转换模块被配置为接收第二电流信号、基于第二电流信号生成电压信号、并且将电压信号施加到第一传导模块,其中由转换模块接收的第二电流信号的量取决于流过第一传导模块的第一电流信号的量。另外,用于线性化基带滤波器160的装置可以包括被配置为基于电压信号来控制输出电流信号的第二传导模块,其中针对带内频率,输出电流信号被控制为第一电流信号的线性副本。带内频率可以包括在定义的电信频带或信道内的任何频率集合。在一些示例中,带内频率可以包括用于语音、数据或二者的频率。在一些示例中,可以使用不同的频带发送控制信令。使用一个电信频带用于语音、数据或二者并且使用另一电信频带用于控制信令可以被称为带外信令。在一些示例中,带内频率可以包括用于语音、数据和/或控制信令的频率。在相同的电信频带内发送语音和/或数据和控制信号可以被称为带内信令。此外,下文中提供示例性基带滤波器160的细节。

[0026] 图2是根据本公开的一些方面的诸如无线设备110等示例性无线设备的框图200。无线设备包括数据处理器/控制器210、收发器218和天线290。数据处理器/控制器210可以被称为处理系统。处理系统可以包括数据处理器/控制器210或者数据处理器/控制器210和存储器216二者。收发器218包括支持双向通信的发射器220和接收器250。发射器220和/或接收器250可以用超外差架构或直接转换架构来实现。在超外差架构中,信号在多个级中在RF与基带之间进行频率转换,例如在一个级中从RF到中频(IF),然后在用于接收器的另一级中从IF到基带。在直接转换架构(也称为零IF架构)中,信号在一个级中在RF与基带之间进行频率转换。超外差和直接转换架构可以使用不同的电路块和/或具有不同的要求。在图2所示的示例性设计中,发射器220和接收器250用直接转换架构来实现。

[0027] 在发射路径中,数据处理器/控制器210可以处理(例如,编码和调制)待发射的数据,并且将数据提供给数模转换器(DAC)230。DAC 230将数字输入信号转换为模拟输出信号。模拟输出信号被提供给发射(TX)基带(低通)滤波器232,TX基带滤波器232可以对模拟输出信号进行滤波,以去除由DAC 230进行的先前的数模转换引起的图像。基带滤波器232可以包括如本文中描述的用于线性化基带滤波器的装置。放大器(amp)234可以放大来自TX基带滤波器232的信号并且提供放大后的基带信号。在一方面中,示例性基带滤波器160可以由TX基带滤波器232和放大器234中的一个或多个来实现。上变频器(混频器)236可以接收放大后的基带信号和来自TX LO信号发生器276的TX LO信号。上变频器236可以用TX LO信号对放大后的基带信号进行上变频,并且提供上变频后的信号。滤波器238可以对上变频后的信号进行滤波以去除由上变频引起的图像。功率放大器(PA)240可以放大来自滤波器238的滤波后的RF信号,以获得期望的输出功率水平并且提供输出RF信号。输出RF信号可以

被路由通过双工器/开关双工器 (switchplexer) 264。

[0028] 对于FDD,发射器220和接收器250可以耦合到双工器264,双工器264可以包括用于发射器220的TX滤波器和用于接收器250的接收(RX)滤波器。TX滤波器可以对输出RF信号进行滤波以传递在发射频带中的信号分量并且衰减在接收频带中的信号分量。对于TDD,发射器220和接收器250可以耦合到开关双工器264。在上行链路时间间隔期间,开关双工器264可以将输出RF信号从发射器220传递到天线290。对于FDD和TDD二者,双工器/开关双工器264可以将输出RF信号提供给天线290,以用于经由无线信道传输。

[0029] 在接收路径中,天线290可以接收由基站和/或其他发射器站发射的信号,并且可以提供接收到的RF信号。接收到的RF信号可以被路由通过双工器/开关双工器264。对于FDD,双工器264内的RX滤波器可以对接收到的RF信号进行滤波,以传递在接收频带中的信号分量并且衰减在发射频带中的信号分量。对于TDD,在下行链路时间间隔期间,开关双工器264可以将接收到的RF信号从天线290传递到接收器250。对于FDD和TDD二者,双工器/开关双工器264可以将接收到的RF信号提供给接收器250。

[0030] 在接收器250内,接收到的RF信号可以由低噪声放大器(LNA) 252放大,并且由滤波器254滤波以获得输入RF信号。下变频器(混频器) 256可以接收输入RF信号和来自RX LO信号发生器286的RX LO信号。下变频器256可以用RX LO信号对输入RF信号进行下变频,并且提供下变频后的信号。下变频后的信号可以由放大器258放大,并且由RX基带(低通)滤波器260进一步滤波以获得模拟输入信号。基带滤波器260可以包括如本文中描述的用于线性化基带滤波器的装置。在一方面中,示范性基带滤波器160可以由放大器258和RX基带滤波器260中的一个或多个来实现。模拟输入信号被提供给模数转换器(ADC) 262。ADC 262将模拟输入信号转换为数字输出信号。数字输出信号被提供给数据处理器/控制器210。

[0031] TX频率合成器270可以包括TX锁相环(PLL) 272和VCO 274。VCO 274可以以期望的频率生成TX VCO信号。TX PLL 272可以从数据处理器/控制器210接收定时信息,并且生成用于VCO 274的控制信号。控制信号可以调节VCO 274的频率和/或相位,以获得用于TX VCO信号的期望频率。TX频率合成器270将TX VCO信号提供给TX LO信号发生器276。TX LO信号发生器276可以基于从TX频率合成器270接收的TX VCO信号生成TX LO信号。

[0032] RX频率合成器280可以包括RX PLL 282和VCO 284。VCO 284可以以期望的频率生成RX VCO信号。RX PLL 282可以从数据处理器/控制器210接收定时信息,并且生成用于VCO 284的控制信号。控制信号可以调节VCO 284的频率和/或相位,以获得用于RX VCO信号的期望频率。RX频率合成器280将RX VCO信号提供给RX LO信号发生器286。RX LO信号发生器可以基于从RX频率合成器280接收的RX VCO信号生成RX LO信号。

[0033] LO信号发生器276、286可以各自包括分频器、缓冲器等。如果它们分别对由TX频率合成器270和RX频率合成器280提供的频率进行分频,则LO信号发生器276、286可以被称为分频器。PLL 272、282可以各自包括相位/频率检测器、环路滤波器、电荷泵、分频器等。每个VCO信号和每个LO信号可以是具有特定基频的周期性信号。来自LO发生器276、286的TX LO信号和RX LO信号可以针对TDD具有相同的频率或者针对FDD具有不同的频率。来自VCO 274、284的TX VCO信号和RX VCO信号可以具有相同的频率(例如,对于TDD)或不同的频率(例如,对于FDD或TDD)。

[0034] 发射器220和接收器250中的信号的调节可以由放大器、滤波器、上变频器、下变频

器等的一个或多个级来执行。这些电路可以与图2所示的配置不同地被布置。此外,图2中未示出的其他电路也可以用于调节发射器220和接收器250中的信号。例如,阻抗匹配电路可以位于PA 240的输出处,位于LNA 252的输入处,位于天线290与双工器/开关双工器264之间等。图2中的一些电路也可以省略。例如,可以省略滤波器238和/或滤波器254。收发器218的全部或部分可以在一个或多个模拟集成电路(IC)、RF IC (RFIC)、混合信号IC等上实现。例如,发射器220中的TX基带滤波器232到PA 240、接收器250中的LNA 252到RX基带滤波器260、PLL 272、282、VCO 274、284、以及LO信号发生器276、286可以在RFIC上实现。PA 240和可能的其他电路也可以在单独的IC或电路模块上实现。

[0035] 数据处理器/控制器210可以执行无线设备的各种功能。例如,数据处理器/控制器210可以执行对经由发射器220发射并且经由接收器250接收的数据的处理。数据处理器/控制器210可以控制发射器220和接收器250内的各种电路的操作。存储器212和/或存储器216可以存储用于数据处理器/控制器210的程序代码和数据。存储器可以在数据处理器/控制器210内部(例如,存储器212)或在数据处理器/控制器210外部(例如,存储器216)。存储器可以被称为计算机可读介质。振荡器214可以以特定频率生成VCO信号。时钟发生器215可以从振荡器214接收VCO信号,并且可以为数据处理器/控制器210和/或收发器218内的各种模块生成时钟信号。数据处理器/控制器210可以在一个或多个专用集成电路(ASIC)和/或其他IC上实现。

[0036] 本公开提供了一种用于线性化基带滤波器的装置和方法。

[0037] 图3是基带滤波器架构的示例的图300。图3的基带滤波器可以包括被配置为将电流信号转换为电压信号的电流到电压(ItoV)双二次(biquad)放大器304、运算放大器(op-amp) 306、晶体管308(例如,NMOS)和电阻器R 310。电流到电压双二次放大器304的反相输入耦合到接地节点。电流到电压双二次放大器304的非反相输入可以接收来自诸如数模转换器(DAC)等器件模块的信号。信号可以是电流信号或电压信号。

[0038] 例如,信号可以是在图3中被表示为电压源Vdd和电流源302的DAC电流信号 I_0 。电流到电压双二次放大器304可以将 I_0 转换为电压信号,电压信号然后可以被施加到op-amp 306的非反相输入。op-amp 306放大电压信号并且将放大后的电压信号V1施加到晶体管308的栅极。

[0039] 晶体管308被配置为基于放大后的电压信号V1来操作。因此,当晶体管308操作时,输出电流信号 I_{out} 在晶体管308的漏极和源极之间流动。流过晶体管308的输出电流信号 I_{out} 的量取决于由耦合到晶体管308的源极的电阻器R 310耗散的与 I_{out} 相关联的能量。op-amp 306的反相输入还耦合到晶体管308的源极。晶体管308的漏极耦合到器件模块,诸如混频器。因此, I_{out} 可以施加到这样的器件模块。

[0040] 由于op-amp 306的输出电流为 $V1/R$,所以 $I_{out} = G(s) * I_0 / R$ 。图3的示例基带滤波器架构由于op-amp 306的存在而可能是面积和功率无效率的,op-amp 306利用了相对大的器件面积并且消耗了相对大量的功率。另外,图3的基带滤波器架构由于op-amp 306的线性化而可能会具有有限的噪声性能。

[0041] 图4是基带滤波器架构的另一示例的图400。图4的基带滤波器可以包括被配置为将电流信号转换为电压信号的电流到电压双二次放大器404、第一晶体管406(例如,NMOS)、第一电阻器410、第二电阻器412、电容器414、第三电阻器416和第二晶体管408。

[0042] 来自诸如数模转换器 (DAC) 等器件模块的输入信号可以被施加到基带滤波器。信号可以是电流信号或电压信号。例如,信号可以是在图4中被表示为电压源V_{dd}和电流源402的DAC电流信号I₀。第一晶体管406的漏极可以基于I₀接收电流信号I₁。电流到电压双二次放大器404的非反相输入可以基于I₀接收电流信号I₂。电流到电压双二次放大器404的反相输入耦合到接地节点。

[0043] 电流到电压双二次放大器404可以将I₂转换为电压信号,电压信号然后可以被施加到第一晶体管406的栅极。第一晶体管406被配置为基于来自电流到电压双二次放大器404的电压信号来操作。因此当第一晶体管406操作时,第一晶体管406使电流信号I₁从第一晶体管406的漏极到源极流向第一电阻器410。流过晶体管406的电流信号I₁的量取决于由耦合到第一晶体管406的源极的第一电阻器410耗散的与I₁相关联的能量的量。在一方面中,流过第一晶体管406的电流信号I₁的量可以减少或增加由电流到电压双二次放大器404接收的电流信号I₂的量。

[0044] 来自电流到电压双二次放大器404的电压信号可以进一步流过第二电阻器412,以施加到第二晶体管408的栅极。第二晶体管408的栅极处的电压信号的量取决于由第二电阻器412耗散的与电压信号相关联的能量的量以及在耗散之后由电容器414存储的与电压信号相关联的能量的量。

[0045] 第二晶体管408被配置为基于施加到栅极的电压信号来操作。因此,当第二晶体管408操作时,第二晶体管408使输出电流信号I_{out}在第二晶体管408的漏极和源极之间流动。流过第二晶体管408的输出电流信号I_{out}的量取决于由耦合到第二晶体管408的源极的第三电阻器416耗散的与I_{out}相关联的能量的量。第二晶体管408的漏极耦合到器件模块,诸如混频器。因此,I_{out}可以被施加到这样的器件模块。

[0046] 在一方面中,第二晶体管408的大小是第一晶体管406的倍数。例如,第一晶体管406可以具有大小X,其中X是10、20或其他值。因此,第二晶体管408可以具有大小n*X,其中n是实数。

[0047] 在另一方面中,第一电阻器410的值是第三电阻器416的倍数。例如,第三电阻器416可以具有值R。因此,第一电阻器410可以具有值n*R,其中n是实数。

[0048] 在图4的基带滤波器架构中,DAC电流信号I₀被复制到混频器输入。由于第一晶体管406周围的反馈放大器,针对带内频率,I_{out}是I₁的线性副本,其中 $I_{out} = n * I_1 * (1 / (R1C1 * s + 1))$ 。由于使用较少的级和R1C1无源极,所以噪声性能得到改善。与图3的基带滤波器架构相比,面积和功耗也降低。然而,由于通过复制DAC电流信号I₀来将I_{out}线性化,所以图4的基带滤波器架构可能会经历带外抑制与可实现的失真水平之间的权衡。此外,滤波器带宽和R1C1可能会限制所实现的失真水平。

[0049] 图5是根据本公开的一些方面的用于使用主动反馈来线性化基带滤波器的装置的框图500。该装置(例如,基带滤波器)可以包括转换模块504、第一传导模块506和第二传导模块508。来自诸如数模转换器 (DAC) 等器件模块的输入信号可以被施加到装置。信号可以是电流信号或电压信号。例如,信号可以是在图5中被表示为电压源V_{dd}和电流源502的DAC电流信号I₀。

[0050] 第一传导模块被配置为基于I₀接收第一电流信号I₁。转换模块504被配置为基于I₀接收第二电流信号I₂。转换模块504还被配置为基于第二电流信号I₂生成电压信号,并且将

电压信号施加到第一传导模块506。由转换模块504接收的第二电流信号 I_2 的量取决于流过第一传导模块506的第一电流信号 I_1 的量。第二传导模块508被配置为基于电压信号来控制输出电流信号 I_{out} 。针对带内频率,输出电流信号 I_{out} 被控制为第一电流信号 I_1 的线性副本。

[0051] 图6是根据本公开的一些方面的用于使用主动反馈来线性化基带滤波器的图5的装置的电路图600。参考图5和6,转换模块504包括双二次放大器604,并且第一传导模块506包括第一电容器618、第一电阻器610和被配置为基于来自双二次放大器604的电压信号来操作的第一晶体管(例如,NMOS)606。

[0052] 双二次放大器604的非反相输入耦合到电流源502。第一晶体管606的漏极耦合到电流源502。第一晶体管606的栅极耦合到双二次放大器604的输出。第一晶体管606的源极耦合到第一电容器618的第一节点和第一电阻器610的第一节点。第一电容器618的第二节点和第一电阻器610的第二节点耦合到接地节点。

[0053] 第一晶体管606被配置为基于来自双二次放大器604的电压信号来操作。因此,当第一晶体管606操作时,第一晶体管606被配置为使第一电流信号 I_1 从第一晶体管606的漏极到源极流向第一电容器618和第一电阻器610。流过第一晶体管606的第一电流信号 I_1 的量取决于由第一电容器618存储的与第一电流信号 I_1 相关联的能量的量以及由第一电阻器610耗散的与第一电流信号 I_1 相关联的能量的量。在高频处,流过第一晶体管606的第一电流信号 I_1 的量减少了由双二次放大器604接收的第二电流信号 I_2 的量。高频可以是相对于所使用的特定通信频带而言的,例如相对于带内频率。如上所述,带内频率可以包括在定义的电信频带或信道内的任何频率集合。在一些示例中,带内频率可以包括用于语音、数据或二者的频率。在其他示例中,带内频率可以包括用于语音和/或数据和控制信令的频率。高频可以是例如高于定义的电信频带或信道内的特定频率集合中的最高频率的任何频率。

[0054] 仍然参考图5和6,第二传导模块508包括第二电阻器612、第二电容器614、第三电阻器616和第二晶体管608。第二电阻器612的第一节点耦合到双二次放大器604的输出和第一晶体管606的栅极。第二电阻器612的第二节点耦合到第二电容器614的第一节点和第二晶体管608的栅极。

[0055] 第二电容器614的第一节点耦合到第二电阻器612的第二节点和第二晶体管608的栅极。第二电容器614的第二节点耦合到接地节点。

[0056] 第三电阻器616的第一节点耦合到第二晶体管608的源极。第三电阻器616的第二节点耦合到接地节点。

[0057] 第二晶体管608的源极耦合到第三电阻器616的第一节点,并且输出电流信号 I_{out} 流过第二晶体管608的漏极。第二晶体管608的漏极耦合到器件模块,诸如混频器。因此, I_{out} 可以被施加到这样的器件模块。

[0058] 在一方面中,输出电流信号 I_{out} 基于双二次放大器604使电压信号跨越第二电阻器612流动以施加到第二晶体管608的栅极,而被控制为第一电流信号 I_1 的线性副本。第二晶体管608被配置为基于被施加到栅极的电压信号来操作。因此,当第二晶体管608操作时,第二晶体管608使输出电流信号 I_{out} 在第二晶体管608的漏极和源极之间流动。

[0059] 第二晶体管608的栅极处的电压信号的量取决于由第二电阻器612耗散的与电压信号相关联的能量的量以及在耗散之后由第二电容器614存储的与电压信号相关联的能量

的量。流过第二晶体管608的输出电流信号 I_{out} 的量取决于由第三电阻器616耗散的与输出电流信号 I_{out} 相关联的能量的量。

[0060] 在一方面中,第二晶体管608的大小是第一晶体管606的倍数。例如,第一晶体管606可以具有大小 X ,其中 X 是10、20或其他值。因此,第二晶体管608可以具有大小 $n*X$,其中 n 是实数。

[0061] 在另一方面中,第一电阻器610的值是第三电阻器616的倍数。例如,第三电阻器616可以具有值 R 。因此,第一电阻器610可以具有值 $n*R$,其中 n 是实数。

[0062] 在图5和6的基带滤波器架构中,DAC电流信号 I_0 被复制到混频器输入。针对带内频率, I_{out} 是 I_1 的线性副本,其中 $I_{out} = n*I_1*(1/(R1C1*s+1))$ 。通过在该架构中使用第一电容器 C_0 618,由双二次放大器604承载的电流在高频处被减小。因此,GM级的失真电流不会随着频率而下降,并且因此4FMOD功率不降低。与图4的基带滤波器架构相比,图5和6的基带滤波器架构提供了改进的带外抑制和4FMOD功率。

[0063] 图7是根据本公开的一些方面的用于线性化基带滤波器的方法的流程图。该方法可以由装置(例如,基带滤波器160或图5和6的基带滤波器)来执行。

[0064] 在框702,装置经由第一传导模块(例如,第一传导模块506)接收第一电流信号。在一个示例中,第一传导模块包括第一电容器(例如,第一电容器618)、第一电阻器(例如,第一电阻器610)和被配置为基于来自双二次放大器的电压信号来操作的第一晶体管(例如,第一晶体管606)。

[0065] 在框704,装置经由转换模块(例如,转换模块504)接收第二电流信号。在一个示例中,转换模块包括双二次放大器(例如,双二次放大器604)。双二次放大器的非反相输入耦合到电流源(例如,电流源502)。第一晶体管的漏极耦合到电流源,第一晶体管的栅极耦合到双二次放大器的输出,第一晶体管的源极耦合到第一电容器的第一节点和第一电阻的第一节点。第一电容器的第二节点和第一电阻器的第二节点耦合到接地节点。

[0066] 当第一晶体管基于来自双二次放大器的电压信号操作时,第一晶体管使第一电流信号从第一晶体管的漏极到源极流向第一电容器和第一电阻器。流过第一晶体管的第一电流信号的量取决于由第一电容器存储的与第一电流信号相关联的能量的量和由第一电阻器消散的与第一电流信号相关联的能量的量。在高频处,流经第一晶体管的第一电流信号的量减少了由双二次放大器接收的第二电流信号的量。

[0067] 在框706,该装置经由转换模块(例如,转换模块504)基于第二电流信号生成电压信号,并且将电压信号施加到第一传导模块。由转换模块接收的第二电流信号的量取决于流过第一传导模块的第一电流信号的量。参考图5和6,转换模块504包括双二次放大器604。双二次放大器604的非反相输入耦合到电流源502。

[0068] 在框708,该装置经由第二传导模块(例如,第二传导模块508)基于电压信号来控制输出电流信号,其中针对带内频率,输出电流信号被控制为第一电流信号的线性副本。在示例中,第二传导模块包括第二电阻器(例如,第二电阻器612)、第二电容器(例如,第二电容器614)、第三电阻器(例如,第三电阻器616)和第二晶体管(例如,第二晶体管608)。第二电阻器的第一节点耦合到双二次放大器的输出和第一晶体管的栅极。第二电阻器的第二节点耦合到第二电容器的第一节点和第二晶体管的栅极。第二电容器的第一节点耦合到第二电阻器的第二节点和第二晶体管的栅极。第二电容器的第二节点耦合到接地节点。第三电

阻器的第一节点耦合到第二晶体管的源极。第三电阻器的第二节点耦合到接地节点。第二晶体管的源极耦合到第三电阻器的第一节点。输出电流信号流过第二晶体管的漏极。在一方面中,通过以下操作将输出电流信号控制为第一电流信号的线性副本:使来自双二次放大器的电压信号跨越第二电阻器流动以施加到第二晶体管的栅极,并且基于被施加到第二晶体管的栅极的电压信号来操作第二晶体管并且使输出电流信号在第二晶体管的漏极和源极之间流动。第二晶体管的栅极处的电压信号的量取决于由第二电阻器耗散的与电压信号相关联的能量的量以及在耗散之后由第二电容器存储的与电压信号相关联的能量的量。流过第二晶体管的输出电流信号的量取决于由第三电阻器耗散的与输出电流信号相关联的能量的量。

[0069] 在另一方面中,第二晶体管的大小是第一晶体管的大小的 n 倍,其中 n 是实数。此外,第一电阻器的值是第三电阻器的值的 n 倍,其中 n 是实数。

[0070] 再次参考图5和6,装置(例如,基带滤波器160)可以包括转换模块504、第一传导模块506和第二传导模块508中的一个或多个以及上面描述的对应于相应模块的电路元件。该装置包括用于接收第一电流信号的第一传导部件。该装置还包括转换部件,转换部件用于接收第二电流信号、基于第二电流信号生成电压信号、以及将电压信号施加到第一传导部件。由转换部件接收的第二电流信号的量取决于流过第一传导部件的第一电流信号的量。该装置还包括用于基于电压信号来控制输出电流信号的第二传导部件。针对带内频率,输出电流信号被控制为第一电流信号的线性副本。上述部件可以是转换模块504、第一传导模块506、第二传导模块508、对应于相应模块的电路元件、数据处理器/控制器210、计算机可读介质(即,存储器212)和/或被配置为执行由上述装置所述的功能的计算机可读介质(即,存储器216)中的一个或多个。

[0071] 再次参考图5,用于使用主动反馈来线性化基带滤波器的装置可以执行图7所示的方法。图5还提供了图示出示例性装置中的不同模块/装置/部件之间的数据流的概念数据流程图。该装置可以是基带滤波器、基带滤波器的一部分、基带滤波器线性化器、或与基带滤波器相关的控制电路的一部分。在一些示例中,包括该装置的基带滤波器可以是诸如图2的无线设备200等无线设备、UE或诸如eNB等基站的子部分。如上所述,示例装置包括被配置为接收第一电流信号的转换模块504(图7的框702)。该示例装置还包括被配置为接收第二电流信号的第一传导模块506(图7的框704)。第一传导模块506基于第二电流信号生成电压信号,并且将电压信号施加到第一传导模块(图7的框706)。由转换模块504接收的第二电流信号的量可以取决于流过第一传导模块506的第一电流信号的量。示例装置还包括被配置为基于电压信号来控制输出电流信号的第二传导模块508(图7的框708)。在一些示例中,针对带内频率,输出电流信号被控制为第一电流信号的线性副本。

[0072] 该装置可以包括执行上述图7的流程图中的算法的每个块的附加模块。这样,上述图7的流程图中的每个块可以由模块执行,并且该装置可以包括这些模块中的一个或多个。这些模块可以是被特别地配置为执行所述处理/算法的一个或多个硬件部件,可以由被配置为执行所述处理/算法的处理器来实现,可以存储在计算机可读介质内用于由处理器来实现,或其某种组合。

[0073] 应当理解,所公开的过程中的步骤的具体顺序或层次是示例性方法的说明。可以理解,基于设计偏好,可以重新排列过程中的步骤的具体顺序或层次。此外,可以组合或省

略一些步骤。伴随的方法权利要求以样本顺序呈现各种步骤的元素,并不意味着限于所呈现的特定顺序或层次。

[0074] 在一些示例中,用于接收第一电流信号的第一传导部件可以包括图5的第一传导模块506。在其他示例中,第一传导部件可以包括图6的第一电容器618、第一电阻器610和被配置为基于来自双二次放大器的电压信号来操作的第一晶体管606。

[0075] 在一些示例中,用于接收第二电流信号、基于第二电流信号生成电压信号并且将电压信号施加到第一传导部件的转换部件可以包括图5的转换模块504。在其他示例中,转换部件可以包括图6的双二次放大器604。双二次放大器的非反相输入耦合到电流源502。第一晶体管的漏极耦合到电流源,第一晶体管的栅极耦合到双二次放大器的输出,并且第一晶体管的源极耦合到第一电容器的第一节点和第一电阻器的第一节点。第一电容器的第二节点和第一电阻器的第二节点耦合到接地节点。

[0076] 在一些示例中,用于基于电压信号来控制输出电流信号的第二传导部件可以包括图5的第二传导模块508。在其他示例中,第二传导模块包括第二电阻器(例如,第二电阻器612)、第二电容器(例如,第二电容器614)、第三电阻器(例如,第三电阻器616)和第二晶体管(例如,第二晶体管608)。

[0077] 提供以上描述以使本领域任何技术人员能够实践本文中描述的各个方面。对于这些方面的各种修改对于本领域技术人员将是显而易见的,并且本文中定义的一般原理可以应用于其他方面。因此,权利要求不旨在限于本文中所示的各方面,而是被赋予与语言权利要求一致的全部范围,其中除非这样具体陈述,否则对单数形式的元素的引用并不表示“仅一个”,而是表示“一个或多个”。除非另有特别说明,否则术语“一些”是指一个或多个。本领域普通技术人员已知或稍后公知的贯穿本公开描述的各个方面的元素的所有结构和功能等同物通过引用明确地并入本文,并且旨在被权利要求所涵盖。此外,本文中公开的任何内容均布置在奉献给公众,不管无论这样的公开是否在权利要求中被明确地陈述。除非使用短语“用于…的部件”明确地叙述了要素,否则没有要求权利要素被解释为装置加功能。

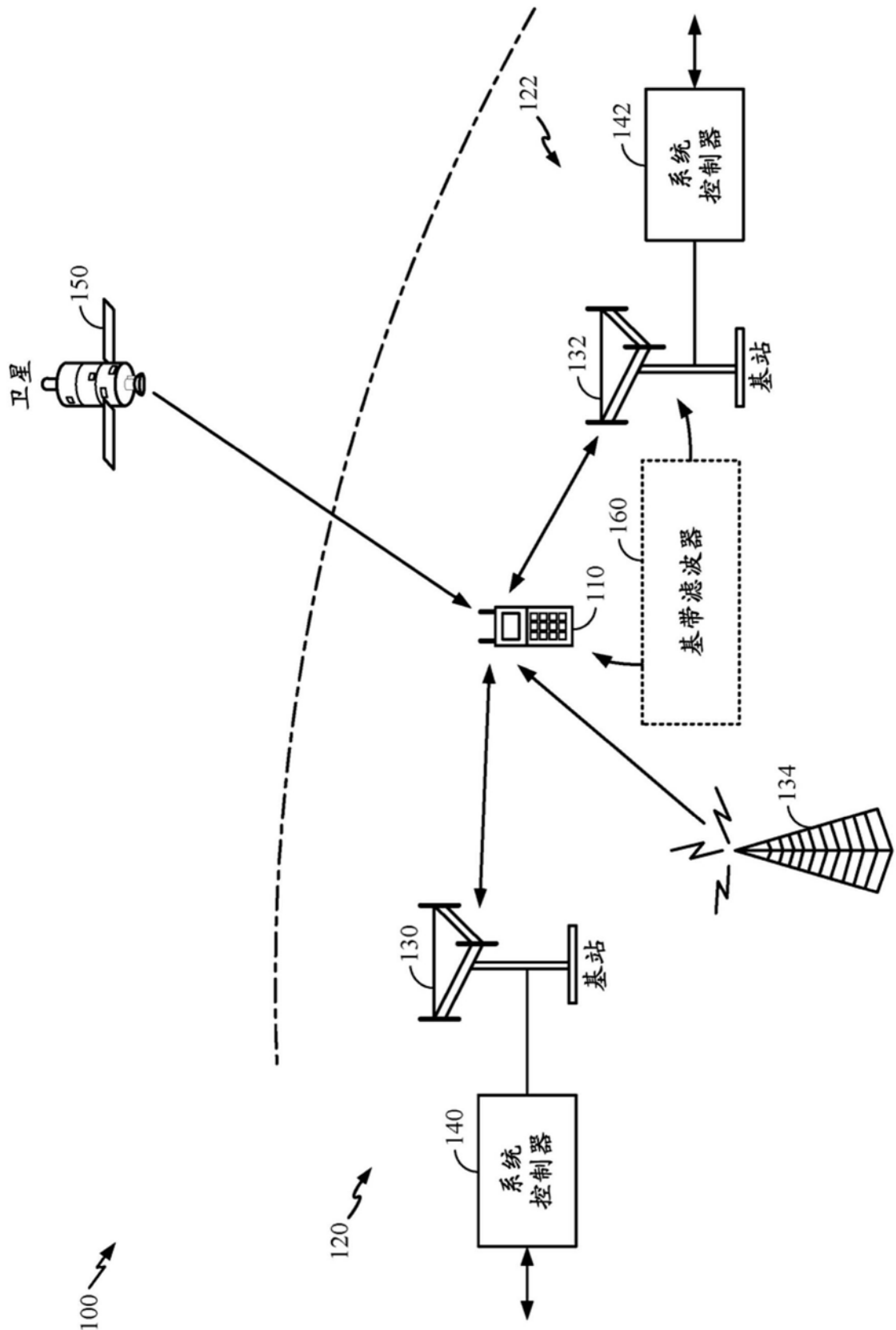


图1

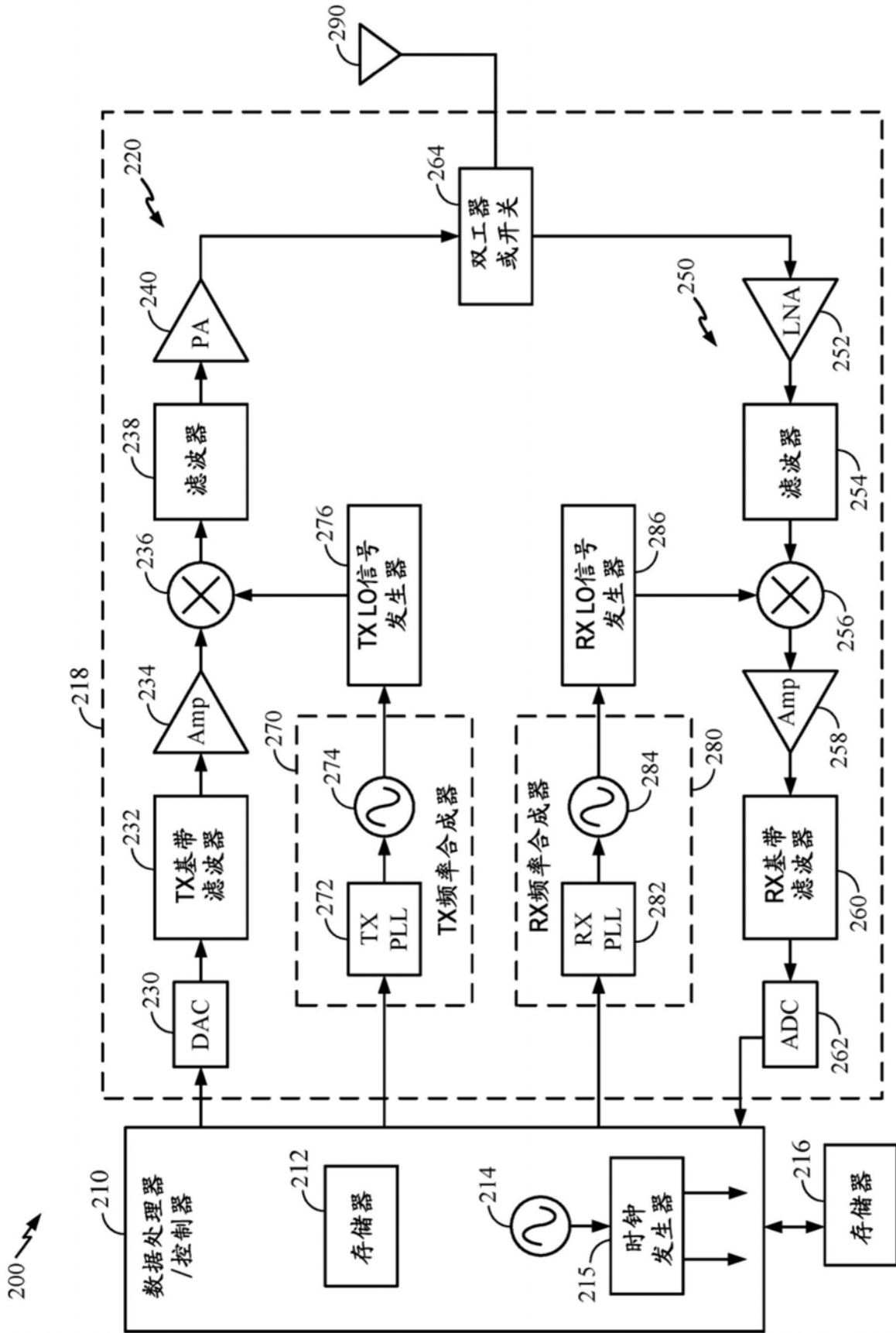
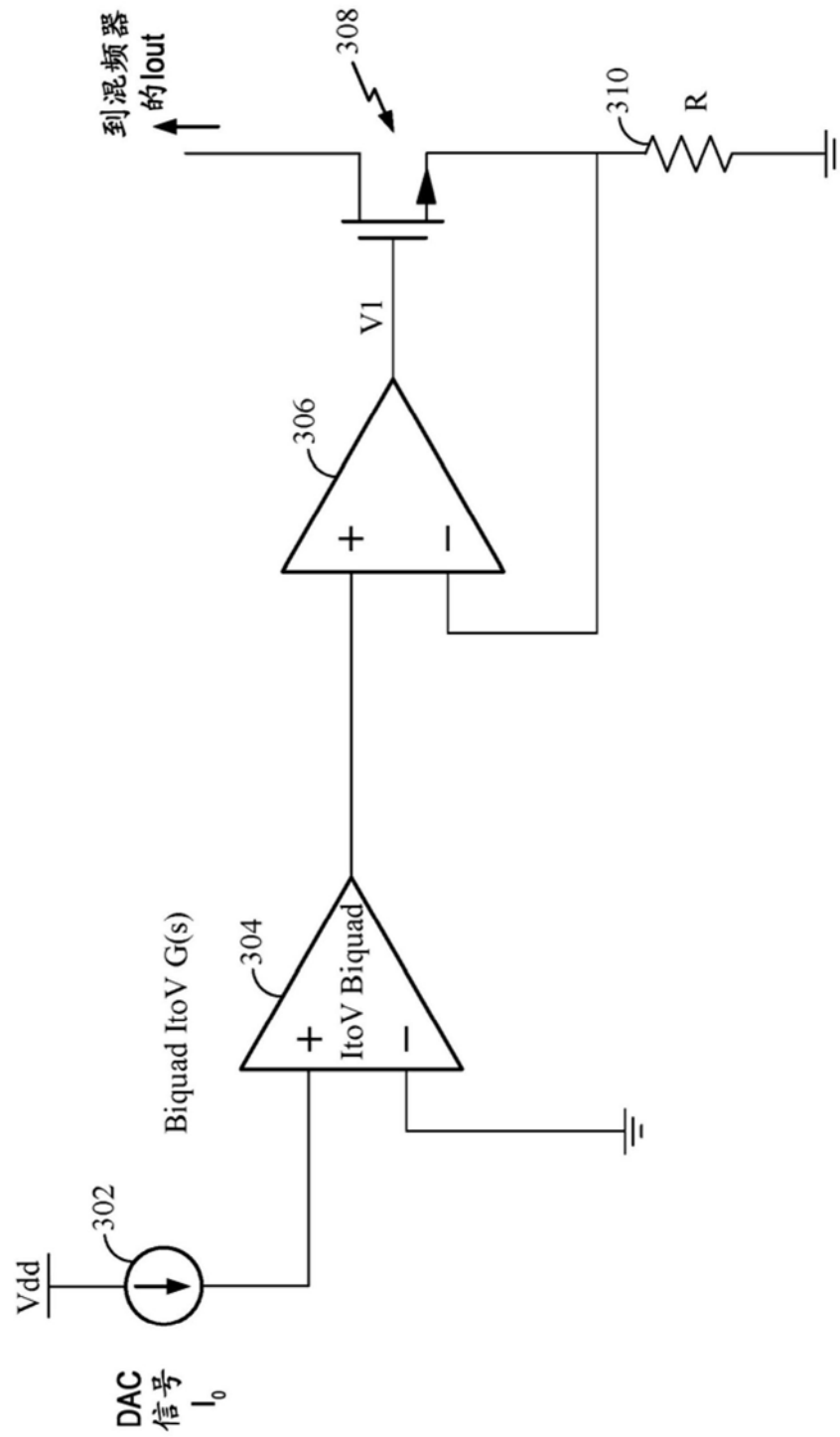


图2



300 ↗

图3

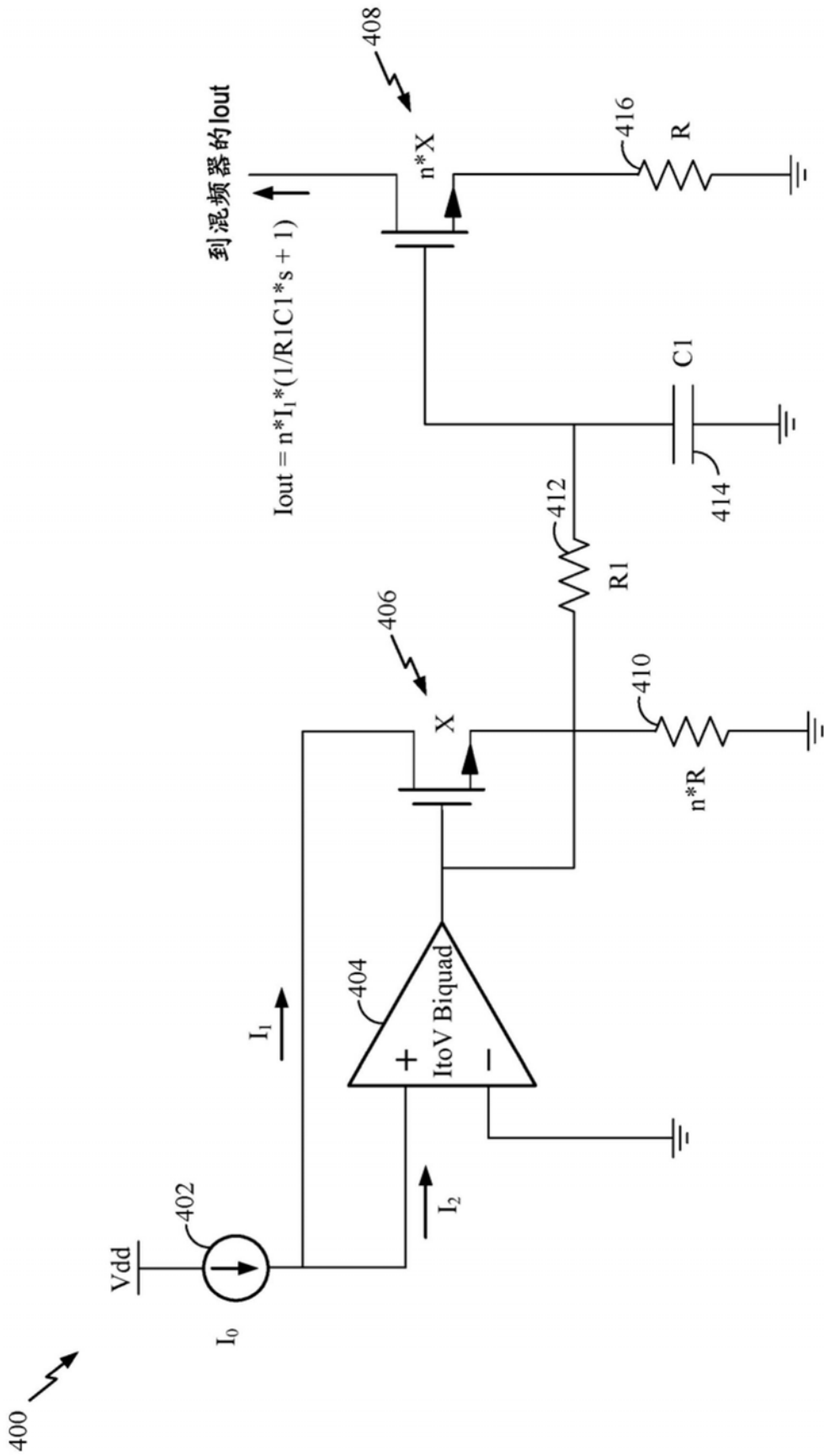


图4

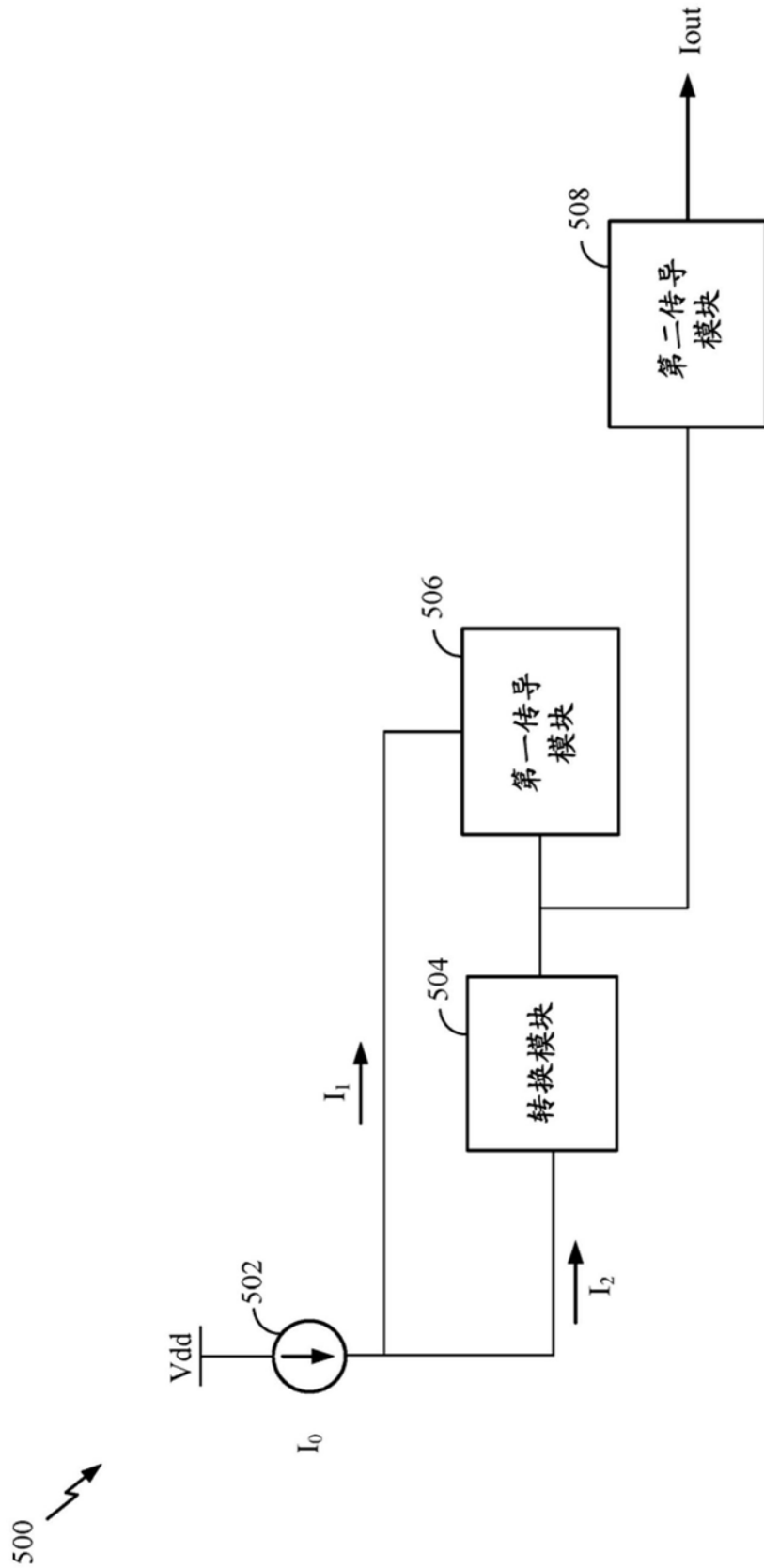


图5

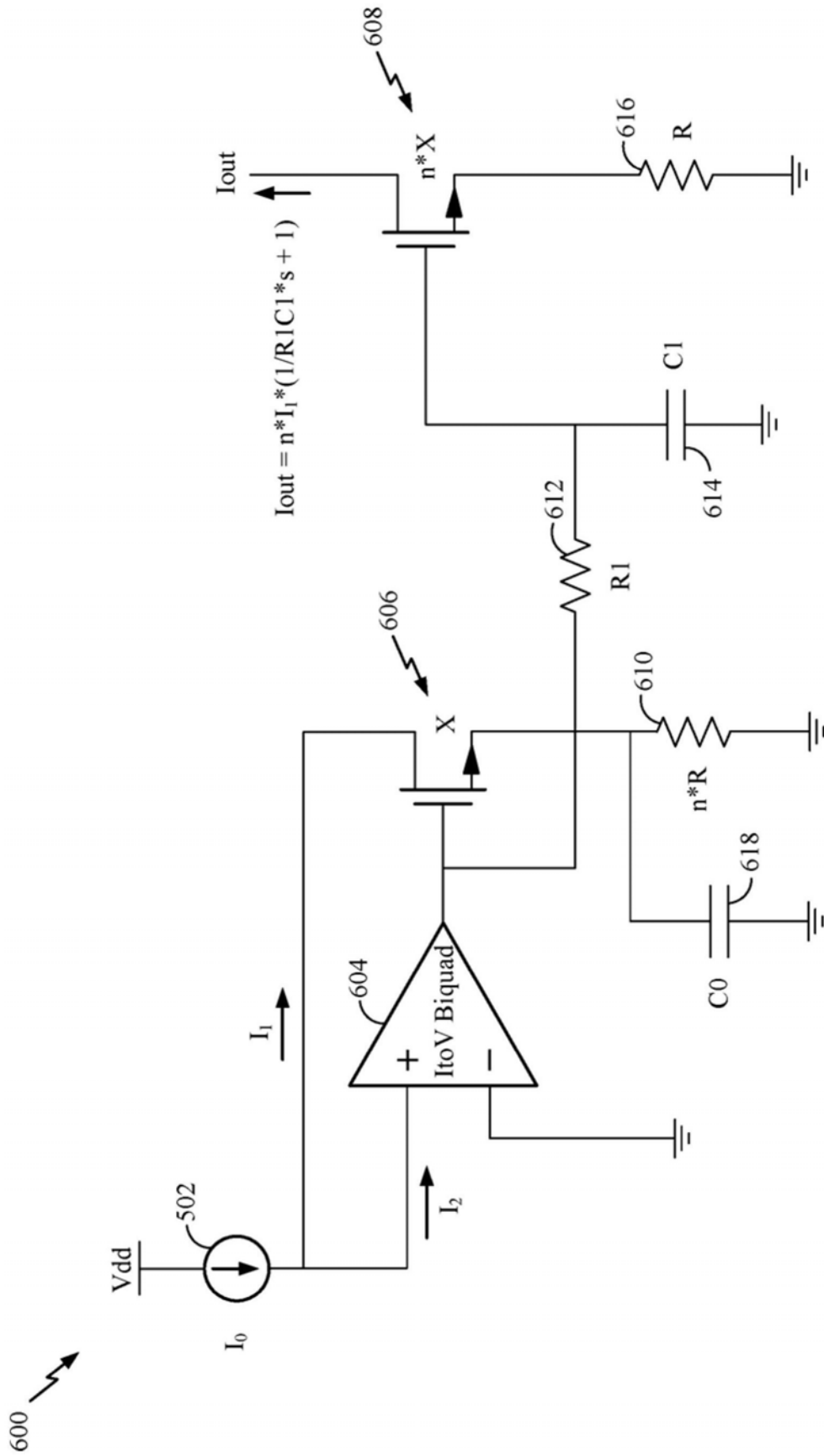


图6

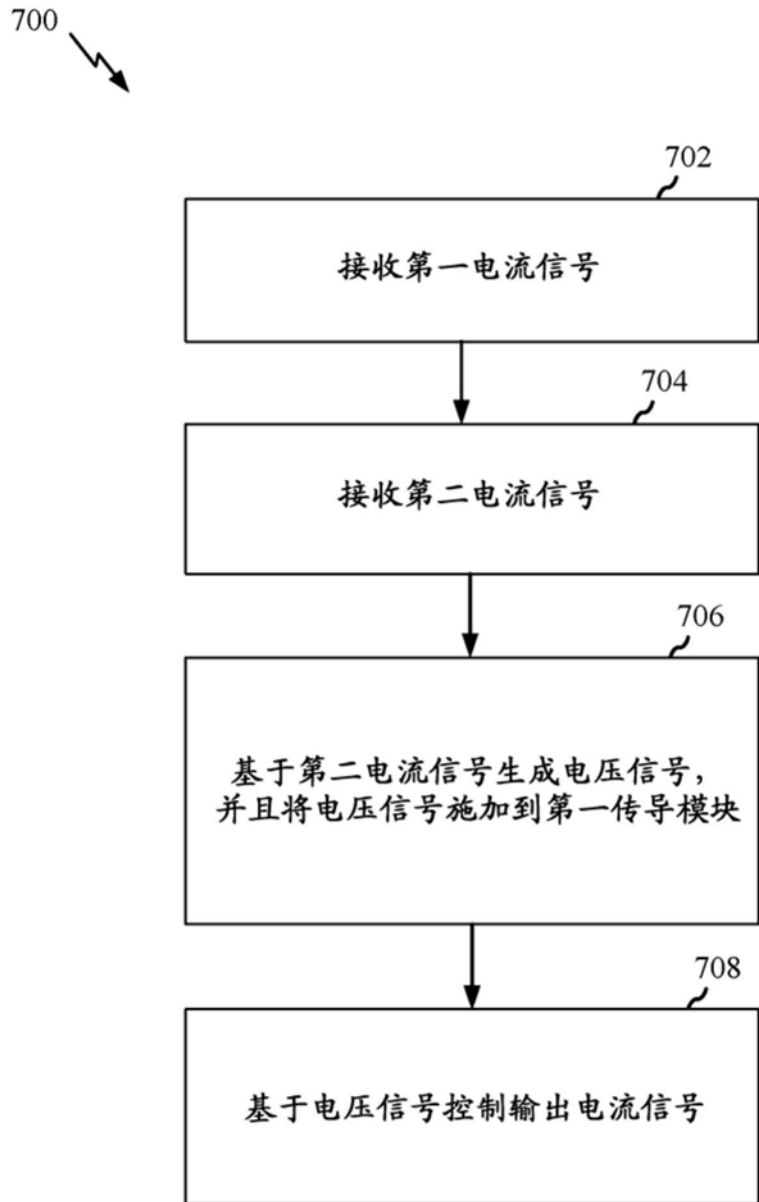


图7