



(12) 发明专利

(10) 授权公告号 CN 101589467 B

(45) 授权公告日 2012. 05. 30

(21) 申请号 200880002910. 6

(22) 申请日 2008. 01. 24

(30) 优先权数据

014533/2007 2007. 01. 25 JP

086418/2007 2007. 03. 29 JP

(85) PCT申请进入国家阶段日

2009. 07. 23

(86) PCT申请的申请数据

PCT/JP2008/051594 2008. 01. 24

(87) PCT申请的公布数据

W02008/091023 EN 2008. 07. 31

(73) 专利权人 兆装微股份有限公司

地址 日本东京都

(72) 发明人 河野一郎 若林猛 三原一郎

(74) 专利代理机构 永新专利商标代理有限公司

72002

代理人 王琼先 王永建

(51) Int. Cl.

H01L 23/485 (2006. 01)

(56) 对比文件

US 2006214296 A1, 2006. 09. 28, 全文.

US 2004094842 A1, 2004. 05. 20, 说明书第 57-67 段、附图 1-8.

US 5391397 A, 1995. 02. 21, 全文.

审查员 杨春光

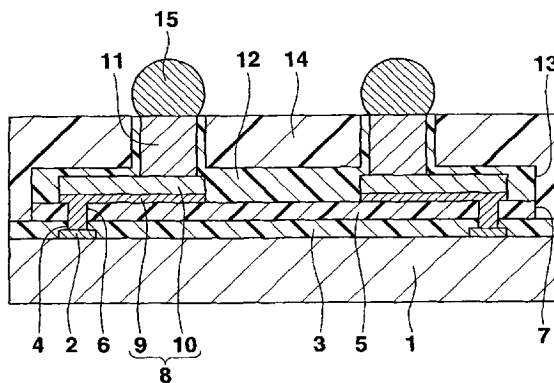
权利要求书 1 页 说明书 10 页 附图 31 页

(54) 发明名称

包括电迁移防护膜的半导体装置及其制造方法

(57) 摘要

一种半导体装置包括半导体衬底、设置在半导体衬底的一侧上并具有连接焊盘部分的多个布线、以及分别设置在布线的连接焊盘部分上的多个柱状电极, 每个柱状电极都包括外周表面和顶表面。电迁移防护膜设置在至少布线的表面上。密封膜绕柱状电极的外周表面设置。



1. 一种半导体装置制造方法,包括:
在半导体衬底的上方形成保护膜;
形成设置在保护膜上的多个布线;
在布线的连接焊盘部分上形成柱状电极;
在布线的表面上、在柱状电极的表面上以及在保护膜上形成电迁移防护膜;
在电迁移防护膜上形成包括二氧化硅的密封膜;以及
研磨包括在柱状电极的上表面上形成的电迁移防护膜的密封膜的上表面一侧来将其去除,以露出柱状电极的上表面和形成在柱状电极的外周表面上的电迁移防护膜的上表面,使柱状电极的上表面和密封膜的上表面基本上处于一个平面。
2. 如权利要求 1 所述的半导体装置制造方法,其特征在于,由包括铜的金属制成布线,并且由铜制成柱状电极。
3. 如权利要求 1 所述的半导体装置制造方法,其特征在于,电迁移防护膜由聚酰亚胺树脂或 PBO 树脂构成,密封膜由环氧树脂构成。

包括电迁移防护膜的半导体装置及其制造方法

技术领域

[0001] 本发明涉及包括电迁移防护膜的半导体装置及其制造方法。

背景技术

[0002] 在日本专利申请 KOKAI 公开 No. 2004-207306 中描述了一种被称为芯片尺寸封装 (CSP) 的半导体装置。该半导体装置包括半导体衬底, 所述衬底具有设置在其上表面上的多个连接焊盘。在设置于半导体衬底上的绝缘膜的上表面上, 设置多个布线, 使得它们与相应的连接焊盘电连接。柱状电极设置在这些布线的连接焊盘部分的相应上表面上。密封膜设置在布线和绝缘膜的上表面上, 使得该密封膜的上表面与柱状电极的上表面平齐。焊球分别设置在柱状电极的上表面上。

[0003] 在上述常规半导体装置中, 直接封盖布线的密封膜由环氧树脂制成, 从而存在布线中的金属 (铜) 离子因发生电迁移而扩散到密封膜内的问题, 这是在布线之间引发短路的一个因素。

[0004] 此外, 其中的填料由例如硅石制成的环氧树脂可以作为密封膜的材料。在这种半导体装置中, 布线可能会受到填料的机械损伤。为了防止布线因机械损伤而断裂, 存在布线的小型化受到限制的问题。

发明内容

[0005] 因此本发明的目的是提供一种半导体装置及其制造方法, 其可以防止布线之间因电迁移而引发的短路以及即使在包含填料的树脂被用作密封膜材料的情况下也可以防止布线很容易地受到填料的机械损伤。

[0006] 根据本发明权利要求 1 的一方面的半导体装置包括:

[0007] 半导体衬底;

[0008] 设置在半导体衬底的一侧并具有连接焊盘部分的多个布线;

[0009] 分别设置在布线的连接焊盘部分上的多个柱状电极, 这些柱状电极每个都包括外周表面和顶表面;

[0010] 至少设置在布线的表面上的电迁移防护膜; 以及

[0011] 绕柱状电极的外周表面设置的密封膜。

[0012] 根据本发明权利要求 6 的第二方面的一种半导体装置, 包括:

[0013] 半导体衬底;

[0014] 设置在半导体衬底的上侧的多个布线;

[0015] 设置在布线的表面上并在与布线的连接焊盘部分相对应的部分具有开口的无机绝缘膜;

[0016] 设置在无机绝缘膜的上表面上以及半导体衬底的上侧上并在与布线的连接焊盘部分相对应的部分具有开口的由有机树脂制成的外套膜; 以及

[0017] 设置在无机绝缘膜的开口中以及外套膜的开口之中和上方并与布线的连接焊盘

部分电连接的多个柱状电极。

- [0018] 根据本发明第三方面的本发明的制造方法,包括:
- [0019] 在半导体衬底的上侧上形成多个布线;
- [0020] 在布线的连接焊盘部分上形成多个柱状电极;
- [0021] 在布线的表面上、在柱状电极的表面上以及在半导体衬底的上侧上形成电迁移防护膜;
- [0022] 在电迁移防护膜上形成密封膜;以及
- [0023] 研磨密封膜的上表面一侧以露出柱状电极的上表面。
- [0024] 根据本发明第四方面的本发明的制造方法,包括:
- [0025] 在半导体衬底的上侧上形成多个布线;
- [0026] 在布线的连接焊盘部分上形成多个柱状电极;
- [0027] 在布线的表面上、在柱状电极的表面上以及在半导体衬底的上侧上形成电迁移防护膜;
- [0028] 去除形成在柱状电极的上部的表面上的电迁移防护膜;
- [0029] 在电迁移防护膜和柱状电极上形成密封膜;以及
- [0030] 研磨密封膜的上表面一侧以露出柱状电极的上表面。
- [0031] 根据本发明第五方面的半导体装置制造方法,包括:
- [0032] 在半导体衬底的上侧上形成多个布线;
- [0033] 在布线的表面上形成无机绝缘膜,该无机绝缘膜在与布线的连接焊盘部分相对应的部分具有开口;
- [0034] 在半导体衬底的上侧以及在无机绝缘膜上形成由有机树脂制成的外套膜,所述外套膜在与布线的连接焊盘部分相对应的部分具有开口;以及
- [0035] 通过电解电镀在无机绝缘膜的开口中以及在外套膜的开口之中和上方形成柱状电极。
- [0036] 根据本发明,电迁移防护膜设置在至少布线的表面上,并且因此可以防止由电迁移引发的布线之间的短路。而且,电迁移防护膜起到保护膜的作用,这样即使在包含填料的树脂被作为密封膜材料的情况下也可以防止布线很容易地受到填料的机械损伤。

附图说明

- [0037] 图 1 是作为本发明第一实施方式的半导体装置的剖视图;
- [0038] 图 2 是在制造图 1 所示的半导体装置的方法的一个实例中的初始制备组件的剖视图;
- [0039] 图 3 是图 2 之后的步骤的剖视图;
- [0040] 图 4 是图 3 之后的步骤的剖视图;
- [0041] 图 5 是图 4 之后的步骤的剖视图;
- [0042] 图 6 是图 5 之后的步骤的剖视图;
- [0043] 图 7 是图 6 之后的步骤的剖视图;
- [0044] 图 8 是图 7 之后的步骤的剖视图;
- [0045] 图 9 是图 8 之后的步骤的剖视图;

- [0046] 图 10 是图 9 之后的步骤的剖视图；
- [0047] 图 11 是作为本发明第二实施方式的半导体装置的剖视图；
- [0048] 图 12 是在制造图 11 所示半导体装置的方法的一个实例中的预定步骤的剖视图；
- [0049] 图 13 是图 12 之后的步骤的剖视图；
- [0050] 图 14 是作为本发明第三实施方式的半导体装置的剖视图；
- [0051] 图 15 是在制造图 14 所示的半导体装置的方法的一个实例中的初始制备的组件的剖视图；
- [0052] 图 16 是图 15 之后的步骤的剖视图；
- [0053] 图 17 是图 16 之后的步骤的剖视图；
- [0054] 图 18 是图 17 之后的步骤的剖视图；
- [0055] 图 19 是图 18 之后的步骤的剖视图；
- [0056] 图 20 是图 19 之后的步骤的剖视图；
- [0057] 图 21 是图 20 之后的步骤的剖视图；
- [0058] 图 22 是图 21 之后的步骤的剖视图；
- [0059] 图 23 是图 22 之后的步骤的剖视图；
- [0060] 图 24 是图 23 之后的步骤的剖视图；
- [0061] 图 25 是图 24 之后的步骤的剖视图；
- [0062] 图 26 是作为本发明第四实施方式的半导体装置的剖视图；
- [0063] 图 27 是在制造图 26 所示半导体装置的方法的一个实例中的预定步骤的剖视图；
- [0064] 图 28 是图 27 之后的步骤的剖视图；
- [0065] 图 29 是图 28 之后的步骤的剖视图；
- [0066] 图 30 是图 29 之后的步骤的剖视图；
- [0067] 图 31 是图 30 之后的步骤的剖视图；
- [0068] 图 32 是图 31 之后的步骤的剖视图；
- [0069] 图 33 是图 32 之后的步骤的剖视图；以及
- [0070] 图 34 是作为本发明第五实施方式的半导体装置的剖视图。

具体实施方式

[0071] （第一实施方式）

[0072] 图 1 表示作为本发明第一实施方式的半导体装置的剖视图。该半导体装置被称为 CSP, 并包括硅衬底（半导体衬底）1。集成电路（未示出）设置在硅衬底 1 的上表面之上或之中, 并且由金属（例如铝基金属）制成的多个连接焊盘 2 设置在硅衬底 1 的上表面的周边部分, 使得这些连接焊盘与集成电路电连接。

[0073] 由无机材料（例如氧化硅或氮化硅）制成的绝缘膜 3 设置在除连接焊盘 2 的中心之外的连接焊盘 2 的上表面上以及硅衬底 1 的上表面上。连接焊盘 2 的中心通过设置在绝缘膜 3 上的开口 4 而露出。由无机材料（例如聚酰亚胺树脂或聚对苯撑苯并二噁唑 (PBO) 树脂制成的电绝缘保护膜 5 设置在绝缘膜 3 的上表面上。开口 6 设置在保护膜 5 的与绝缘膜 3 的开口 4 相对应的部分中。凹部或凹槽 7 设置在保护膜 5 的周边部分。

[0074] 多个布线 8 设置在保护膜 5 的上表面上。每个布线 8 都具有双层结构, 其由例如

由设置在保护膜 5 的上表面上的铜制成的基础金属层 9 和由设置在基础金属层 9 的上表面上的铜制成的上金属层 10 组成。布线 8 的一端通过绝缘膜 3 和保护膜 5 的对准的开口 4, 6 与连接焊盘 2 电连接。由铜制成的柱状电极 11 设置在布线 8 的另一端上或连接焊盘部分的上表面上。

[0075] 由聚酰亚胺树脂或 PBO 树脂制成并部分圆柱形地突出以封盖柱状电极 11 的外周表面的电迁移防护膜 12 设置在布线 8 的表面上以及保护膜 5 的上表面上。凹部 13 在与保护膜 5 的凹部 7 相对应的部分中设置在电迁移防护膜 12 的周边部分上。因此,保护膜 5 的外表面优选与电迁移防护膜 12 的外表面平齐。

[0076] 在绝缘膜 3 的通过保护膜 5 和电迁移防护膜 12 的凹部 7, 13 露出的上表面上以及在电迁移防护膜 12 的上表面上设置由环氧树脂制成的密封膜 14, 所述环氧树脂包含由例如硅石制成的填料, 使得所述密封膜 14 的上表面可以与柱状电极 11 的上表面平齐。该密封膜 14 通过电迁移防护膜 12 的圆柱形突起封闭柱状电极 11 的侧表面。焊球 15 分别设置在相应柱状电极 11 的上表面上。

[0077] 下面, 将描述制造所述半导体装置的方法的一个实例。首先, 如图 2 所示, 制备这样的组件, 其中在处于晶片状态下的硅衬底 (下文称为半导体晶片 21) 的上侧上形成由铝基金属制成的连接焊盘 2、由例如氧化硅或氮化硅制成的绝缘膜 3 以及由例如聚酰亚胺树脂或 PBO 树脂制成的保护膜 5, 并且通过穿过绝缘膜 3 和保护膜 5 形成的开口 4, 6 露出连接焊盘 2 的中心。

[0078] 在这种情况下, 具有预定功能的集成电路 (未示出) 形成在半导体晶片 21 的上表面的形成半导体装置的区域中, 并且每组连接焊盘 2 与形成在相应部分中的集成电路中的每一个电连接。在图 2 中, 由附图标记 22 表示的区域与划线相对应。沿晶片 21 的上表面延伸的凹部或凹槽 7 形成在保护膜 5 的与划线 22 相对应的部分中并形成在其两侧。

[0079] 接着, 如图 3 所示, 基础金属层 9 形成在连接焊盘 2 的通过绝缘膜 3 和保护膜 5 的开口 4, 6 露出的中心上表面上、绝缘膜 3 上、以及保护膜 5 的整个上表面上。该基础金属层 9 的形成方法和传导材料不受限制, 并且可以仅是通过无电镀形成的铜层, 可以仅是通过溅射形成的铜层, 或者可以是通过在薄膜层 (例如通过溅射形成的钛层) 上进行溅射形成的铜层。

[0080] 接着, 电镀抗蚀膜形成膜形成在基础金属层 9 的上表面上, 并且该膜被构图以形成电镀抗蚀膜 23。开口 24 形成在电镀抗蚀膜 23 的与形成上金属层 10 的区域相对应的部分中。之后, 利用基础金属层 9 作为电镀电流通路实施具有铜的电解电镀, 由此在基础金属层 9 的处于电镀抗蚀膜 23 的开口 24 中的部分的上表面上形成上金属层 10。随后, 去除电镀抗蚀膜 23。

[0081] 接着, 如图 4 所示, 电镀抗蚀膜形成膜形成在上金属层 10 和基础金属层 9 的上表面上, 并且该膜被构图以形成电镀抗蚀膜 25。在这种情况下, 开口 26 形成在电镀抗蚀膜 25 的与形成上金属层 10 的连接焊盘部分也就是柱状电极 11 的区域相对应的部分中。之后, 利用基础金属层 9 作为电镀电流通路实施具有铜的电解电镀, 使得柱状电极 11 形成在上金属层 10 的处于电镀抗蚀膜 25 的开口 26 中的连接焊盘部分的相应上表面上。

[0082] 接着, 去除电镀抗蚀膜 25, 并随后利用上金属层 10 作为掩模刻蚀和去除未处于上金属层 10 下方的区域的基础金属层 9。因而, 基础金属层 9 如图 5 所示仅保留在上金属层

10 的下方。在这种状态下,布线 8 由基础金属层 9 和形成在基础金属层 9 的上表面上的上金属层 10 构成。

[0083] 接着,通过适当方法(例如旋转涂敷法)在布线 8 的表面上、在柱状电极 11 的外周表面(上表面和外周侧表面)上以及在保护膜 5 的上表面上形成由例如聚酰亚胺树脂或 PBO 树脂制成的电迁移防护膜 12。之后,如图 6 所示,通过光刻法在电迁移防护膜 12 的与保护膜 5 的凹部 7 相对应的部分形成凹部 13。

[0084] 接着,如图 7 所示,例如通过丝网印刷法或旋转涂敷法在通过保护膜 5 和电迁移防护膜 12 的凹部 7,13 露出的绝缘膜 3 的上表面和电迁移防护膜 12 的上表面上形成由例如环氧树脂制成的密封膜 14,所述环氧树脂包括由例如硅石制成的填料,使得该密封膜 14 的厚度可以比柱状电极 11 的高度(包括电迁移防护膜 12 的形成在柱状电极 11 的上表面上的部分的厚度)更大。

[0085] 接着,密封膜 14 的上表面一侧得到适当研磨和去除,以如图 8 所示露出柱状电极 11 的上表面以及电迁移防护膜 12 的形成在柱状电极 11 的外周表面上的圆柱形部分的上表面,并使包括这些露出表面的密封膜 14 的上表面变平。

[0086] 接着,如图 9 所示,焊球 15 形成在相应柱状电极 11 的上表面上。之后,如图 10 所示,沿切线 22 切割半导体晶片 21、绝缘膜 3 和密封膜 14,由此获得图 1 所示的多个半导体装置。

[0087] 在由此获得的半导体装置中,布线 8 的表面(上表面和侧表面)和柱状电极 11 的外周表面覆盖有由例如聚酰亚胺树脂或 PBO 制成的电迁移防护膜 12,如图 1 所示。因此,在布线之间不会产生任何电迁移,由此可以防止因布线 8 的电迁移而产生的短路。

[0088] 此外,在图 1 所示的半导体装置中,布线 8 的表面覆盖有由例如聚酰亚胺树脂或 PBO 树脂制成的电迁移防护膜 12,使得即使在包括由例如硅石制成的填料的环氧树脂被用作密封膜 14 的材料的情况下布线 8 也不会很容易受到填料的机械损伤。

[0089] 在图 1 所示的半导体装置中,柱状电极 11 的整个外周表面覆盖有电迁移防护膜 12,并且焊球 15 仅设置在柱状电极 11 的上表面上,使得电迁移防护膜 12 的覆盖柱状电极 11 的外周表面的圆柱形部分的上表面在密封膜 14 的上表面中露出。在这种情况下,如果电迁移防护膜 12 由聚酰亚胺树脂或 PBO 树脂制成,抗潮可靠性因这些树脂具有吸湿性而降低。因此下面将描述可以提高抗潮可靠性的本发明的第二实施方式。

[0090] (第二实施方式)

[0091] 图 11 表示作为本发明第二实施方式的半导体装置的剖视图。该半导体装置与图 1 所示的半导体装置的不同之处在于柱状电极 11 的下外周表面覆盖有电迁移防护膜 12,并且柱状电极 11 的上外周表面覆盖有密封膜 14,使得电迁移防护膜 12 的圆柱形部分的上表面在密封膜 14 的上表面中不露出。

[0092] 下面,将描述制造该半导体装置的方法的一个实例。在这种情况下,在图 6 所示的步骤之后,通过例如旋转涂敷法在绝缘膜 3 的通过保护膜 5 和电迁移防护膜 12 的凹部或凹槽 7,13 露出的上表面上以及在电迁移防护膜 12 上除如图 12 所示形成在柱状电极 11 的外周表面上的电迁移防护膜 12 的圆柱形部分的顶部之外的部分的上表面上形成抗蚀膜 41。在这种情况下,抗蚀膜 41 的形成在电迁移防护膜 12 的上表面上的部分的厚度是柱状电极 11 的高度的大致一半。

[0093] 接着,电迁移防护膜 12 的形成在柱状电极 11 的上外周表面上并比抗蚀膜 41 的上表面突出更高的圆柱形部分得到刻蚀和去除,使得柱状电极 11 的比抗蚀膜 41 的上表面突出更高的上外周表面如图 13 所示露出。随后,与上述第一实施方式中的制造方法一样,通过密封膜形成步骤、焊球形成步骤以及划线步骤如图 11 所示获得结构为柱状电极 11 的上外周表面覆盖有密封膜 14 的多个半导体装置。

[0094] 在由此获得的半导体装置中,柱状电极 11 的上外周表面以及由此还有电迁移防护膜 12 的圆柱形部分的上表面如图 11 所示覆盖有由不透水的环氧树脂制成的密封膜 14,使得抗潮可靠性得到提高。在这种情况下,当密封膜 14 由包含例如硅石制成的填料的环氧树脂制成时,也可以提高抗潮可靠性。

[0095] (第三实施方式)

[0096] 图 14 表示作为本发明的第三实施方式的半导体装置的剖视图。该半导体装置被称为 CSP,并包括硅衬底(半导体衬底)1。集成电路(未示出)设置在硅衬底 1 的上表面上,并且由金属(例如铝基金属)制成的多个连接焊盘 2 设置在硅衬底 1 的上表面的周边部分,使得这些连接焊盘与集成电路相连。

[0097] 由包含作为主要成分的氧化硅或氮化硅的无机材料制成的第一无机绝缘膜 16 设置在除了连接焊盘 2 的中心之外的连接焊盘 2 的上表面上以及硅衬底 1 的上表面上。连接焊盘 2 的中心通过设置在第一无机绝缘膜 16 上的开口 4 露出。由有机材料(例如聚酰亚胺树脂或环氧树脂)制成的有机保护膜(有机绝缘膜)40 设置在第一无机绝缘膜 16 的上表面上。开口 6 设置在有机保护膜 40 的与第一无机绝缘膜 16 的开口 4 相对应的部分中。

[0098] 由例如铜制成的基础金属层 9 设置在有机保护膜 40 的上表面上。由铜制成的上电极层 10 设置在基础金属层 9 的整个上表面上,并且这些层构成布线 8。布线 8 的包括基础金属层 9 的一端通过第一无机绝缘膜 16 和有机保护膜 40 的开口 4,6 与连接焊盘 2 电连接。由包含作为主要成分的氧化硅或氮化硅的无机材料制成的第二无机绝缘膜 19 设置在布线 8 和有机保护膜 40 的上表面上。开口 20 形成在第二无机绝缘膜 19 的与布线 8 的连接焊盘部分相对应的部分中。

[0099] 由有机材料(聚酰亚胺树脂或环氧树脂)制成的外套膜 29 设置在第二无机绝缘膜 19 的上表面上。开口 30 形成在外套膜 29 的与布线 8 的连接焊盘部分相对应的部分中。由金属(例如铜)制成的基础金属层 37 设置在布线 8 的通过第二无机绝缘膜 19 和外套膜 29 的开口 20,12 露出的连接焊盘部分的上表面上、第二无机绝缘膜 19 的开口 20 的内壁表面上、外套膜 29 的开口 30 的内壁表面上、以及外套膜 29 的绕外套膜 29 的开口 30 的部分的上表面上。由铜制成的柱状电极 11 设置在基础金属层 37 的整个上表面上。

[0100] 每个柱状电极 11 都由设置在第二无机绝缘膜 19 和外套膜 29 的开口 20,12 中的下柱状电极部分 11a 和设置在下柱状电极部分 11a 的上表面和周部上以及外套膜 29 上的上柱状电极部分 11b。柱状电极 11 的下柱状电极部分 11a 通过基础金属层 37 的设置第二无机绝缘膜 19 和外套膜 29 的开口 20,12 中的部分与布线 8 的相应连接焊盘部分电连接。焊球 15 设置在基础金属层 37 的设于外套膜 29 的上表面上的外周边缘的外周侧表面上以及柱状电极 11 的上柱状电极部分 11b 的表面上。

[0101] 下面,将描述制造该半导体装置的方法的一个实例。首先,如图 15 所示,制备这样的组件,其中:由例如铝基金属制成的连接焊盘部分 2、由包含作为主要成分的氧化硅或氮

化硅的无机材料制成的第一无机绝缘膜 16 以及由有机材料（例如聚酰亚胺树脂或环氧树脂）制成的有机保护膜 40 形成在处于晶片状态的硅衬底（下文称为半导体晶片 21）的上表面上；并且连接焊盘 2 的中心通过形成在第一无机绝缘膜 16 和有机保护膜 40 上的开口 4,6 露出。

[0102] 在这种情况下，具有预定功能的集成电路（未示出）形成在半导体晶片 21 的上表面上形成半导体装置的区域中，并且连接焊盘 2 与形成在相应部分中的集成电路电连接。在图 15 中，由附图标记 22 表示的区域与划线相对应。

[0103] 接着，如图 16 所示，用于形成基础金属层 9 的层（下文为了简化简单称为基础金属层 9）形成在连接焊盘 2 的通过第一无机绝缘膜 16 和有机保护膜 40 上的开口 4,6 露出的部分的整个上表面上以及有机保护膜 40 的整个上表面上。在这种情况下，基础金属层 9 可以仅为通过无电镀形成的铜层，可以仅为通过溅射形成的铜层，或者可以是通过在薄膜层（例如通过溅射形成的钛层）上进行溅射形成的铜层。

[0104] 接着，电镀抗蚀膜 23 被构图 / 形成在基础金属层 9 的上表面上。在这种情况下，开口 24 形成在电镀抗蚀膜 23 的与形成布线 8（上电极层 10）的区域相对应的部分中。之后，利用基础金属层 9 作为电镀电流通路实施具有铜的电解电镀，由此形成用于形成布线 8 的上金属层的层（下文为了简化简单称为上金属层），其形成在基础金属层 9 处于电镀抗蚀膜 23 的开口 24 中的上表面上。随后，分离电镀抗蚀膜 23，之后对未处于上金属层下方的区域中的基础金属层 9 利用上金属层作为掩模进行刻蚀和去除，由此基础金属层 9 仅保留在上金属层下方，如图 17 所示。

[0105] 接着，如图 18 所示，由包括作为主要成分的氧化硅或氮化硅的无机材料制成的第二无机绝缘膜 19 通过等离子 CVD 法形成在布线 8 和有机保护膜 40 的上表面上。在这种情况下，形成第二无机绝缘膜 19 的工艺温度优选为 250℃或更低，使得已经形成的由有机材料（例如聚酰亚胺树脂）制成的有机保护膜 40 未受到热损伤。

[0106] 例如，如果采用 $\text{Si}(\text{OH}_2\text{H}_5)_4$ (TEOS) 作为工艺气体，则可以在大约 120℃的工艺温度下在 10-20 分钟内形成厚度为 500nm-1000nm 的 SiO_2 膜。如果采用 $\text{SiH}(\text{OCH}_3)_3$ (TMS) 作为工艺气体，则可以在大约 80℃的工艺温度下在 10-20 分钟内形成厚度为 500nm-1000nm 的 SiO_2 膜。

[0107] 接着，如图 19 所示，通过例如旋转涂敷法在第二无机绝缘膜 19 的上表面上形成由有机材料（例如聚酰亚胺树脂或环氧树脂）制成的外套膜 29。之后，利用光掩模（未示出）通过光刻法在外套膜 29 的与布线 8 的连接焊盘部分相对应的相应部分中形成开口 30。

[0108] 接着，如图 20 所示，由例如酚醛树脂制成的正抗蚀膜 39 被构图 / 形成在外套膜 29 的上表面上。在这种情况下，开口 26 形成在抗蚀膜 39 的与外套膜 29 的开口 30 相对应的部分（也就是布线 8 的连接焊盘部分）中。

[0109] 接着，第二无机绝缘膜 19 利用抗蚀膜 39 作为掩模承受干刻蚀以在第二无机绝缘膜 19 的与外套膜 29 的开口 30 相对应的部分（也就是布线 8 的连接焊盘部分）中形成开口 20，如图 21 所示。在这种情况下，干刻蚀可以是例如一般的反应离子刻蚀 (RIE) 或者可以是下文描述的高密度等离子干刻蚀。

[0110] 接着，分离抗蚀膜 39。另外，可以利用外套膜 29 作为掩模而无需采用抗蚀膜 39 实施干刻蚀。同样在这种情况下，干刻蚀可以是例如一般的反应离子刻蚀 (RIE)，或者可以是

下文描述的高密度等离子干刻蚀。

[0111] 接着,如图 22 所示,通过例如铜在布线 8 的通过第二无机绝缘膜 19 和外套膜 29 的开口 20,12 露出的连接焊盘部分的上表面上以及在外套膜 29 的整个上表面上的溅射形成基础金属层 37。之后,电镀抗蚀膜 27 被构图 / 形成在基础金属层 37 的上表面上。在这种情况下,比外套膜 29 的开口 30 略大的开口 28 形成在电镀抗蚀膜 27 的与其上形成柱状电极 11 的上柱状电极部分 11b 的区域相对应的部分中。

[0112] 接着,利用基础金属层 37 作为电镀电流通路实施具有铜的电解电镀以在第二无机绝缘膜 19 和外套膜 29 的开口 20,12 的基础金属层 37 上形成下柱状电极部分 11a,并随后在电镀抗蚀膜 27 的开口 28 中在下柱状电极部分 11a 上以及在基础金属层 37 的上表面上形成上柱状电极部分 11b。

[0113] 在这种情况下,由于电镀抗蚀膜 27 的开口 28 略大于外套膜 29 的开口 30,因此电镀金属各向同性地沉积在电镀抗蚀膜 27 的开口 28 中。这样,形成在电镀抗蚀膜 27 的开口 28 中的上柱状电极部分 11b 具有凸出形状。因而,形成由下柱状电极部分 11a 和上柱状电极部分 11b 组成的柱状电极 11。

[0114] 接着,分离电镀抗蚀膜 27,随后利用柱状电极 11 作为掩模刻蚀和去除基础金属层 37 上未处于柱状电极 11 下方的区域的部分,由此基础金属层 37 仅保留在柱状电极 11 下方,如图 23 所示。随后,通过丝网印刷法将焊剂(未示出)施加在柱状电极 11 的上柱状电极部分 11b 的上表面上,并且焊球(未示出)随后安装在焊剂的上表面上。

[0115] 接着,在回流过程之后,安装在焊剂的上表面上的焊球熔化,随后通过表面张力得到圆角化和固化,使得焊球 15 形成在柱状电极 11 的上柱状电极部分 11b 的包括形成于外套膜 29 的上表面上的基础金属层 37 的表面上,如图 24 所示。之后,如图 25 所示,沿划线 22 切割半导体晶片 21、第一无机绝缘膜 16、有机保护膜 40、第二无机绝缘膜 19 以及外套膜 29,由此获得如图 14 所示的多个半导体装置。

[0116] 在此,在上述半导体装置制造方法中,在与布线 8 的连接焊盘部分相对应的部分具有开口 20 的第二无机绝缘膜 19 形成在包括布线 8 的有机保护膜 40 上,并且在与布线 8 的连接焊盘部分相对应的部分具有开口 30 的外套膜 29 形成在第二无机绝缘膜 19 上,之后通过电解电镀在第二无机绝缘膜 19 和外套膜 29 的开口 20,12 中的布线 8 的连接焊盘部分上形成柱状电极 11,如图 22 所示,使得不再需要特定的研磨过程。

[0117] 此外,在通过上述制造方法获得的半导体装置中,布线 8 的除了连接焊盘部分之外的表面如图 14 所示覆盖有由包含作为主要成分的氧化硅或氮化硅的无机材料制成的第二无机绝缘膜 19,使得可以抑制布线 8 之间以及布线 8 与柱状电极 11 之间的电迁移的产生。

[0118] (第四实施方式)

[0119] 图 26 是作为本发明第四实施方式的半导体装置的剖视图。该半导体装置与图 14 所示的半导体装置的不同之处在于具有开口 20 的第二无机绝缘膜 19 仅设置在布线 8 的包括基础金属层 9 的表面上,并且第三无机绝缘膜 38 设置在第二无机绝缘膜 19 的开口 20 的内壁表面上、外套膜 29 的开口 30 的内壁表面上以及外套膜 29 的绕开口 30 的上表面上。

[0120] 下面,将描述制造该半导体装置的方法的一个实例。在这种情况下,在图 18 所示的步骤之后,由例如酚醛树脂制成正抗蚀膜 31 被构图 / 形成在第二无机绝缘膜 19 的上表

面上,如图 27 所示。在这种情况下,第一开口 32 形成在抗蚀膜 31 的与布线 8 的连接焊盘部分相对应的部分中。而且,第二开口 33 形成在与覆盖布线 8 的端面的第二无机绝缘膜 19 之间的部分相对应的抗蚀膜 31 上。

[0121] 接着,第二无机绝缘膜 19 利用抗蚀膜 31 作为掩模承受干蚀刻以在第二无机绝缘膜 19 的与抗蚀膜 31 的第一开口 32 相对应的部分(也就是布线 8 的连接焊盘部分)中形成开口 20 并去除第二无机绝缘膜 19 的与抗蚀膜 31 的第二开口 33 相对应的部分,如图 28 所示。

[0122] 在这种情况下,干蚀刻可以是例如一般的反应离子蚀刻(RIE)或者可以是下文描述的高密度等离子干蚀刻。而且在这种状态下,具有开口 20 的第二无机绝缘膜 19 仅形成在布线 8 的包括基础金属层 9 的表面上。之后,分离抗蚀膜 31。

[0123] 接着,如图 29 所示,由有机材料(例如聚酰亚胺树脂或环氧树脂)制成的外套膜 29 被构图/形成在有机保护膜 40 的包括第二无机绝缘膜 19 的上表面上。在这种情况下,利用光掩模(未示出)通过光刻法在外套膜 29 的与布线 8 的连接焊盘部分相对应的相应部分形成开口 30。

[0124] 接着,如图 30 所示,通过等离子 CVD 法在布线 8 的通过第二无机绝缘膜 19 和外套膜 29 的开口 20,12 露出的连接焊盘部分的上表面上以及在外套膜 29 的整个上表面上形成由包含作为主要成分的氧化硅或氮化硅的无机材料制成的第三无机绝缘膜 38。同样在这种情况下,形成第三无机绝缘膜 38 的工艺温度优选为 250℃或更低,使得已经形成的由有机材料(例如聚酰亚胺树脂)制成的有机保护膜 40 和外套膜 29 不会受到热损伤。

[0125] 接着,由例如酚醛树脂制成的正抗蚀膜 34 被构图/形成在第三无机绝缘膜 38 的上表面上。在这种情况下,正抗蚀膜 34 仅形成在第三无机绝缘膜 38 的成形于外套膜 29 的开口 30 的内壁表面上的上表面上、以及第三无机绝缘膜 38 的绕开口的上表面上。

[0126] 接着,第三无机绝缘膜 38 利用正抗蚀膜 34 作为掩模承受干蚀刻,使得第三无机绝缘膜 38 仅保留在正抗蚀膜 34 下方,如图 31 所示。也就是,第三无机绝缘膜 38 形成在第二无机绝缘膜 19 的开口 20 的内壁表面上、外套膜的开口 30 的内壁表面上以及外套膜 29 的绕开口 30 的上表面上。在这种状态下,布线 8 的连接焊盘部分通过形成在第三无机绝缘膜 38 上的开口 17 露出。之后,分离抗蚀膜 34。

[0127] 在此,在这种情况下的干蚀刻优选应该是高密度等离子干蚀刻,其使转化成等离子的气体具有更长的平均自由行程,以使对尤其形成在第二无机绝缘膜 19 和外套膜 29 的开口 20,12 的内壁表面上的第三无机绝缘膜 38 的蚀刻减到最小。

[0128] 例如,螺旋波(啸声波)蚀刻装置可以在高真空下产生高密度等离子,并且是优选的。在这种情况下,如果采用 CF_4 作为工艺气体,向其中添加总量 5% -10% 的 OH_2 ,则可以提高蚀刻效率。而且,可以采用能够产生高密度等离子体的感应耦合等离子体蚀刻装置。

[0129] 接着,如图 32 所示,通过例如铜在布线 8 的通过第三无机绝缘膜 38 的开口 17 露出的连接焊盘部分的上表面上、第三无机绝缘膜 38 上以及外套膜 29 的整个上表面上的溅射来形成基础金属层 37。之后,电镀抗蚀膜 35 被构图/形成在基础金属层 37 的上表面上。在这种情况下,比第三无机绝缘膜 38 的开口 17 略大的开口 36 形成在电镀抗蚀膜 35 的与其上形成柱状电极 11 的上柱状电极部分 11b 的区域相对应的部分中。

[0130] 接着,利用基础金属层 37 作为电镀电流通路实施具有铜的电解电镀以在第三无

机绝缘膜 38 的开口 17 的基础金属层 37 上形成下柱状电极部分 11a 并随后在电镀抗蚀膜 35 的开口 36 中的下柱状电极部分 11a 上以及在基础金属层 37 的上表面上形成上柱状电极部分 11b。

[0131] 同样在这种情况下,由于电镀抗蚀膜 35 的开口 36 略大于第三无机绝缘膜 38 的开口 17,因此电镀金属各向同性地沉积在电镀抗蚀膜 35 的开口 36 中。这样,形成在电镀抗蚀膜 35 的开口 36 中的上柱状电极部分 11b 具有凸出形状。因而,形成由下柱状电极部分 11a 和上柱状电极部分 11b 组成的柱状电极 11。

[0132] 接着,分离电镀抗蚀膜 35,并随后利用柱状电极 11 作为掩模对未处于柱状电极 11 下方的区域中的基础金属层 37 进行刻蚀和去除,由此基础金属层 37 仅保留在柱状电极 11 的下方,如图 33 所示。随后,与在上述第三实施方式中的制造方法一样,通过焊剂施加步骤、焊球形成步骤以及划线步骤获得图 26 中所示的多个半导体装置。

[0133] 在由此获得的第四实施方式的半导体装置中,布线 8 的除了连接焊盘部分之外的表面覆盖有由包含作为主要成分的氧化硅或氮化硅的无机材料制成的第二无机绝缘膜 19,并且柱状电极 11 的下柱状电极部分 11a 的外周表面覆盖有由包含作为主要成分的氧化硅或氮化硅的无机材料制成的第三无机绝缘膜 38。因而,可以抑制在布线 8 之间、柱状电极 11 之间以及布线 8 与柱状电极 11 之间产生电迁移。

[0134] (第五实施方式)

[0135] 图 34 是作为本发明第五实施方式的半导体装置的剖视图。该半导体装置与图 26 所示的半导体装置的不同之处在于具有开口 20 的第二无机绝缘膜 19 不仅设置在布线 8 上,而其设置在有机保护膜 40 的整个上表面上。在制造该半导体装置的方法的一个实例中,可以在图 21 所示的步骤之后实施未详细示出的图 30 所示的步骤。

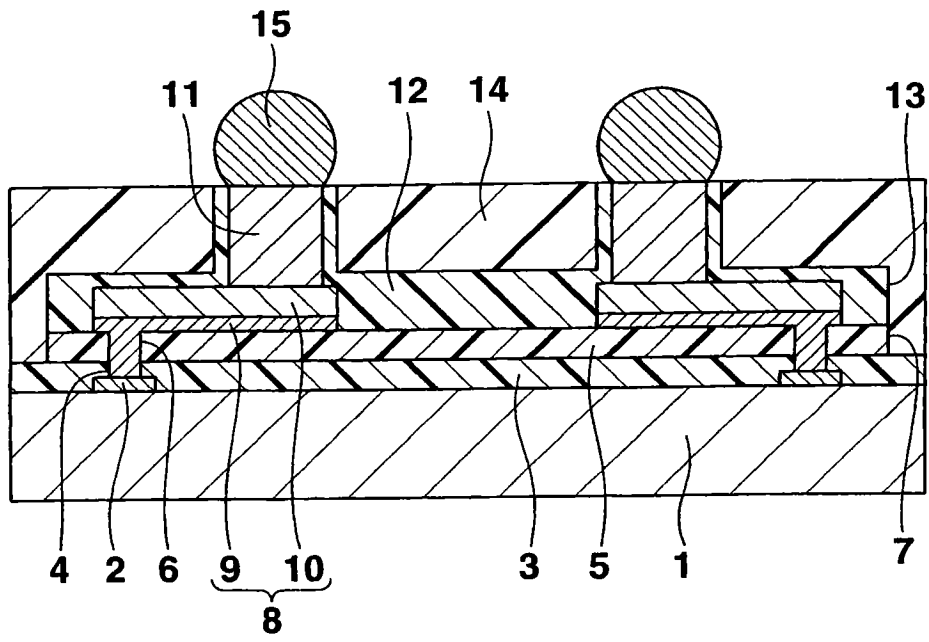


图 1

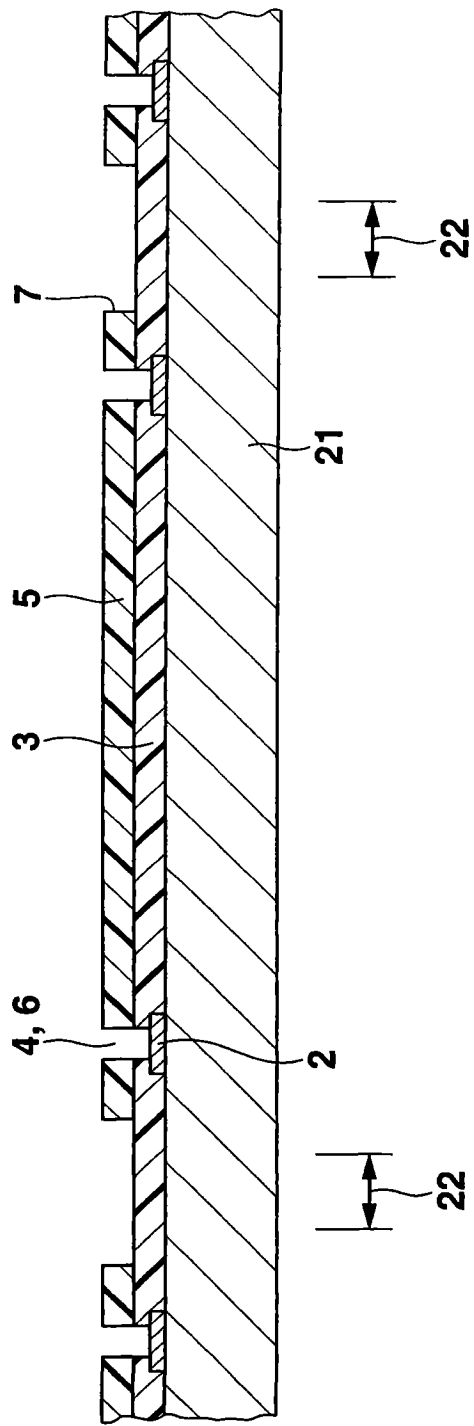


图 2

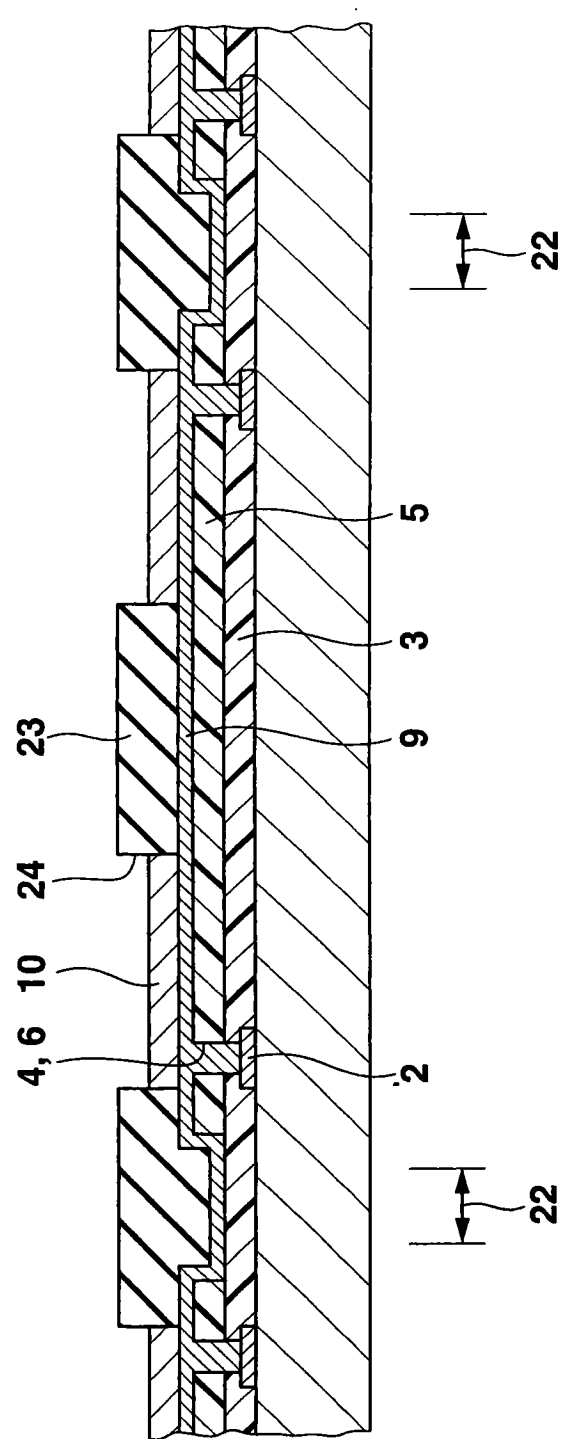


图 3

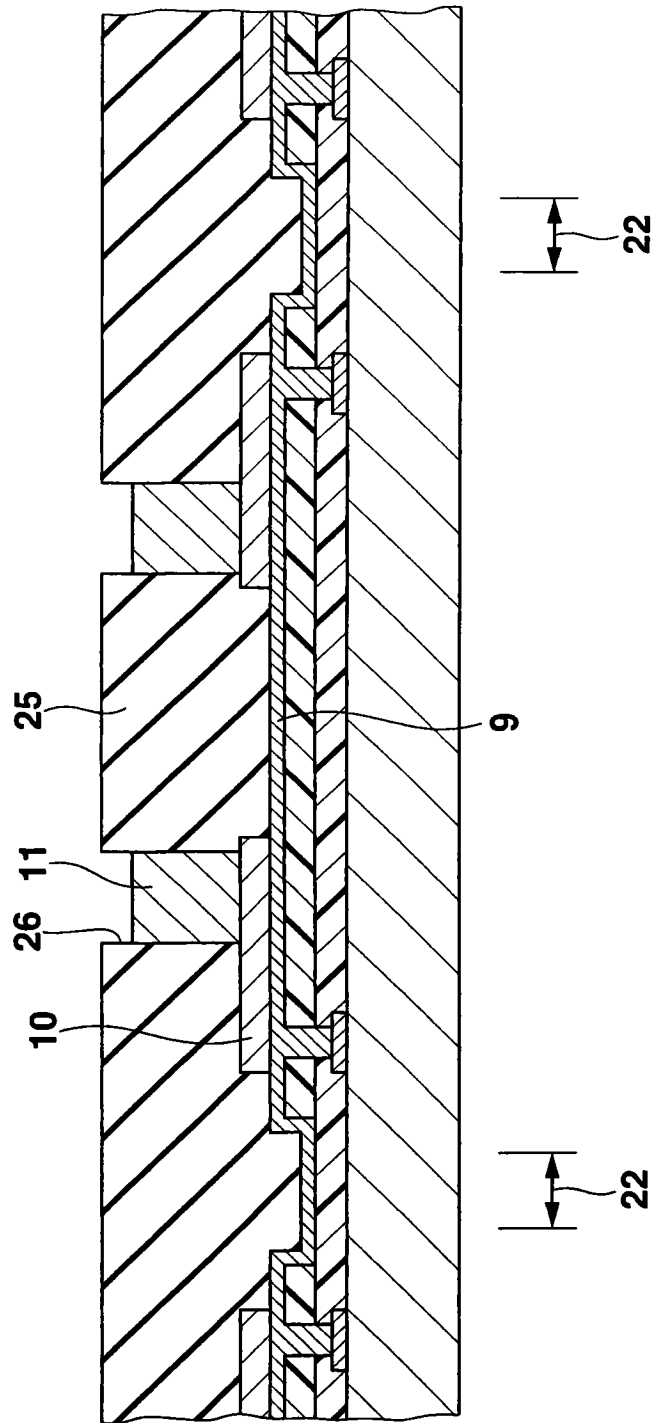


图 4

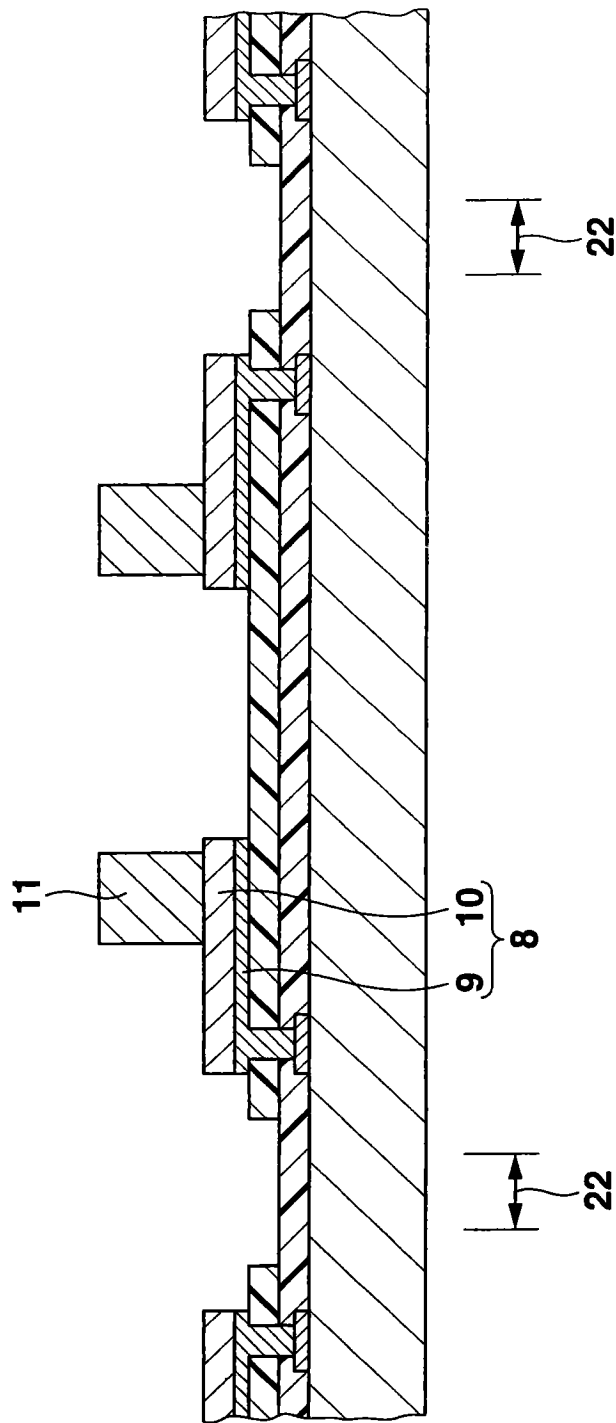


图 5

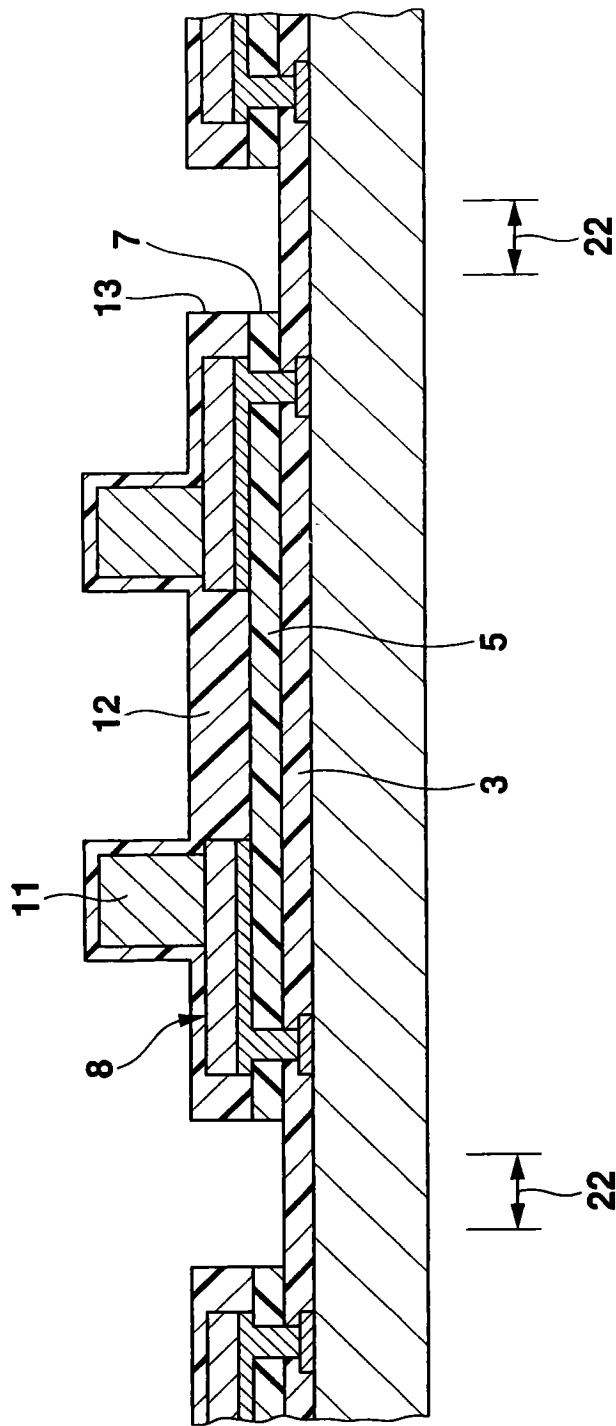


图 6

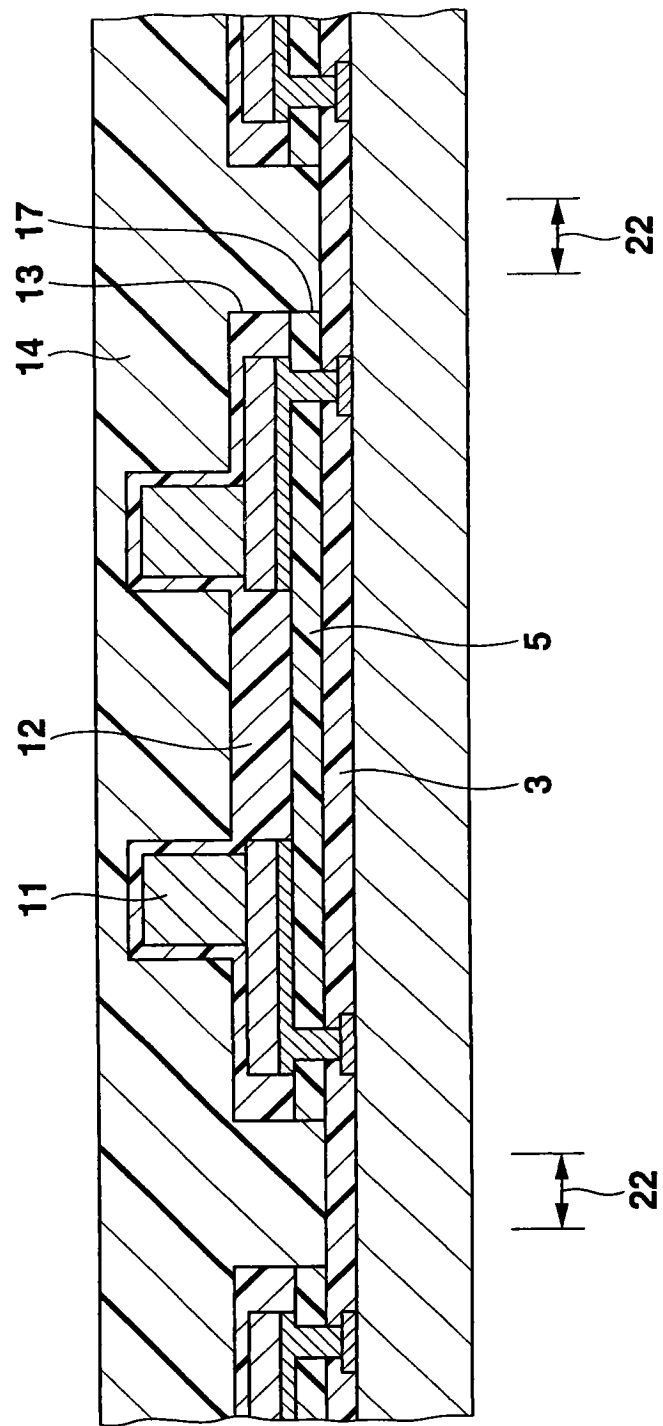


图 7

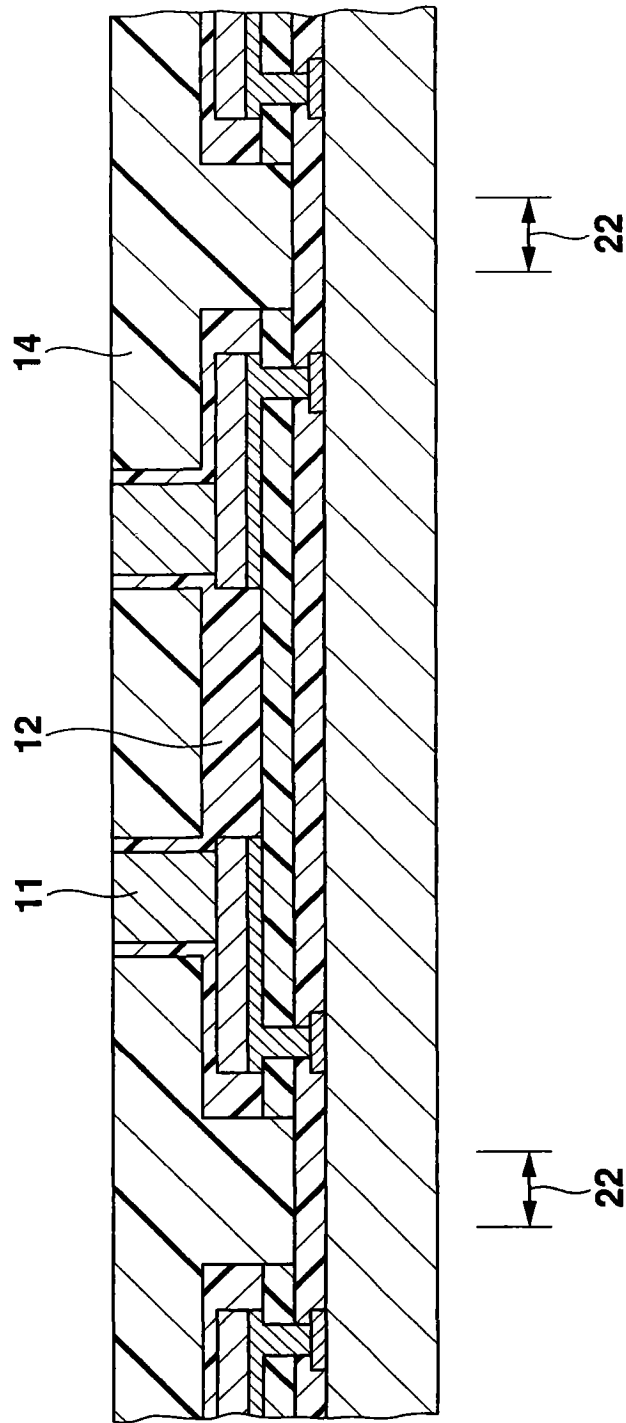


图 8

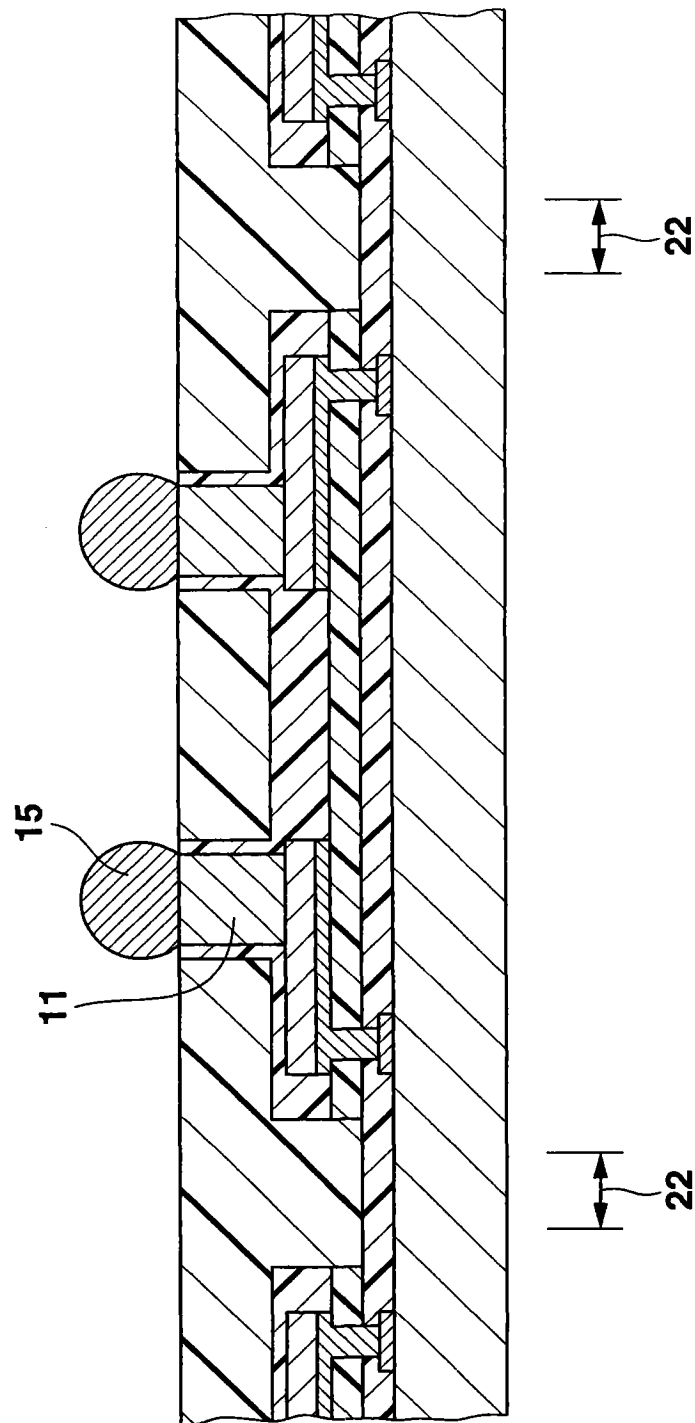


图 9

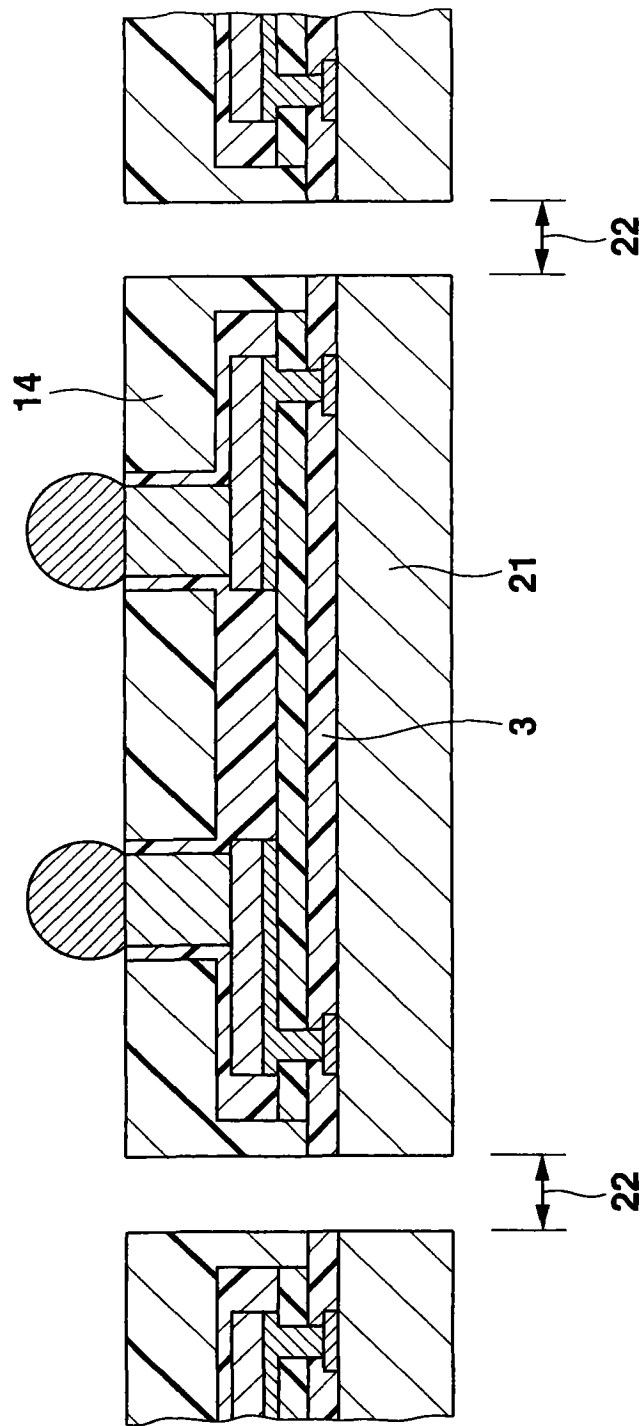


图 10

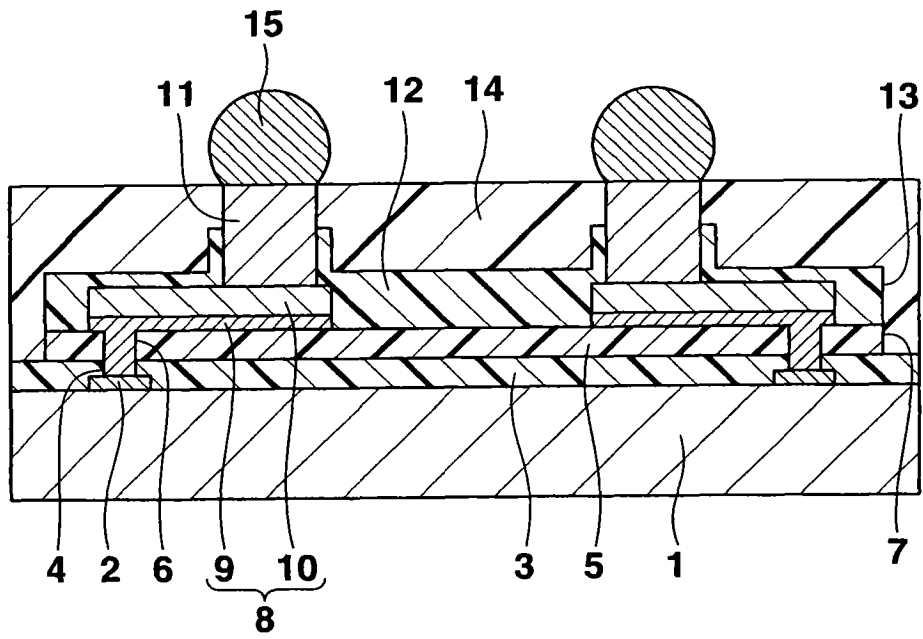


图 11

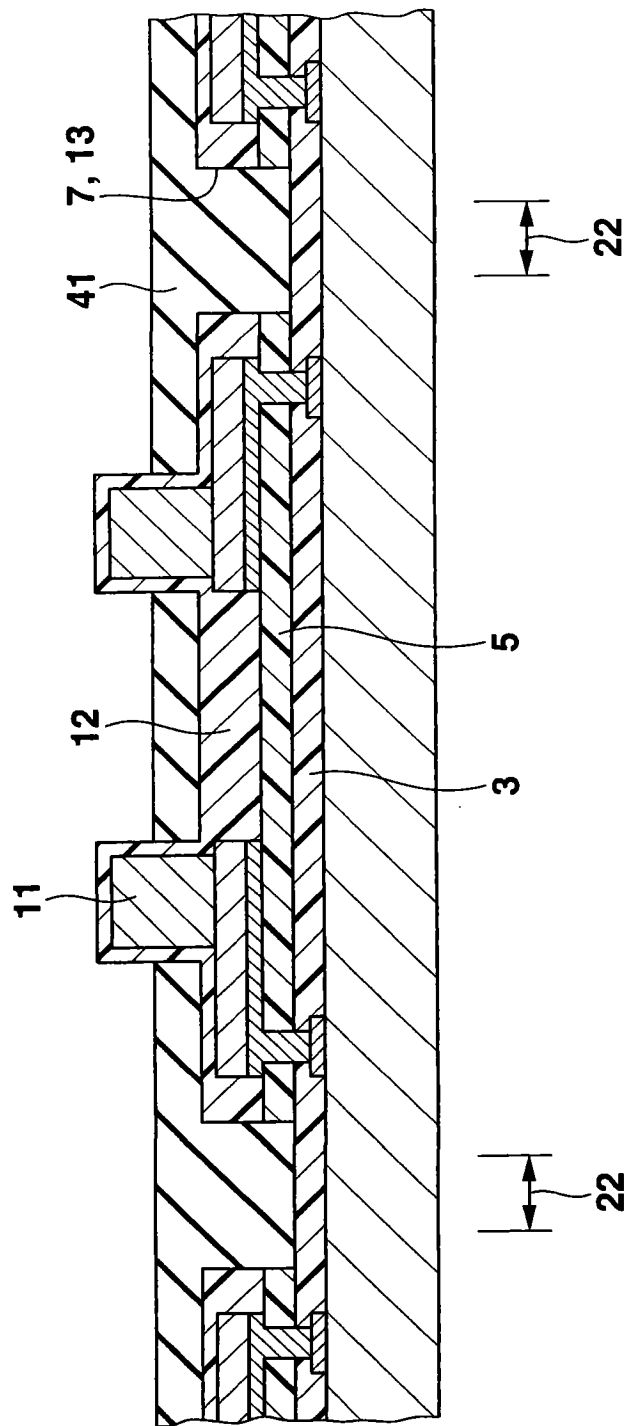


图 12

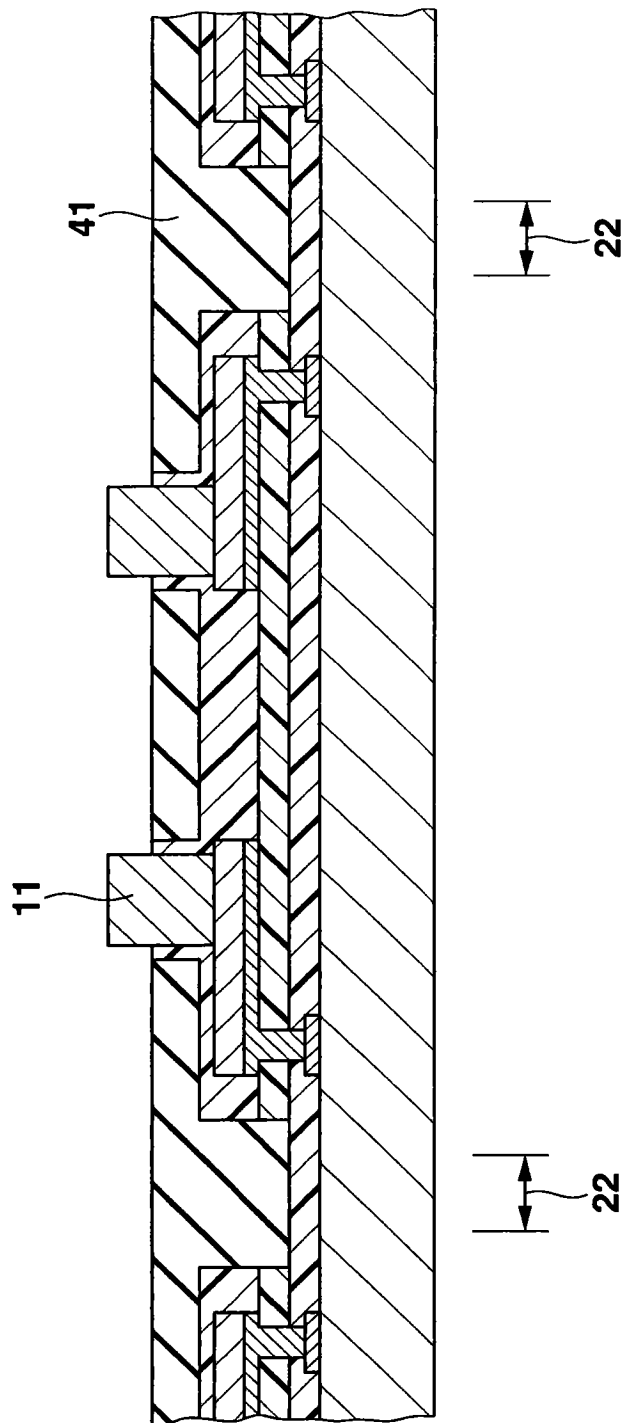


图 13

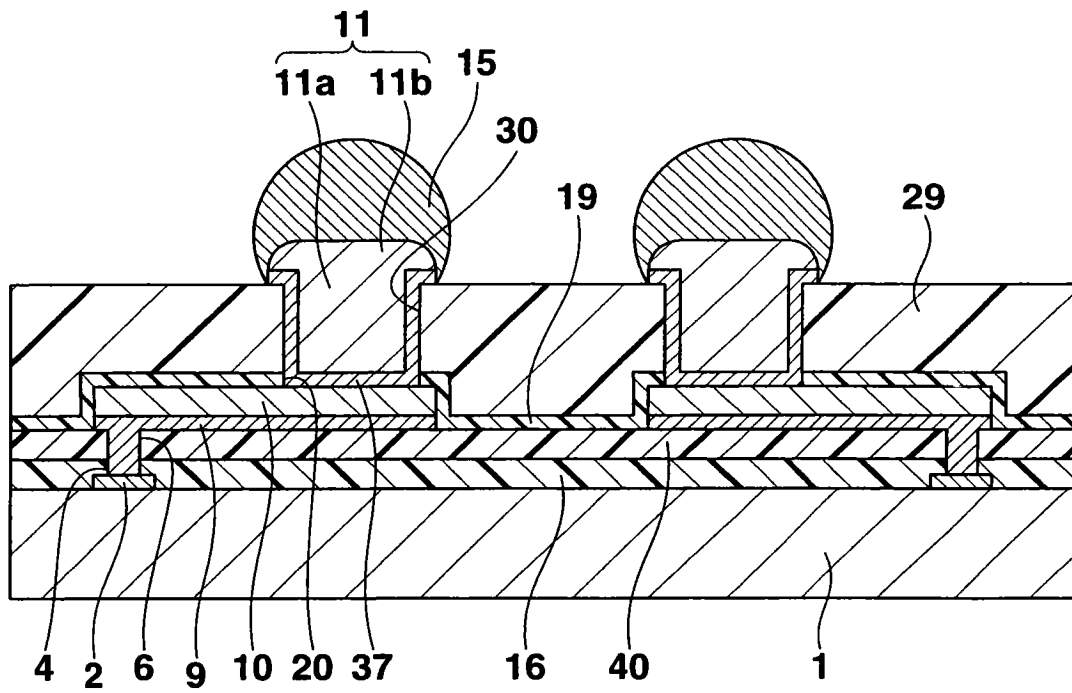


图 14

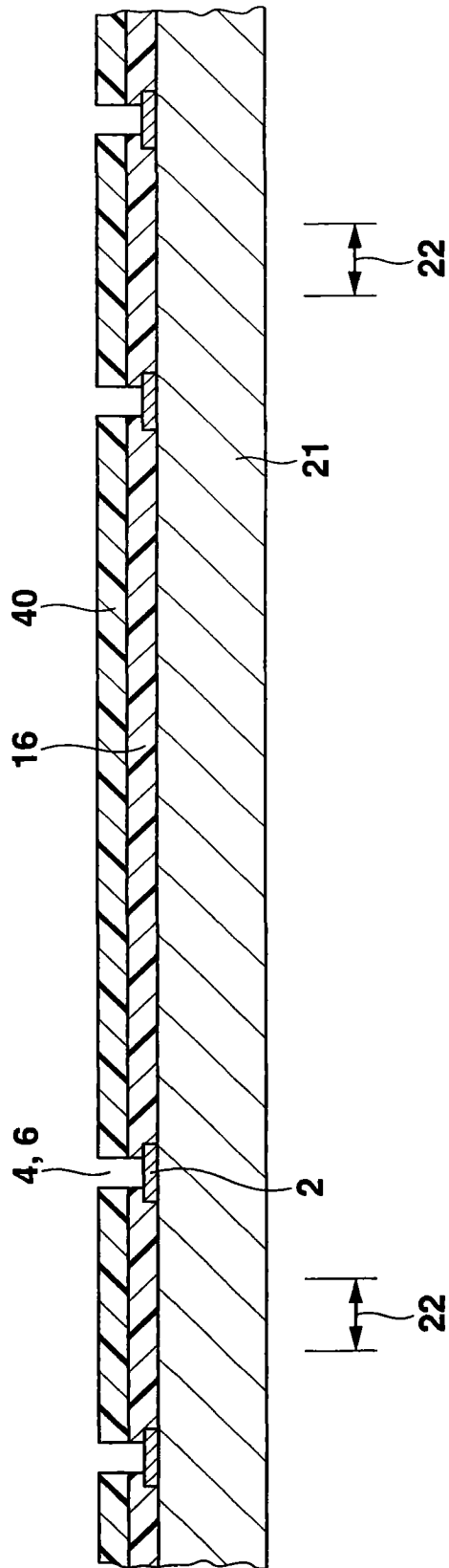


图 15

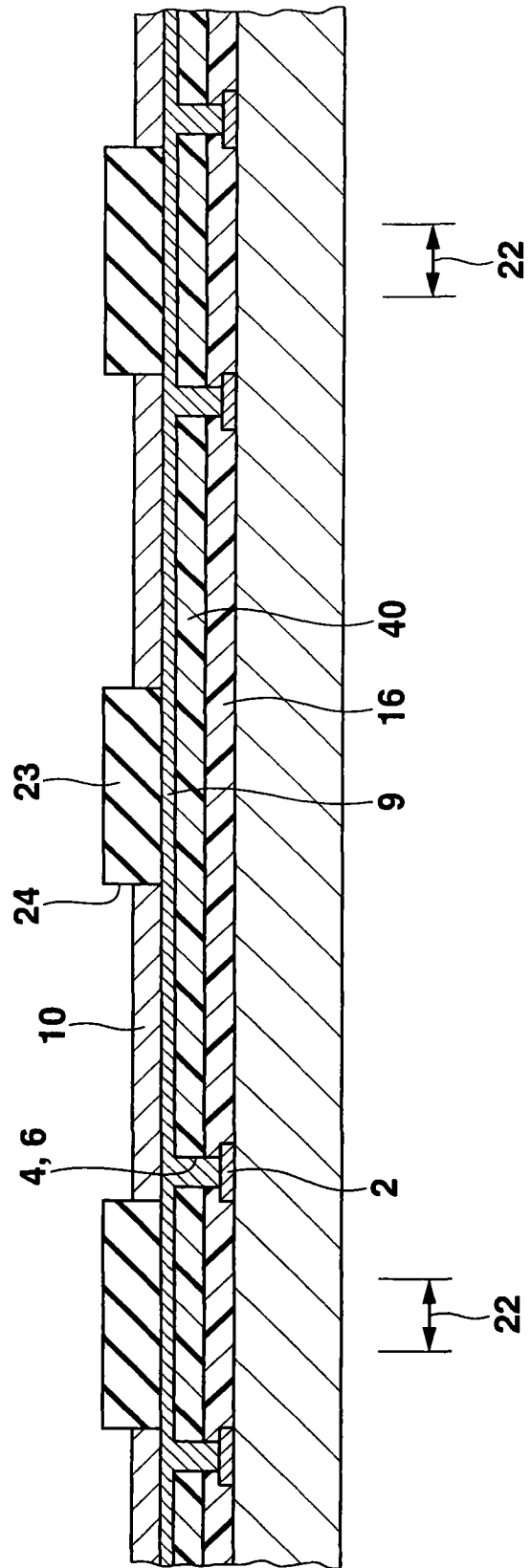


图 16

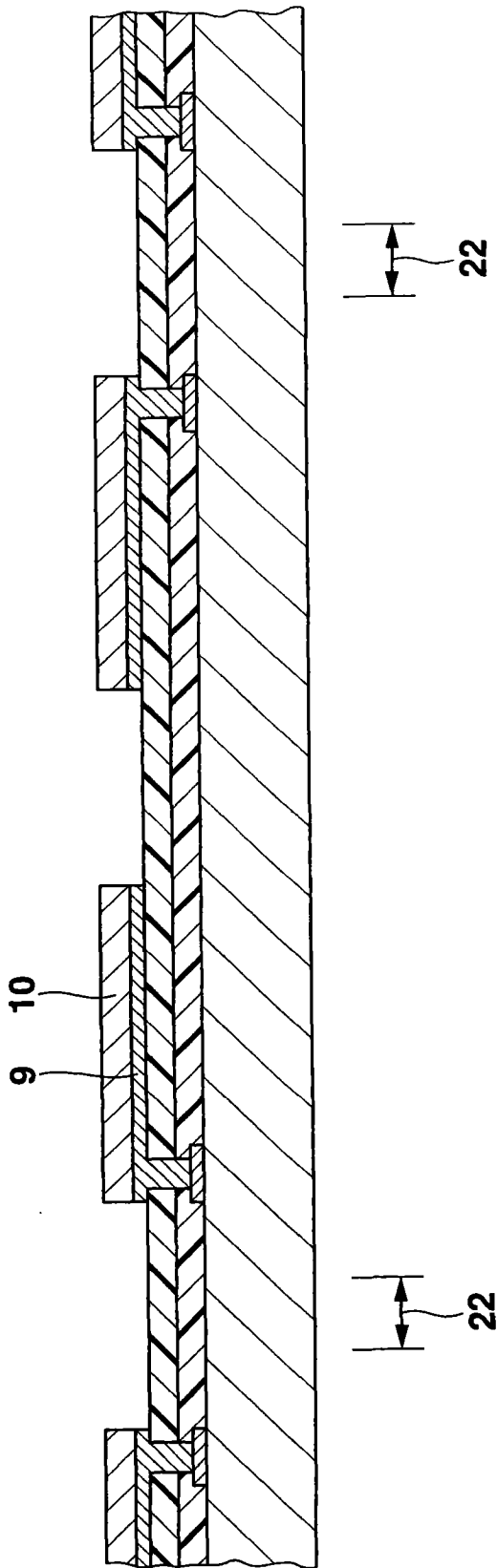


图 17

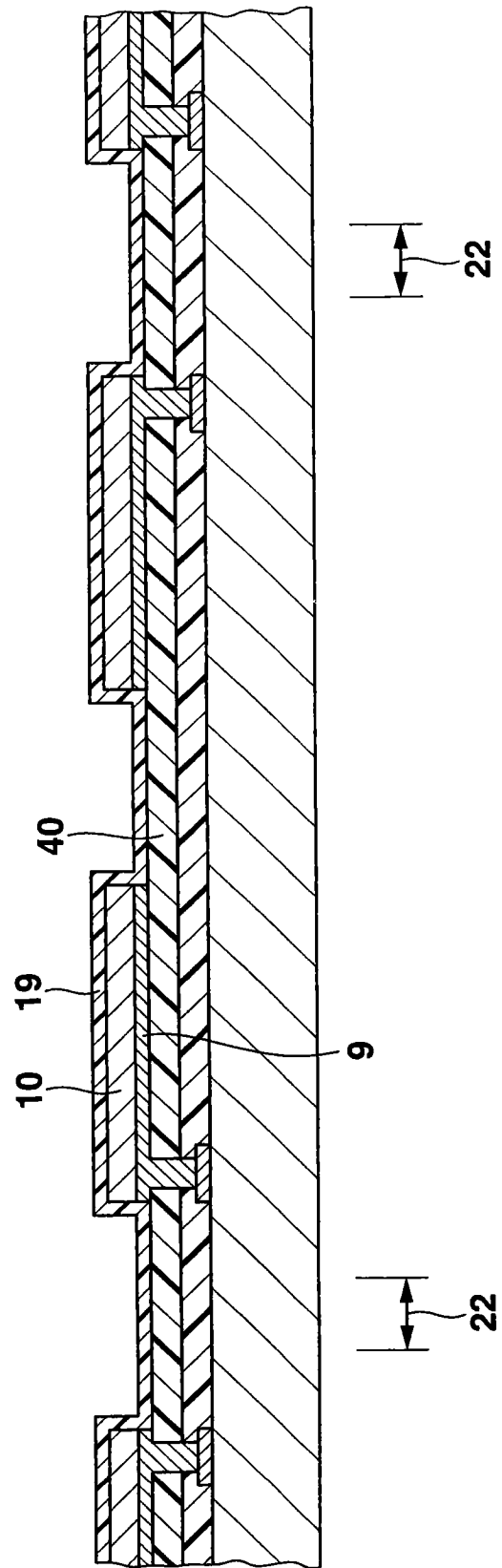


图 18

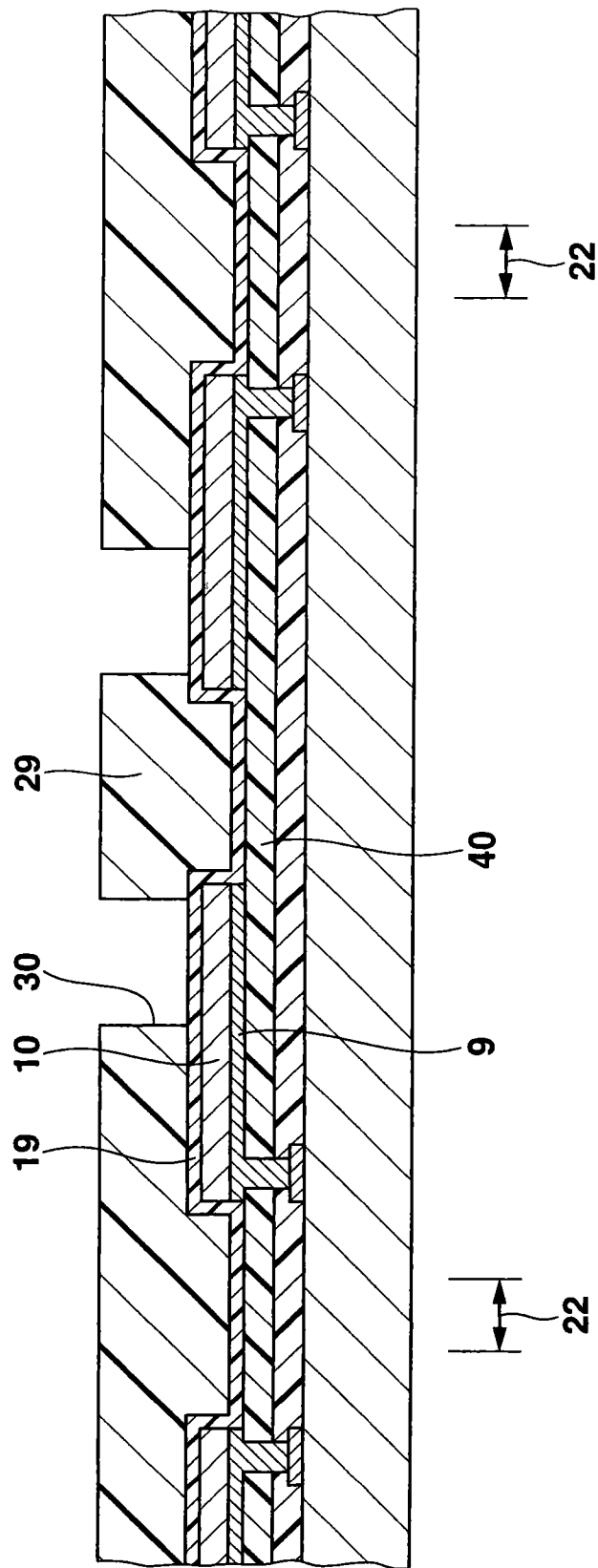


图 19

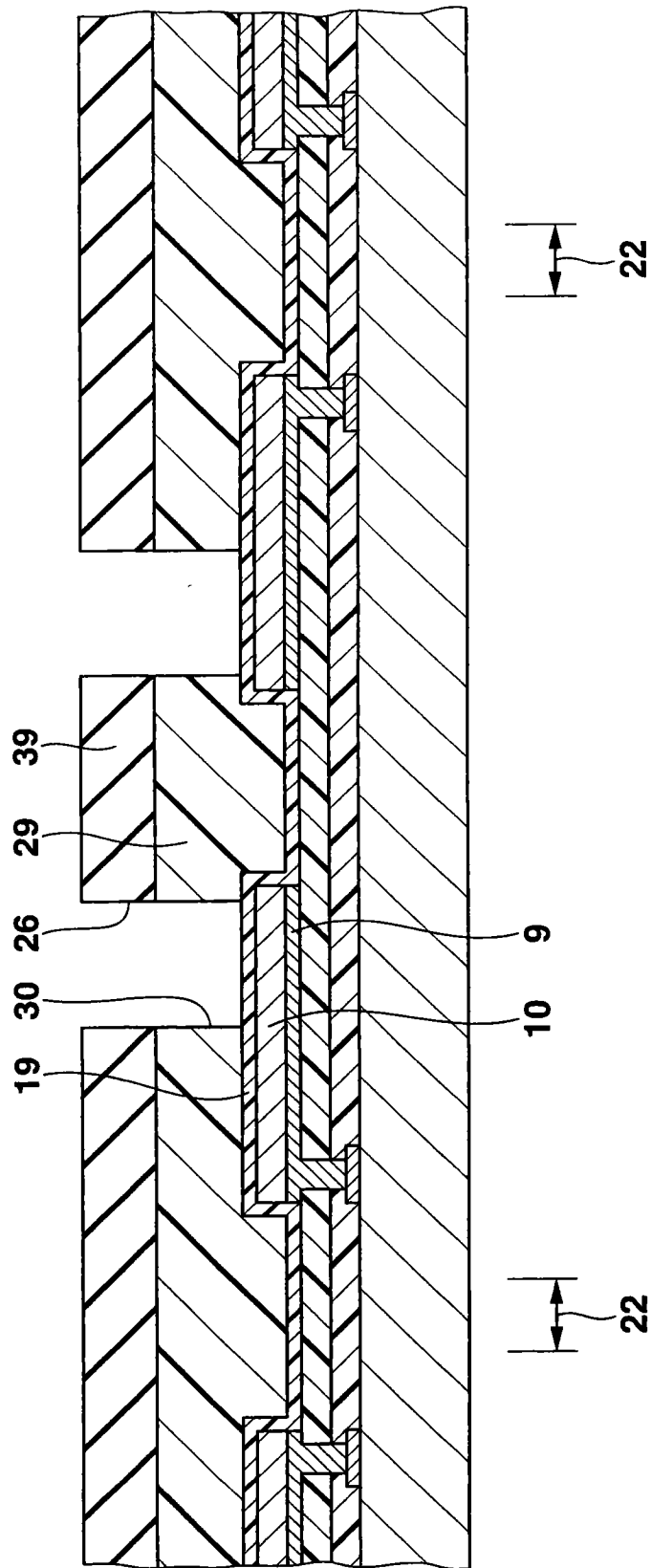


图 20

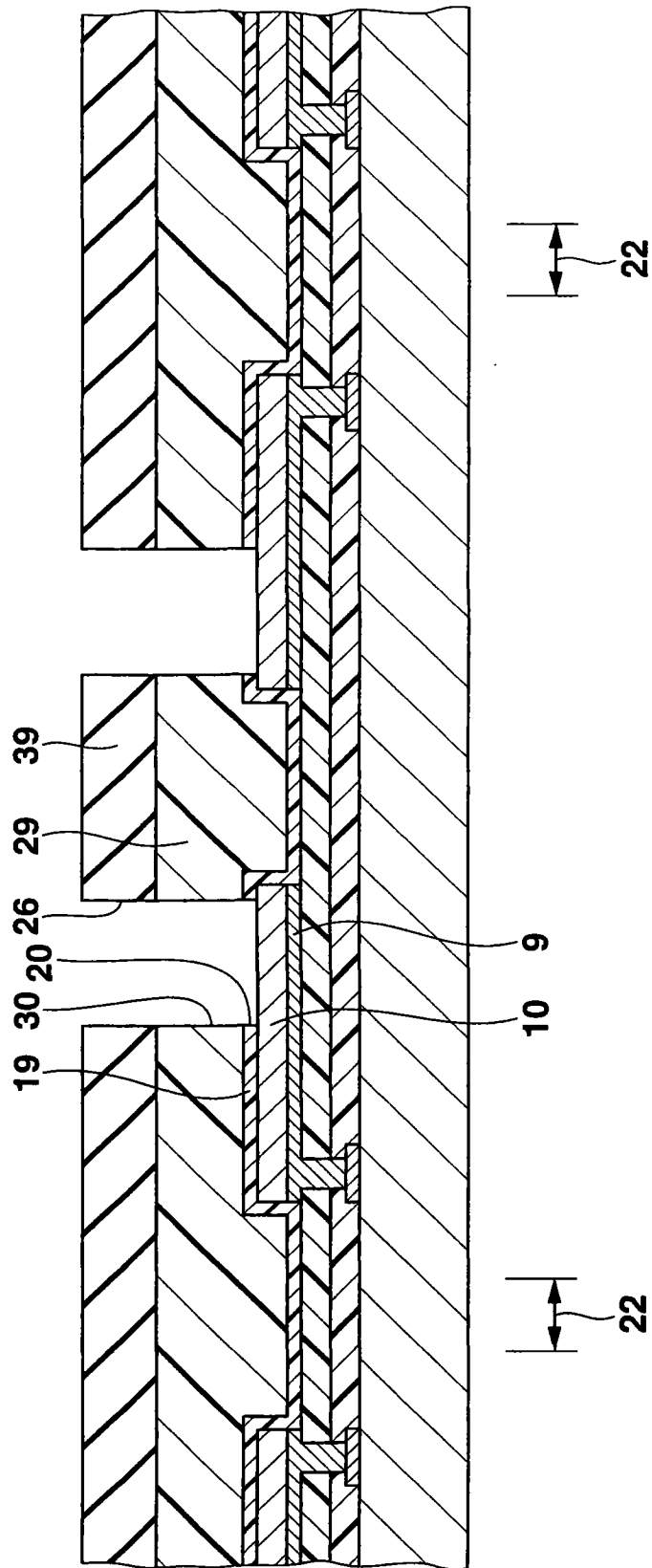


图 21

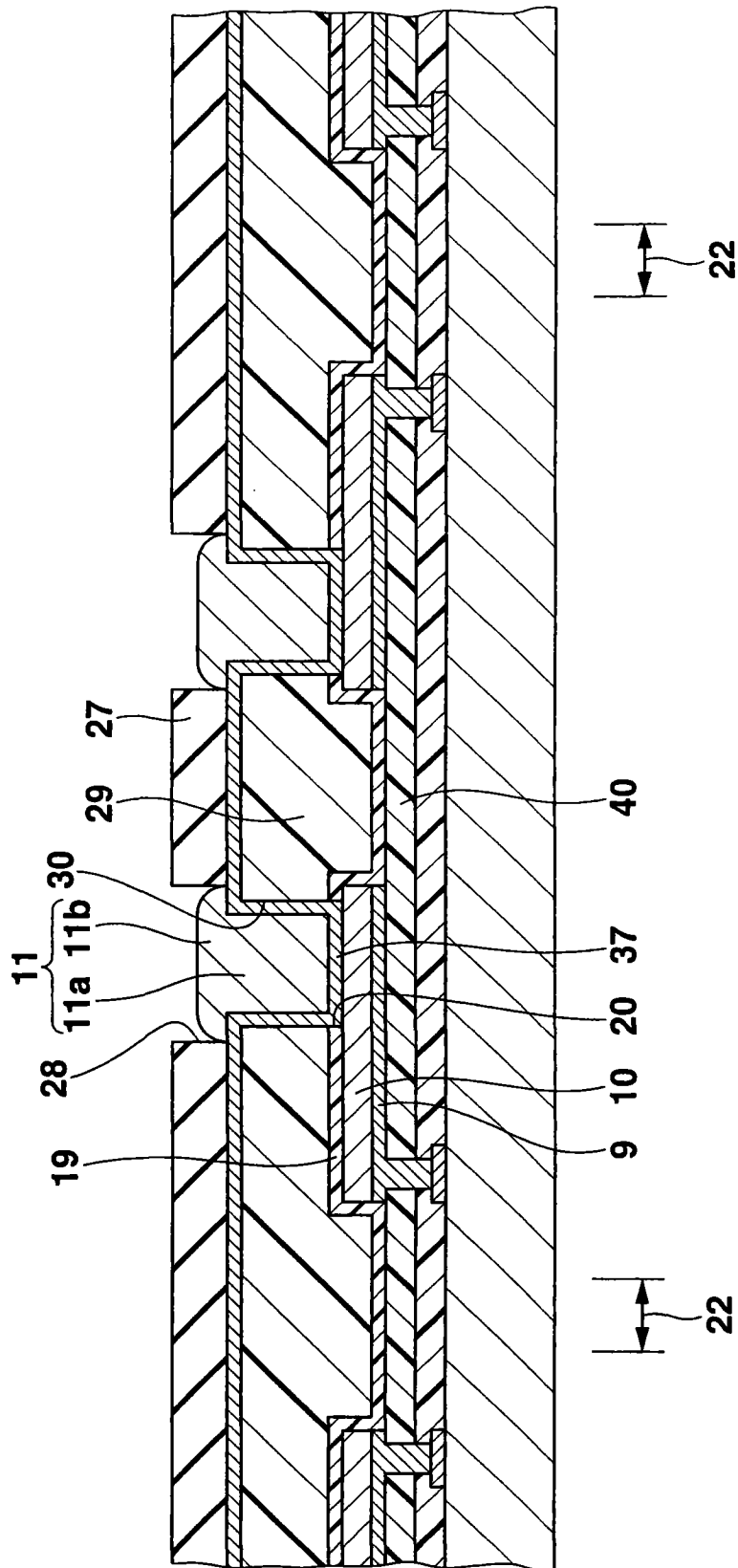


图 22

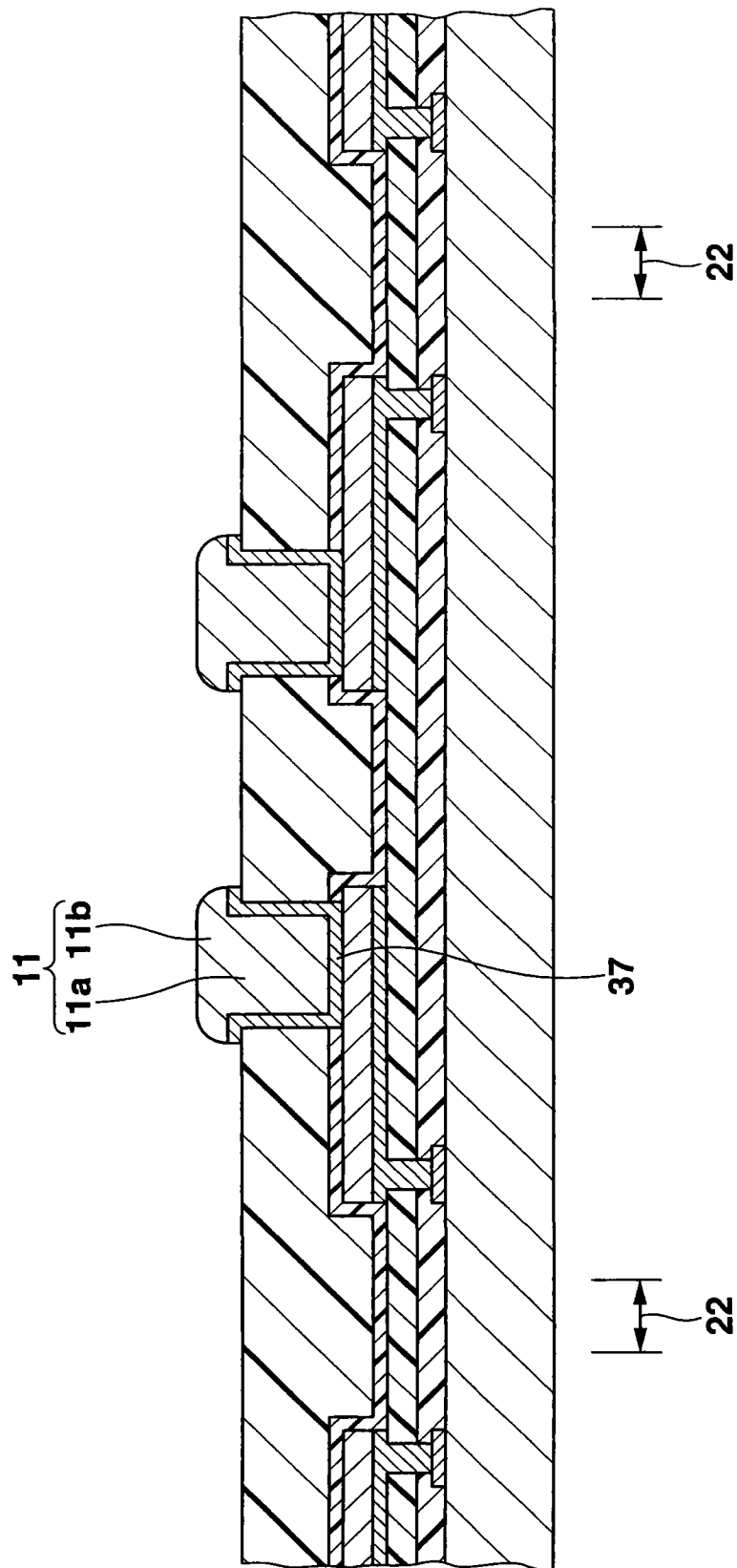


图 23

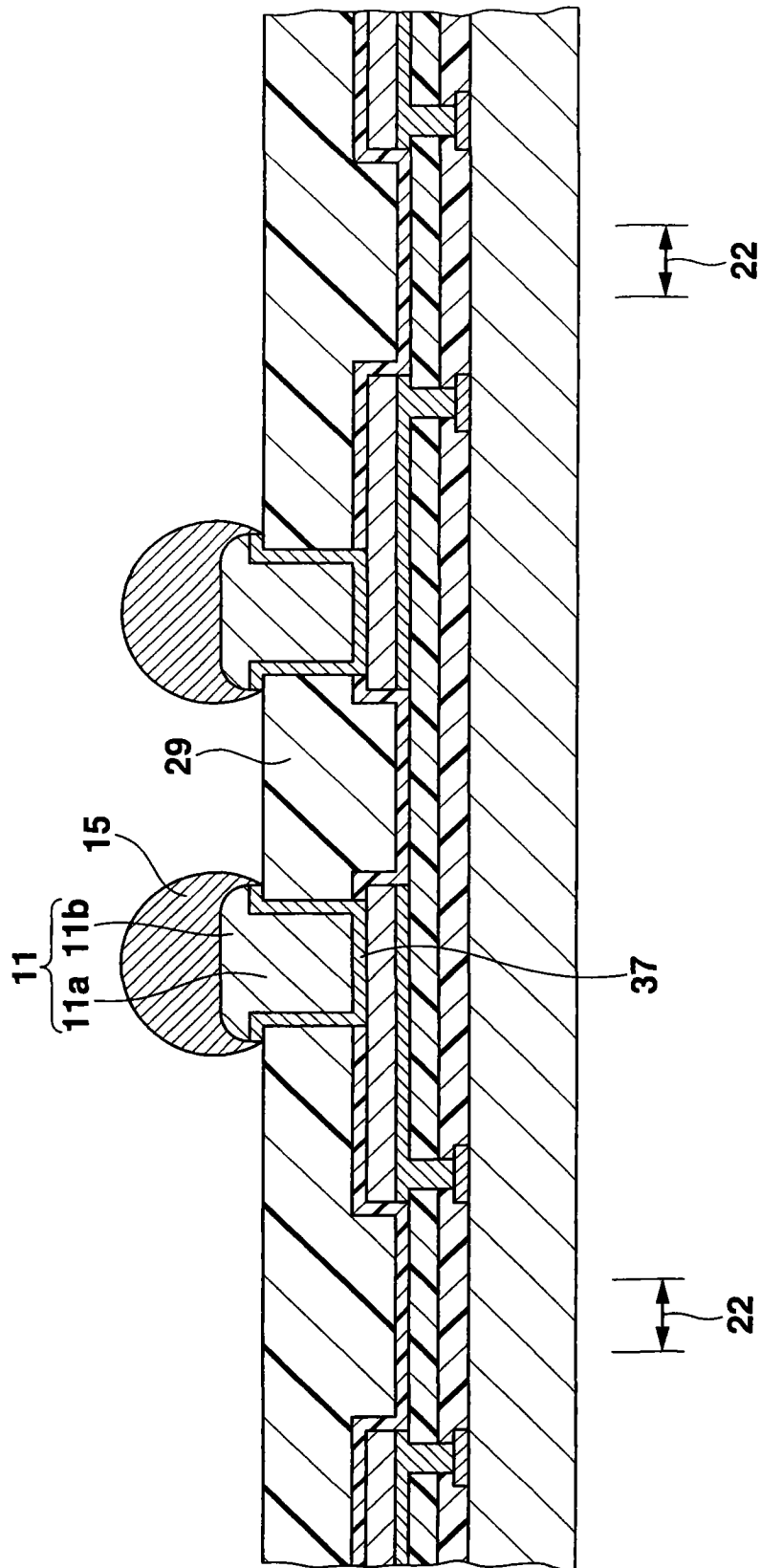


图 24

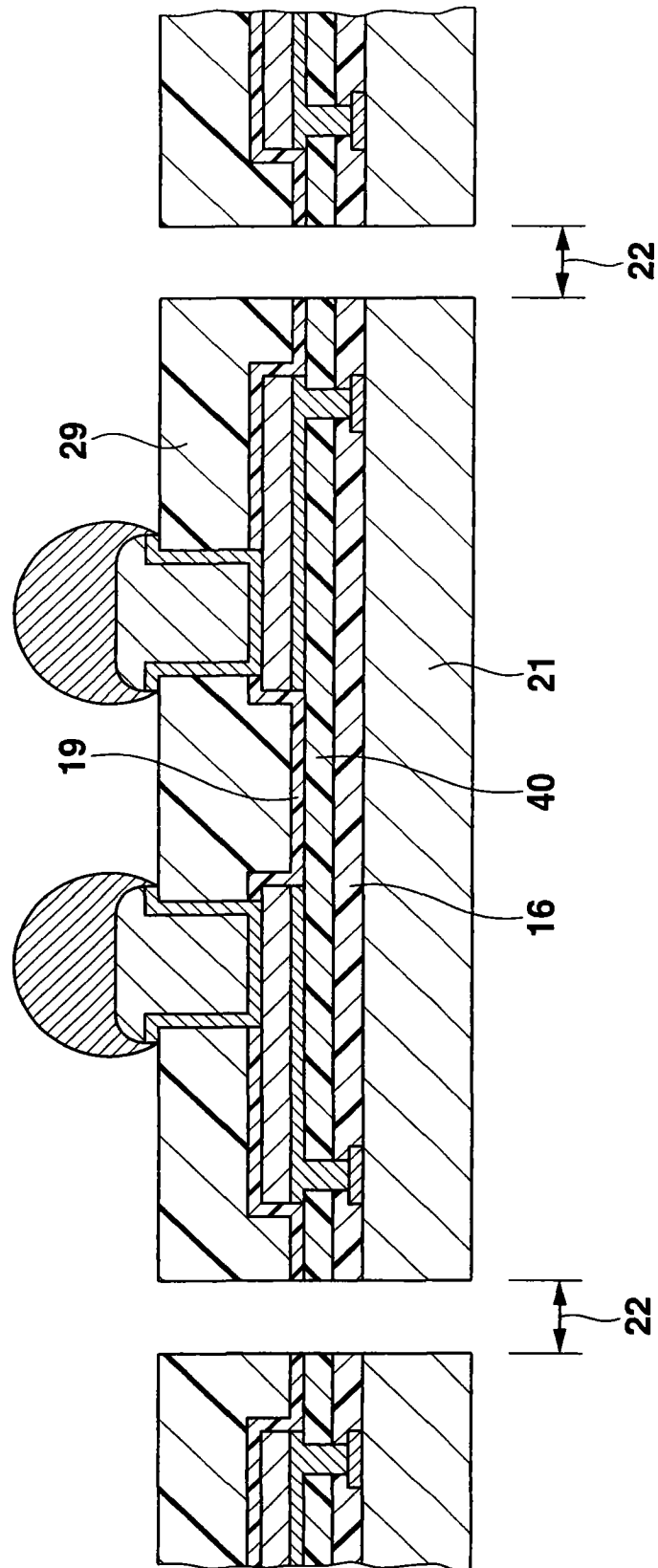


图 25

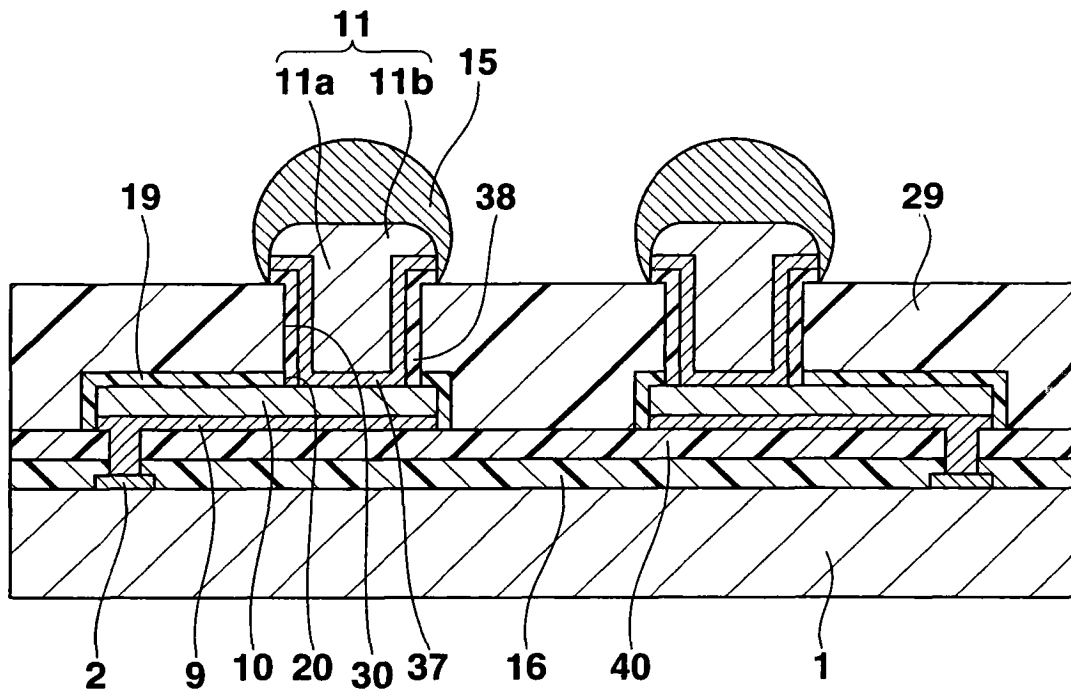


图 26

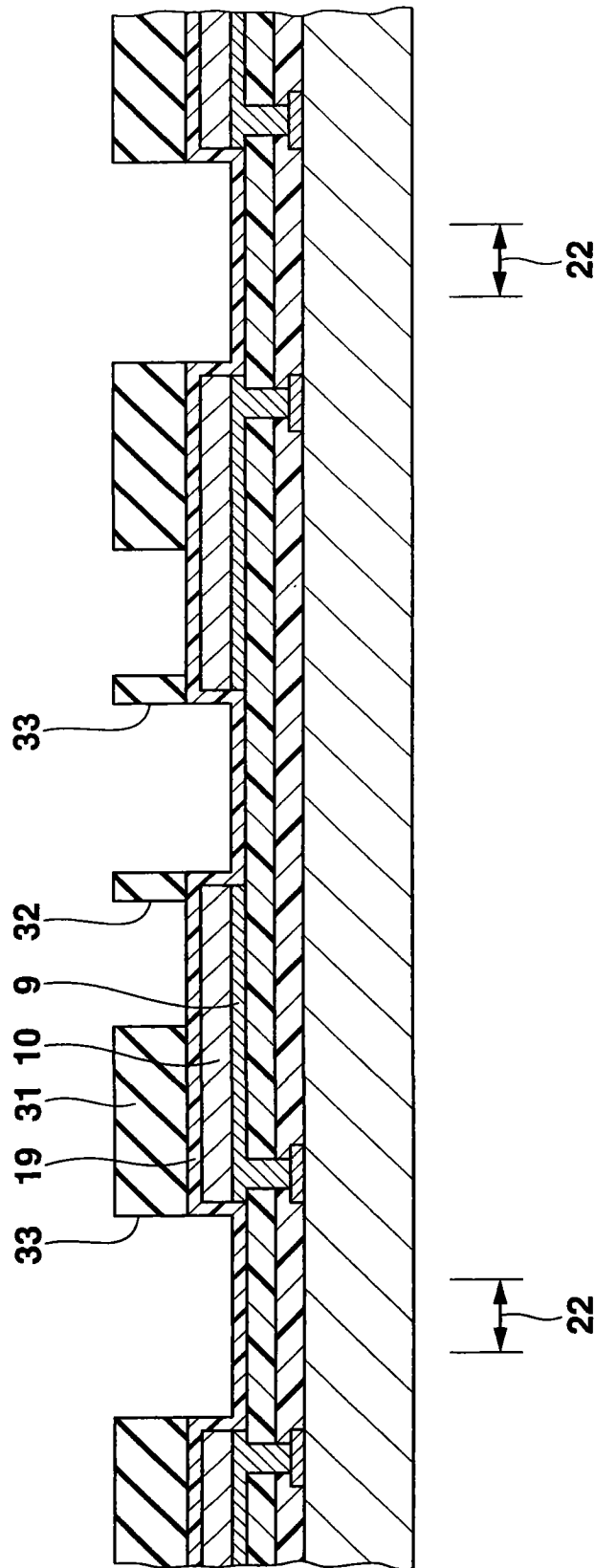


图 27

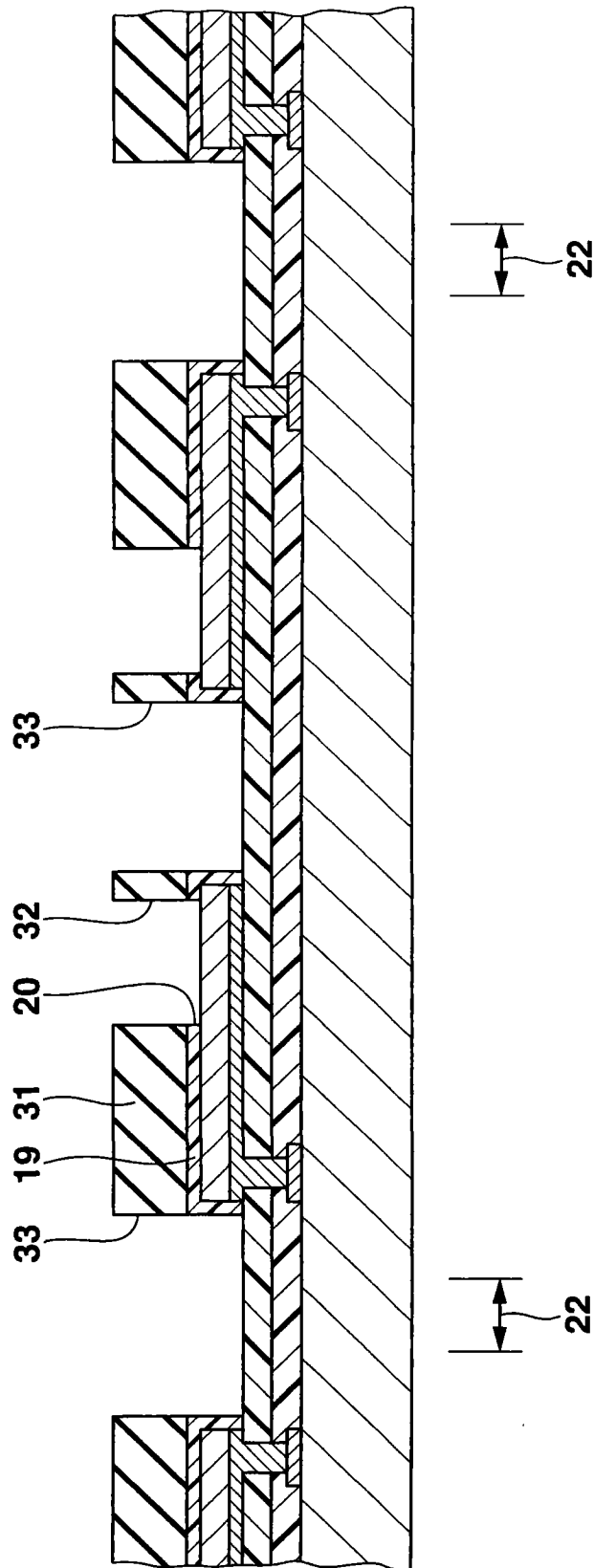


图 28

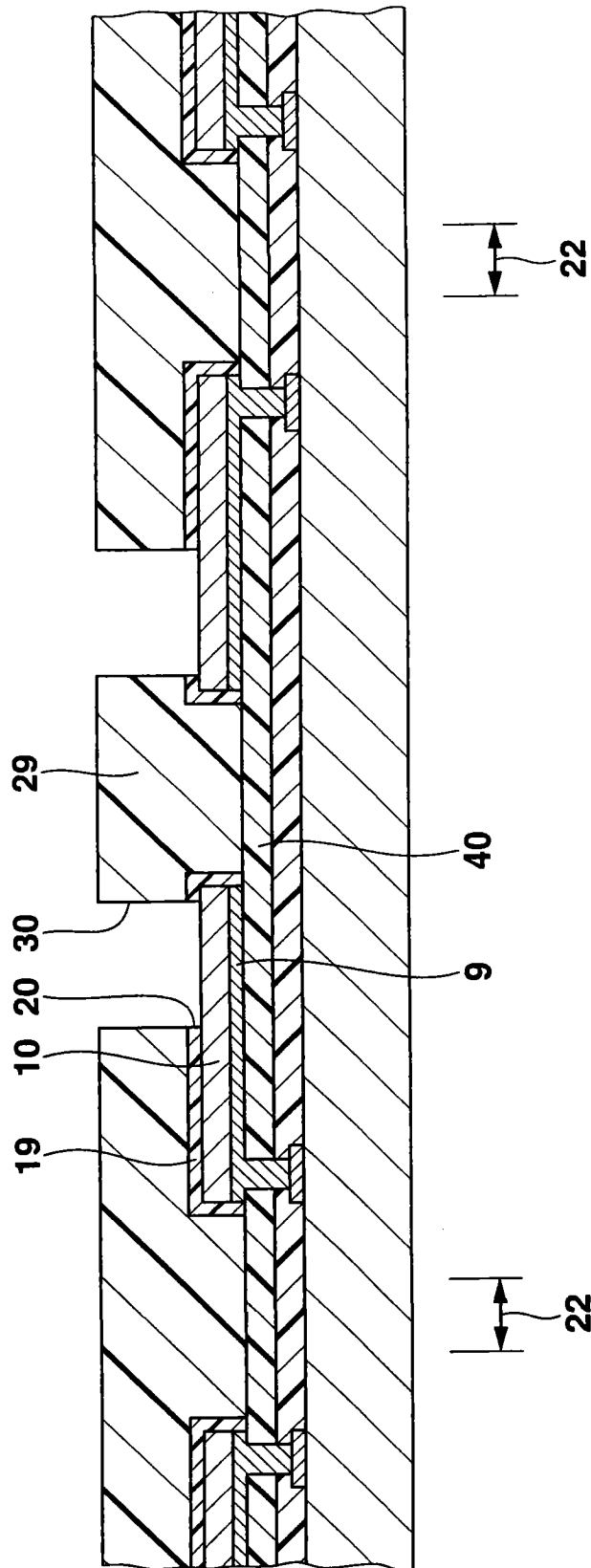


图 29

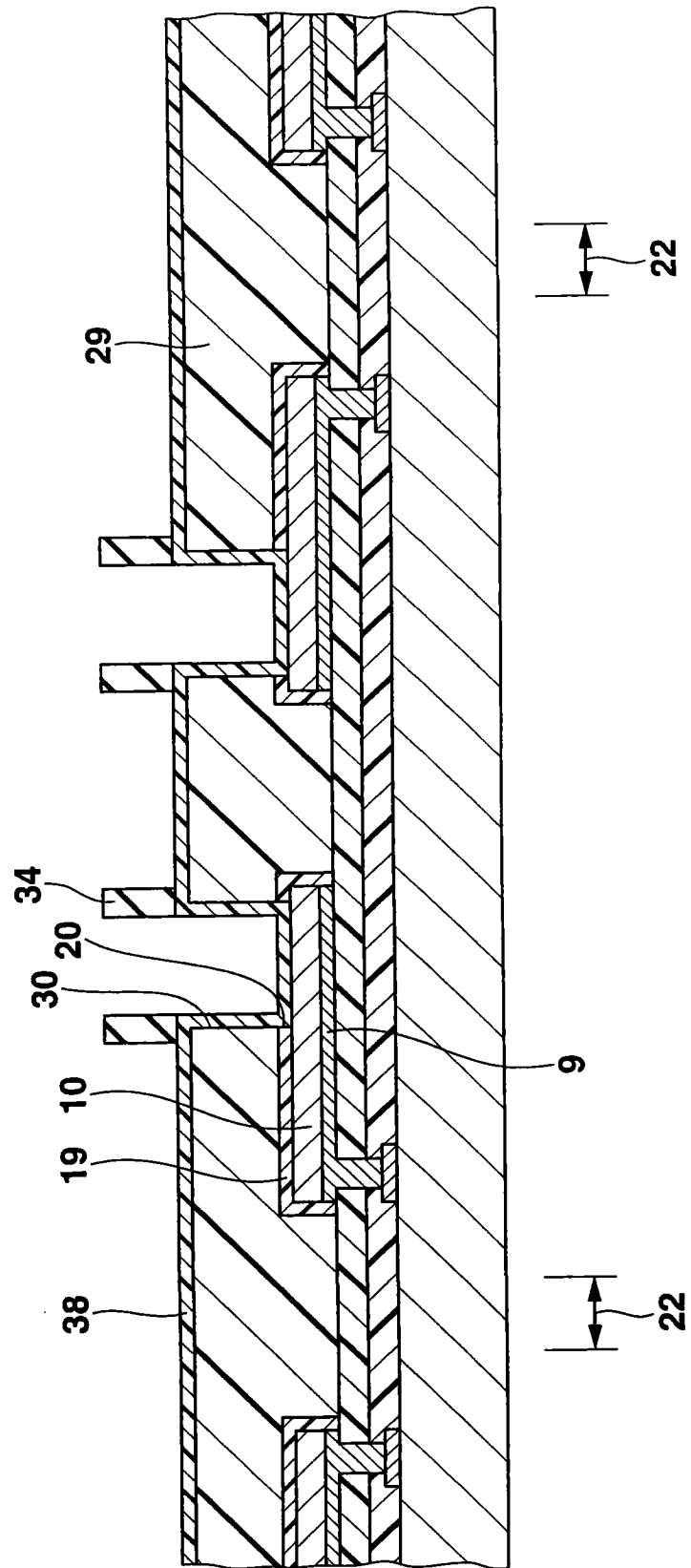


图 30

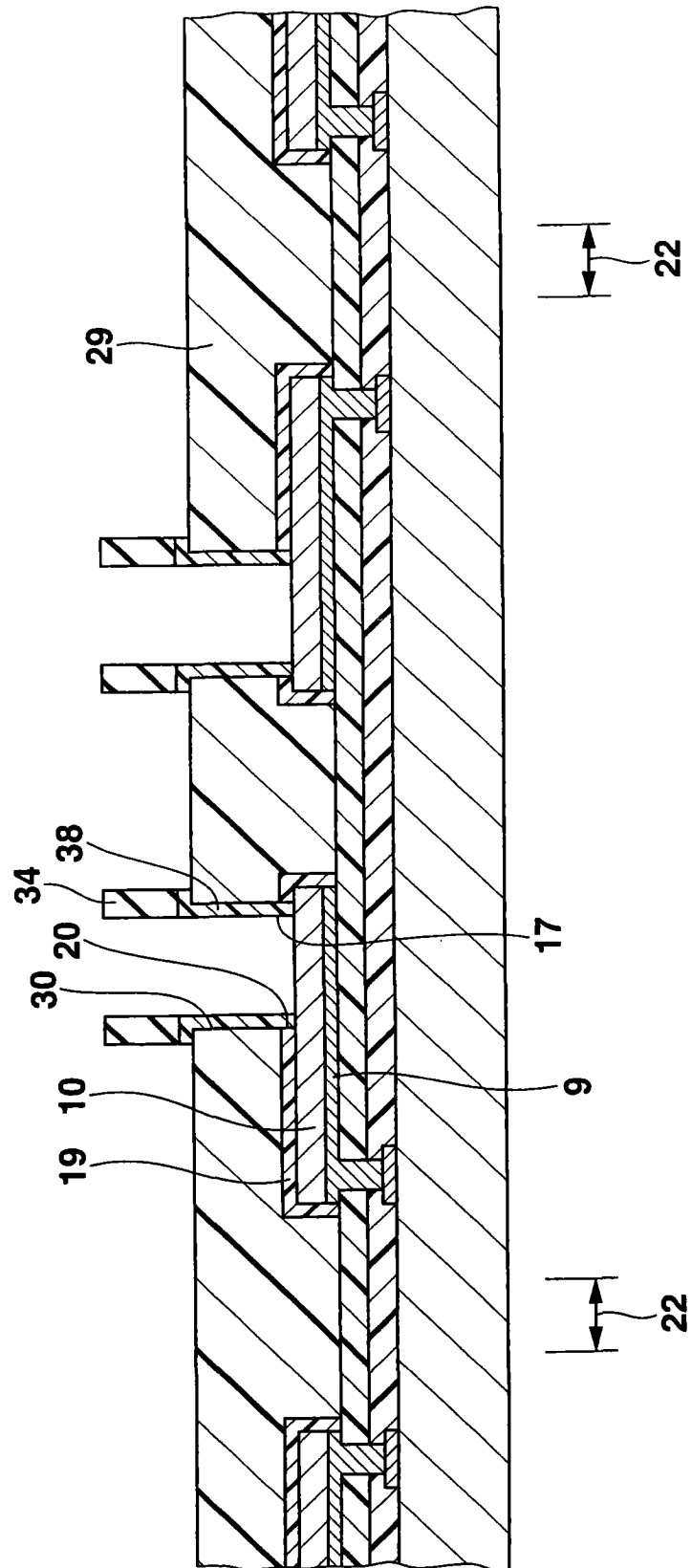


图 31

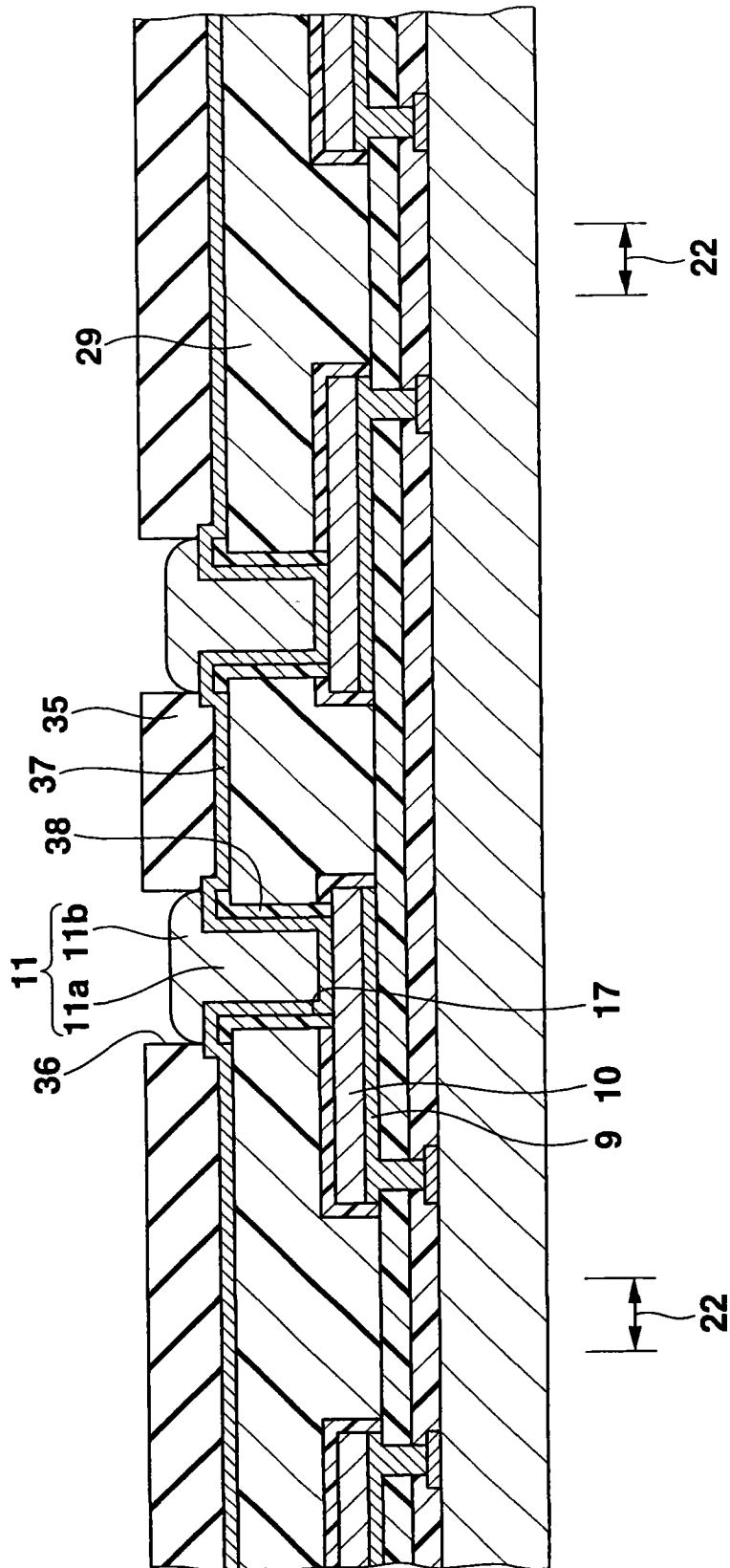


图 32

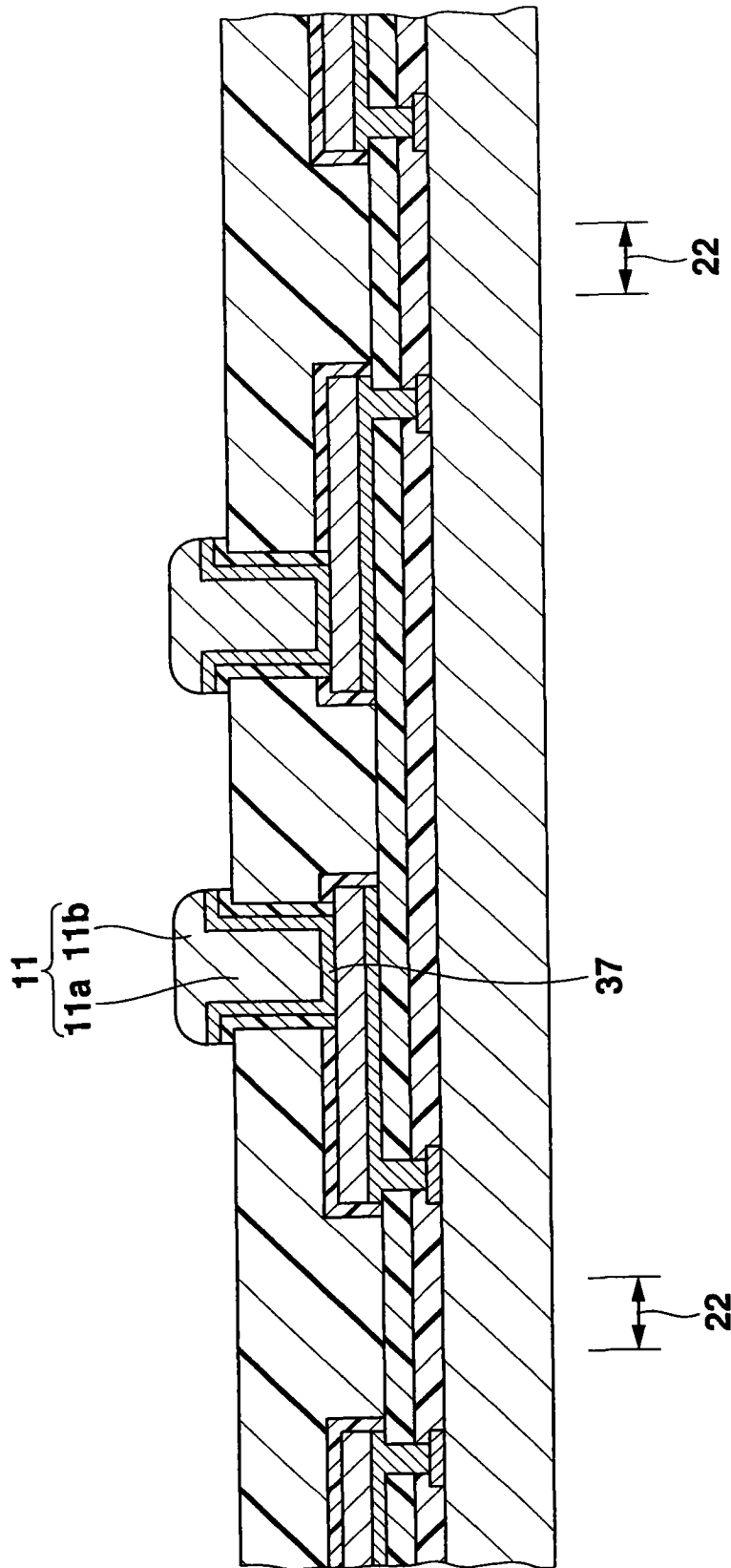


图 33

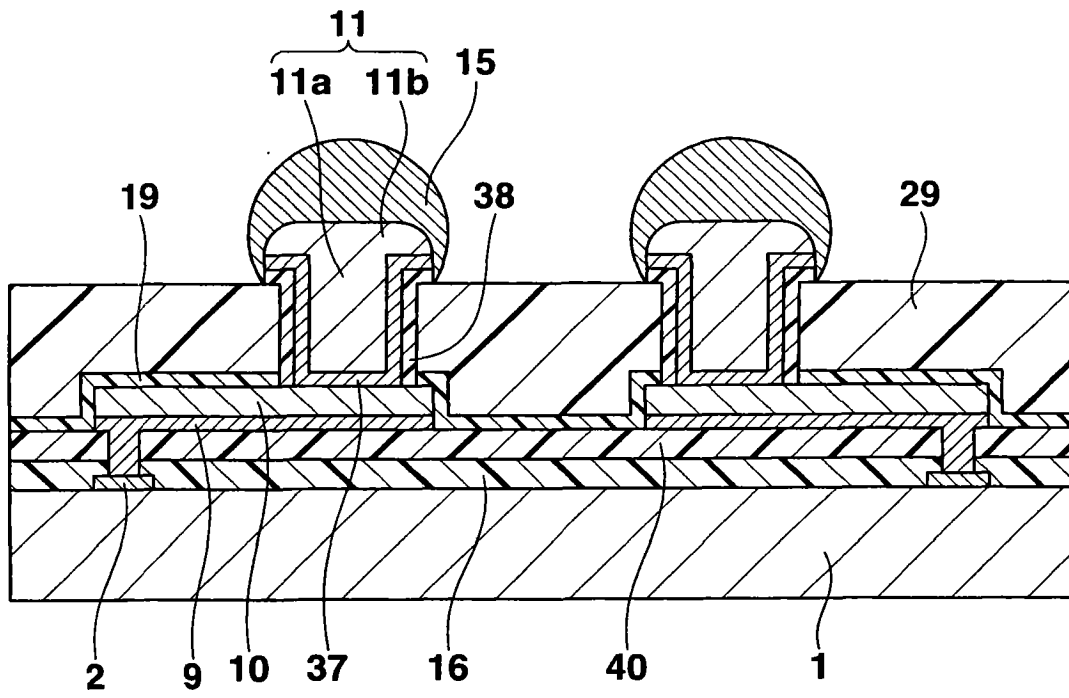


图 34