

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4978626号
(P4978626)

(45) 発行日 平成24年7月18日(2012.7.18)

(24) 登録日 平成24年4月27日(2012.4.27)

(51) Int.Cl. F I
 H O 1 L 21/027 (2006.01) H O 1 L 21/30 5 3 1 M
 G O 3 F 1/22 (2012.01) G O 3 F 1/16 A

請求項の数 13 (全 20 頁)

(21) 出願番号	特願2008-549364 (P2008-549364)	(73) 特許権者	000000044 旭硝子株式会社 東京都千代田区丸の内一丁目5番1号
(86) (22) 出願日	平成19年12月13日(2007.12.13)	(74) 代理人	100080159 弁理士 渡辺 望稔
(86) 国際出願番号	PCT/JP2007/074052	(74) 代理人	100090217 弁理士 三和 晴子
(87) 国際公開番号	W02008/072706	(72) 発明者	林 和幸 東京都千代田区有楽町一丁目12番1号 旭硝子株式会社内
(87) 国際公開日	平成20年6月19日(2008.6.19)	(72) 発明者	門脇 一生 東京都千代田区有楽町一丁目12番1号 旭硝子株式会社内
審査請求日	平成22年8月16日(2010.8.16)		
(31) 優先権主張番号	特願2006-338576 (P2006-338576)		
(32) 優先日	平成18年12月15日(2006.12.15)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

(54) 【発明の名称】 E U Vリソグラフィ用反射型マスクブランク、および該マスクブランク用の機能膜付基板

(57) 【特許請求の範囲】

【請求項1】

E U Vリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、前記導電膜はクロム(Cr)および窒素(N)を含有し、前記導電膜におけるNの平均濃度が0.1at%以上40at%未満であり、前記導電膜の少なくとも表面の結晶状態がアモルファスであり、前記導電膜の表面粗さ(rms)が0.5nm以下であり、前記導電膜は、基板側におけるN濃度が低く、表面側におけるN濃度が高くなるように、導電膜中のN濃度が該導電膜の厚さ方向に沿って変化した傾斜組成膜であることを特徴とする導電膜付基板。

【請求項2】

前記導電膜は、さらにAl、Ag、B、Co、Cu、Fe、Hf、In、Mo、Ni、Nb、Si、Ta、Ti、ZnおよびZrからなる群から選択される少なくとも1つの元素を合計で1~20at%(平均濃度)含有する、請求項1に記載の導電膜付基板。

【請求項3】

前記導電膜は、さらにMoおよびTaからなる群から選択される少なくとも1つの元素を合計で1~20at%(平均濃度)含有する、請求項1に記載の導電膜付基板。

【請求項4】

前記導電膜のシート抵抗値が27 / 以下である、請求項1ないし3のいずれかに記載の導電膜付基板。

【請求項 5】

前記導電膜の表面粗さ (r m s) が 0 . 3 n m 以下である、請求項 1 ないし 4 のいずれかに記載の導電膜付基板。

【請求項 6】

前記導電膜は、少なくとも表面から膜厚 1 0 n m の部分の結晶状態がアモルファスである、請求項 1 ないし 5 のいずれかに記載の導電膜付基板。

【請求項 7】

前記導電膜は、表面硬度が 7 . 5 G P a 以上である、請求項 1 ないし 6 のいずれかに記載の導電膜付基板。

【請求項 8】

前記導電膜の表面硬度は、使用する静電チャックの表面硬度プラスマイナス 4 . 5 G P a 以内に収まっている請求項 1 ないし 7 のいずれかに記載の導電膜付基板。

【請求項 9】

前記導電膜は、酸素 (O) の平均濃度が 1 5 a t % 以下であり、炭素 (C) の平均濃度が 1 0 a t % 以下である、請求項 1 ないし 8 のいずれかに記載の導電膜付基板。

【請求項 10】

前記導電膜の厚さが 5 0 ~ 2 0 0 n m である、請求項 1 ないし 9 のいずれかに記載の導電膜付基板。

【請求項 11】

請求項 1 ないし 1 0 のいずれかに記載の導電膜付基板の前記導電膜が設けられた面に対して、反対側に多層反射膜を形成してなる E U V リソグラフィ用反射型マスクブランクの多層反射膜付基板。

【請求項 12】

請求項 1 1 に記載の多層反射膜付基板の多層反射膜上に吸収層を形成してなる E U V リソグラフィ用反射型マスクブランク。

【請求項 13】

請求項 1 2 に記載の E U V リソグラフィ用反射型マスクブランクをパターンニングした E U V リソグラフィ用反射型マスク。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体製造等に使用される E U V (E x t r e m e U l t r a V i o l e t : 極端紫外) リソグラフィ用反射型マスクブランク (以下、本明細書において、「 E U V マスクブランク」という。)、および該マスクブランクの製造に使用される機能膜付基板に関する。

【背景技術】

【0002】

従来、半導体産業において、 S i 基板等に微細なパターンからなる集積回路を形成する上で必要な微細パターンの転写技術として、可視光や紫外光を用いたフォトリソグラフィ法が用いられてきた。しかし、半導体デバイスの微細化が加速している一方で、従来の光露光の露光限界に近づいてきた。光露光の場合、パターンの解像限界は露光波長の 1 / 2 程度であり、液浸法を用いても露光波長の 1 / 4 程度と言われており、 A r F レーザ (1 9 3 n m) の液浸法を用いても 4 5 n m 程度が限界と予想される。そこで 4 5 n m 以下の露光技術として、 A r F レーザよりさらに短波長の E U V 光を用いた露光技術である E U V リソグラフィが有望視されている。本明細書において、 E U V 光とは、軟 X 線領域または真空紫外線領域の波長の光線を意味し、具体的には波長 1 0 ~ 2 0 n m 程度、特に 1 3 . 5 n m ± 0 . 3 n m 程度の光線を意味する。

【0003】

E U V 光は、あらゆる物質に対して吸収されやすく、かつ屈折率が 1 に近いいため、従来の可視光または紫外光を用いたフォトリソグラフィのような屈折光学系を使用することが

10

20

30

40

50

できない。このため、EUV光リソグラフィでは、反射光学系、すなわち反射型フォトマスクとミラーとが用いられる。

【0004】

マスクブランクは、フォトマスク製造用のパターンニング前の積層体である。反射型フォトマスク用のマスクブランクの場合、ガラス製等の基板の上にEUV光を反射する反射層と、EUV光を吸収する吸収層とがこの順で形成された構造を有している。反射層としては、高屈折層と低屈折層とを交互に積層することで、光線を層表面に照射した際の光線反射率、より具体的にはEUV光を層表面に照射した際の光線反射率が高められた多層反射膜が通常使用される。吸収層には、EUV光に対する吸収係数の高い材料、具体的にはたとえば、CrやTaを主成分とする材料が用いられる。

10

【0005】

多層反射膜および吸収層は、イオンビームスパッタリング法やマグネトロンスパッタリング法を用いて成膜される。多層反射膜および吸収層を成膜する際、基板は支持手段によって支持される。基板の支持手段として、機械的チャックおよび静電チャックがあるが、発塵性の問題から、静電チャックが好ましく用いられる。また、マスクパターンニングプロセス時、あるいは露光時のマスクハンドリングの際にも、基板の支持手段として静電チャックが用いられる。しかし、ガラス基板のように、誘電率および導電率の低い基板の場合、例えばシリコンウエハの場合と同程度のチャック力を得るには、高電圧を印加する必要があるため、絶縁破壊を生じる危険性がある。

このような問題を解消するため、特許文献1には、基板の静電チャッキングを促進する層として、通常のCr以外の材料、例えばSi, Mo, オキシ窒化クロム(CrON)、TaSiのような、ガラス基板よりも高い誘電率および高い導電率の物質の裏面コーティング(導電膜)を有するマスク基板が記載されている。

20

【0006】

しかしながら、特許文献1に記載のマスク基板は、ガラス基板に対するCrON膜の付着力が弱いので、多層反射膜や吸収層を成膜する際に、ガラス基板とCrON膜との間で膜剥れが生じてパーティクルが発生するという問題を有している。特に、静電チャックとCrON膜と、の境界近傍では、基板回転による静電チャックとの境界近傍に加わる力が原因で、膜剥れが発生しやすい。

また特許文献1に記載のマスク基板は、基板の面取面と側面を含む片面全面に導電膜が形成されている。そのため、とりわけ基板の面取面と側面は、面取面と側面に導電膜が斜めに形成されることによる膜付着力が特に弱い状況において、静電チャック時の基板の反りや、ロボットアームのエンドエフェクタの接触などにより、膜剥れが発生しやすい。

30

また特許文献1に記載のマスク基板では、CrONの導電膜の表面には酸素(O)や炭素(C)が多く含まれているので、成膜条件によっては多層反射膜や吸収体膜の成膜時に異常放電が起きることがある。

【0007】

このような静電チャック時(成膜時)などに導電膜の膜剥れや、成膜時の異常放電によるパーティクルが発生すると、製品(多層反射膜付き基板、露光用反射型マスクブランク、露光用反射型マスク)における欠陥が多く、高品質の製品が得られない。従来の露光用透過型マスクを用いたパターン転写の場合には、露光光の波長が紫外域(157~248nm程度)で比較的長いため、マスク面に凹凸欠陥が生じて、これが重大な欠陥とまではなりにくく、そのため従来では成膜時のパーティクルの発生は課題としては格別認識されていなかった。しかしながら、EUV光のような短波長の光を露光光として用いる場合には、マスク面上の微細な凹凸欠陥があっても、転写像への影響が大きくなるため、パーティクルの発生は無視できない。

40

【0008】

上記の問題点を解決するため、特許文献2は、導電膜を設けた基板の静電チャック時の導電膜の膜剥れや異常放電によるパーティクルの発生を抑制した多層反射膜付き基板、パーティクルによる表面欠陥の少ない高品質の露光用反射型マスクブランク、およびパーテ

50

ィクルによるパターン欠陥のない高品質の露光用反射型マスクを開示している。

特許文献2に記載の多層反射膜付き基板では、上記の問題点を解決するため、導電膜を形成する材料を、導電膜の膜厚方向で組成が異なっており、導電膜のうち基板側には、窒素(N)を含み、導電膜のうち表面側には、酸素(O)および炭素(C)の少なくとも何れか一方を含む構成としている。導電膜をこのように構成する理由として、導電膜の基板側に窒素(N)が含まれていることにより、基板に対する導電膜の密着力が向上して導電膜の膜剥れを防止し、さらに導電膜の膜応力が低減されるので、静電チャックと基板との密着力を大きくすることができることと記載されている。一方、導電膜の表面側に、酸素(O)および炭素(C)の少なくとも何れか一方が含まれていることにより、導電膜表面が適度に荒れ、静電チャック時の静電チャックと基板との密着力が大きくなり、静電チャックと基板との間で発生する擦れを防止できるとしている。なお、酸素(O)を含む場合、導電膜表面の表面粗さが適度に荒れる(表面粗さが大きくなる)ことにより、静電チャックと基板との密着力が向上しており、炭素(C)を含む場合、導電膜の比抵抗を低減することができるので、静電チャックと基板との密着力が向上すると記載されている。

10

【0009】

なお、特許文献2に記載の多層反射膜付き基板では、導電膜に含まれる金属材料がクロム(Cr)、タンタル(Ta)、モリブデン(Mo)、および珪素(Si)から選ばれる少なくとも一種の材料であるとされており、これらの中でもクロム(Cr)が好ましいとされている。導電膜がクロム(Cr)を含む材料である場合、導電膜の基板側における窒素(N)の含有量は1~60at%が好ましいと記載されている。但し、CrNの場合、窒素(N)の好ましい含有量は40~60at%であると記載されている。一方、導電膜の表面側における酸素(O)の含有量は0.1~50at%が好ましいとされており、炭素(C)の含有量は0.1~10at%が好ましいとされている。

20

【0010】

【特許文献1】特表2003-501823号公報

【特許文献2】特開2005-210093号公報

【発明の開示】

【発明が解決しようとする課題】

【0011】

本発明者らは、成膜時のパーティクルの発生、特に、静電チャックと基板との擦れによるパーティクルの発生を防止するには、静電チャックと導電膜付基板の密着性を向上させるのが有効であり、そのためには導電膜のシート抵抗を低くすること、および導電膜の表面粗さを小さくすること、好ましくは、導電膜のシート抵抗を特定の数値以下とし、導電膜の表面粗さを特定の数値以下とすることが有効であることを見出した。

30

特許文献2に記載の多層反射膜付き基板では、導電膜の表面側に酸素(O)および炭素(C)の少なくとも何れか一方を含むことにより導電膜表面を適度に荒れた状態とすることで静電チャック時の静電チャックと基板との密着力が大きくなり、静電チャックと基板との間で発生する擦れを防止できるとされている。しかし、仮に擦れが生じてしまった場合、表面粗さが大きいと、逆に膜剥がれや膜の削れが生じやすく、パーティクル発生の原因となるという問題がある。また、表面粗さが大きい場合、静電チャック時に静電チャック上のパーティクル(静電チャック材料、成膜中の膜材料であるMo, Si等)が導電膜に付着しやすく、また洗浄しにくいいため、それが後工程(搬送、洗浄、検査)で落下し、新たな欠陥となるという問題がある。

40

また、導電膜の基板側がCrNである場合、窒素(N)の含有量が40~60at%であるため、導電膜のシート抵抗が十分低くならず、静電チャックによるチャック力を十分高めることができない。この結果、静電チャックに対する導電膜付基板の密着性を十分高めることができない。

【0012】

本発明は、上記の知見に基づいてなされたものであり、静電チャックと導電膜付基板の密着性を向上させることにより、成膜時のパーティクルの発生、特に、静電チャックと基

50

板との擦れによるパーティクルの発生が防止されたEUVマスクブランク用の導電膜付基板を提供することを目的とする。

また、本発明は、該導電膜付基板を用いたEUVマスクブランクの多層反射膜付基板、およびEUVマスクブランクを提供することを目的とする。

【課題を解決するための手段】

【0013】

上記目的を達成するため、本発明は、EUVリソグラフィ用反射型マスクブランクの製造に使用される導電膜付基板であって、前記導電膜はクロム(Cr)および窒素(N)を含有し、前記導電膜におけるNの平均濃度が0.1at%以上40at%未満であり、前記導電膜の少なくとも表面の結晶状態がアモルファスであり、前記導電膜の表面粗さ(rms)が0.5nm以下であることを特徴とする導電膜付基板(以下、本明細書において、「本発明の導電膜付基板」という。)を提供する。

10

【0014】

本発明の導電膜付基板において、前記導電膜は、さらにAl、Ag、B、Co、Cu、Fe、Hf、In、Mo、Ni、Nb、Si、Ta、Ti、ZnおよびZrからなる群から選択される少なくとも1つの元素を合計で1~20at%(平均濃度)含有してもよい。

【0015】

本発明の導電膜付基板において、前記導電膜は、酸素(O)の平均濃度が15at%以下であり、炭素(C)の平均濃度が10at%以下であることが好ましい。

20

また、本発明の導電膜付基板において、前記導電膜の厚さが50~200nmであることが好ましい。

【0016】

本発明の導電膜付基板において、前記導電膜は、基板側におけるN濃度が低く、表面側におけるN濃度が高くなるように、導電膜中のN濃度が該導電膜の厚さ方向に沿って変化した傾斜組成膜である。

【0017】

また、本発明は、本発明の導電膜付基板の前記導電膜が設けられた面に対して、反対側に多層反射膜を形成してなるEUVリソグラフィ用反射型マスクブランクの多層反射膜付基板(以下、本明細書において、「本発明の多層反射膜付基板」という。)を提供する。

30

【0018】

また、本発明は、本発明の多層反射膜付基板の多層反射膜上に吸収層を形成してなるEUVマスクブランク(以下、本明細書において、「本発明のEUVマスクブランク」という。)を提供する。

【0019】

また、本発明は、本発明のEUVマスクブランクをパターニングしたEUVリソグラフィ用反射型マスク(以下、本明細書において、「本発明のEUVマスク」という。)を提供する。

【発明の効果】

【0020】

本発明の導電膜付基板は、また、導電膜表面の表面粗さが小さいことにより、静電チャックとの密着性を向上する。また、導電膜のシート抵抗が低いことにより、静電チャックによるチャック力が向上する。この結果、該導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックとの密着性が向上する。このように、静電チャックとの密着性が向上することにより、静電チャックと基板との擦れによるパーティクルが発生することが防止される。

40

【0021】

また、静電チャックとの密着性が良好であることにより、導電膜付基板から静電チャックへの熱伝導性が向上し、マスクパターニングプロセス時、あるいは露光時の基板冷却性能が向上する。

50

また、導電膜の少なくとも表面の結晶状態がアモルファスであるため、導電膜が酸化されにくく導電膜中の応力の経時変化が小さい。その結果、パターン精度の悪化が起こりにくくなり、マスクとしての寿命が長くなることが期待される。

【0022】

また、導電膜において、酸素の平均濃度が15at%以下であり、炭素の平均濃度が10at%以下であると、導電膜のシート抵抗が低くなり、さらに表面の荒れも生じない。これらにより、静電チャックとの密着性が向上し、静電チャックと基板との擦れによるパーティクルが発生することが防止される。また、静電チャック時に静電チャック上のパーティクルが導電膜に付着することも防止される。

【0023】

導電膜が傾斜組成膜である本発明の導電膜付基板は、導電膜の表面側におけるN濃度が高いため、導電膜が酸化されにくく導電膜中の応力の経時変化が小さい。その結果、パターン精度の悪化が起こりにくくなり、マスクとしての寿命が長くなることが期待される。一方、導電膜の基板側におけるN濃度が低いため、基板に対する導電膜の密着性がさらに向上することが期待される。

【図面の簡単な説明】

【0024】

【図1】図1は、本発明の導電膜付基板の模式図である。

【図2】図2は、本発明の多層反射膜付基板の模式図である。

【図3】図3は、本発明のEUVマスクブランクの模式図である。

【符号の説明】

【0025】

- 1：基板
- 2：導電膜
- 3：多層反射膜
- 4：吸収層

【発明を実施するための最良の形態】

【0026】

以下、図面を参照して本発明を説明する。

図1は、本発明の導電膜付基板の模式図である。図1において、成膜用の基板1の一方の面には導電膜2が形成されている。基板1に多層反射膜および吸収層を成膜する際、基板1は導電膜2を介して静電チャックに固定される。後で述べるように、多層反射膜および吸収層は、基板1の導電膜2が形成されている面に対して反対側（成膜面）に成膜される。要するに、導電膜2は、基板1の成膜面に対して裏面側に形成されている。

【0027】

本発明の導電膜付基板において、導電膜2はクロム(Cr)および窒素(N)を含有し、導電膜2におけるNの平均濃度が0.1at%以上40at%未満であり、導電膜2の少なくとも表面の結晶状態がアモルファスであり、導電膜2のシート抵抗値が27Ω以下であり、導電膜2の表面粗さ(rms)が0.5nm以下であることを特徴とする。

本明細書において、導電膜2のN濃度といった場合、導電膜2中に存在するNの原子濃度を意味する。導電膜2のN濃度は、例えば、X線光電子分光装置(X-ray Photoelectron Spectrometer)によって測定することができる。

【0028】

ここで、導電膜2におけるNの平均濃度であるといった場合、導電膜2全体としてみた場合に、Nの平均濃度が0.1at%以上40at%未満であればよく、導電膜2の全ての部位でNの濃度が0.1at%以上40at%未満ではなくてもよい。例えば、導電膜2全体としてみた場合に、Nの平均濃度が0.1at%以上40at%未満である限り、導電膜2にはN濃度が0.1at%未満の部分が存在してもよく、さらに導電膜2中にはNを含まない部分が存在してもよい。

なお、導電膜2のNの平均濃度はX線光電子分光装置(X-ray Photoele

10

20

30

40

50

ctron Spectrometer)によって、膜を表面からスパッタし、深さ方向のプロファイルを測定することで見積もることができる。

【0029】

導電膜2におけるNの平均濃度が上記範囲であることにより、導電膜2中でCrとNとが化合物(CrN)を形成して、導電膜2の少なくとも表面の結晶状態がアモルファスとなる。導電膜2の少なくとも表面の結晶状態がアモルファスとなることにより、導電膜2表面の表面粗さが小さくなる。この結果、静電チャックとの密着性が向上し、静電チャックと導電膜との擦れによるパーティクルの発生が防止される。

本明細書において、「結晶状態がアモルファスである」と言った場合、全く結晶構造を持たないアモルファス構造となっているもの以外に、微結晶構造のものを含む。導電膜2の結晶状態がアモルファスであること、すなわち、アモルファス構造であること、または微結晶構造であることは、X線回折(XRD)法によって確認することができる。導電膜2の結晶状態がアモルファス構造であるか、または微結晶構造であれば、XRD測定により得られる回折ピークにシャープなピークが見られない。

【0030】

導電膜2の少なくとも表面の結晶状態がアモルファス構造または微結晶構造であれば、導電膜2の表面は平滑性に優れている。なお、導電膜2は、少なくとも表面の結晶状態がアモルファスであればよく、導電膜2全体の結晶状態がアモルファスではなくてもよい。例えば、導電膜2の基板1側の結晶状態はアモルファスではなくてもよい。

なお、導電膜2の表面とは、図1における導電膜2の表面、すなわち、導電膜2の基板1と接する側の面(基板1側の面)とは裏面側にあつて、導電膜付基板を静電チャックで固定する際に、静電チャックと接する側の面のことを指す。

導電膜2は、少なくとも表面から膜厚10nmの部分の結晶状態がアモルファスであることが好ましく、表面から膜厚30nmの部分の結晶状態がアモルファスであることがより好ましい。また、導電膜2の全膜厚をL(nm)とした場合、少なくとも表面から0.05Lの部分の結晶状態がアモルファスであることが好ましく、表面から0.1Lの部分の結晶状態がアモルファスであることがより好ましい。

【0031】

導電膜2におけるNの平均濃度が0.1at%未満だと、導電膜2の少なくとも表面の結晶状態がアモルファスとならない。すなわち、導電膜2の表面の結晶状態が、結晶性、すなわち、結晶構造を有する状態となるため、導電膜2の表面の表面粗さが大きくなる。この結果、静電チャックとの密着性が低下し、静電チャックと導電膜との擦れによりパーティクルが発生しやすくなる。また、導電膜2におけるNの平均濃度が0.1at%未満だと、導電膜2の表面硬度が低下するので、このことによっても、静電チャックと導電膜との擦れによりパーティクルが発生する。また、導電膜2におけるNの平均濃度が0.1at%未満だと、導電膜2の化学的耐久性が低下しやすくなる。

一方、導電膜2におけるNの平均濃度が40at%以上の場合も、導電膜2の少なくとも表面の結晶状態がアモルファスとならない。すなわち、導電膜2の表面の結晶状態が結晶性となるため、導電膜2の表面の表面粗さが大きくなる。また、導電膜2におけるNの平均濃度が40at%以上の場合、導電膜2のシート抵抗が増加して、静電チャックによるチャック力が低下するので、静電チャックとの密着性が低下し、静電チャックと導電膜との擦れによりパーティクルが発生しやすくなる。

【0032】

なお、本発明者らは、導電膜2におけるNの平均濃度を40at%以上とした場合、導電膜2の表面の結晶状態が結晶性となるが、さらにNの平均濃度を高めていくと、導電膜2の結晶状態がアモルファスとなることを見出した。但し、この場合、膜質が粗となるため、導電膜2の表面の表面粗さが大きくなる。加えて、この場合のシート抵抗値はさらに増加するため、導電膜として好ましくない。

【0033】

導電膜2におけるNの平均濃度は10at%以上40at%未満であることがより好ま

10

20

30

40

50

しく、15～36 at %であることがさらに好ましい。

【0034】

導電膜付基板において、通常、Crの場合、酸化され易い金属のため、意図的に酸素や炭素を用いない成膜（アルゴンのみでの成膜）においても、不可避免的に膜中に酸素原子や炭素原子を含んだ状態になる。本発明では、導電膜2が酸素（O）の平均濃度が15 at %以下であることが好ましく、10 at %以下、さらには5 at %以下であることが好ましい。また、導電膜2が炭素（C）の平均濃度が10 at %以下であることが好ましく、5 at %以下、さらには3 at %以下であることが好ましい。ここで、導電膜2は酸素の平均濃度および炭素の平均濃度のいずれもが上記範囲を満たすことが好ましい。

なお、導電膜2におけるOおよびCの平均濃度は、例えば、X線光電子分光装置（X-ray Photoelectron Spectrometer）によって測定することができる。

10

導電膜2において、Oの平均濃度が15 at %以下となり、かつCの平均濃度が10 at %以下となることにより、導電膜のシート抵抗が低くなる。それにより、静電チャックとの密着性が向上し、静電チャックと基板との擦れによるパーティクルが発生することが防止されるという利点を有する。

【0035】

導電膜2はCrおよびNに加えて、Al、Ag、B、Co、Cu、Fe、Hf、In、Mo、Ni、Nb、Si、Ta、Ti、ZnおよびZrからなる群から選択される少なくとも1つの元素（以下、本明細書において「他の元素」という。）を含有してもよい。これらの元素を含有することにより、導電膜2の少なくとも表面の結晶状態がよりアモルファス化しやすくなる、導電膜2の表面の表面粗さがより小さくなる、などの効果が期待される。さらに好ましい添加元素は、耐薬品性の点からTaまたはMoである。

20

これら他の元素は、導電膜2中に1種のみ含有させてもよく、2種以上含有させてもよい。いずれの場合においても、他の元素の平均濃度は、導電膜2の特性に悪影響が生じない範囲とする。この観点から、導電膜2における他の元素の平均濃度は、合計で20 at %以下とする。導電膜2における他の元素の平均濃度は、好ましくは合計で18 at %以下であり、より好ましくは15 at %以下である。

【0036】

導電膜2は、上記の構成であることによりシート抵抗が低く、27 Ω /以下である。導電膜2のシート抵抗が低いことにより、静電チャックによるチャック力が高められる。この結果、静電チャックとの密着性が向上し、静電チャックと導電膜との擦れによるパーティクルの発生が防止される。導電膜2のシート抵抗は25 Ω /以下であることがより好ましく、23 Ω /以下、20 Ω /以下であることがさらに好ましい。また、導電膜2のシート抵抗は、典型的には、3 Ω /以上が好ましく、特に5 Ω /以上であるのが好ましい。

30

【0037】

導電膜2は、上記構成であることにより、導電膜2の表面の表面粗さが小さく、rms（二乗平方根粗さ）で0.5 nm以下である。導電膜2の表面粗さが小さいことにより、静電チャックとの密着性が向上し、静電チャックと導電膜との擦れによるパーティクルの発生が防止される。導電膜2の表面粗さは、rmsで0.4 nm以下であることがより好ましく、0.3 nm以下であることがさらに好ましい。導電膜2の表面粗さは、典型的には、0.01 nm以上であるのが好ましい。

40

【0038】

導電膜2は、表面硬度が7.5 GPa以上であることが好ましい。導電膜2の表面硬度が7.5 GPa以上であれば、導電膜2が表面硬度に優れており、導電膜付基板を静電チャックに固定してEUVマスクブランクの製造に使用した際に、静電チャックと導電膜との擦れによってパーティクルが発生することを防止する効果に優れている。ここで、導電膜2の表面硬度の測定方法は特に限定されず、公知の方法、具体的には例えば、ピッカーズ硬さ試験、ロックウェル硬さ試験、ブリネル硬さ試験、ナノインデンテーション試験等

50

を用いることができる。これらの中でも、ナノインデンテーション試験は、薄膜の表面硬度を測定する際に広く使用される。なお、後述する実施例では、ナノインデンテーション試験により導電膜2の表面硬度を測定した。

導電膜2の表面硬度は、12 GPa以上、特に15 GPa以上であることがより好ましい。

さらに、使用する静電チャックの硬度と、導電膜の硬度との差が少ないほうが、より効果的に擦れによるパーティクルの発生を防止することが可能である。よって、導電膜の硬度は、使用する静電チャックの硬度プラスマイナス4.5 GPa以内に収まっていることが好ましい。

【0039】

上記したように、導電膜2全体としてみた場合に、Nの平均濃度は0.1 at%以上40 at%未満であればよく、導電膜2にはN濃度が1 at%未満の部分が存在してもよく、Nを含まない部分が存在してもよい。すなわち、導電膜2において、Nは特定の部位に偏在していてもよい。例えば、導電膜2の表面側にNが偏在していてもよい。この場合、導電膜2の基板1側におけるN濃度が低くなっており、表面側におけるN濃度が高くなっている。

【0040】

但し、本発明の導電膜付基板において、導電膜2がNを含有することによる効果、すなわち、導電膜2の少なくとも表面の結晶状態がアモルファスとなり、導電膜2の表面の表面粗さが小さくなる効果をより効果的に発揮させるためには、導電膜2は、基板側におけるN濃度が低く、基板1側におけるN濃度が高くなるように、導電膜2中のN濃度が該導電膜2の厚さ方向に沿って変化した傾斜組成膜（以下、本明細書において、「傾斜組成膜」という。）である。なお、このような傾斜組成膜とした場合、上記した効果に加えて以下の効果が期待される。

導電膜2の表面側におけるN濃度が高いため、導電膜が酸化されにくくなり、導電膜中の応力の経時変化が小さくなる。その結果、パターン精度の悪化が起こりにくくなり、マスクとしての寿命が長くなる。

一方、導電膜の基板側におけるN濃度が低いため、導電膜の基板との密着性がさらに向上することが期待される。

【0041】

本明細書において、「傾斜組成膜」といった場合、基板1側におけるN濃度が低く、表面側におけるN濃度が高くなるように、導電膜2中のN濃度が該導電膜2の厚さ方向に沿って連続的に変化した構造の導電膜（以下、「狭義の傾斜組成膜」ともいう。）だけではなく、表面側にNが偏在した構造の導電膜を広く含む。したがって、N濃度が異なる複数の層が積層した構造の導電膜（以下、「積層構造の導電膜」ともいう。）であってもよい。但し、この場合、基板側の層がN濃度の低い層、表面側の層がN濃度の高い層となるように積層されている。なお、積層構造の導電膜において、層数は特に限定されない。したがって、2層であってもよく、3層以上であってもよい。

【0042】

なお、導電膜2全体としてみた場合に、Nの平均濃度が0.1 at%以上40 at%未満である限り、傾斜組成膜は、基板1側にNを含まない部分を有していてもよい。この場合、狭義の傾斜組成膜は、以下の構造となる。

- ・導電膜2の基板1付近の部分はNを含有しない。
- ・導電膜2の基板1付近以外の部分はNを含有する。
- ・導電膜2中のN濃度は、導電膜2の厚さ方向に沿って連続的に変化する。
- ・導電膜2全体としてみた場合、Nの平均濃度が0.1 at%以上40 at%未満である。また、導電膜2が積層構造（2層）である場合、以下の構造となる。
- ・導電膜2の基板1側の層はNを含有しない。
- ・導電膜2の表面側の層はNを含有する。
- ・導電膜2全体としてみた場合、Nの平均濃度が0.1 at%以上40 at%未満であ

10

20

30

40

50

る。

また、導電膜 2 が 3 層以上の積層構造である場合、以下の構造となる。

- ・導電膜 2 の最も基板 1 側の層は N を含有しない。
- ・導電膜 2 の最も基板 1 側の層以外の層は N を含有する。
- ・ B を含有する層は、基板 1 側から表面側へと N 濃度が高くなるように積層されている。

・導電膜 2 全体としてみた場合、N の平均濃度が 0.1 at % 以上 40 at % 未満である。

【0043】

傾斜組成膜において、基板 1 側の面から膜厚 5 nm までの部分（以下、本明細書において、「基板近傍部分」という。）の N 濃度が 15 at % 以下であることが好ましい。基板近傍部分の N 濃度が 15 at % 以下であれば、基板 1 との密着性に優れている。基板近傍部分の N 濃度が 10 at % 以下であることがより好ましく、5 at % 以下であることがさらに好ましく、基板近傍部分が実質的に N を含有しないことが特に好ましい。

また、導電膜 2 の全膜厚を L (nm) とした場合、上記した基板近傍部分は基板 1 側の面から 0.05 L の部分であることが好ましい。

【0044】

傾斜組成膜において、表面から少なくとも膜厚 5 nm までの部分（以下、本明細書において、「表面近傍部分」という。）の N 濃度が 0.1 at % 以上 40 at % 未満であることが好ましい。表面近傍部分の N 濃度が 0.1 at % 以上 40 at % 未満であれば、導電膜 2 の表面の表面粗さが小さくなる。表面近傍部分の N 濃度が 10 at % 以上 40 at % 未満であることがより好ましく、15 ~ 35 at % であることがさらに好ましい。

傾斜組成膜において、表面近傍部分は表面から少なくとも膜厚 50 nm までの部分であることが好ましく、膜厚 90 nm までの部分であることがさらに好ましい。

また、導電膜 2 の全膜厚を L (nm) とした場合、上記した表面近傍部分は表面から少なくとも 0.05 L の部分であることが好ましく、表面から少なくとも 0.1 L の部分であることがさらに好ましい。

【0045】

本発明の導電膜付基板において、導電膜 2 の膜厚 L は、50 ~ 200 nm であることが好ましい。導電膜 2 の膜厚 L が 50 nm 未満であると、導電膜 2 の膜厚が少ないため、導電膜付基板を静電チャックに固定した際にチャック力が不足するおそれがある。また、導電膜付基板を静電チャックに固定し、高電圧を引加した際に基板 1 が絶縁破壊するおそれがある。

導電膜 2 の膜厚 L が 200 nm 超である場合、チャック力の向上にはもはや寄与せず、導電膜 2 の形成に要する時間が増加し、導電膜 2 の形成に要するコストが増加する。また、導電膜 2 の膜厚が必要以上に大きくなるため、膜剥れが発生するおそれが増加する。

導電膜 2 の膜厚は、50 ~ 150 nm であることがより好ましく、50 ~ 100 nm であることがさらに好ましく、60 ~ 100 nm であることが特に好ましい。

【0046】

本発明の導電膜付基板において、導電膜 2 は、公知の成膜方法、例えば、マグネトロンスパッタリング法、イオンビームスパッタリング法などのスパッタリング法；CVD法；真空蒸着法；電解メッキ法などを用いて形成することができる。例えば、Cr および N のみを含有する導電膜 2 を形成する場合、ターゲットを Cr ターゲットとし、スパッタガスを Ar と N₂ の混合ガスとして、マグネトロンスパッタリング法を用いて導電膜を成膜すればよい。

また、Cr および N に加えて他の元素を含有する導電膜 2 を形成する場合、ターゲットを Cr と他の元素との化合物ターゲット、または Cr ターゲットと他の元素のターゲットとの併用とし、スパッタガスを Ar と N₂ の混合ガスとして、マグネトロンスパッタリング法を実施して、導電膜を成膜すればよい。

また、積層構造（2 層構造、下層は N を含有せず、上層は N を含有する）の導電膜を形

10

20

30

40

50

成する場合、ターゲットをCrターゲットとし、スパッタガスをArガスとして、マグネトロンスパッタリング法を実施して、下層を成膜した後、スパッタガスをArとN₂の混合ガスに変えて、マグネトロンスパッタリング法を実施して、上層を成膜すればよい。

また、狭義の傾斜組成膜を形成する場合、ターゲットをCrターゲットとし、スパッタガス(ArとN₂の混合ガス)におけるN₂の割合を調節しながら、マグネトロンスパッタリング法を実施して、導電膜を成膜すればよい。

なお、形成される導電膜に酸素原子が含有しないよう、導電膜の形成は酸素原子を含有するガス(例えば、O₂、CO、CO₂、H₂O、NO等)が実質的に存在しない環境、具体的には、酸素原子を含有するガスの合計分圧が 1×10^{-4} Pa以下、好ましくは 1×10^{-5} Pa以下の環境で実施する。

10

【0047】

上記した方法でCrおよびNのみを含有する導電膜2を形成するには、具体的には以下の成膜条件で実施すればよい。

ターゲット：Crターゲット。

スパッタガス：ArとN₂の混合ガス(N₂ガス濃度3~45vol%、好ましくは5~40vol%、より好ましくは10~35vol%。ガス圧 1.0×10^{-1} ~ 50×10^{-1} Pa、好ましくは 1.0×10^{-1} ~ 40×10^{-1} Pa、より好ましくは 1.0×10^{-1} ~ 30×10^{-1} Pa。)

投入電力：30~1000W、好ましくは50~750W、より好ましくは80~500W。

20

成膜速度：2.0~60nm/min、好ましくは3.5~45nm/min、より好ましくは5~30nm/min。

【0048】

EUVマスクブランクにパターン形成する際、すなわち、マスクパターンニングプロセスの際、微細なパターンを形成するために、通常は電子ビーム描画技術を用いてパターン形成を行う。

電子ビーム描画技術を用いたパターン形成をするためには、まず始めに、EUVマスクブランクの吸収層表面に電子ビーム描画用のレジストを塗布し、ベーキング処理、たとえば200でベーキング処理を行う。次に、レジスト表面上に電子ビーム描画装置を用いて電子ビームを照射し、その後、現像することでレジストパターンを形成する。上記手順でパターン形成されたマスクは、EUV光を用いた露光プロセスに供される。これらの手順は、EUVマスクブランク(またはパターン形成されたマスク)を静電チャックに固定した状態で実施される。

30

上記のパターン形成やEUV光による露光の際、基板の温度が上昇する。基板の温度上昇はパターン精度に悪影響を及ぼすおそれがあることから好ましくない。このため、パターン形成の際に基板を冷却することが検討されている。基板の冷却方法としては、様々な方法が考えられるが、例えば、静電チャック内部に液体や気体を流通させて基板を冷却する方法、ピンチャックと基板との空隙部分に気体を流通させて基板を冷却する方法がある。これらの方法において、基板の冷却効率という点から、導電膜2と静電チャックとの密着性が高く、両者の接触部での熱伝導性が高いことが好ましい。

40

【0049】

本発明の導電膜付基板において、成膜用の基板1は、EUVマスクブランク用の基板としての特性を満たすことが要求される。そのため、基板1は、低熱膨張係数(具体的には、20における熱膨張係数が $0 \pm 0.1 \times 10^{-7}/$ であることが好ましく、より好ましくは $0 \pm 0.05 \times 10^{-7}/$ 、さらに好ましくは $0 \pm 0.03 \times 10^{-7}/$)を有し、平滑性、平坦度、およびマスクブランクまたはパターン形成後のフォトマスクの洗浄等に用いる洗浄液への耐性に優れたものが好ましい。

基板1としては、具体的には低熱膨張係数を有するガラス、例えばSiO₂-TiO₂系ガラス等を用いるが、これに限定されない。例えば、石英固溶体を析出した結晶化ガラスや石英ガラスやシリコンや金属などの基板を用いることもできる。

50

基板1は、表面粗さ(rms)が0.15nm以下、好ましくは0.12nm以下の平滑な表面と、100nm以下、好ましくは80nm以下の平坦度を有していることがパターン形成後のフォトマスクにおいて高反射率および転写精度が得られるために好適である。

基板1の大きさや厚みなどはマスクの設計値等により適宜決定されるものである。実施例では外形6インチ(152.4mm)角で、厚さ0.25インチ(6.3mm)のSiO₂-TiO₂系ガラスを用いた。

【0050】

次に、本発明の多層反射膜付基板について説明する。図2は、本発明の多層反射膜付基板の模式図である。図2において、基板1の導電膜2が形成された面に対して反対側に多層反射膜3が形成されている。ここで、基板1および導電膜2は、図1に示したものと同じ(本発明の導電膜付基板)である。

10

本発明の多層反射膜付基板は、本発明の導電膜付基板を静電チャックに固定した後、マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法を用いて、基板1の成膜面に多層反射膜3を成膜することによって得られる。

基板1の成膜面に成膜される多層反射膜3は、EUVマスクブランクの多層反射膜として所望の特性を有するものである限り特に限定されない。ここで、多層反射膜3に特に要求される特性は、高EUV光線反射率の膜であることである。具体的には、EUV光の波長領域の光線を多層反射膜表面に照射した際に、波長13.5nm付近の光線反射率の最大値が60%以上であることが好ましく、65%以上であることがより好ましい。

20

上記の特性を満たす多層反射膜3としては、Si膜とMo膜とを交互に積層させたSi/Mo多層反射膜、BeとMo膜とを交互に積層させたBe/Mo多層反射膜、Si化合物とMo化合物層とを交互に積層させたSi化合物/Mo化合物多層反射膜、Si膜、Mo膜およびRu膜をこの順番に積層させたSi/Mo/Ru多層反射膜、Si膜、Ru膜、Mo膜およびRu膜をこの順番に積層させたSi/Ru/Mo/Ru多層反射膜が挙げられる。

【0051】

基板1の成膜面に多層反射膜3を成膜する手順は、スパッタリング法を用いて多層反射膜を成膜する際に通常実施される手順であってよい。例えば、イオンビームスパッタリング法を用いてSi/Mo多層反射膜を形成する場合、ターゲットとしてSiターゲットを用い、スパッタガスとしてArガス(ガス圧が $1.3 \times 10^{-2} \sim 2.7 \times 10^{-2}$ Pa、好ましくは $1.5 \times 10^{-2} \sim 2.5 \times 10^{-2}$ Pa)を使用して、イオン加速電圧が300~1500V、好ましくは400~1300V、成膜速度が0.03~0.30nm/sec、好ましくは0.05~0.25nm/secで、厚さ4.5nmとなるようにSi膜を成膜する。次に、ターゲットとしてMoターゲットを用い、スパッタガスとしてArガス(ガス圧 $1.3 \times 10^{-2} \sim 2.7 \times 10^{-2}$ Pa)を使用して、イオン加速電圧300~1500V、成膜速度0.03~0.30nm/secで厚さ2.3nmとなるようにMo膜を成膜することが好ましい。これを1周期として、Si膜およびMo膜を40~50周期積層させることによりSi/Mo多層反射膜が成膜される。多層反射膜3を成膜する際、均一な成膜を得るために、回転体を用いて基板1を回転させながら成膜を行うことが好ましい。

30

40

【0052】

本発明の多層反射膜付基板は、多層反射膜3の表面が酸化されるのを防止するため、多層反射膜3の最上層は酸化されにくい材料の層とすることが好ましい。酸化されにくい材料の層は多層反射膜3のキャップ層として機能する。キャップ層として機能する酸化されにくい材料の層の具体例としては、Si層を例示することができる。多層反射膜がSi/Mo膜である場合、最上層をSi層とすることによって、該最上層をキャップ層として機能させることができる。その場合キャップ層の膜厚は、 11 ± 2 nmであることが好ましい。

【0053】

50

本発明の多層反射膜付基板は、本発明の導電膜付基板を用いているため、導電膜付基板を静電チャックに固定して多層反射膜を成膜する際に、静電チャックと導電膜との擦れによってパーティクルが発生することが防止されている。このため、パーティクルによる表面欠陥が極めて少ない優れた多層反射膜付基板である。

【0054】

次に、本発明のEUVマスクブランクについて説明する。図3は、本発明のEUVマスクブランクの模式図である。図3において、多層反射膜3上には吸収層4が設けられている。ここで、基板1、導電膜2および多層反射膜3は、図2に示したものと同一（本発明の多層反射膜付基板）である。

本発明のEUVマスクブランクは、本発明の多層反射膜付基板を静電チャックに固定した後、マグネトロンスパッタリング法やイオンビームスパッタリング法といったスパッタリング法を用いて、多層反射膜3上に吸収層4を成膜することによって得られる。

【0055】

本発明のEUVマスクブランクにおいて、多層反射膜3上に成膜される吸収層4の構成材料としては、EUV光に対する吸収係数の高い材料、具体的には、Cr、Taまたはこれらの窒化物などが挙げられる。中でも、Ta₂Nがアモルファスになりやすく表面の平滑性に優れる、表面粗さが小さいという理由で好ましい。吸収層4の厚さは、50~100nmであることが好ましく、55~90nmであることがより好ましい。吸収層4の成膜方法は、スパッタリング法である限り特に限定されず、マグネトロンスパッタリング法またはイオンビームスパッタリング法のいずれであってもよい。

【0056】

イオンビームスパッタリング法を用いて、吸収層としてTa₂N層を成膜する場合、ターゲットとしてTaターゲットを用い、スパッタガスとしてN₂ガス（ガス圧は $1.3 \times 10^{-2} \sim 2.7 \times 10^{-2}$ Pa、好ましくは $1.5 \times 10^{-2} \sim 2.5 \times 10^{-2}$ Pa）を使用して、イオン加速電圧300~1500V、好ましくは400~1300V、成膜速度0.01~0.1nm/sec、好ましくは0.05~0.25nm/secで、厚さ50~100nmとなるように成膜する。

スパッタリング法を用いて、吸収層4を成膜する際、均一な成膜を得るために、回転体を用いて基板1を回転させながら成膜を行うことが好ましい。

【0057】

本発明のEUVマスクブランクにおいて、多層反射膜3と、吸収層4と、の間にバッファ層が存在してもよい。

バッファ層を構成する材料としては、たとえば、Cr、Al、Ru、Ta若しくはこれらの窒化物、SiO₂、Si₃N₄、Al₂O₃などが挙げられる。バッファ層は厚さ10~60nmであることが好ましく、特に20~50nmであることがより好ましい。

【0058】

本発明のEUVマスクブランクは、本発明の多層反射膜付基板を用いているため、多層反射膜にパーティクルによる表面欠陥が極めて少ない。しかも、該多層反射膜付基板を静電チャックに固定して吸収層を成膜する際に、静電チャックと導電膜との擦れによってパーティクルが発生することが防止されている。このため、吸収層もパーティクルによる表面欠陥が極めて少ない。

さらに、上記EUVマスクブランクをパターンニングすることで、表面欠陥の少ないEUVマスクを形成することが可能である。欠陥を減少させることで、欠点の少ない露光を行うことができ、生産性にも優れる。

【実施例】

【0059】

以下、実施例を用いて本発明をさらに説明するが、これらに限定して解釈されるものではない。

（実施例1）

導電膜の形成

10

20

30

40

50

本実施例では、成膜用の基板1として、 $\text{SiO}_2\text{-TiO}_2$ 系のガラス基板（外形6インチ（152.4mm）角、厚さが6.3mm）を使用した。このガラス基板の熱膨張係数は $0.02 \times 10^{-7}/^\circ\text{C}$ （20における値。以下同じ。）であり、ヤング率は67GPaである。このガラス基板を研磨により、表面粗さ（rms）が0.15nm以下の平滑な表面と100nm以下の平坦度に形成した。

次に、基板1の表面上に、マグネトロンスパッタリング法を用いて、導電膜2を成膜した。具体的には、成膜チャンバー内を 1×10^{-4} Pa以下の真空にした後、Crターゲットを用いて、Arと N_2 の混合ガス雰囲気中でマグネトロンスパッタリングを行い、厚さ70nmの導電膜2を形成した。導電膜2の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：Arと N_2 の混合ガス（Ar：70vol%、 N_2 ：30vol%、ガス圧：0.3Pa）

投入電力：150W

成膜速度：0.11nm/sec

膜厚：70nm

導電膜の組成分析

導電膜2のCr、N、OおよびCの平均濃度は、X線光電子分光装置（X-ray Photoelectron Spectrometer）を用いて測定した。導電膜2の組成比（at%）は、Cr：N：O = 62.1：35.9：2.0であった。Cの平均濃度は0at%である。

導電膜の結晶状態

導電膜2の結晶状態を、X線回折装置（X-Ray Diffractometer）（RIGAKU社製）で確認した。得られる回折ピークにはシャープなピークが見られないことから、導電膜2の結晶状態がアモルファス構造または微結晶構造であることを確認した。

導電膜のシート抵抗値

導電膜2のシート抵抗は、四探針測定器を用いて測定した。導電膜2のシート抵抗値は、 $20 \Omega/\square$ であった。

導電膜の表面粗さ（rms）

表面粗さは、原子間力顕微鏡（SII社製、SPI-3800）を用いて、dynamic force modeで測定した。表面粗さの測定領域は $1 \mu\text{m} \times 1 \mu\text{m}$ であり、カンチレバーには、SI-DF40（SII社製）を用いた。導電膜2の表面粗さ（rms）は、0.3nmであった。

【0060】

多層反射膜の成膜

次に、基板1の導電膜2に対して反対側（成膜面）に、イオンビームスパッタリング法を用いて多層反射膜（Si/Mo多層反射膜）を成膜した。具体的には、Si膜およびMo膜を交互に成膜することを40周期繰り返すことにより、合計膜厚272nm（ $(4.5 + 2.3) \times 40$ ）のSi/Mo多層反射膜を成膜した。最後にキャップ層として膜厚11.0nmになるようにSi層を成膜した。

なお、Si膜およびMo膜の成膜条件は以下の通りである。

Si膜の成膜条件

ターゲット：Siターゲット（ホウ素ドーブ）

スパッタガス：Arガス（ガス圧0.02Pa）

電圧：700V

成膜速度：0.077nm/sec

膜厚：4.5nm

Mo膜の成膜条件

ターゲット：Moターゲット

スパッタガス：Arガス（ガス圧0.02Pa）

電圧：700V
 成膜速度：0.064nm/sec
 膜厚：2.3nm

【0061】

表面欠陥の評価

上記手順で成膜される多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は1.5個/cm²であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認された。なお、パーティクル個数は、大きさが0.15μm以上のものとして測定した。

【0062】

次に、上記手順で成膜される多層反射膜(Si/Mo多層反射膜)上に、EUV光に対する吸収層として、Ta₂N層をイオンビームスパッタリング法を用いて成膜して、EUVマスクブランクを得た。成膜条件は以下の通りであった。

Ta₂N層の成膜条件

ターゲット：Taターゲット
 スパッタガス：N₂ガス(ガス圧0.02Pa)
 電圧：700V
 成膜速度：0.015nm/sec
 膜厚：70nm

上記手順で得られるEUVマスクブランクの吸収層表面のパーティクル個数についても上記と同様の手順で測定すると2.0個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認された。

【0063】

(実施例2)

本実施例は、ガラス基板上に形成される導電膜2のN濃度(平均濃度)が19at%であること以外は実施例1と同様である。

導電膜2の成膜条件は以下の通りである。

ターゲット：Crターゲット
 スパッタガス：ArとN₂の混合ガス(Ar：90体積%、N₂：10体積%、ガス圧：0.3Pa)
 投入電力：150W
 成膜速度：0.14nm/sec
 膜厚：70nm

実施例1と同様の手順で導電膜2中のCr、N、OおよびCの平均濃度を測定すると、導電膜2の組成比(at%)は、Cr：N：O = 78.6：19.6：1.8であった。Cの平均濃度は0at%であった。

また、X線回折装置を用いて導電膜2の結晶状態を確認したところ、得られる回折ピークにはシャープなピークが見られないことから、導電膜2の結晶状態がアモルファス構造または微結晶構造であることを確認した。実施例1と同様の方法で導電膜2のシート抵抗を測定すると21Ω/□であった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.14nmであった。

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は1.5個/cm²であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認された。

次に、Mo/Si多層反射膜上にTa₂N層を成膜してEUVマスクブランクを得た。得られたEUVマスクブランクについてTa₂N層表面のパーティクル個数を測定すると2.0個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認された。

【0064】

10

20

30

40

50

(比較例1)

比較例1は、ガラス基板上に形成される導電膜2のN濃度(平均濃度)が40at%超(42.5at%)であること以外は、実施例1と同様である。導電膜2の成膜条件は以下の通りである。

ターゲット:Crターゲット

スパッタガス:ArとN₂の混合ガス(Ar:60vol%、N₂:40vol%、ガス圧:0.3Pa)

投入電力:150W

成膜速度:0.10nm/sec

膜厚:70nm

実施例1と同様の手順で導電膜2中のCr、N、OおよびCの平均濃度を測定すると、導電膜2の組成比(at%)は、Cr:N:O=55.4:42.5:2.1であった。Cの平均濃度は0at%であった。

また、導電膜2の結晶状態をX線回折装置を用いて確認すると、得られる回折ピークにシャープなピークが見られることから、導電膜2が結晶構造であることが確認された。実施例1と同様の方法で導電膜2のシート抵抗を測定すると57Ωであった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.52nmであった。

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

次に、Mo/Si多層反射膜上にTa₂N層を成膜してEUVマスクブランクを得た。得られたEUVマスクブランクについてTa₂N層表面のパーティクル個数を測定すると100個/cm²以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブランクであることが確認された。

【0065】

(比較例2)

比較例2は、ガラス基板上に形成される導電膜2がNを含有しないこと以外は、実施例1と同様である。導電膜2の成膜条件は以下の通りである。

ターゲット:Crターゲット

スパッタガス:Arガス(ガス圧:0.3Pa)

投入電力:150W

成膜速度:0.4nm/sec

膜厚:70nm

実施例1と同様の手順で導電膜2中のCr、N、OおよびCの平均濃度を測定し、導電膜2がNを含有しないことを確認した。なお、導電膜2において、Oの平均濃度は5.1at%であり、Cの平均濃度は0at%であった。

また、導電膜2の結晶状態をX線回折装置を用いて確認すると、得られる回折ピークにシャープなピークが見られることから、導電膜2が結晶構造であることが確認された。実施例1と同様の方法で導電膜2のシート抵抗を測定すると5.5Ωであった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.71nmであった。

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は15個/cm²以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

次に、Mo/Si多層反射膜上にTa₂N層を成膜してEUVマスクブランクを得た。得られたEUVマスクブランクについてTa₂N層表面のパーティクル個数を測定すると100個/cm²以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブランクであることが確認された。

【0066】

10

20

30

40

50

(比較例3)

比較例3は、導電膜2の成膜条件が下記条件であること以外は実施例1と同様である。

ターゲット：Crターゲット

スパッタガス：ArとNOの混合ガス(Ar：88vol%、NO：12at%、ガス圧：0.3Pa)

投入電力：150W

成膜速度：0.09nm/min

膜厚：70nm

実施例1と同様の手順で導電膜2中のCr、N、OおよびCの平均濃度を測定すると、導電膜2の組成比(at%)は、Cr：N：O=30：28：42であった。Cの平均濃度は0at%であった。

10

また、X線回折装置を用いて導電膜2の結晶状態を確認したところ、得られる回折ピークにはシャープなピークが見られないことから、導電膜2の結晶状態がアモルファス構造または微結晶構造であることを確認した。実施例1と同様の方法で導電膜2のシート抵抗を測定すると30 Ω /sqであった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.60nmであった。

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は10個/cm²であり、多層反射膜の成膜時にパーティクルがほとんど発生しないことが確認された。

20

次に、Mo/Si多層反射膜上にTa₂N層を成膜してEUVマスクブランクを得た。得られたEUVマスクブランクについてTa₂N層表面のパーティクル個数を測定すると100個/cm²であり、パーティクルによる表面欠陥が少ないEUVマスクブランクであることが確認された。

【0067】

(比較例4)

比較例4は、ガラス基板上に形成される導電膜2のN濃度(平均濃度)が40at%超(44.0at%)であること以外は、実施例1と同様である。導電膜2の成膜条件は以下の通りである。

ターゲット：Crターゲット

スパッタガス：ArとN₂の混合ガス(Ar：50vol%、N₂：50vol%、ガス圧：0.3Pa)

投入電力：150W

成膜速度：0.097nm/sec

膜厚：70nm

実施例1と同様の手順で導電膜2中のCr、N、OおよびCの平均濃度を測定すると、導電膜2の組成比(at%)は、Cr：N：O=52.0：44.0：4.0であった。Cの平均濃度は0at%であった。

30

また、X線回折装置を用いて導電膜2の結晶状態を確認したところ、得られる回折ピークにはシャープなピークが見られないことから、導電膜2の結晶状態がアモルファス構造または微結晶構造であることを確認した。実施例1と同様の方法で導電膜2のシート抵抗を測定すると589 Ω /sqであった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.39nmであった。

40

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は15個/cm²以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

次に、Mo/Si多層反射膜上にTa₂N層を成膜してEUVマスクブランクを得た。得られたEUVマスクブランクについてTa₂N層表面のパーティクル個数を測定すると100個/cm²以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブラン

50

クであることが確認された。

【0068】

(比較例5)

比較例5は、ガラス基板上に形成される導電膜2のN濃度(平均濃度)が40at%超(45.1at%)であること以外は、実施例1と同様である。導電膜2の成膜条件は以下の通りである。

ターゲット:Crターゲット

スパッタガス:ArとN₂の混合ガス(Ar:25vol%,N₂:75vol%、ガス圧:0.3Pa)

投入電力:150W

成膜速度:0.073nm/sec

膜厚:70nm

実施例1と同様の手順で導電膜2中のCr,N,OおよびCの平均濃度を測定すると、導電膜2の組成比(at%)は、Cr:N:O=52.0:45.1:2.9であった。Cの平均濃度は0at%であった。

また、X線回折装置を用いて導電膜2の結晶状態を確認したところ、得られる回折ピークにはシャープなピークが見られないことから、導電膜2の結晶状態がアモルファス構造または微結晶構造であることを確認した。実施例1と同様の方法で導電膜2のシート抵抗を測定すると1507/であった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.49nmであった。導電膜2の結晶状態はアモルファス構造または微結晶構造であるが、膜質が粗となったことにより表面粗さが悪化したと考えられる。

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は20個/cm²以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

次に、Mo/Si多層反射膜上にTaN層を成膜してEUVマスクブランクを得た。得られたEUVマスクブランクについてTaN層表面のパーティクル個数を測定すると100個/cm²以上であり、パーティクルによる表面欠陥が非常に多いEUVマスクブランクであることが確認された。

【0069】

(比較例6)

比較例6は、ガラス基板上に形成される導電膜2のN濃度(平均濃度)が40at%超(47at%)であること以外は、実施例1と同様である。導電膜2の成膜条件は以下の通りである。

ターゲット:Crターゲット

スパッタガス:N₂ガス(ガス圧:0.3Pa)

投入電力:150W

成膜速度:0.063nm/sec

膜厚:70nm

実施例1と同様の手順で導電膜2中のCr,N,OおよびCの平均濃度を測定すると、導電膜2の組成比(at%)は、Cr:N:O=51.5:46.8:1.7であった。Cの平均濃度は0at%であった。

また、X線回折装置を用いて導電膜2の結晶状態を確認したところ、得られる回折ピークにはシャープなピークが見られないことから、導電膜2の結晶状態がアモルファス構造または微結晶構造であることを確認した。実施例1と同様の方法で導電膜2のシート抵抗を測定すると614/であった。実施例1と同様の方法で導電膜2の表面粗さ(rms)を測定すると、0.81nmであった。導電膜2の結晶状態はアモルファス構造または微結晶構造であるが、膜質が粗となったことにより表面粗さが悪化したと考えられる。

また、実施例1と同様の手順で基板1の成膜面にMo/Si多層反射膜を成膜し、多層

10

20

30

40

50

反射膜のパーティクル個数を欠陥検査装置を用いて測定した。その結果、パーティクル個数は 20 個/ cm^2 以上であり、パーティクルによる表面欠陥が非常に多い多層反射膜であることが確認された。

次に、 Mo/Si 多層反射膜上に TaN 層を成膜して EUV マスクブランクを得た。得られた EUV マスクブランクについて TaN 層表面のパーティクル個数を測定すると 100 個/ cm^2 以上であり、パーティクルによる表面欠陥が非常に多い EUV マスクブランクであることが確認された。

【産業上の利用可能性】

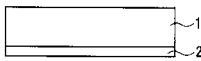
【0070】

本発明により、静電チャックと導電膜付基板の密着性を向上させることにより、静電チャックと基板との擦れによるパーティクルの発生が防止された EUV マスクブランク用の導電膜付基板を提供することが可能となり、パターン精度の悪化が起こりにくい、寿命の長い EUV マスクブランクを提供できる。これらは、 Si 基板等に微細なパターンからなる集積回路を形成する上で必要な微細パターンの転写技術としての EUV 光を用いたフォトリソグラフィ法において有用である。

10

なお、 2006 年 12 月 15 日に出願された日本特許出願 $2006-338576$ 号の明細書、特許請求の範囲、図面および要約書の全内容をここに引用し、本発明の明細書の開示として、取り入れるものである。

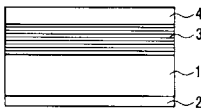
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 杉山 享司
東京都千代田区有楽町一丁目12番1号 旭硝子株式会社内

審査官 渡戸 正義

(56)参考文献 特開2002-222764(JP,A)
特開2006-267595(JP,A)
特開2006-049910(JP,A)
国際公開第2006/030627(WO,A1)
特開2005-093723(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 21/027
G03F 1/00-1/86