



(12) 发明专利

(10) 授权公告号 CN 111953314 B

(45) 授权公告日 2021.06.01

(21) 申请号 202010735007.3

H03H 9/70 (2006.01)

(22) 申请日 2020.07.28

H03H 9/13 (2006.01)

(65) 同一申请的已公布的文献号

申请公布号 CN 111953314 A

(56) 对比文件

CN 103281050 A, 2013.09.04

CN 110061712 A, 2019.07.26

(43) 申请公布日 2020.11.17

CN 109889179 A, 2019.06.14

(73) 专利权人 诺思(天津)微系统有限责任公司

CN 111010103 A, 2020.04.14

地址 300457 天津市滨海新区天津开发区

CN 103001602 A, 2013.03.27

西区新业五街27号

CN 1977450 A, 2007.06.06

(72) 发明人 庞慰 边子鹏

审查员 李莹

(74) 专利代理机构 北京汉智嘉成知识产权代理

有限公司 11682

代理人 姜劲 谷惠敏

(51) Int. Cl.

H03H 9/02 (2006.01)

H03H 9/54 (2006.01)

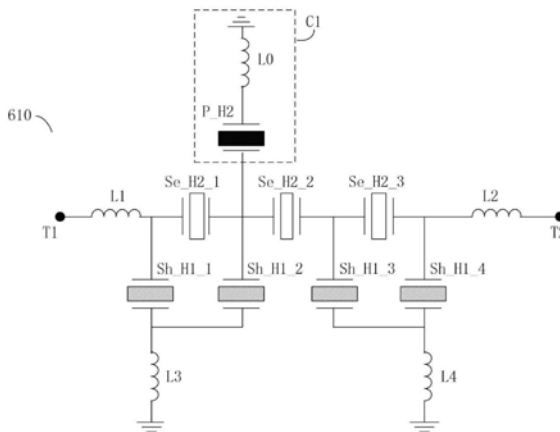
权利要求书3页 说明书8页 附图9页

(54) 发明名称

滤波器设计方法和滤波器、多工器、通信设备

(57) 摘要

本发明涉及滤波器技术领域,特别地涉及一种滤波器设计方法和滤波器、多工器、通信设备。在该方法中,根据设计指标将串联谐振器、并联谐振器、以及带宽调节单元中的谐振器的顶电极的连接端和非连接端的抬高部厚度分别进行合理的设置,可进一步地改善滤波器的插损特性;同时,在实现良好插损特性的前提下,在一定程度上减少了生产成本,以及在一定程度上增加了设计的灵活性。



1. 一种滤波器设计方法,其特征在于,包括:

在并联谐振器的顶电极的连接端和非连接端均设置环形的第一抬高部,第一抬高部设计为第一厚度,该第一厚度使得并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数;

在串联谐振器的顶电极的连接端和非连接端均设置环形的第二抬高部,第二抬高部的厚度设计为所述第一厚度时,判断若具有该第二抬高部的串联谐振器的抬高部次谐振未落在滤波器的通带内,则设置串联谐振器的第二抬高部厚度为所述第一厚度;若具有该第二抬高部的串联谐振器的抬高部次谐振全部或部分落在滤波器通带内,则将串联谐振器的顶电极的连接端和非连接端改为不设置该第二抬高部,或者逐渐增加第二抬高部的厚度,在第二抬高部的当前的第二厚度使得所述串联谐振器的抬高部次谐振刚好全部移出滤波器通带外的情况下,设置串联谐振器的第二抬高部厚度为所述第二厚度;

在带宽调节单元中的谐振器的顶电极的连接端和非连接端均设置环形的第三抬高部,设置该第三抬高部的厚度与第二抬高部的厚度差值位于第一指定范围内;

所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.3。

2. 根据权利要求1所述的方法,其特征在于,还包括:调整第一抬高部和/或第二抬高部的宽度至限定值,从而进一步改善滤波器插损特性。

3. 根据权利要求2所述的方法,其特征在于,调整第三抬高部的宽度,使其与第二抬高部的宽度差值位于第二指定范围,从而进一步改善滤波器插损特性。

4. 一种滤波器,包括多个串联谐振器、多个并联谐振器和带宽调节单元,其特征在于,并联谐振器的顶电极的连接端和非连接端均设有环形的第一抬高部,串联谐振器的顶电极的连接端和非连接端均设有环形的第二抬高部,带宽调节单元中的谐振器的顶电极的连接端和非连接端均设有环形的第三抬高部;

第一抬高部和第二抬高部的厚度均为第一厚度,该第一厚度使具有第二抬高部的串联谐振器的抬高部次谐振未落在滤波器的通带内,并且使并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数,第三抬高部的厚度与第二抬高部的厚度差值位于第一指定范围;

所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.3。

5. 根据权利要求4所述的滤波器,其特征在于,第一抬高部和第二抬高部的宽度在限定范围值内,第三抬高部的宽度与第二抬高部的宽度差值位于第二指定范围。

6. 根据权利要求4所述的滤波器,其特征在于,所述第一厚度在 0\AA 至 3000\AA 之间,第一指定范围为 0\AA 到 1000\AA 。

7. 根据权利要求5所述的滤波器,其特征在于,第一抬高部和第二抬高部的宽度在 $0\mu\text{m}$ 至 $15\mu\text{m}$ 之间,第二指定范围为 $0\mu\text{m}$ 至 $6\mu\text{m}$ 。

8. 根据权利要求4所述的滤波器,其特征在于,串联谐振器、并联谐振器和带宽调节单元的谐振器的连接端和非连接端处包括与该端处的电极在谐振器的厚度方向上接触的导电层,导电层位于压电层与顶电极之间,或者位于压电层与底电极之间,其中,导电层的厚

度小于其相接触的顶电极或底电极的厚度。

9. 根据权利要求4所述的滤波器,其特征在于,所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.25。

10. 根据权利要求5所述的滤波器,其特征在于,

不同面积的串联谐振器之间或并联谐振器之间,第一抬高部或第二抬高部的宽度不同;

其中,串联谐振器的面积与第一抬高部的宽度成正相关关系,并联谐振器的面积与第二抬高部的宽度成正相关关系。

11. 根据权利要求4所述的滤波器,其特征在于,第一抬高部、第二抬高部和/或第三抬高部包括多段条状结构,各段条状结构的宽度不同。

12. 一种滤波器,包括多个串联谐振器、多个并联谐振器和带宽调节单元,其特征在于,并联谐振器的顶电极的连接端和非连接端均设有呈环形的第一抬高部,串联谐振器的顶电极的连接端和非连接端均设有呈环形的第二抬高部,带宽调节单元的谐振器的顶电极的连接端和非连接端均设有呈环形的第三抬高部;

第一抬高部厚度为第一厚度,该第一厚度使得并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数;第二抬高部厚度为大于所述第一厚度的第二厚度,该第二厚度使具有第二抬高部的串联谐振器的抬高部次谐振全部落在滤波器通带以外;第三抬高部的厚度与第二抬高部的厚度差值位于第一指定范围;

所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.3。

13. 根据权利要求12所述的滤波器,其特征在于,第一抬高部和第二抬高部的宽度在限定范围值内,第三抬高部的宽度与第二抬高部的宽度差值位于第二指定范围。

14. 根据权利要求12所述的滤波器,其特征在于,所述第一厚度在 0\AA 至 3000\AA 之间,第一指定范围为 0\AA 到 1000\AA 。

15. 根据权利要求13所述的滤波器,其特征在于,第一抬高部和第二抬高部的宽度在 $0\mu\text{m}$ 至 $15\mu\text{m}$ 之间,第二指定范围为 $0\mu\text{m}$ 至 $6\mu\text{m}$ 。

16. 根据权利要求12所述的滤波器,其特征在于,串联谐振器、并联谐振器和带宽调节单元的谐振器的连接端和非连接端处包括与该端处的电极在谐振器的厚度方向上接触的导电层,导电层位于压电层与顶电极之间,或者位于压电层与底电极之间,其中,导电层的厚度小于其相接触的顶电极或底电极的厚度。

17. 根据权利要求12所述的滤波器,其特征在于,所述第一厚度、第二厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.25。

18. 根据权利要求13所述的滤波器,其特征在于,

不同面积的串联谐振器之间或并联谐振器之间,第一抬高部或第二抬高部的宽度不同;

其中,串联谐振器的面积与第一抬高部的宽度成正相关关系,并联谐振器的面积与第二抬高部的宽度成正相关关系。

19. 根据权利要求12所述的滤波器,其特征在于,第一抬高部、第二抬高部和/或第三抬高部包括多段条状结构,各段条状结构的宽度不同。

20. 一种滤波器,包括多个串联谐振器、多个并联谐振器和带宽调节单元,其特征在于,并联谐振器的顶电极的连接端和非连接端均设有呈环形的第一抬高部,带宽调节单元的谐振器的顶电极的连接端和非连接端均设有呈环形的第三抬高部;

第一抬高部厚度为第一厚度,该第一厚度使得并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数;当串联谐振器的抬高部厚度预设第一厚度,且该第一厚度使串联谐振器的抬高部次谐振全部或部分落在通带内时,串联谐振器的顶电极的连接端和非连接端不设置抬高部;第三抬高部的厚度位于第一指定范围;

所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.3。

21. 根据权利要求20所述的滤波器,其特征在于,第一抬高部的宽度在限定范围值内,第三抬高部的宽度位于第二指定范围。

22. 根据权利要求20所述的滤波器,其特征在于,所述第一厚度在 0\AA 至 3000\AA 之间,第一指定范围为 0\AA 到 1000\AA 。

23. 根据权利要求21所述的滤波器,其特征在于,第一抬高部的宽度在 $0\mu\text{m}$ 至 $15\mu\text{m}$ 之间,第二指定范围为 $0\mu\text{m}$ 至 $6\mu\text{m}$ 。

24. 根据权利要求20所述的滤波器,其特征在于,并联谐振器和/或带宽调节单元的谐振器的连接端和非连接端处包括与该端处的电极在谐振器的厚度方向上接触的导电层,导电层位于压电层与顶电极之间,或者位于压电层与底电极之间,其中,导电层的厚度小于其相接触的顶电极或底电极的厚度。

25. 根据权利要求20所述的滤波器,其特征在于,所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.25。

26. 根据权利要求23所述的滤波器,其特征在于,不同面积的并联谐振器之间,第一抬高部的宽度不同,并联谐振器的面积与第一抬高部的宽度成正相关关系。

27. 根据权利要求20所述的滤波器,其特征在于,第一抬高部和/或第三抬高部包括多段条状结构,各段条状结构的宽度不同。

28. 一种多工器,其特征在于,包括如权利要求4至27中任一项所述的滤波器。

29. 一种通信设备,其特征在于,包括如权利要求4至27中任一项所述的滤波器。

滤波器设计方法和滤波器、多工器、通信设备

技术领域

[0001] 本发明涉及滤波器技术领域,特别地涉及一种滤波器设计方法和滤波器、多工器、通信设备。

背景技术

[0002] 近年来的通信设备小型化和高性能趋势的加快,给射频前端提出了更高的挑战。在射频通信前端中,一方面要通过减小芯片和封装基板的尺寸来实现小型化,另一方面要通过减少损耗来源以及更优的设计方法来实现更好的性能。

[0003] 普通的滤波器的一种典型结构如图1所示,图1是根据现有技术的一种带有带宽调节单元的声波滤波器的一种结构的示意图。这种滤波器100中,输入端131和输出端132之间有电感121、122以及多个谐振器(通常称作串联谐振器)101~104,各串联谐振器的连接点与接地端之间的多个支路(通常称作并联支路)上分别设置有谐振器111~113(通常称作并联谐振器),以及电感123~125,C1所示的带宽调节单元并联于串联路径的任意一个节点,其中谐振器121的谐振频率与串联谐振器101~104的谐振频率相同或相近。各并联谐振器上添加有质量负载层,使并联谐振器的频率和串联谐振器的频率具有差异从而形成滤波器的通带。

[0004] 薄膜体声波谐振器工作在串联谐振频率 F_s 时的阻抗为串联谐振点阻抗,其工作在串联谐振频率时的品质因数为 Q_s ,串联谐振点阻抗越小 Q_s 越大;薄膜体声波谐振器工作在并联谐振频率 F_p 时的阻抗为并联谐振点阻抗,其工作在并联谐振频率时的品质因数为 Q_p ,并联谐振点阻抗越高 Q_p 越大;薄膜体声波谐振器最大Q值(Q_{max})对应频率在串联谐振频率和并联谐振频率之间。其中,串联谐振器的 Q_{max} 、 Q_s ,以及串联谐振频点对应频率至滤波器通带左边沿对应频率之间的Q值,这些数值对滤波器的通带插损影响较大,而 Q_p 的影响位于其次;并联谐振器的 Q_p 和 Q_{max} 对滤波器的通带插损影响较大,而 Q_s 的影响位于其次。由此可知,梯形结构滤波器对串联谐振器和并联谐振器的性能要求是不同的。

[0005] 在谐振器的连接边和非连接边加入抬高部可以有效提升 Q_p 和 Q_{max} ,但同时也会在串联谐振频点以下引入抬高部次谐振,恶化 Q_s 以及 F_s 以下对应频段的Q值。如何合理的对串联谐振器、并联谐振器和带宽调节单元中的谐振器的抬高部进行设置,使其通带插损特性进一步改善为亟待解决的问题。

发明内容

[0006] 本发明提供一种滤波器设计方法和滤波器、多工器、通信设备,可有效改善滤波器的插损特性。

[0007] 本发明的一个方面,提供了一种滤波器设计方法,包括:在并联谐振器的顶电极的连接端和非连接端均设置环形的第一抬高部,第一抬高部设计为第一厚度,该第一厚度使得并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数;在串联谐振器的顶电极的连接端和非连接端均设置环形的第二抬高部,第二抬高部的厚度设计为所述第

一厚度时,判断若具有该第二抬高部的串联谐振器的抬高部次谐振未落在滤波器的通带内,则设置串联谐振器的第二抬高部厚度为所述第一厚度;若具有该第二抬高部的串联谐振器的抬高部次谐振全部或部分落在滤波器通带内,则将串联谐振器的顶电极的连接端和非连接端改为不设置该第二抬高部,或者逐渐增加第二抬高部的厚度,在第二抬高部的当前的第二厚度使得所述串联谐振器的抬高部次谐振刚好全部移出滤波器通带外的情况下,设置串联谐振器的第二抬高部厚度为所述第二厚度;在带宽调节单元中的谐振器的顶电极的连接端和非连接端均设置环形的第三抬高部,设置该第三抬高部的厚度与第二抬高部的厚度差值位于第一指定范围内。

[0008] 可选地,滤波器设计方法还包括:调整第一抬高部和/或第二抬高部的宽度至限定值,从而进一步改善滤波器插损特性。

[0009] 可选地,调整第三抬高部的宽度,使其与第二抬高部的宽度差值位于第二指定范围,从而进一步改善滤波器插损特性。

[0010] 本发明的另一个方面,还提供了一种滤波器,包括多个串联谐振器、多个并联谐振器和带宽调节单元,并联谐振器的顶电极的连接端和非连接端均设有环形的第一抬高部,串联谐振器的顶电极的连接端和非连接端均设有环形的第二抬高部,带宽调节单元中的谐振器的顶电极的连接端和非连接端均设有环形的第三抬高部;第一抬高部和第二抬高部的厚度均为第一厚度,该第一厚度使具有第二抬高部的串联谐振器的抬高部次谐振未落在滤波器的通带内,并且使并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数,第三抬高部的厚度与第二抬高部的厚度差值位于第一指定范围。

[0011] 可选地,第一抬高部和第二抬高部的宽度在限定范围值内,第三抬高部的宽度与第二抬高部的宽度差值位于第二指定范围。

[0012] 可选地,所述第一厚度在 0\AA 至 3000\AA 之间,第一指定范围为 0\AA 到 1000\AA 。

[0013] 可选地,第一抬高部和第二抬高部的宽度在 $0\mu\text{m}$ 至 $15\mu\text{m}$ 之间,第二指定范围为 $0\mu\text{m}$ 至 $6\mu\text{m}$ 。

[0014] 可选地,串联谐振器、并联谐振器和带宽调节单元的谐振器的连接端和非连接端处包括与该端处的电极在谐振器的厚度方向上接触的导电层,导电层位于压电层与顶电极之间,或者位于压电层与底电极之间,其中,导电层的厚度小于其相接触的顶电极或底电极的厚度。

[0015] 可选地,所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为 0 至 0.3 。该比值用公式可表达如下:

$$[0016] \quad \text{比值} = \frac{\text{抬高部厚度}}{\left(\frac{\text{底电极厚度}}{\text{底电极材料声速}} + \frac{\text{压电层厚度}}{\text{压电层材料声速}} + \frac{\text{顶电极厚度}}{\text{顶电极材料声速}} \right) \times \text{抬高部材料声速}}$$

[0017] 可选地,所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为 0 至 0.25 。

[0018] 可选地,不同面积的串联谐振器之间或并联谐振器之间,第一抬高部或第二抬高部的宽度不同;其中,串联谐振器的面积与第一抬高部的宽度成正相关关系,并联谐振器的面积与第二抬高部的宽度成正相关关系。

[0019] 可选地,第一抬高部、第二抬高部和/或第三抬高部包括多段条状结构,各段条状

结构的宽度不同。

[0020] 本发明的又一个方面,提供得了一种滤波器,包括多个串联谐振器、多个并联谐振器和带宽调节单元,并联谐振器的顶电极的连接端和非连接端均设有呈环形的第一抬高部,串联谐振器的顶电极的连接端和非连接端均设有呈环形的第二抬高部,带宽调节单元的谐振器的顶电极的连接端和非连接端均设有呈环形的第三抬高部;第一抬高部厚度为第一厚度,该第一厚度使得并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数;第二抬高部厚度为大于所述第一厚度的第二厚度,该第二厚度使具有第二抬高部的串联谐振器的抬高部次谐振全部落在滤波器通带以外;第三抬高部的厚度与第二抬高部的厚度差值位于第一指定范围。

[0021] 可选地,第一抬高部和第二抬高部的宽度在限定范围值内,第三抬高部的宽度与第二抬高部的宽度差值位于第二指定范围。

[0022] 可选地,所述第一厚度在 0\AA 至 3000\AA 之间,第一指定范围为 0\AA 到 1000\AA 。

[0023] 可选地,第一抬高部和第二抬高部的宽度在 $0\mu\text{m}$ 至 $15\mu\text{m}$ 之间,第二指定范围为 $0\mu\text{m}$ 至 $6\mu\text{m}$ 。

[0024] 可选地,串联谐振器、并联谐振器和带宽调节单元的谐振器的连接端和非连接端处包括与该端处的电极在谐振器的厚度方向上接触的导电层,导电层位于压电层与顶电极之间,或者位于压电层与底电极之间,其中,导电层的厚度小于其相接触的顶电极或底电极的厚度。

[0025] 可选地,所述第一厚度、第二厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为 0 至 0.3 。

[0026] 可选地,所述第一厚度、第二厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极此三者分别按照声速归一化为抬高部材料的厚度之和的比值为 0 至 0.25 。

[0027] 可选地,不同面积的串联谐振器之间或并联谐振器之间,第一抬高部或第二抬高部的宽度不同;其中,串联谐振器的面积与第一抬高部的宽度成正相关关系,并联谐振器的面积与第二抬高部的宽度成正相关关系。

[0028] 可选地,第一抬高部、第二抬高部和/或第三抬高部包括多段条状结构,各段条状结构的宽度不同。

[0029] 本发明的又一个方面,还提供了一种滤波器,包括多个串联谐振器、多个并联谐振器和带宽调节单元,并联谐振器的顶电极的连接端和非连接端均设有呈环形的第一抬高部,带宽调节单元的谐振器的顶电极的连接端和非连接端均设有呈环形的第三抬高部;第一抬高部厚度为第一厚度,该第一厚度使得并联谐振器的 Q_p 最大, Q_p 为并联谐振器工作在并联谐振频率时的品质因数;当串联谐振器的抬高部厚度预设第一厚度,且该第一厚度使串联谐振器的抬高部次谐振全部或部分落在通带内时,串联谐振器的顶电极的连接端和非连接端不设置抬高部;第三抬高部的厚度位于第一指定范围。

[0030] 可选地,第一抬高部的宽度在限定范围值内,第三抬高部的宽度位于第二指定范围。

[0031] 可选地,所述第一厚度在 0\AA 至 3000\AA 之间,第一指定范围为 0\AA 到 1000\AA 。

[0032] 可选地,第一抬高部的宽度在 $0\mu\text{m}$ 至 $15\mu\text{m}$ 之间,第二指定范围为 $0\mu\text{m}$ 至 $6\mu\text{m}$ 。

- [0033] 可选地,所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.3。
- [0034] 可选地,所述第一厚度和第三抬高部的厚度,与其所处谐振器的底电极、压电层、顶电极三者分别按照声速归一化为抬高部材料的厚度之和的比值为0至0.25。
- [0035] 可选地,不同面积的并联谐振器之间,第一抬高部的宽度不同,并联谐振器的面积与第一抬高部的宽度成正相关关系。
- [0036] 可选地,第一抬高部和/或第三抬高部包括多段条状结构,各段条状结构的宽度不同。
- [0037] 本发明的又一个方面,还提供了一种多工器,包括上述滤波器。
- [0038] 本发明的又一个方面,还提供了一种通信设备,包括上述滤波器。
- [0039] 根据本发明的技术方案,并联谐振器、串联谐振器和/或带宽调节单元的谐振器的顶电极的连接端和非连接端设置有抬高部,根据不同的所述抬高部的厚度和宽度对应不同的谐振器性能,对并联谐振器、串联谐振器和/或带宽调节单元中的谐振器的抬高层的厚度和宽度进行合理的限定,可有效改善滤波器的插损特性。

附图说明

- [0040] 为了说明而非限制的目的,现在将根据本发明的优选实施例、特别是参考附图来描述本发明,其中:
- [0041] 图1是根据现有技术的一种带有带宽调节单元的滤波器拓扑结构的示意图;
- [0042] 图2为顶电极的连接端和非连接端均设置有抬高部的薄膜体声波谐振器结构示意图;
- [0043] 图3为图2中PP' 位置的截面图;
- [0044] 图4为谐振器品质因数(Q)的频率特性曲线;
- [0045] 图5为本发明实施方式提供的抬高部为不同厚度时,体声波谐振器对应的谐振器阻抗实部频率特性曲线对比图;
- [0046] 图6为本发明实施方式提供的抬高部为不同宽度时,体声波谐振器对应的谐振器阻抗实部频率特性曲线对比图;
- [0047] 图7为本发明实施方式提供的滤波器的设计流程图;
- [0048] 图8为本发明实施方式提供的第一实施例滤波器的拓扑结构图;
- [0049] 图9为本发明实施方式提供的对比例滤波器的拓扑结构图;
- [0050] 图10a为本发明实施方式中对比例带宽调节单元中谐振器的电路图;
- [0051] 图10b为本发明实施方式中对比例带宽调节单元的电路图;
- [0052] 图11为本发明实施方式提供的阻抗Z1和阻抗Z2的阻抗幅值曲线对比图;
- [0053] 图12为本发明实施方式提供的阻抗Z1和阻抗Z2的实部频率特性曲线对比图;
- [0054] 图13为本发明实施方式提供的第一实施例和对比例的插损频率特性曲线及对应电路的反射系数对比图;
- [0055] 图14为本发明实施方式中第一实施例与对比例的插损频率特性曲线图;
- [0056] 图15为本发明实施方式中第二实施例滤波器拓扑结构;
- [0057] 图16为本发明实施方式中第三实施例滤波器拓扑结构。

具体实施方式

[0058] 本发明实施方式中,对滤波器中串联谐振器、并联谐振器和带宽调节单元中的谐振器的顶电极的连接端和非连接端设置的抬高部的厚度和宽度进行了限定,进一步改善了滤波器的插损特性,以下具体加以说明。

[0059] 图2为顶电极的连接端和非连接端均设置有抬高部的薄膜体声波谐振器结构示意图。图3为图2中PP'位置的截面图。如图2和图3所示,具有抬高部的谐振器包括衬底601、声学镜602、底电极603、压电薄膜层(压电层)604、顶电极605和抬高部606。其中,衬底601可选材料为单晶硅、砷化镓、蓝宝石、石英等,声学镜602(图3中的空腔结构)可采用布拉格反射层及其他等效形式,底电极603其材料可选钼、钨、金、铝、镁、钨、铜、钛、铌、钽、钨、钼、钨或以上金属的合金等,压电薄膜层604可选单晶氮化铝,多晶氮化铝、氧化锌、PZT(锆钛酸铅压电陶瓷)等材料,以及含上述材料的一定原子比的稀土元素掺杂材料,顶电极605的材料可选钼、钨、金、铝、镁、钨、铜、钛、铌、钽、钨、钼、钨或以上金属合金等,顶电极包含质量负载层,抬高部606的材料可选钼、钨、金、铝、镁、钨、铜、钛、铌、钽、钨、钼、钨或以上金属的合金等,对于设置有抬高部的谐振器的顶电极,该项电极的连接端和非连接端均设置有抬高部,如图2中所示,610为顶电极连接端,611为顶电极非连接端。该体声波谐振器结构中,抬高部的厚度H定义为:在厚度方向上抬高部顶面与顶电极内侧顶面的高度差,W定义为:谐振器抬高部的宽度。

[0060] 图4为谐振器品质因数(Q)的频率特性曲线。薄膜体声波谐振器工作在串联谐振频率 F_s 时的阻抗为串联谐振点阻抗,工作在串联谐振频率时的品质因数为 Q_s ,串联谐振点阻抗越小 Q_s 越大;薄膜体声波谐振器工作在并联谐振频率 F_p 时的阻抗为并联谐振点阻抗,工作在并联谐振频率时的品质因数为 Q_p ,并联谐振点阻抗越高 Q_p 越大;薄膜体声波谐振器最大Q值(Q_{max})对应频率在串联谐振频率和并联谐振频率之间。应用高Q值谐振器设计的滤波器,其具有更低的插损和更高的滚降,因此,若要得到更好的滤波器性能,需要谐振器的Q值尽量高。该谐振器Q值的大小主要由谐振器能量的损耗决定,当薄膜体声波谐振器工作在活塞模式(主模式)时,同时会存在横向模式(寄生模式),横向模式造成的声波泄漏是并联谐振时能量损耗的主要因素,即横向模式的声波能量泄漏越小, Q_p 值越高。在厚度方向上声学镜、底电极、压电层和顶电极的重叠区域为谐振器有效区,横向模式的声波从谐振器有效区的一个边缘向另一个边缘传播,当有效区内部声阻抗与有效区边缘声阻抗不匹配程度增加时,其声波能量更容易限制在谐振器内部,其 Q_p 值也就越高。谐振器抬高部的作用为:改变谐振器有效区边缘的声阻抗,一定频段在某一特定厚度范围内(例如0到3000 Å)随着抬高部的厚度增加,谐振器的并联谐振点阻抗先增大后减小。

[0061] 通过在谐振器的顶电极连接端和非连接端设置抬高部,使得谐振器 Q_p 值提高,这样可以在一定程度上改善滤波器的滚降特性以及插损特性;但是,在谐振器串联谐振频点以下对应频段会同时产生抬高部次谐振。该抬高部次谐振定义为:设置有抬高部的谐振器与不设置抬高部的谐振器的串联谐振频率对齐时,低于串联谐振频率的频率范围内上述两种谐振器的阻抗实部的差值大于某一指定值 ΔZ 对应的区域(例如 $\Delta Z=0.5\text{ohm}$)。图5为本发明实施方式提供的抬高部为不同厚度时,体声波谐振器对应的谐振器阻抗实部频率特性曲线对比图。如图5所示,图中A所示区域即为抬高部厚度为H1、宽度为W1时,该抬高部的次谐振。

[0062] 图5中黑色实线为顶电极连接端和非连接端不设置抬高部的谐振器的阻抗实部频

率特性曲线,圆圈标记的实线为顶电极连接端和非连接端设置厚度为 H_1 、宽度为 W_1 的抬高部的谐振器的阻抗实部频率特性曲线,矩形标记的实线为顶电极连接端和非连接端设置厚度为 H_2 、宽度为 W_1 的抬高部的谐振器的阻抗实部频率特性曲线,其中, H_2 大于 H_1 。由图5可知,在宽度 W_1 相同的情况下,随着抬高部厚度 H 的增加,抬高部次谐振阻抗实部峰值对应频点向低频端移动,同时,抬高部次谐振的整体区域也向低频端移动。

[0063] 图6为本发明实施方式提供的抬高部为不同宽度时,体声波谐振器对应的谐振器阻抗实部频率特性曲线对比图。图6中实线为顶电极连接端和非连接端不设置抬高部的谐振器的阻抗实部频率特性曲线,圆圈标记的实线为顶电极连接端和非连接端设置抬高部厚度为 H_1 、宽度为 W_1 的谐振器的阻抗实部频率特性曲线,矩形标记的实线为顶电极连接端和非连接端设置抬高部厚度为 H_1 、宽度为 W_2 的谐振器的阻抗实部频率特性曲线,其中, W_2 大于 W_1 。由6图可知,在厚度 H_1 相同的情况下,抬高部宽度越大,抬高部次谐振阻抗峰值阻抗越大。

[0064] 图7为本发明实施方式提供的滤波器的设计流程图。如图7所示,滤波器的设计方法包括:首先,确定设计指标,根据设计指标确定谐振器的层叠结构;然后在并联谐振器上设置第一抬高部厚度 H_1 (抬高部厚度在 $0-3000 \text{ \AA}$ 之间),该抬高厚度使得并联谐振器的 Q_p 值最大;判断串联谐振器也设置抬高部厚度为 H_1 时,抬高部次谐振是否全部或部分落在通带内,如果抬高部次谐振没有落在通带内,那么串联谐振器抬高部厚度可设置为 H_1 ,如果抬高部次谐振全部或部分落在通带内,那么串联谐振器的抬高部厚度需要增大,使抬高部次谐振向低频端移动,直到抬高部次谐振刚好全部移出通带外,此时对应的抬高部厚度为 H_2 ($H_2 > H_1$),或者将串联谐振器不设置抬高部;确定了谐振器抬高部厚度后,根据串联谐振器和并联谐振器对谐振器的性能要求,再确定不同面积谐振器的抬高部宽度。

[0065] 串联谐振器和并联谐振器的抬高部厚度和宽度确定后,根据串联谐振器的抬高部参数调整带宽调节单元中谐振器的抬高部厚度和宽度,即调整带宽调节单元中谐振器的厚度和宽度与串联谐振的抬高部厚度和宽度相同或相似。其中,两者厚度的差值小于第一指定范围 ΔH ,宽度的差值小于第二指定范围 ΔW ,第一指定范围 ΔH 取值在 0 \AA 到 1000 \AA 之间,第二指定范围 ΔW 取值在 $0 \mu\text{m}$ 至 $6 \mu\text{m}$ 之间。通过对带宽调节单元中谐振器的抬高部厚度和宽度进行合理的限定,可进一步改善滤波器的插损特性。

[0066] 以下通过实施例对比进行说明。图8为本发明实施方式提供的第一实施例滤波器的拓扑结构图。如图8所示,该拓扑结构610包括串联支路、并联支路和带宽调节单元,其中,串联支路包括串联谐振器 S_{11} 、 S_{12} 、 S_{13} ,串联谐振器抬高部厚度设置为 H_2 、宽度设置为 W_1 ,此时,串联谐振器抬高部次谐振全部落在通带外;并联支路包括并联谐振器 P_{11} 、 P_{12} 、 P_{13} 、 P_{14} ,并联谐振器抬高部厚度设置为 H_1 、宽度设置为 W_1 ,此时,并联谐振器具有最大的 Q_p 值。带宽调节单元 C_1 由谐振器 P_{H2} 和电感器 L_0 级联构成,其中,谐振器 P_{H2} 的谐振频率与串联谐振器的谐振频率相同或相近。带宽调节单元 C_1 可并联连接至滤波器串联支路的任意一个节点。本第一实施例中谐振器 P_{H2} 的抬高部厚度和宽度设置为与串联谐振器的抬高部厚度和宽度相同。第一实施例的拓扑结构中,还包括滤波器输入端口 T_1 和输出端口 T_2 ,以及分别设于输入端口 T_1 和输出端口 T_2 的电感 L_1 和电感 L_2 ,并联支路上的接地电感 L_3 和接地电感 L_4 ,该四个电感均用于调整滤波器特性。本发明实施方式中的滤波器并不限于图8所示的滤波器拓扑结构,该结构仅用于对比说明。

[0067] 图9为本发明实施方式提供的对比例滤波器的拓扑结构图。如图9所示,该拓扑结构500与图8所示的拓扑结构610相比,两者的区别在于,对比例中带宽调节单元C1的谐振器P_H1的抬高部厚度和宽度为H1和W1,此时串联谐振器的抬高部次谐振落在了滤波器通带内部(滤波器通带2496MHz-2690MHz)。

[0068] 图10a为本发明实施方式中对比例带宽调节单元中谐振器的电路图;图10b为本发明实施方式中对比例带宽调节单元的电路图。图10a中,Z1为图中箭头所示方向看进去的阻抗;图10b中,Z2为图中箭头所示方向看进去的阻抗。

[0069] 图11为本发明实施方式提供的阻抗Z1和阻抗Z2的阻抗幅值曲线对比图。如图11所示,图中细实线为图10a所示电路中阻抗Z1的实部的频率特性曲线,粗实线为图10b所示电路中阻抗Z2的实部的频率特性曲线,其中,谐振器与电感器级联后,谐振器的串联谐振频点会向低频端移动,并联谐振频点位置不变。串联谐振频点变化与级联电感器的电感量有关,电感量越大串联谐振频点越靠近低频端。

[0070] 图12为本发明实施方式提供的阻抗Z1和阻抗Z2的实部频率特性曲线对比图。如图12所示,图中细实线为图10a所示电路中阻抗Z1的幅值频率特性,粗实线为图10b所示电路中阻抗Z2的幅值频率特性,其中,图10b中串联电感器L0的阻抗为r。由图12可知,谐振器P_H1级联电感L0后,阻抗实部只是增加了电感的阻抗r,抬高部次谐振的频率位置没有发生变化,所以带宽调节单元中谐振器的抬高部次谐振落在通带内部时,其会使串联支路阻抗与带宽调节单元阻抗的相对关系发生变化,从而影响滤波器的通带插损特性;同理,带宽调节单元中谐振器的抬高部次谐振落在滤波器通带外时,其会影响滤波器的带外抑制特性。

[0071] 以全频段Band41(通带:2496MHz-2690MHz)为例对以上实施方式进行详细说明。图13为本发明实施方式提供的第一实施例和对比例的插损频率特性曲线及对应电路的反射系数对比图。由图13的内容可知,带宽调节单元中谐振器的抬高部次谐振落在通带内部时,其会影响滤波器通带插损特性。

[0072] 图13中三角形标记的实线为第一实施例/对比例中,串联谐振器一端加50欧姆负载时另一端的反射系数,矩形标记的实线为第一实施例带宽调节单元中,接地端加50欧姆负载时谐振器一端的反射系数,圆形标记的实线为对比例带宽调节单元中,接地端加50欧姆负载时谐振器一端的反射系数。滤波器通带插损和带外抑制由串联支路阻抗和并联支路(包括带宽调节单元)阻抗的相对值决定,滤波器通带内串联谐振器的阻抗相对于并联支路(包括带宽调节单元)阻抗越小,滤波器的插损特性越好,滤波器通带外串联谐振器的阻抗相对于并联支路(包括带宽调节单元)阻抗越大,滤波器的带外抑制特性越好。

[0073] 图13所述反射系数直接反映了所述电路在特定频段的阻抗大小,反射系数相差越大说明阻抗相差越大。因此,图13中在2496MHz-2650MHz频段,由于对比例带宽调节单元中谐振器的抬高部次谐振,使得其带宽调节单元阻抗相对本发明第一实施例中带宽调节单元阻抗变小了,特别是在2496MHz-2575MHz频段,第一实施例和对比例中带宽调节单元阻抗变化量相对于第一实施例带宽调节单元阻抗与串联谐振器阻抗差值比较大,因此会在很大程度上影响对应频段的插损特性。

[0074] 在具有带宽调节单元的滤波器架构中,串联谐振器的 Q_{\max} 、 Q_S 以及串联谐振频点对应频率至滤波器通带左边沿对应频率之间的Q值对通带插损影响较大, Q_P 其次;并联谐振器的 Q_P 和 Q_{\max} 对通带插损影响较大, Q_S 其次;带宽调节单元中谐振器的性能要求与串联谐振器

的性能要求相同或相近,才能获得更加良好的滤波器插损特性。即谐振器顶电极连接端和非连接端的抬高部厚度和宽度的不同设置对应不同的谐振器性能,结合滤波器带宽指标对带宽调节单元谐振器的抬高部的厚度和宽度进行合理的设置,可有效改善展带宽梯形滤波器的插损特性。

[0075] 图14为本发明实施方式中第一实施例与对比例的插损频率特性曲线图。图14中,实线所示为第一实施例的插损频率特性曲线,虚线为对比例的插损特性曲线。在2496MHz-2650MHz频段,由于第一实施例和对比例中带宽调节单元阻抗变化量(相对大小可用图13中所示的 ΔS_1 表示)相对于第一实施例带宽调节单元阻抗与串联谐振器阻抗差值(相对大小可用图13中所示的 ΔS_2 表示)越靠近低频端越大,所以在此频段对比例的插损特性相对于第一实施例将会有不同程度的恶化,且越靠近低频恶化越严重。在2625MHz-2700MHz频段,第一实施例相对于对比例插损稍有恶化,其原因为第一实施例带宽调节单元中谐振器的 Q_p 值相对于对比例展带宽调节单元中谐振器的 Q_p 值低所致,但是,整体上第一实施例的通带插损特性优于对比例,且第一实施例的插损带内平坦度较好,有利于实现较优的群时延特性。

[0076] 图15为本发明实施方式中第二实施例滤波器拓扑结构。如图15所示,该拓扑结构620与第一实施例滤波器拓扑结构610相比,两者的区别在于,串联谐振器S11、S12、S13上不设置抬高部,因此,串联谐振器无抬高部次谐振;带宽调节单元C1由谐振器P_H0和电感器L0级联构成,其中,谐振器P_H0的谐振频率与串联谐振器的谐振频率相同或相近。第二实施例中谐振器P_H0与串联谐振器均不设置抬高部。本发明中带宽调节单元个数不做限定,且带宽调节单元中谐振器可进行串联拆分和/或并联拆分,所述串联拆分和/或并联拆分可以为等面积拆分,也可以为非等面积拆分,带宽调节单元中谐振器顶电极连接端和非连接端的抬高部厚度和宽度设置为与串联谐振器相同或相近。

[0077] 图16为本发明实施方式中第三实施例滤波器拓扑结构。第三实施例相对于第二实施例的区别在于,滤波器中包含多个带宽调节单元,各个带宽调节单元中谐振器的抬高部厚度和宽度设置与串联谐振器的抬高部厚度和宽度相同或相近。本发明实施方式滤波器的拓扑结构中,带宽调节单元可采用多种结构形式,在一定程度上增加了设计的灵活性。

[0078] 本发明实施方式还提供一种多工器,该多工器包括上述滤波器。在滤波器插损特性得到有效改善的情况下,该多工器的性能也同样得到改善。

[0079] 本发明实施方式还提供一种通信设备,该通信设备包括上述滤波器。在滤波器插损特性得到有效改善的情况下,该通信设备的性能也同样得到改善。

[0080] 上述具体实施方式,并不构成对本发明保护范围的限制。本领域技术人员应该明白的是,取决于设计要求和因素,可以发生各种各样的修改、组合、子组合和替代。任何在本发明的精神和原则之内所作的修改、等同替换和改进等,均应包含在本发明保护范围之内。

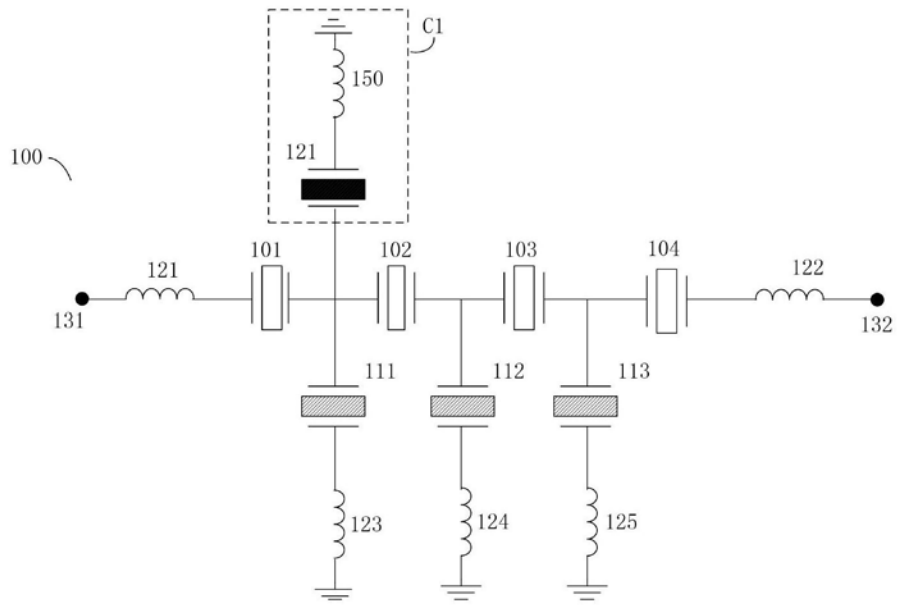


图1

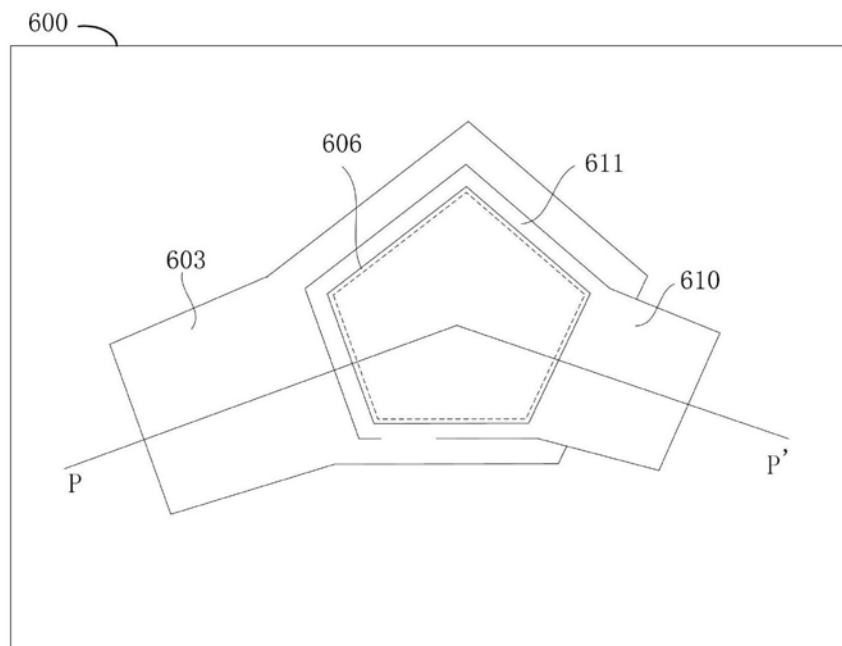


图2

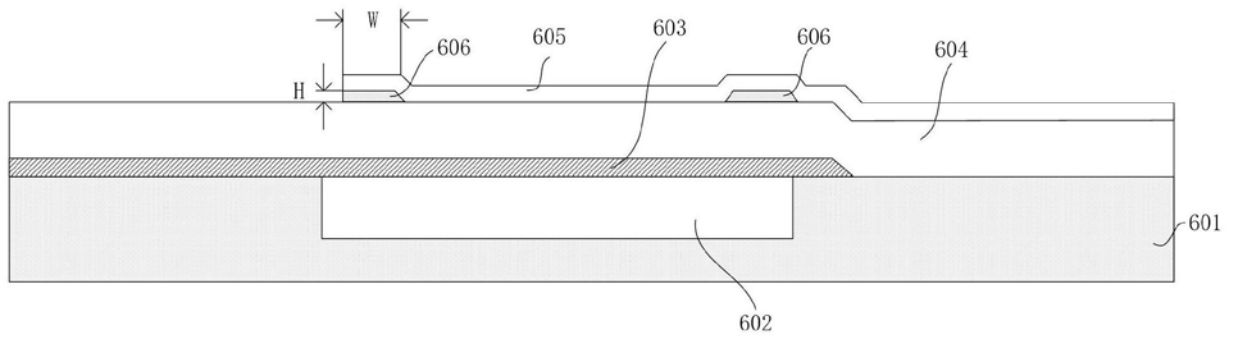


图3

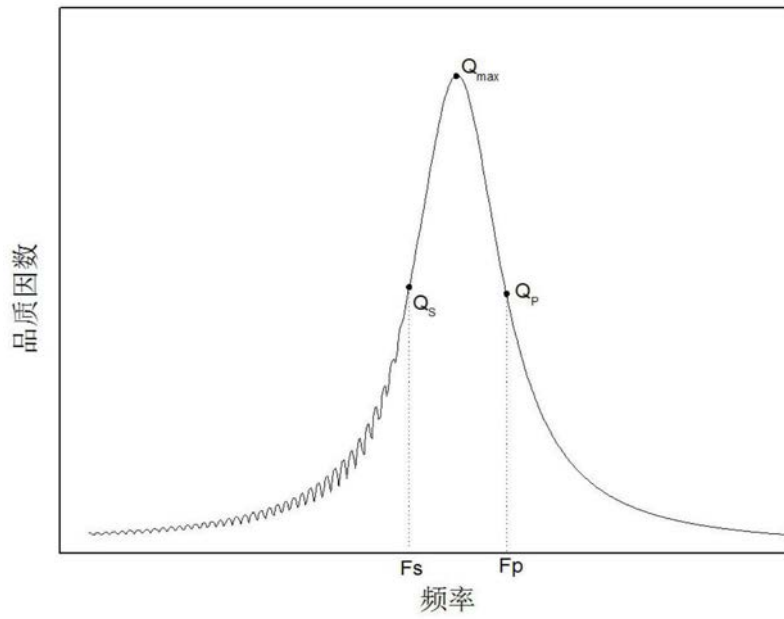


图4

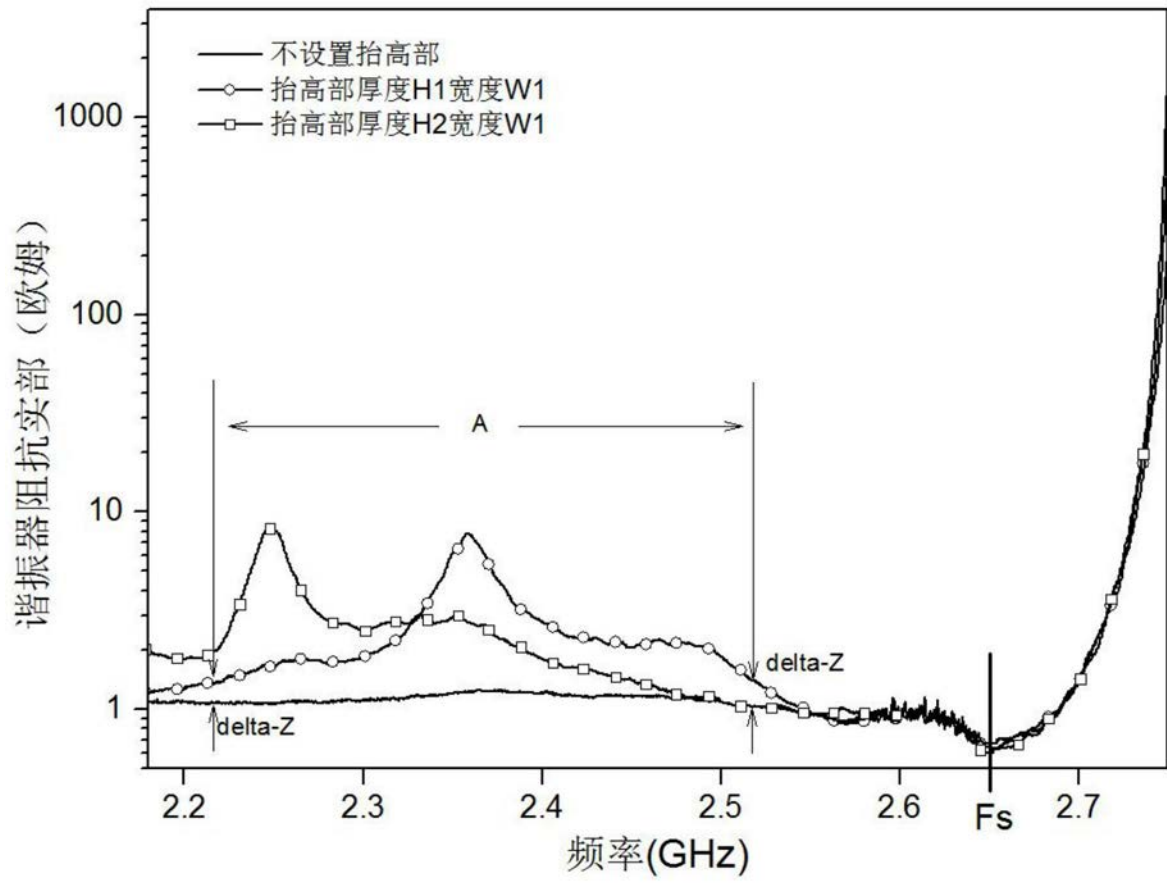


图5

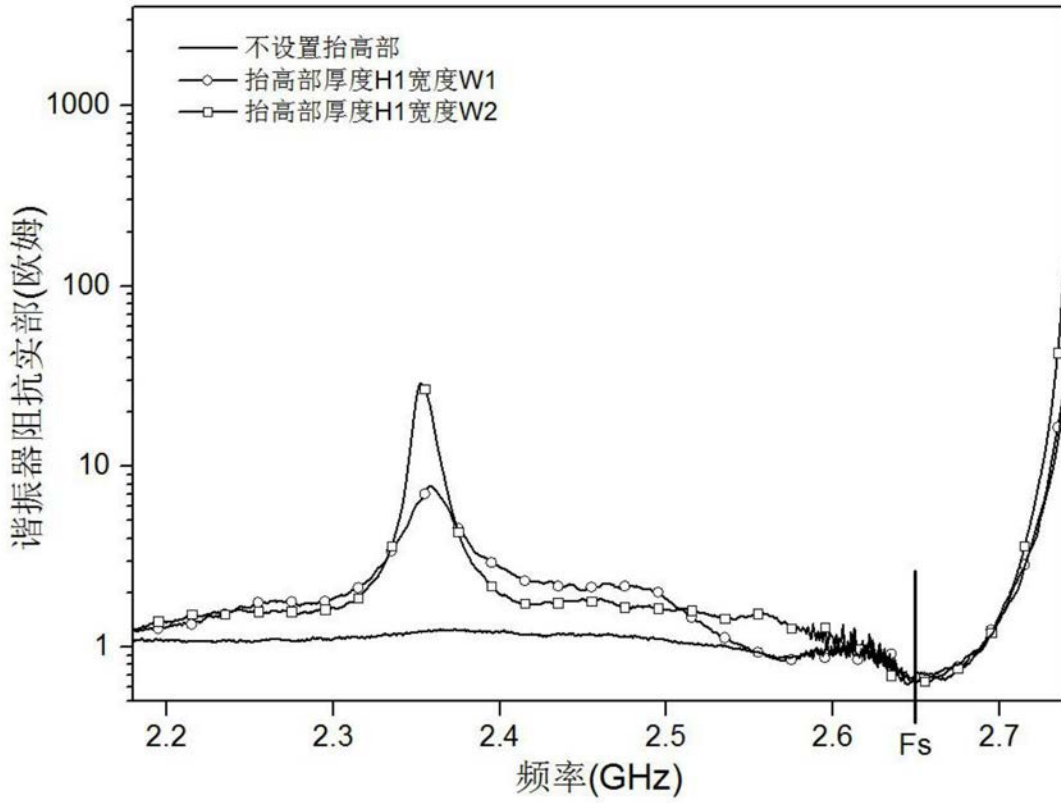


图6

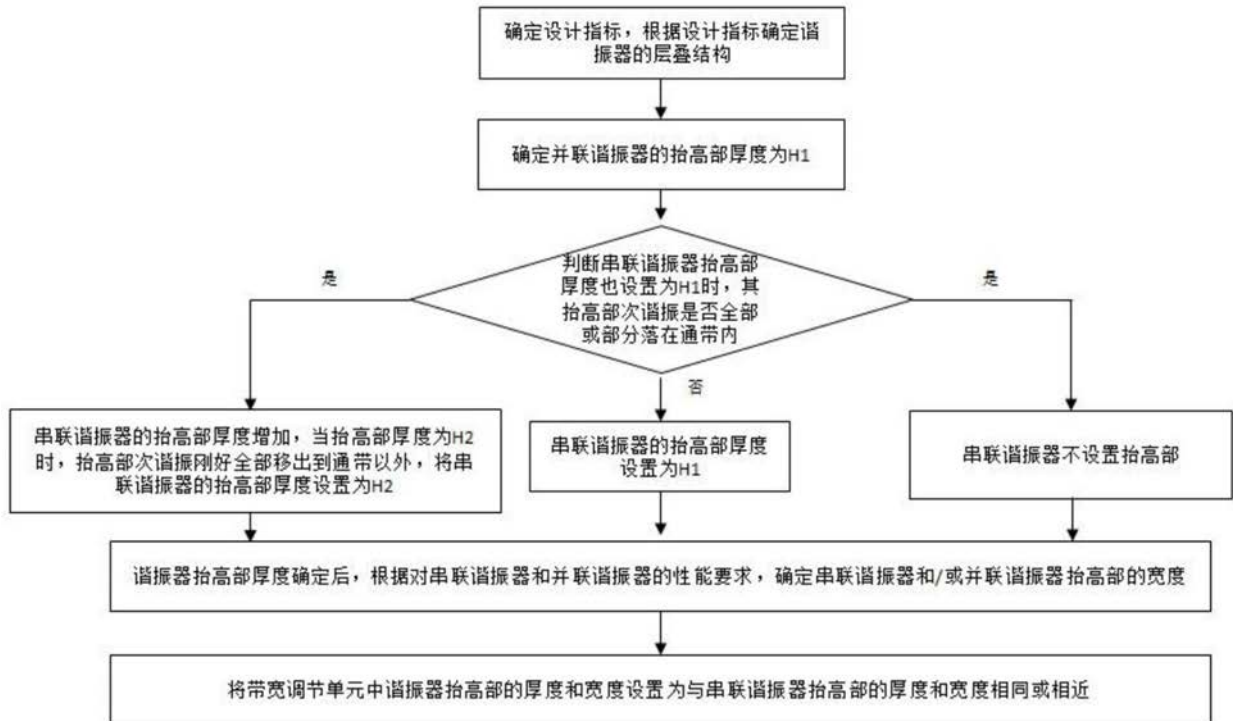


图7

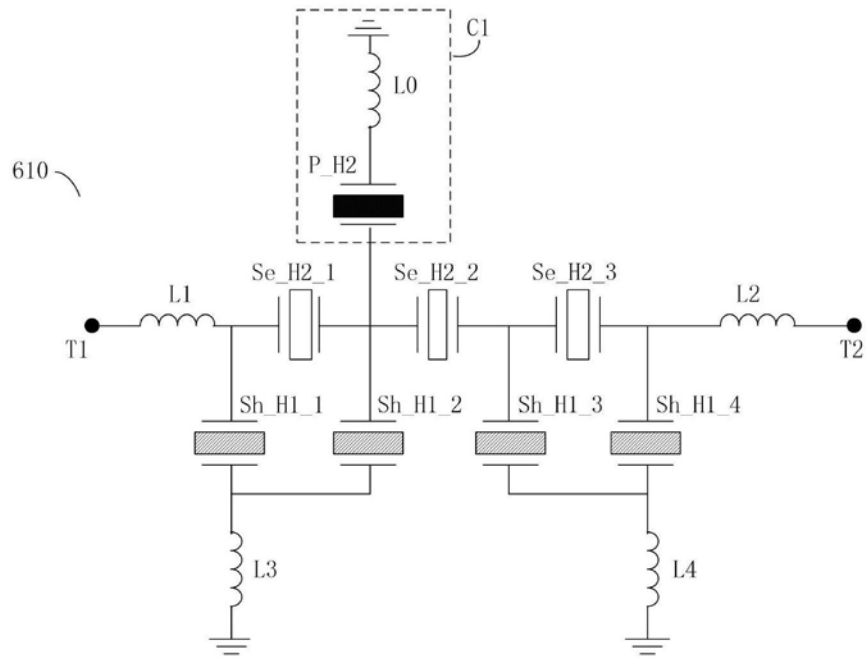


图8

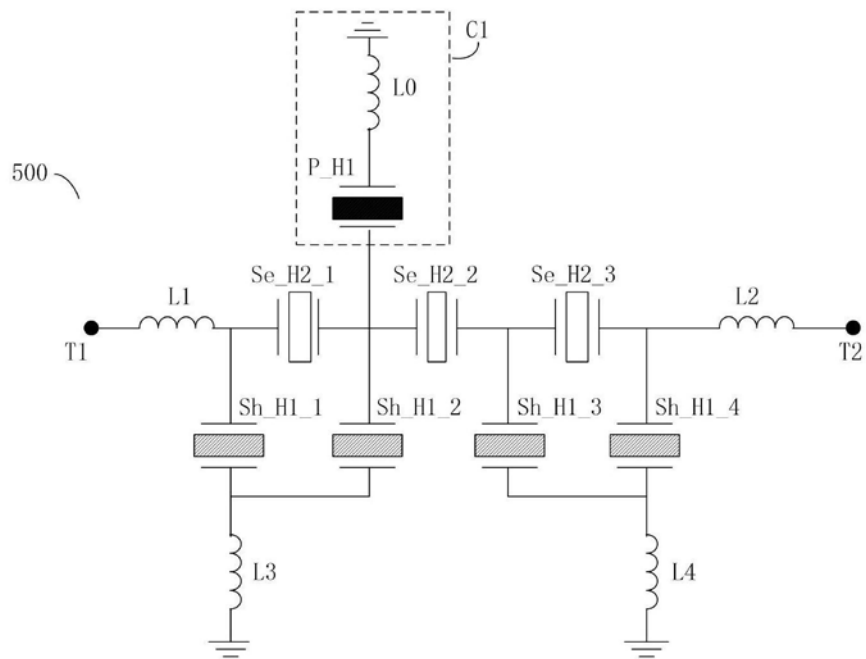


图9



图10a

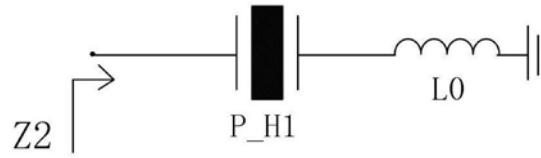


图10b

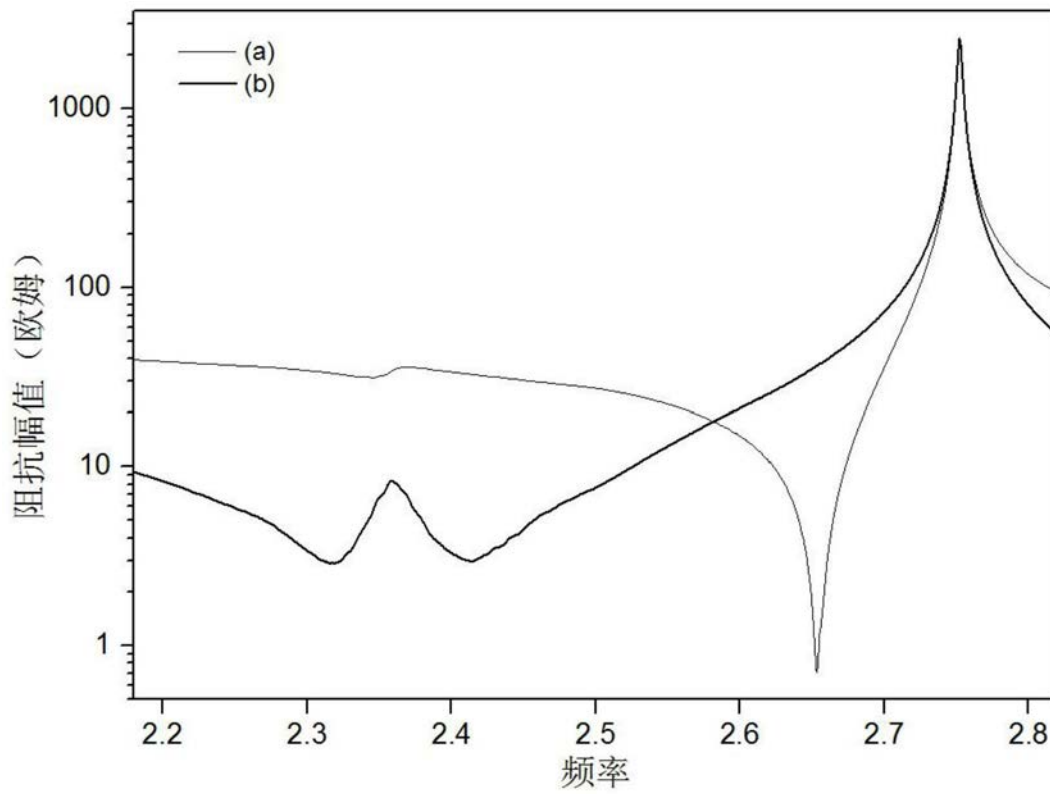


图11

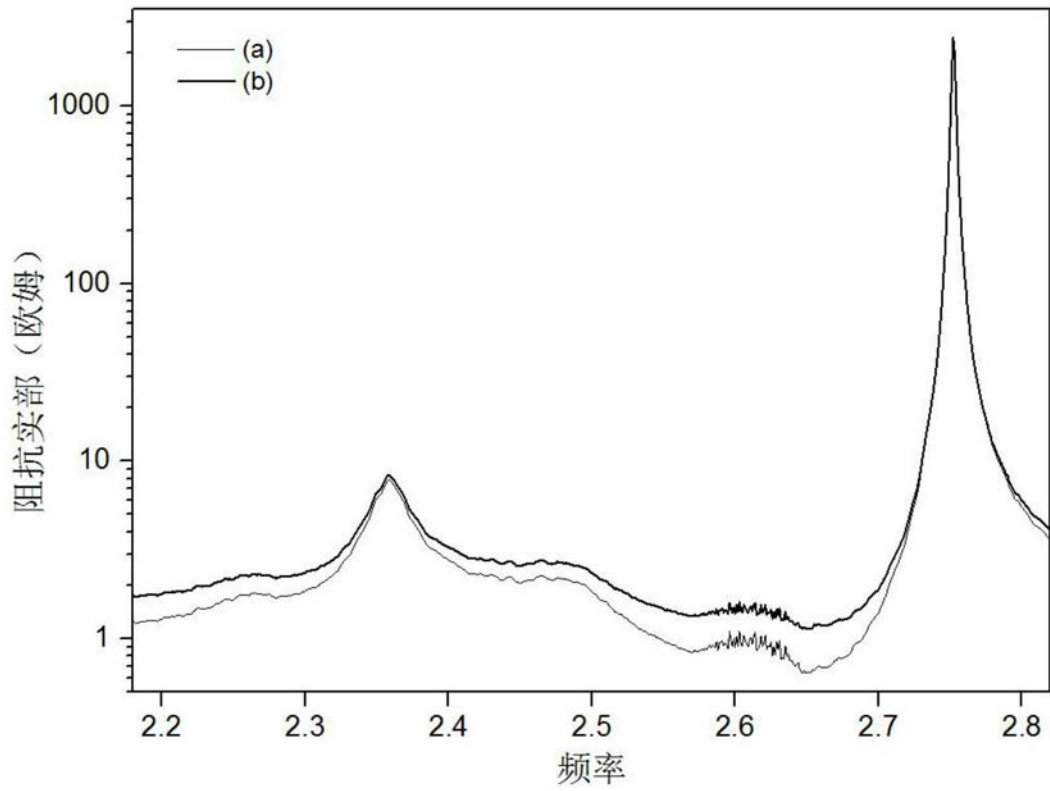


图12

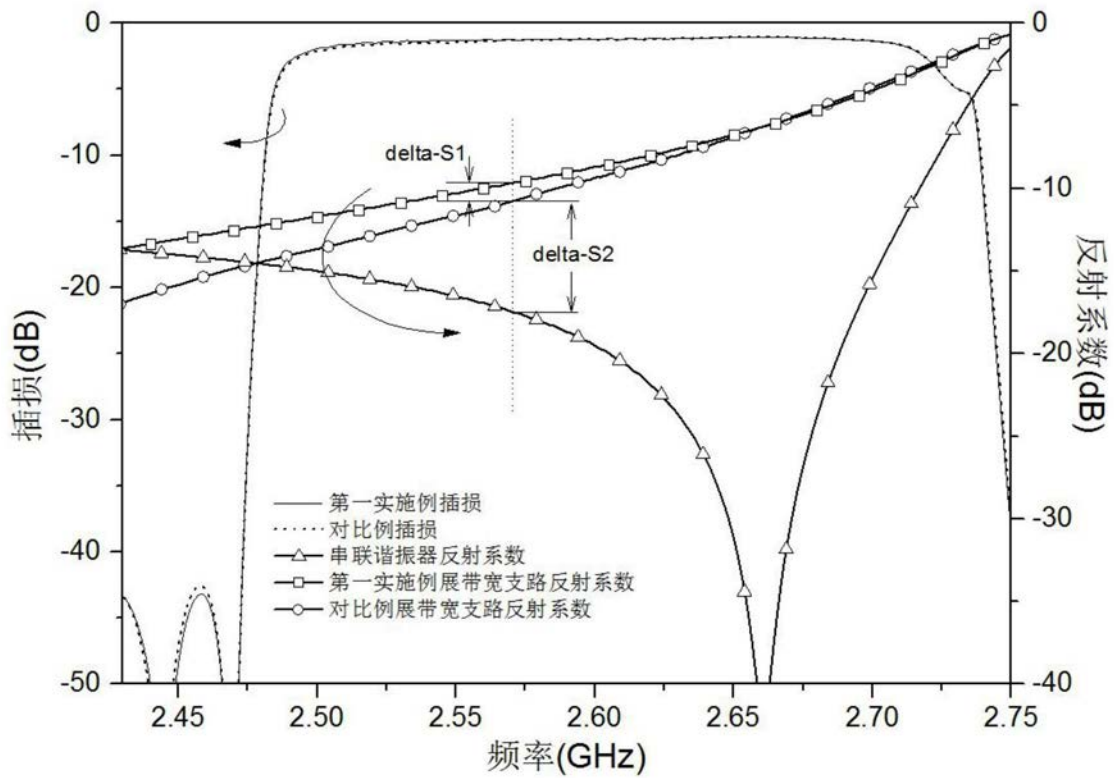


图13

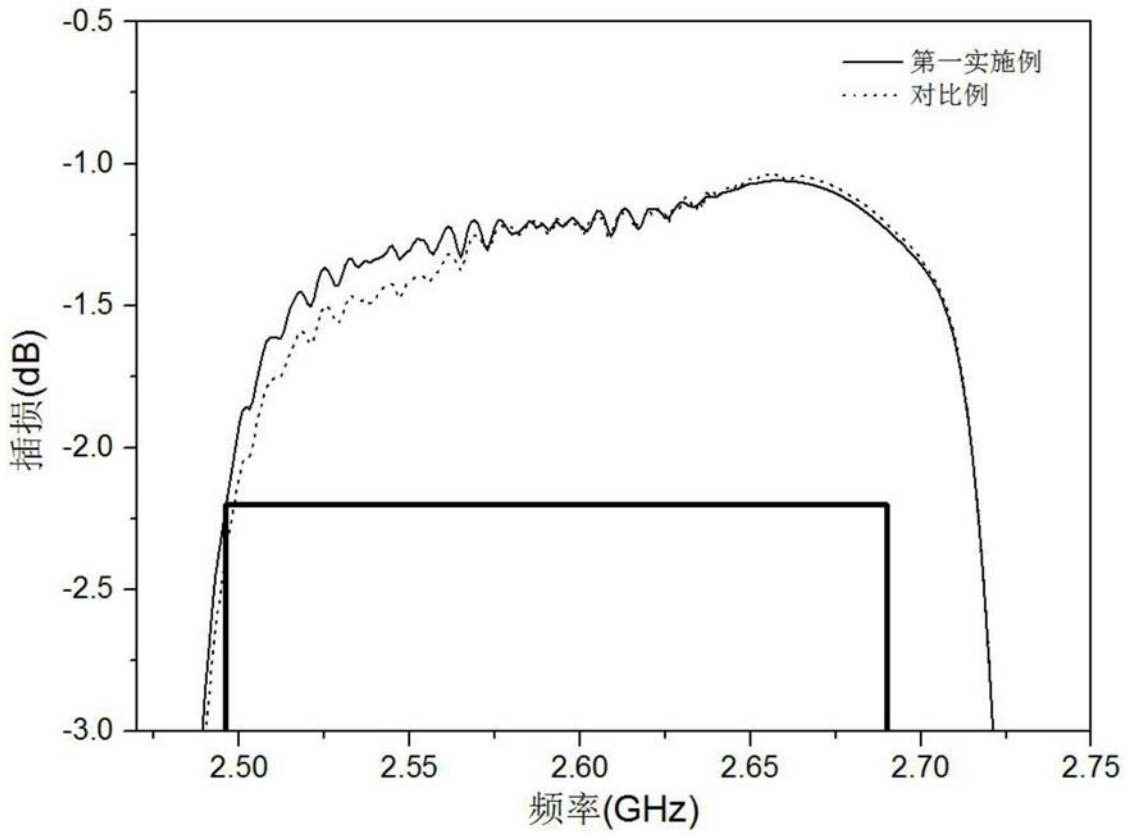


图14

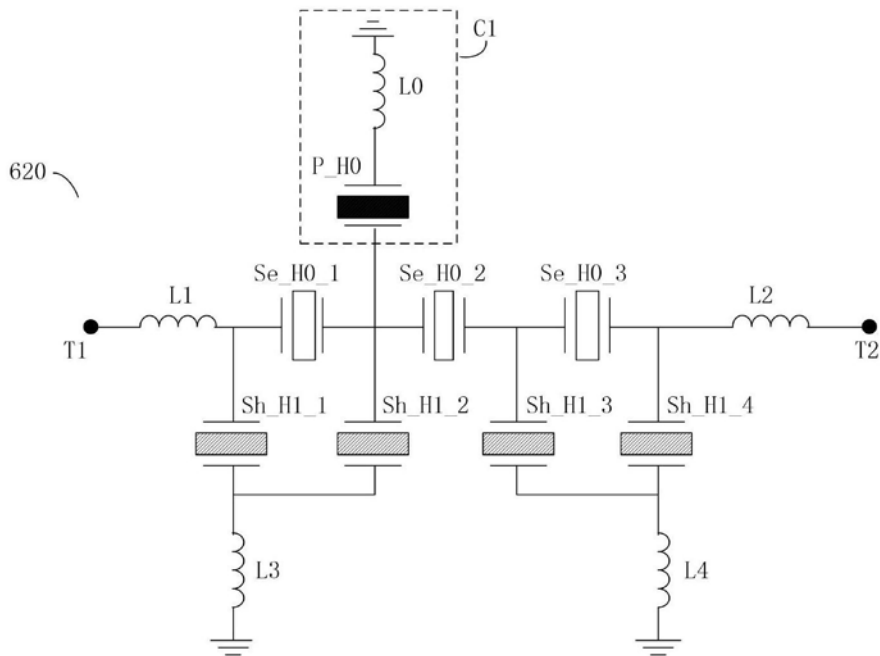


图15

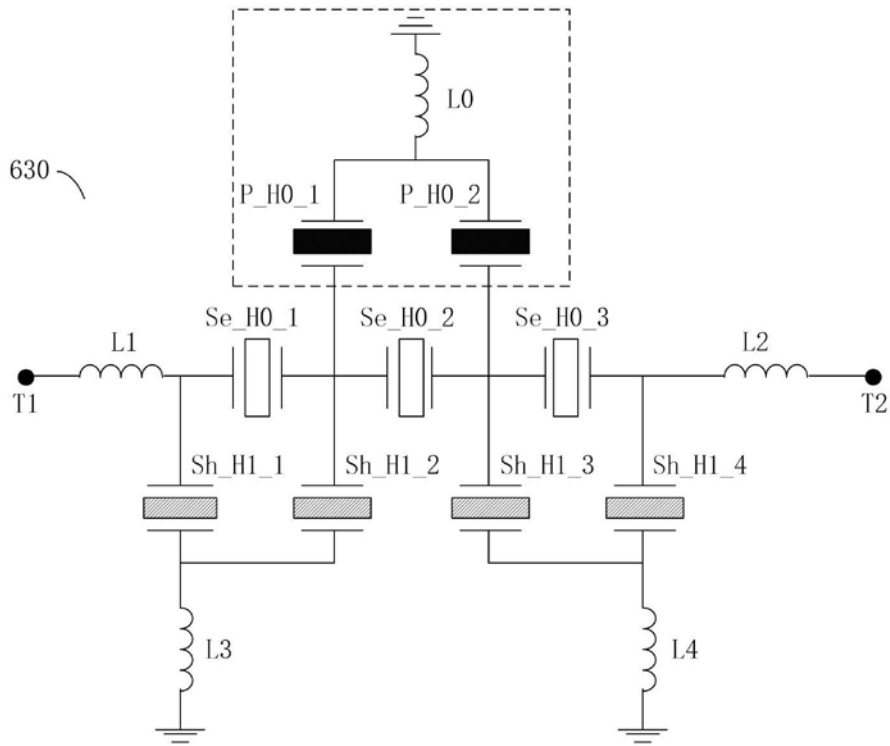


图16