(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
H05B 33/22 (2006.01)
H05B 33/10 (2006.01)

(11) 공개번호 10-2007-0067502
(43) 공개일자 2007년06월28일

(21) 출원번호 10-2005-0128839
(22) 출원일자 2005년12월23일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 황순재
부산 연제구 연산6동 2137-13번지(15/5)

(74) 대리인 김영호

전체 청구항 수 : 총 14 항

(54) 유기 전계 발광 표시소자 및 그 제조방법

(57) 요약

본 발명은 실라인 영역의 스페이서와 어레이 영역의 스페이서의 단차를 감소시킴으로써 유기 EL 표시소자의 화질 저하를 감소시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.

본 발명의 유기 전계 발광 표시소자는 하부 기판 위의 어레이 영역에 구동용 박막 트랜지스터가 형성된 박막 트랜지스터 어레이 기판과; 상부 기판 위의 어레이 영역에 애노드 전극과 캐소드 전극을 포함하는 전계 발광 셀이 형성되며 상기 박막 트랜지스터 어레이 기판과 대면하는 전계 발광 셀 어레이 기판과; 상기 전계 발광 셀 어레이 기판 위에 형성되어 상기 박막 트랜지스터 어레이 기판과 상기 전계 발광 셀 어레이 기판 사이의 갭(Gap)을 유지하는 스페이서를 구비하며, 상기 스페이서의 하부에는 상기 전계 발광 셀의 애노드 전극과 캐소드 전극을 절연시키기 위한 절연막만이 위치한다.

대표도

도 6

특허청구의 범위

청구항 1.

하부 기판 위의 어레이 영역에 구동용 박막 트랜지스터가 형성된 박막 트랜지스터 어레이 기판과;

상부 기판 위의 어레이 영역에 애노드 전극과 캐소드 전극을 포함하는 전계 발광 셀이 형성되며 상기 박막 트랜지스터 어레이 기판과 대면하는 전계 발광 셀 어레이 기판과;

상기 전계 발광 셀 어레이 기판 위에 형성되어 상기 박막 트랜지스터 어레이 기판과 상기 전계 발광 셀 어레이 기판 사이의 갭(Gap)을 유지하는 스페이서를 구비하며,

상기 스페이서의 하부에는 상기 전계 발광 셀의 애노드 전극과 캐소드 전극을 절연시키기 위한 절연막만이 위치하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 2.

제 1 항에 있어서,

상기 전계 발광 셀 어레이 기판은,

상기 상부 기판 위의 어레이 영역에 상기 스페이서가 형성되는 영역과 대응되는 영역에 개구부를 가지는 애노드 전극과;

상기 애노드 전극 위에 유기 발광층이 형성될 영역을 노출시키는 절연막과;

상기 절연막 위에 적색, 녹색 및 청색 유기 발광층이 형성될 셀 영역을 분리시키는 격벽과;

상기 격벽에 의하여 분리된 상기 셀 영역에 형성된 적색, 녹색, 청색 유기 발광층과;

상기 유기 발광층 위에 형성된 캐소드 전극을 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 3.

제 2 항에 있어서,

상기 전계 발광 셀 어레이 기판은,

상기 상부 기판 위의 어레이 영역에 상기 스페이서가 형성되는 영역에서 제거되며 유기 발광층이 형성될 영역을 노출시키는 버스 전극을 더 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 4.

제 1 항에 있어서,

상기 전계 발광 셀의 캐소드 전극은 상기 어레이 영역에 형성되는 스페이서를 둘러싸도록 형성되어 상기 구동용 박막 트랜지스터의 드레인 전극과 접속되는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 5.

제 2 항에 있어서,

상기 전계 발광 셀 어레이 기판은,

상기 어레이 영역의 외곽을 둘러싸는 실라인 영역에 상기 애노드 전극과 동일 물질로 형성되는 더미 투명 전극을 더 구비하며,

상기 더미 투명 전극은 상기 실라인 영역에 형성된 스페이서 하부에만 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 6.

제 3 항에 있어서,

상기 전계 발광 셀 어레이 기판은,

상기 어레이 영역의 외곽을 둘러싸는 실라인 영역에 상기 버스 전극과 동일 물질로 형성되는 더미 불투명 전극을 더 구비하며,

상기 더미 불투명 전극은 상기 실라인 영역에 형성된 스페이서 하부에만 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 7.

제 1 항에 있어서,

상기 박막 트랜지스터 어레이 기판은,

서로 교차하는 게이트 라인 및 데이터 라인과;

상기 게이트 라인과 접속된 게이트 전극, 상기 데이터 라인과 접속된 소스 전극 및 상기 구동용 박막 트랜지스터의 게이트 전극과 접속된 드레인 전극을 가지는 스위칭용 박막 트랜지스터를 더 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자.

청구항 8.

하부 기판 위의 어레이 영역에 구동용 박막 트랜지스터가 형성된 박막 트랜지스터 어레이 기판을 마련하는 단계와;

상부 기판 위의 어레이 영역에 전계 발광 셀, 상기 박막 트랜지스터 어레이 기판과의 갭을 유지하기 위한 스페이서가 형성된 전계 발광 셀 어레이 기판을 마련하는 단계와;

상기 박막 트랜지스터 어레이 기판과 상기 전계 발광 셀 어레이 기판을 대면하도록 합착하는 단계를 포함하며,

상기 스페이서의 하부에는 상기 전계 발광 셀의 애노드 전극과 캐소드 전극을 절연시키기 위한 절연막만이 위치하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 9.

제 8 항에 있어서,

상기 전계 발광 셀 어레이 기판을 마련하는 단계는,

상기 상부 기판 위의 어레이 영역에 상기 스페이서가 형성되는 영역과 대응되는 영역에 개구부를 가지는 애노드 전극을 형성하는 단계와;

상기 애노드 전극 위에 유기 발광층이 형성될 영역을 노출시키는 절연막을 형성하는 단계와;

상기 절연막 위에 적색, 녹색 및 청색 유기 발광층이 형성될 셀 영역을 분리시키는 격벽을 형성하는 단계와;

상기 격벽에 의하여 분리된 상기 셀 영역에 형성된 적색, 녹색, 청색 유기 발광층을 형성하는 단계와;

상기 유기 발광층 위에 형성된 캐소드 전극을 형성하는 단계를 구비하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 10.

제 9 항에 있어서,

상기 전계 발광 셀 어레이 기판을 마련하는 단계는,

상기 상부 기판 위의 어레이 영역에 상기 스페이서가 형성되는 영역에서 제거되며 유기 발광층이 형성될 영역을 노출시키는 버스 전극을 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 11.

제 8 항에 있어서,

상기 전계 발광 셀의 캐소드 전극은 상기 어레이 영역에 형성되는 스페이서를 둘러싸도록 형성되어 상기 구동용 박막 트랜지스터의 드레인 전극과 접속되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 12.

제 8 항에 있어서,

상기 전계 발광 셀 어레이 기판을 마련하는 단계는,

상기 어레이 영역의 외곽을 둘러싸는 실라인 영역에 상기 애노드 전극과 동일 물질로 형성되는 더미 투명 전극을 형성하는 단계를 더 포함하며,

상기 더미 투명 전극은 상기 실라인 영역에 형성된 스페이서 하부에만 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 13.

제 10 항에 있어서,

상기 전계 발광 셀 어레이 기판을 마련하는 단계는,

상기 어레이 영역의 외곽을 둘러싸는 실라인 영역에 상기 버스 전극과 동일 물질로 형성되는 더미 불투명 전극을 형성하는 단계를 더 포함하며,

상기 더미 불투명 전극은 상기 실라인 영역에 형성된 스페이서 하부에만 형성되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

청구항 14.

제 8 항에 있어서,

상기 박막 트랜지스터 어레이 기판을 마련하는 단계는,

게이트 라인과 상기 게이트 라인과 접속된 게이트 전극을 형성하는 단계와;

상기 게이트 라인과 교차하는 데이터 라인과, 상기 게이트 전극, 상기 데이터 라인과 접속된 소스 전극 및 상기 구동용 박막 트랜지스터의 게이트 전극과 접속된 드레인 전극을 가지는 스위칭용 박막 트랜지스터를 형성하는 단계를 더 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 유기 전계 발광 표시소자 및 그 제조방법에 관한 것으로 특히, 실라인 영역의 스페이서와 어레이 영역의 스페이서의 단차를 줄임으로써 유기 EL 표시소자의 화질 저하를 감소시킬 수 있는 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.

최근, 음극선관(Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판표시소자들이 개발되고 있다. 이러한 평판표시소자는 액정표시소자(Liquid Crystal Display : 이하, “LCD”라 함), 전계 방출 표시소자(Field Emission Display : FED), 플라즈마 디스플레이 패널(Plasma Display Panel : 이하, “PDP”라 함) 및 유기 전계 발광(Electro-luminescence:이하, “EL”이라 함) 표시소자 등이 있다.

이들 중 PDP는 구조와 제조공정이 단순하기 때문에 경박 단소하면서도 대화면화에 가장 유리한 표시장치로 주목받고 있지만 발광효율과 휘도가 낮고 소비전력이 큰 단점이 있다. 이에 비하여, 스위칭 소자로 박막 트랜지스터(Thin Film Transistor : 이하, “TFT”라 함)가 적용된 액티브 매트릭스 LCD는 반도체 공정을 이용하기 때문에 대화면화에 어렵고 백라이트 유닛으로 인하여 소비전력이 큰 단점이 있다. 또한, LCD는 편광필터, 프리즘시트, 확산판 등의 광학 소자들에 의해 광 손실이 많고 시야각이 좁은 특성이 있다.

이에 비하여, EL 표시소자는 발광층의 재료에 따라 무기 EL 표시소자와 유기 EL 표시소자로 대별되며 스스로 발광하는 자발광소자로서 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다. 무기 EL 표시소자는 유기 EL 표시소자에 비하여 전력소모가 크고 고휘도를 얻을 수 없으며 R(Red), G(Green), B(Blue)의 다양한 색을 발광시킬 수 없다. 반면에, 유기 EL 표시소자는 수십 볼트의 낮은 직류 전압에서 구동됨과 아울러, 빠른 응답속도를 가지고, 고휘도를 얻을 수 있으며 R, G, B의 다양한 색을 발광시킬 수 있어 차세대 평판 디스플레이소자에 적합하다.

유기 EL 표시소자는 도 1에 도시된 바와 같이 게이트 라인(GL)과 데이터 라인(DL)의 교차로 정의된 영역에 각각 배열된 서브 화소(60)를 구비한다. 서브 화소(60)는 게이트 라인(GL)에 게이트 펄스가 공급될 때 데이터 라인(DL)으로부터의 데이터 신호를 공급받아 그 데이터 신호에 상응하는 빛으로 발광함으로써 화상을 표시한다.

이를 위하여, 서브 화소(60)는 공급 전압원(VDD)에 애노드 전극이 접속된 EL 셀(OEL)과, 게이트 라인(GL) 및 데이터 라인(DL)과 기저 전압원(GND)에 접속되고 EL 셀(OEL)의 캐소드 전극에 접속된 셀 구동부(62)를 구비한다. 셀 구동부(62)는 스위칭용 TFT(T1)와, 구동용 TFT(T2) 및 커패시터(C)를 구비한다.

스위칭용 TFT(T1)는 게이트 라인(GL)에 게이트 펄스가 공급되면 턴-온(Turn-On)되어 데이터 라인(DL)에 공급된 데이터 신호를 노드(N)에 공급한다. 노드(N)에 공급된 데이터 신호는 커패시터(C)에 충전됨과 아울러 구동용 TFT(T2)의 게

이트 단자로 공급된다. 구동용 TFT(T2)는 게이트 단자로 공급되는 데이터 신호에 응답하여 공급 전압원(VDD)으로부터 EL 셀(OEL)에 공급되는 전류량(I)을 제어함으로써 EL 셀(OEL)의 발광량을 조절하게 된다. 그리고, 스위칭용 TFT(T1)가 턴-오프(Turn-Off)되더라도 커패시터(C)에 충전된 데이터 신호가 방전되므로 구동용 TFT(T1)는 다음 프레임의 데이터 신호가 공급될 때까지 공급 전압원(VDD)으로부터의 전류(I)를 EL 셀(OEL)에 공급하여 EL 셀(OEL)이 발광을 유지하게 한다.

도 2는 도 1에 도시된 서브 화소를 자세히 나타내는 단면도이다.

도 2를 참조하면, 유기 EL 표시소자는 EL 셀이 형성되는 상부 어레이 기판(1)과, EL 셀을 구동시키기 위한 구동용 TFT(T2, 도 1 참조)가 형성되는 하부 어레이 기판(21)과, EL 셀의 캐소드 전극(12)과 구동용 TFT의 드레인 전극(28)을 접속시키는 스페이서(50)를 구비한다.

상부 어레이 기판(1)은 상부 기판(2) 위에 유기 발광층(10)이 그 사이에 형성되며 절연막(6)에 의하여 절연되는 애노드 전극(4) 및 캐소드 전극(12)을 포함하는 EL 셀과, EL 셀의 분리를 위한 격벽(8)과, 애노드 전극(4)의 높은 저항을 보상하기 위한 버스 전극(5)을 구비한다. 그리고, 상부 어레이 기판(1)의 캐소드 전극(12)과 하부 어레이 기판(21)의 구동용 TFT의 드레인 전극(28)을 접속시키기 위한 스페이서(50)를 구비한다.

상부 어레이 기판(1)에 있어서, 애노드 전극(4)은 상부 기판(2) 위에 ITO(Indium Tin Oxide) 등의 투명 도전성 물질이 전면 증착되어 형성된다. 이 애노드 전극(4)에는 구동 전압원(VDD, 도 1 참조)으로부터 정공을 방출시키기 위한 구동 신호가 공급된다.

버스 전극(5)은 상부 기판(2) 위에 몰리브덴(Mo) 또는 크롬(Cr) 중 어느 하나의 금속 물질이 전면 증착된 후 유기 발광층(10)이 형성될 영역을 노출시키도록 형성된다. 버스 전극(5)은 애노드 전극(4)과 접속되어 애노드 전극(4)의 높은 저항을 보상한다.

캐소드 전극(12)은 격벽(8)의 의하여 분리된 EL 셀 영역에 형성된다. 이 캐소드 전극(12)에는 구동용 TFT를 통해 전자를 방출시키기 위한 구동 신호가 공급된다. 이때, 캐소드 전극(12)은 스페이스(50)를 감싸도록 형성되어 하부 어레이 기판(21)의 구동용 TFT의 드레인 전극(28)과 접속된다.

격벽(8)은 인접한 EL 셀을 구분하게 형성되어 유기 발광층(10) 및 캐소드 전극(12)을 분리한다.

유기 발광층(10)은 정공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층이 적층되어 형성된다. 이 유기 발광층(10)은 애노드 전극(4)과 캐소드 전극(12)에 구동 신호가 공급되면 애노드 전극(4) 및 캐소드 전극(12)에서 방출된 정공과 전자가 발광층 내에서 재결합함으로써 가시광을 발생한다. 이때, 발생된 가시광이 투명전극인 애노드 전극(4)을 통하여 외부로 나오게 됨으로써 유기 EL 표시소자는 소정의 화상 또는 영상을 표시한다.

스페이서(50)는 하부 어레이 기판(21)의 구동용 TFT의 드레인 전극(28)과 중첩되는 상부 기판(2) 위에 형성되어 하부 어레이 기판(21)의 구동용 TFT의 드레인 전극(28)과 EL 셀의 캐소드 전극(12)을 접속시키며, 스페이서(50)의 하부에는 애노드 전극(4) 및 버스 전극(5)과 절연막(6)이 위치한다.

하부 어레이 기판(21)은 스위칭용 TFT(T1, 도 1 참조)와, 스위칭용 TFT의 드레인 전극에 게이트 전극(24)이 접속되는 구동용 TFT를 구비한다.

하부 어레이 기판(21)에 있어서, 스위칭용 TFT의 게이트 전극은 게이트 라인과 접속되고, 소스 전극은 데이터 라인에 접속되며 드레인 전극은 구동용 TFT의 게이트 전극(24)과 접속된다.

구동용 TFT의 게이트 전극(24)은 게이트 라인과 함께 하부 기판(22) 위에 형성되며, 구동용 TFT의 게이트 전극(24)과 게이트 절연막(36)을 사이에 두고 중첩되는 반도체층(38)과, 반도체층(38)을 사이에 두고 데이터 라인과 함께 형성되는 구동용 TFT의 소스 전극(26) 및 드레인 전극(28)을 구비한다. 구동용 TFT의 소스 전극(26)은 기저 전압원(GND, 도 1 참조)과 접속되며 구동용 TFT의 드레인 전극(28)은 상부 어레이 기판(1)의 캐소드 전극(12)과 접속된다. 이때, 구동용 TFT의 드레인 전극(28)은 보호막(30)을 관통하는 드레인 접촉홀(34)을 통하여 보호막(30) 위에 노출된 접촉 전극(32)을 통하여 상부 어레이 기판(1)의 캐소드 전극(12)과 접속된다.

한편, 스페이서(50)는 상부 어레이 기판(1)과 하부 어레이 기판(21)을 합착시키기 위하여 실라인 영역에도 상부 어레이 기판(1)과 하부 어레이 기판(21)의 셀 갭(Gap)의 균일성의 확보를 위하여 형성된다.

그러나, 실라인 영역에 형성되는 스페이서(50b)의 하부에는 도 3에 도시된 바와 같이 버스 전극(5) 및 애노드 전극(4)이 형성되지 않으며 절연막(6) 만이 위치하게 된다. 따라서, 실라인 영역의 스페이서(50b)와 어레이 영역의 스페이서(50a)는 애노드 전극(4) 및 버스 전극(5)과 그리고 어레이 영역의 스페이서(50a)를 감싸도록 형성되는 캐소드 전극(12)에 의하여 단차(D1)를 가지며 이에 따라, 도 4a에 도시된 바와 같이 실라인 영역에서 상부 어레이 기판(1)과 하부 어레이 기판(21)은 접촉되지 않게 된다.

그리고, 실런트에 의하여 합착된 유기 EL 표시소자의 내부는 진공상태가 되어 외부로부터 압력을 받게 되는데, 이때, 유기 EL 표시소자는 외부와 인접한 실라인 영역에 어레이 영역보다 더 강하게 작용하는 압력과, 그리고 실라인 영역의 스페이서(50b)와 어레이 영역의 스페이서(50a)의 단차(D1)에 의하여 도 4b와 같이 휘어지게 된다. 이에 따라, 유기 EL 표시소자에는 어레이 영역의 스페이서(50a)와 하부 어레이 기판(21)이 이격되는 컨택 불량 영역(A)이 발생한다. 이 컨택 불량 영역(A)에 의하여 EL 셀의 캐소드 전극(12)에는 구동용 TFT의 드레인 전극(28)으로부터 제어 신호가 공급되지 않는다. 이 결과, 유기 EL 표시소자에는 암점이 발생하여 유기 EL 표시소자는 그 화질이 저하되는 단점을 가진다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 실라인 영역의 스페이서와 어레이 영역의 스페이서의 단차를 감소시킴으로써 유기 EL 표시소자의 화질 저하를 감소시킬 수 있는 유기 EL 표시소자 및 그 제조방법을 제공하는 것이다.

발명의 구성

상기의 목적을 달성하기 위하여, 본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 하부 기판 위의 어레이 영역에 구동용 박막 트랜지스터가 형성된 박막 트랜지스터 어레이 기판과; 상부 기판 위의 어레이 영역에 애노드 전극과 캐소드 전극을 포함하는 전계 발광 셀이 형성되며 상기 박막 트랜지스터 어레이 기판과 대면하는 전계 발광 셀 어레이 기판과; 상기 전계 발광 셀 어레이 기판 위에 형성되어 상기 박막 트랜지스터 어레이 기판과 상기 전계 발광 셀 어레이 기판 사이의 갭(Gap)을 유지하는 스페이서를 구비하며, 상기 스페이서의 하부에는 상기 전계 발광 셀의 애노드 전극과 캐소드 전극을 절연시키기 위한 절연막만이 위치한다.

상기 전계 발광 셀 어레이 기판은, 상기 상부 기판 위의 어레이 영역에 상기 스페이서가 형성되는 영역과 대응되는 영역에 개구부를 가지는 애노드 전극과; 상기 애노드 전극 위에 유기 발광층이 형성될 영역을 노출시키는 절연막과; 상기 절연막 위에 적색, 녹색 및 청색 유기 발광층이 형성될 셀 영역을 분리시키는 격벽과; 상기 격벽에 의하여 분리된 상기 셀 영역에 형성된 적색, 녹색, 청색 유기 발광층과; 상기 유기 발광층 위에 형성된 캐소드 전극을 구비한다.

상기 전계 발광 셀 어레이 기판은, 상기 상부 기판 위의 어레이 영역에 상기 스페이서가 형성되는 영역에서 제거되며 유기 발광층이 형성될 영역을 노출시키는 버스 전극을 더 구비한다.

상기 전계 발광 셀의 캐소드 전극은 상기 어레이 영역에 형성되는 스페이서를 둘러싸도록 형성되어 상기 구동용 박막 트랜지스터의 드레인 전극과 접속된다.

상기 전계 발광 셀 어레이 기판은, 상기 어레이 영역의 외곽을 둘러싸는 실라인 영역에 상기 애노드 전극과 동일 물질로 형성되는 더미 투명 전극을 더 구비하며, 상기 더미 투명 전극은 상기 실라인 영역에 형성된 스페이서 하부에만 형성된다.

상기 전계 발광 셀 어레이 기판은, 상기 어레이 영역의 외곽을 둘러싸는 실라인 영역에 상기 버스 전극과 동일 물질로 형성되는 더미 불투명 전극을 더 구비하며, 상기 더미 불투명 전극은 상기 실라인 영역에 형성된 스페이서 하부에만 형성된다.

상기 박막 트랜지스터 어레이 기판은, 서로 교차하는 게이트 라인 및 데이터 라인과; 상기 게이트 라인과 접속된 게이트 전극, 상기 데이터 라인과 접속된 소스 전극 및 상기 구동용 박막 트랜지스터의 게이트 전극과 접속된 드레인 전극을 가지는 스위칭용 박막 트랜지스터를 더 구비한다.

본 발명의 실시 예에 따른 유기 전계 발광 표시소자는 하부 기판 위의 어레이 영역에 구동용 박막 트랜지스터가 형성된 박막 트랜지스터 어레이 기판을 마련하는 단계와; 상부 기판 위의 어레이 영역에 전계 발광 셀, 상기 박막 트랜지스터 어레이

기판과의 갭을 유지하기 위한 스페이서가 형성된 전계 발광 셀 어레이 기판을 마련하는 단계와; 상기 박막 트랜지스터 어레이 기판과 상기 전계 발광 셀 어레이 기판을 대면하도록 합착하는 단계를 포함하며, 상기 스페이서의 하부에는 상기 전계 발광 셀의 애노드 전극과 캐소드 전극을 절연시키기 위한 절연막만이 위치한다.

상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시 예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 도 5 내지 도 10을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

도 5는 본 발명의 실시 예에 따른 유기 EL 표시소자를 나타내는 단면도이다.

도 5를 참조하면, 본 발명의 실시 예에 따른 유기 EL 표시소자는 EL 셀이 형성되는 상부 어레이 기판(101)과, EL 셀을 구동시키기 위한 구동용 TFT(T2, 도 1 참조)가 형성되는 하부 어레이 기판(121)과, EL 셀의 캐소드 전극(112)과 구동용 TFT의 드레인 전극(128)을 접속시키는 스페이서(150)를 구비한다.

상부 어레이 기판(1)은 상부 기판(2) 위에 유기 발광층(10)이 그 사이에 형성되며 절연막(6)에 의하여 절연되는 애노드 전극(4) 및 캐소드 전극(12)을 포함하는 EL 셀과, EL 셀의 분리를 위한 격벽(108)과, 애노드 전극(104)의 높은 저항을 보상하기 위한 버스 전극(105)을 구비한다. 그리고, 상부 어레이 기판(101)의 캐소드 전극(112)과 하부 어레이 기판(121)의 구동용 TFT의 드레인 전극(128)을 접속시키기 위한 스페이서(150)를 구비한다.

상부 어레이 기판(101)은 상부 기판(102) 위에 유기 발광층(110)이 그 사이에 형성되며 절연막(106)에 의하여 절연되는 애노드 전극(104) 및 캐소드 전극(112)과, EL 셀의 분리를 위한 격벽(108)과, 애노드 전극(104) 아래에 애노드 전극(104)의 높은 저항을 보상하기 위한 버스 전극(105)을 구비한다. 그리고, 본 발명의 유기 EL 표시소자는 상부 어레이 기판(101)의 캐소드 전극(112)과 하부 어레이 기판(121)의 구동용 TFT의 드레인 전극(128)을 접속시키기 위한 스페이서(150)를 구비한다.

상부 어레이 기판(101)에 있어서, 애노드 전극(104)은 상부 기판(102) 위에 ITO(Indium Tin Oxide) 등의 투명 도전성 물질이 전면 증착되어 형성된다. 이 애노드 전극(104)에는 공급 전압원(VDD, 도 1 참조)으로부터 정공을 방출시키기 위한 구동 신호가 공급된다.

버스 전극(105)은 상부 기판(102) 위에 몰리브덴(Mo) 또는 크롬(Cr) 중 어느 하나의 금속 물질이 전면 증착된 후 유기 발광층(110)이 형성될 영역을 노출시키도록 형성된다. 버스 전극(105)은 애노드 전극(104)과 접속되어 애노드 전극(104)의 높은 저항을 보상한다.

캐소드 전극(112)은 격벽(108)의 의하여 분리된 EL 셀 영역에 형성된다. 이 캐소드 전극(112)에는 구동용 TFT를 통해 전자를 방출시키기 위한 구동 신호가 공급된다. 이때, 캐소드 전극(112)은 스페이스(150)를 감싸도록 형성되어 하부 어레이 기판(121)의 구동용 TFT의 드레인 전극(128)과 접속된다.

격벽(108)은 인접한 EL 셀을 구분하게 형성되어 유기 발광층(110) 및 캐소드 전극(112)을 분리한다.

유기 발광층(110)은 정공 주입층, 정공 수송층, 발광층, 전자 수송층 및 전자 주입층이 적층되어 형성된다. 이 유기 발광층(110)은 애노드 전극(104)과 캐소드 전극(112)에 구동 신호가 공급되면 애노드 전극(104) 및 캐소드 전극(112)에서 방출된 정공과 전자가 발광층 내에서 재결합함으로써 가시광을 발생한다. 이때, 발생된 가시광이 투명전극인 애노드 전극(104)을 통하여 외부로 나오게 됨으로써 유기 EL 표시소자는 소정의 화상 또는 영상을 표시한다.

스페이서(150)는 하부 어레이 기판(121)의 구동용 TFT의 드레인 전극(128)과 중첩되는 상부 기판(102) 위에 형성되어 하부 어레이 기판(121)의 구동용 TFT의 드레인 전극(128)과 EL 셀의 캐소드 전극(112)을 접속시킨다.

여기서, 본 발명에 따른 스페이서(150)의 하부에는 애노드 전극(104)과 버스 전극(105)이 형성되지 않는다. 즉, 스페이서(150)의 하부에는 절연막(106)만이 위치한다.

하부 어레이 기판(121)은 스위칭용 TFT(T1, 도 1 참조)와, 스위칭용 TFT의 드레인 전극에 게이트 전극(124)이 접속된 구동용 TFT를 구비한다.

하부 어레이 기판(121)에 있어서, 스위칭용 TFT의 게이트 전극은 게이트 라인과 접속되고, 소스 전극은 데이터 라인에 접속되며 드레인 전극은 구동용 TFT의 게이트 전극(124)과 접속된다.

구동용 TFT의 게이트 전극(124)은 게이트 라인과 함께 하부 기판(122) 위에 형성되며, 구동용 TFT의 게이트 전극(124)과 게이트 절연막(136)을 사이에 두고 중첩되는 반도체층(138)과, 반도체층(138)을 사이에 두고 데이터 라인과 함께 형성되는 구동용 TFT의 소스 전극(126) 및 드레인 전극(128)을 구비한다. 구동용 TFT의 소스 전극(126)은 기저 전압원(GND, 도 1 참조)과 접속되며 구동용 TFT의 드레인 전극(128)은 EL 셀의 캐소드 전극(112)과 접속된다. 이때, 구동용 TFT의 드레인 전극(128)은 보호막(130)을 관통하는 접촉홀(134)을 통하여 보호막(130) 위에 노출된 접촉 전극(132)을 통하여 상부 어레이 기판(101)의 캐소드 전극(112)과 접속된다.

이와 같이 본 발명의 실시 예에 따른 유기 EL 표시소자는 어레이 영역에 형성되는 스페이서(150a)의 하부에 절연막(106)만을 형성함으로써 도 6에 도시된 바와 같이 실라인 영역에 형성되는 스페이서(150b)와의 단차(D2)를 줄일 수 있다.

따라서, 본 발명의 유기 EL 표시소자는 외부와 인접한 실라인 영역이 어레이 영역보다 더 강한 압력을 받게 되더라도 어레이 영역의 스페이서(150a)와 실라인 영역의 스페이서(150b)의 단차가 줄어듬에 따라 유기 EL 표시소자의 휘어지는 정도를 줄일 수 있다.

이에 따라, 어레이 영역의 스페이서(150a)와 하부 어레이 기판(121)이 이격되는 컨택 불량 영역("A" 도 4b 참조)을 줄일 수 있으며 컨택 불량 영역(A)에 의한 암점을 줄임으로써 유기 EL 표시소자의 화질을 저하를 감소시킬 수 있다.

이하, 도 7a 내지 도 8c를 참조하여 본 발명의 실시 예에 따른 유기 EL 표시소자의 제조방법을 설명하면 다음과 같다.

도 7a를 참조하면, 본 발명의 실시 예에 따른 유기 EL 표시소자의 제조방법은 상부 기판(102) 위에 몰리브덴(Mo) 또는 크롬(Cr) 중 어느 하나의 금속 물질이 전면 증착된 후 패터닝됨으로써 버스 전극(105)이 형성된다. 이때, 버스 전극(105)은 도 8a에 도시된 바와 같이 상부 기판(102) 위의 어레이 영역에 스페이서(150)가 형성될 영역과 대응되는 영역(B)에는 형성되지 않는다.

이어서, 상부 기판(102) 위에 ITO 등의 투명 도전성 물질이 전면 증착된 후 패터닝됨으로써 애노드 전극(104)이 형성된다. 이때, 애노드 전극(104)는 도 8b에 도시된 바와 같이 상부 기판(102) 위의 어레이 영역에 스페이서(150)가 형성될 영역과 대응되는 영역(B)에는 형성되지 않는다.

그런 다음, 상부 기판(102) 위에 절연 물질이 전면 도포된 후 패터닝됨으로써 도 7c와 같이 애노드 전극(104) 위에 유기 발광층(110)이 형성될 영역을 노출시키는 절연막(106)이 형성된다. 이때, 절연막(106)은 도 8c와 같이 어레이 영역에 스페이서(150)가 형성될 영역과 대응되는 영역(B) 및 실라인 영역에도 형성된다.

이후, 절연막(106)이 형성된 상부 기판(102) 위에 격벽 물질이 전면 도포된 후 패터닝됨으로써 격벽(108)이 형성되며, 절연 물질이 전면 도포된 후 패터닝됨으로써 도 7d와 같이 스페이서(150a, 150b)가 형성된다.

그리고, 격벽(108) 및 스페이서(150a, 150b)가 형성된 상부 기판(102) 위에 유기 발광 물질이 마스크를 이용하여 증착되어 유기 발광층(110)이 형성되며 연이어, 캐소드 전극(112)이 도 7e와 같이 전극 물질의 전면 증착을 통하여 형성된다. 이때, 캐소드 전극(112)은 스페이스(150)를 감싸도록 형성되며 따라서, 상부 어레이 기판(101)과 하부 어레이 기판(121)의 합착 공정 후에 캐소드 전극(112)은 하부 어레이 기판(121)의 구동용 TFT의 드레인 전극(128)과 접속된다.

도 9는 본 발명의 제2 실시 예에 따른 유기 EL 표시소자의 상부 어레이 기판의 어레이 영역의 스페이서와 실라인 영역의 스페이서를 나타내는 단면도이다.

도 9를 참조하면, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자는 본 발명의 제1 실시 예와 비교하여 실라인 영역에 형성되는 스페이서(150b)의 하부에 어레이 영역의 애노드 전극(104)와 동일 공정으로 형성되는 더미 투명 전극(144)을 더 구비한다.

따라서, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자는 본 발명의 제1 실시 예에 따른 유기 EL 표시소자에서, 어레이 영역의 스페이서(150a) 위에 형성되는 캐소드 전극(112)에 의한 어레이 영역의 스페이서(150a)와 실라인 영역의 스페이서(150b)와의 단차("D2" 도 6 참조)를 더 줄일 수 있다.

이에 따라, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자는 외부와 인접한 실라인 영역이 어레이 영역보다 더 강한 압력을 받게 되더라도 어레이 영역의 스페이서(150a)와 실라인 영역의 스페이서(150b)의 단차가 더 줄어듬에 따라 스페이서(150a, 150b)의 단차에 의하여 유기 EL 표시소자의 휘어지는 정도를 더 줄일 수 있다. 이 결과, 본 발명의 제2 실시 예에 따른 유기 EL 표시소자는 그 화질이 저하되는 것을 더 감소시킬 수 있다.

도 10은 본 발명의 제3 실시 예에 따른 유기 EL 표시소자의 상부 어레이 기판의 어레이 영역의 스페이서와 실라인 영역의 스페이서를 나타내는 단면도이다.

도 10을 참조하면, 본 발명의 제3 실시 예에 따른 유기 EL 표시소자는 본 발명의 제1 실시 예와 비교하여 실라인 영역에 형성되는 스페이서(150b)의 하부에 어레이 영역의 버스 전극(105)와 동일 공정으로 형성되는 더미 불투명 전극(145)을 더 구비한다.

따라서, 본 발명의 제3 실시 예에 따른 유기 EL 표시소자는 본 발명의 제2 실시 예와 같이, 어레이 영역의 스페이서(150a) 위에 형성되는 캐소드 전극(112)에 의한 어레이 영역의 스페이서(150a)와 실라인 영역에 형성되는 스페이서(150b)와의 단차(“D2” 도 6 참조)를 더 줄일 수 있다.

이에 따라, 본 발명의 제3 실시 예에 따른 유기 EL 표시소자는 외부와 인접한 실라인 영역이 어레이 영역보다 더 강한 압력을 받게 되더라도 어레이 영역의 스페이서(150a)와 실라인 영역의 스페이서(150b)의 단차가 더 줄어듬에 따라 스페이서(150a, 150b)의 단차에 의하여 유기 EL 표시소자의 휘어지는 정도를 더 줄일 수 있다. 이 결과, 본 발명의 제3 실시 예에 따른 유기 EL 표시소자는 그 화질이 저하되는 것을 더 감소시킬 수 있다.

발명의 효과

상술한 바와 같이, 본 발명의 실시 예에 따른 유기 EL 표시소자 및 그 제조방법은 어레이 영역에 형성되는 스페이서의 하부에 절연막만을 형성함으로써 실라인 영역에 형성되는 스페이서와의 단차를 줄일 수 있다. 따라서, 외부와 인접한 실라인 영역이 어레이 영역보다 더 강한 압력을 받게 되더라도 어레이 영역의 스페이서와 실라인 영역의 스페이서의 단차가 줄어듬에 따라 유기 EL 표시소자의 휘어지는 정도를 줄일 수 있다.

이에 따라, 본 발명의 실시 예에 따른 유기 EL 표시소자는 어레이 영역의 스페이서와 하부 어레이 기판이 이격되는 컨택 불량 영역을 줄일 수 있으며 컨택 불량 영역에 의한 암점을 줄임으로써 유기 EL 표시소자의 화질을 저하를 감소시킬 수 있다.

또한, 본 발명의 다른 실시 예에 따른 유기 EL 표시소자 및 그 제조방법은 실라인 영역에 형성되는 스페이서의 하부에 더미 투명 전극 또는 더미 불투명 전극을 더 구비한다. 따라서, 어레이 영역의 스페이서 위에 형성되는 캐소드 전극에 의한 어레이 영역의 스페이서와 실라인 영역에 형성되는 스페이서와의 단차를 더 줄일 수 있다.

이에 따라, 본 발명의 다른 실시 예에 따른 유기 EL 표시소자는 외부와 인접한 실라인 영역이 어레이 영역보다 더 강한 압력을 받게 되더라도 어레이 영역의 스페이서와 실라인 영역의 스페이서의 단차가 더 줄어듬에 따라 어레이 영역 및 실라인 영역의 스페이서들 간의 단차에 의한 유기 EL 표시소자의 휘어지는 정도를 더 줄일 수 있다. 이 결과, 본 발명의 유기 EL 표시소자는 그 화질이 저하되는 것을 더 감소시킬 수 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 일반적인 유기 전계 발광 표시소자를 등가적으로 나타내는 회로도.

도 2는 도 1에 도시된 유기 전계 발광 표시소자의 어레이 영역을 나타내는 단면도.

도 3은 종래의 유기 전계 발광 표시소자의 상부 어레이 기판의 어레이 영역의 스페이서와 실라인 영역의 스페이서를 나타내는 도면.

도 4a 및 도 4b는 어레이 영역의 스페이서와 실라인 영역의 스페이서의 단차와 휘어진 유기 전계 발광 표시소자를 나타내는 도면.

도 5는 본 발명의 실시 예에 따른 유기 전계 발광 표시소자를 나타내는 단면도.

도 6은 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시소자의 상부 어레이 기판의 어레이 영역의 스페이서와 실라인 영역의 스페이서를 나타내는 단면도.

도 7a 내지 도 7e는 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시소자의 상부 어레이 기판의 제조방법을 단계적으로 나타내는 단면도.

도 8a 내지 8c는 본 발명의 제1 실시 예에 따른 유기 전계 발광 표시소자의 상부 어레이 기판의 제조방법의 일부를 단계적으로 나타내는 단면도.

도 9는 본 발명의 제2 실시 예에 따른 유기 전계 발광 표시소자의 상부 어레이 기판의 어레이 영역의 스페이서와 실라인 영역의 스페이서를 나타내는 단면도.

도 10은 본 발명의 제3 실시 예에 따른 유기 전계 발광 표시소자의 상부 어레이 기판의 어레이 영역의 스페이서와 실라인 영역의 스페이서를 나타내는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1, 101 : 상부 어레이 기판 2, 102 : 상부 기판

4, 104 : 애노드 전극 5, 105 : 버스 전극

6, 106 : 절연막 8, 108 : 격벽

10, 110 : 유기 발광층 12, 112 : 캐소드 전극

21, 121 : 하부 어레이 기판 22, 122 : 하부 기판

24, 124 : 게이트 전극 26, 126 : 소스 전극

28, 128 : 드레인 전극 30, 130 : 보호막

32, 132 : 접촉 전극 34, 134 : 드레인 접촉홀

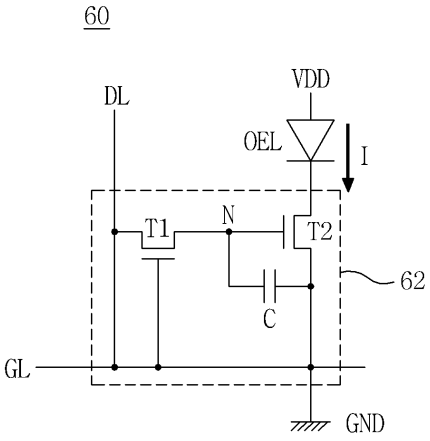
36, 136 : 게이트 절연막 50, 150 : 스페이서

60 : 서브 화소 62 : 셀 구동부

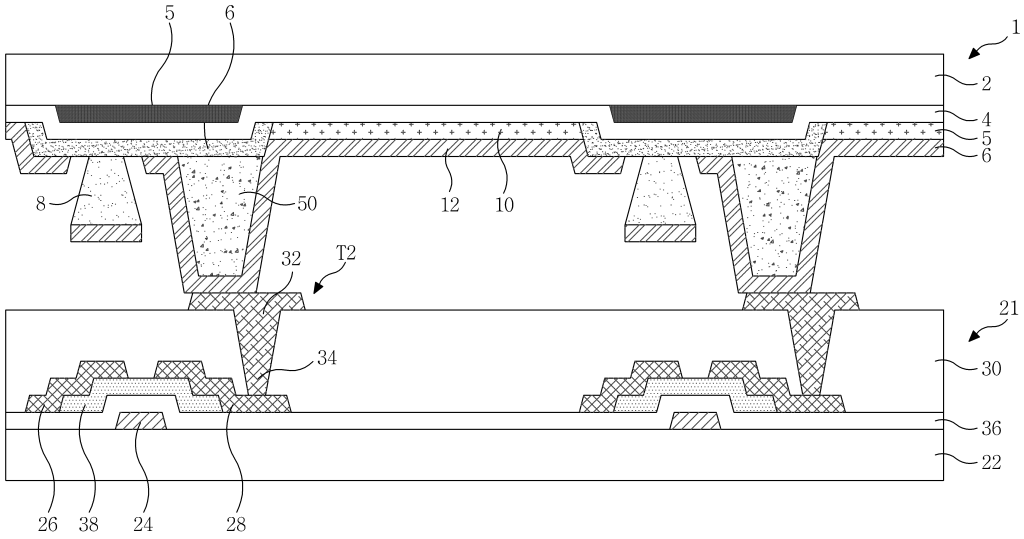
144 : 더미 투명 전극 145 : 더미 불투명 전극

도면

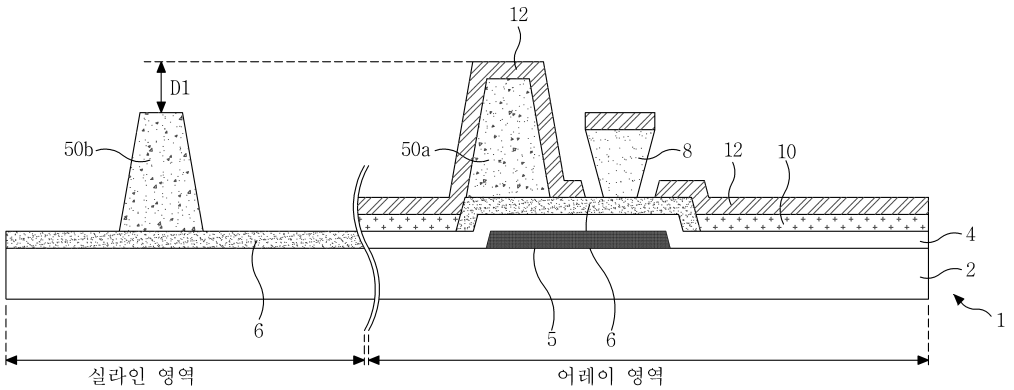
도면1


60
DL
VDD
OEL
I
T1
N
T2
62
C
GL
GND

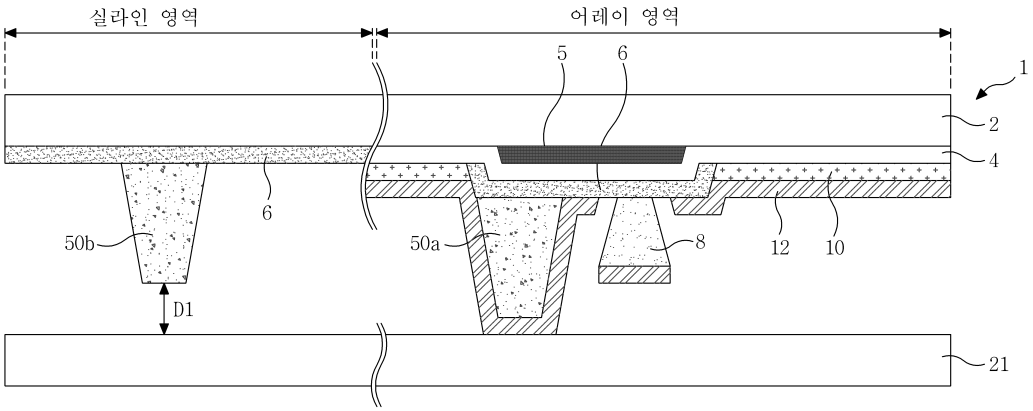
도면2


5
6
1
2
4
5
6
8
50
12
10
32
T2
21
34
30
36
22
26
38
24
28

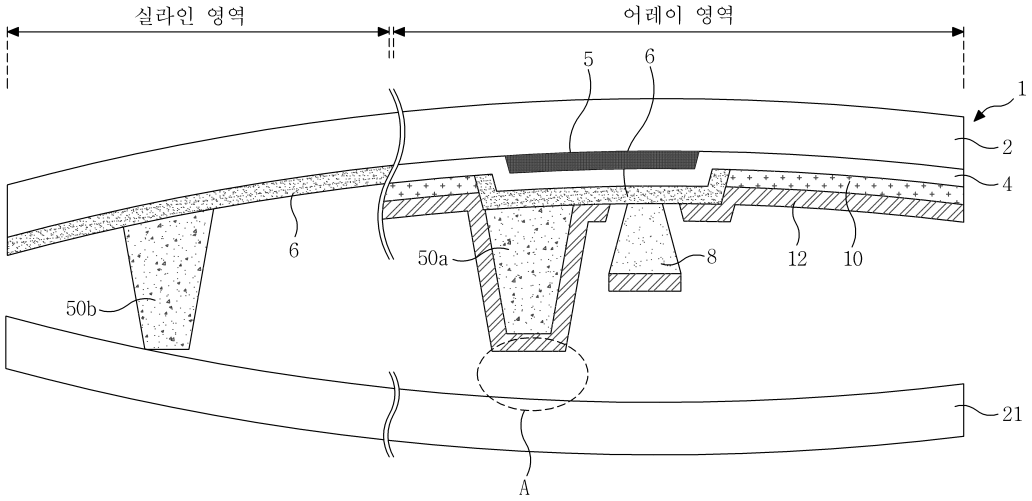
도면3


12
D1
50b
50a
8
12
10
4
2
1
6
5
6
실라인 영역
어레이 영역

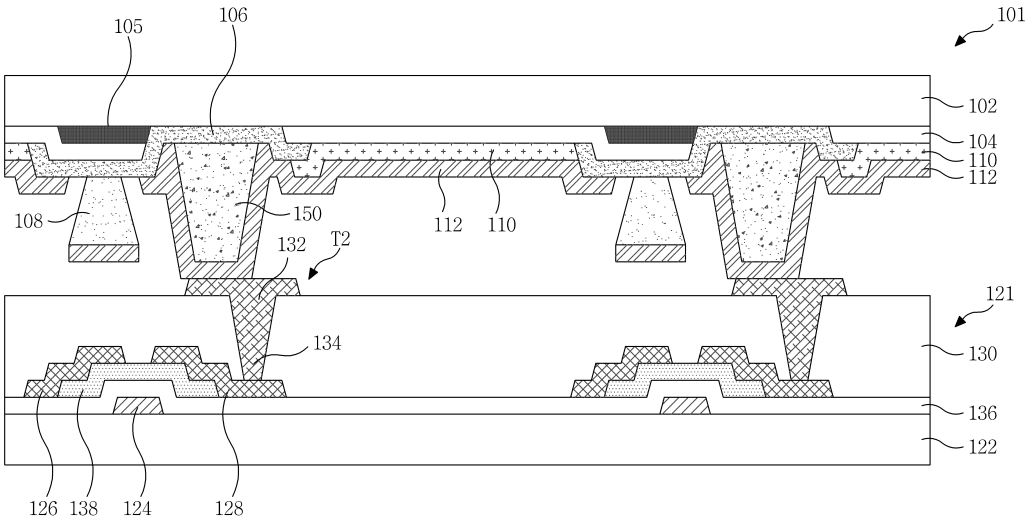
도면4a



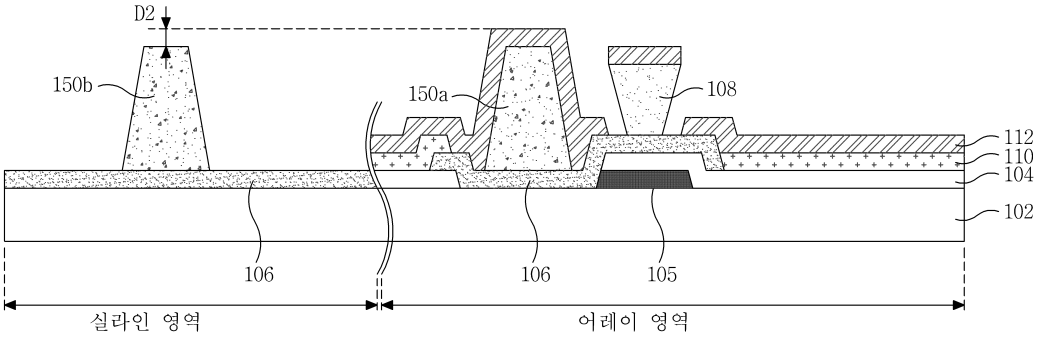
도면4b



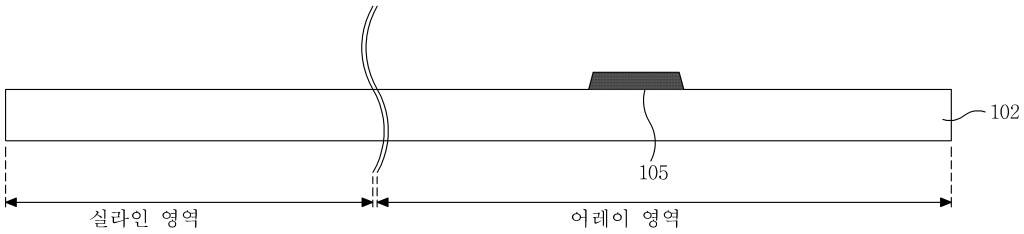
도면5



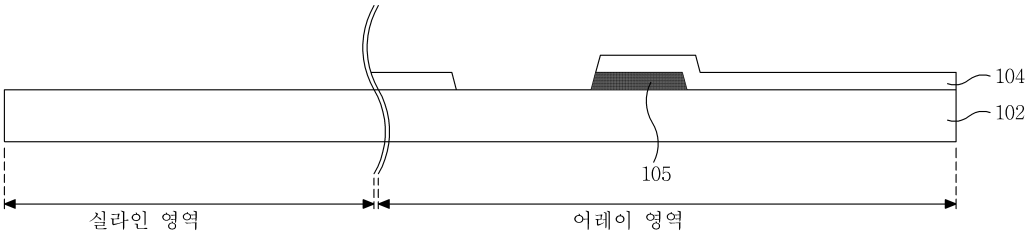
도면6



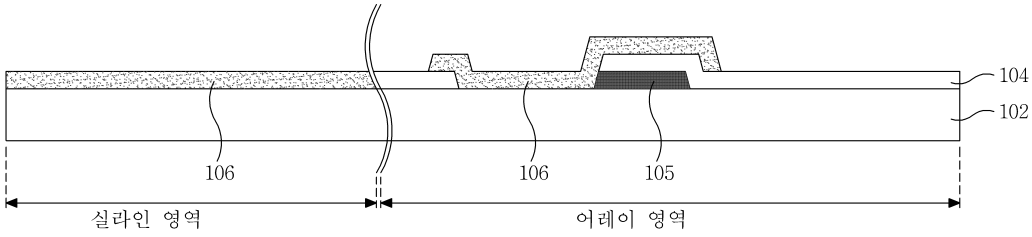
도면7a



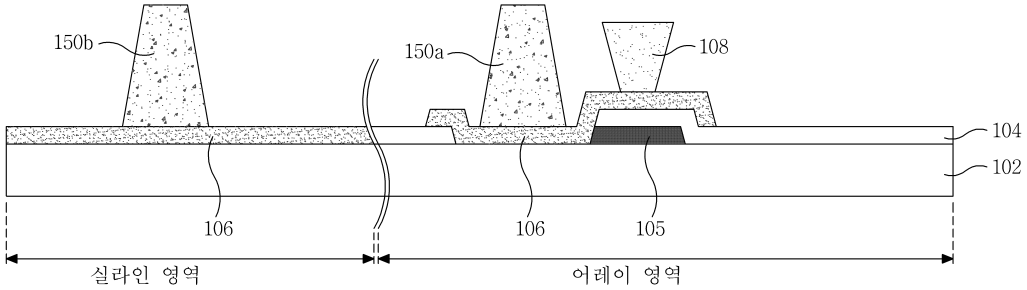
도면7b



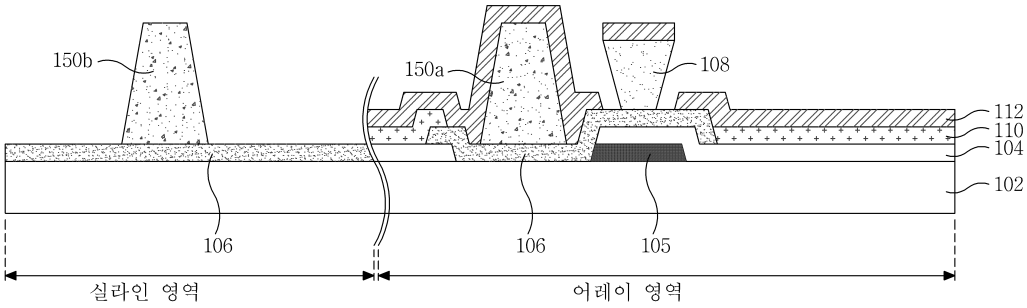
도면7c



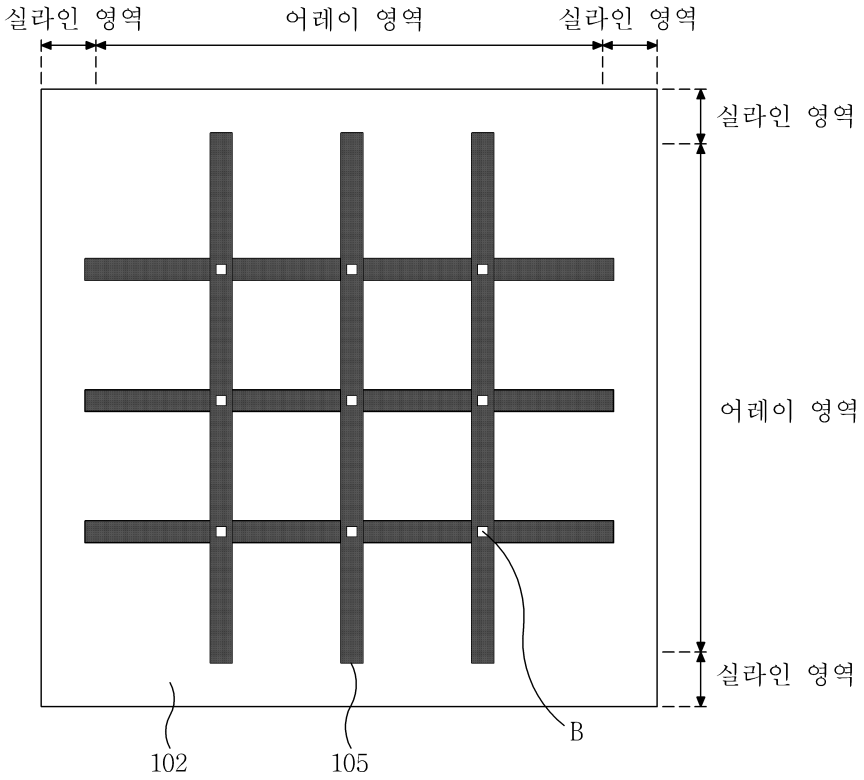
도면7d



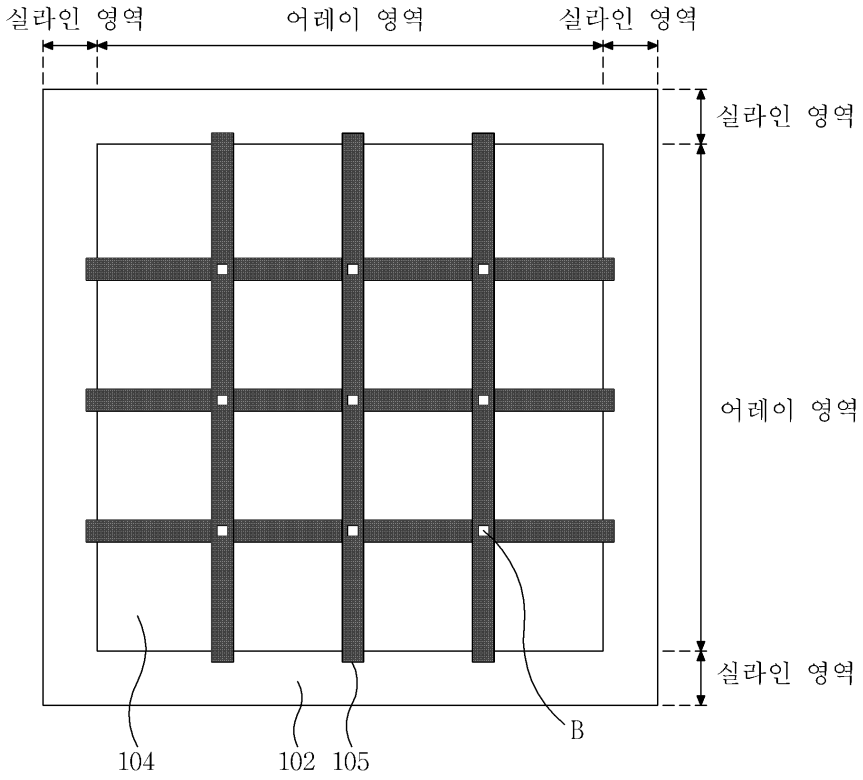
도면7e



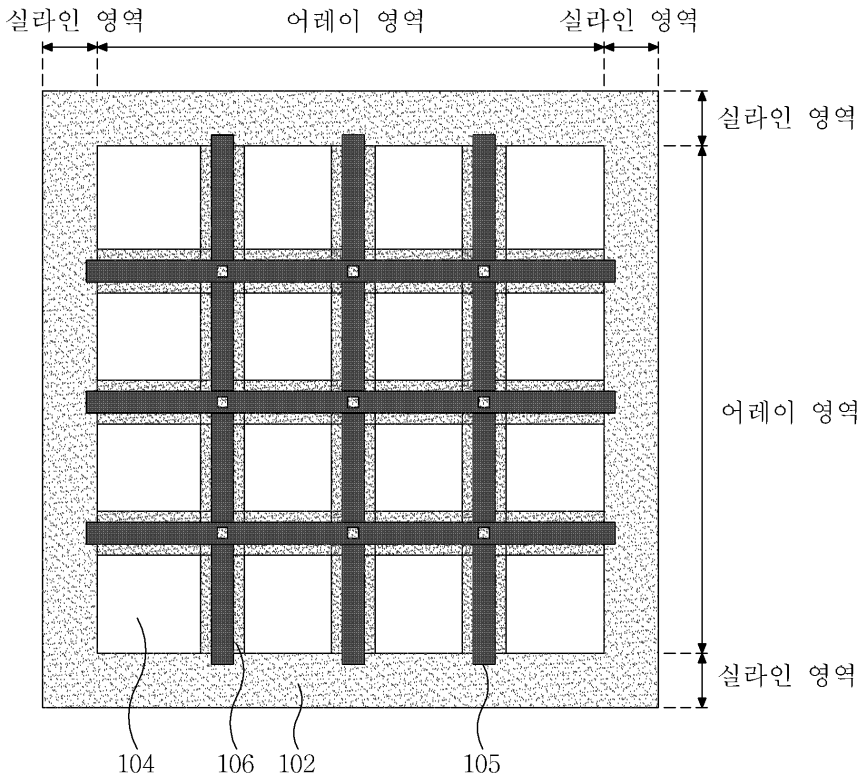
도면8a



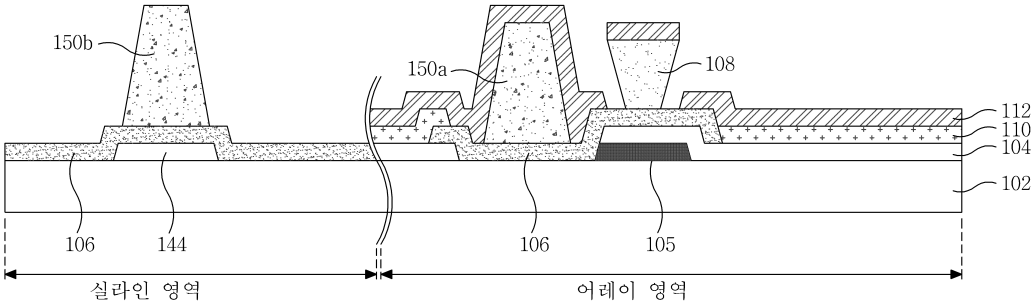
도면8b


실라인 영역
어레이 영역
실라인 영역
실라인 영역
어레이 영역
실라인 영역
B
104
102
105

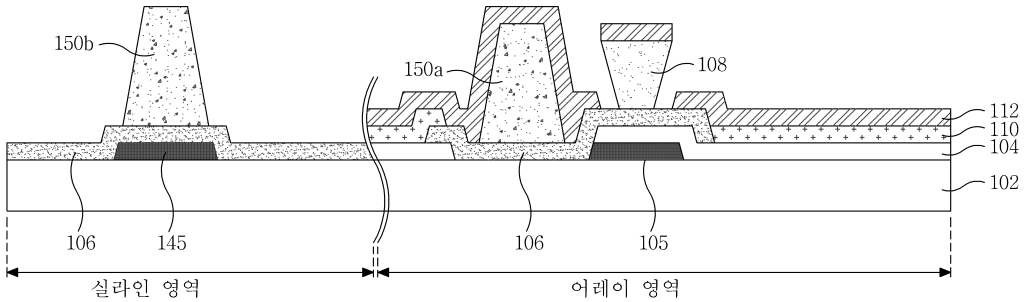
도면8c


실라인 영역
어레이 영역
실라인 영역
실라인 영역
어레이 영역
실라인 영역
104
106
102
105

도면9


150b
150a
108
112
110
104
102
106
144
106
105
실라인 영역
어레이 영역

도면10


150b
150a
108
112
110
104
102
106
145
106
105
실라인 영역
어레이 영역