

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5365221号
(P5365221)

(45) 発行日 平成25年12月11日(2013.12.11)

(24) 登録日 平成25年9月20日(2013.9.20)

(51) Int. Cl. F I
 HO 1 L 27/146 (2006.01) HO 1 L 27/14 E
 HO 1 L 31/107 (2006.01) HO 1 L 31/10 B

請求項の数 12 (全 28 頁)

(21) 出願番号	特願2009-17470 (P2009-17470)	(73) 特許権者	000002185
(22) 出願日	平成21年1月29日 (2009.1.29)		ソニー株式会社
(65) 公開番号	特開2010-177392 (P2010-177392A)		東京都港区港南1丁目7番1号
(43) 公開日	平成22年8月12日 (2010.8.12)	(74) 代理人	110000925
審査請求日	平成23年12月8日 (2011.12.8)		特許業務法人信友国際特許事務所
		(74) 代理人	100086298
			弁理士 船橋 國則
		(72) 発明者	戸田 淳
			東京都港区港南1丁目7番1号 ソニー株式会社社内
		審査官	今井 聖和

最終頁に続く

(54) 【発明の名称】 固体撮像装置、その製造方法および撮像装置

(57) 【特許請求の範囲】

【請求項1】

第1電極と、

前記第1電極に対向して形成された第2電極と、

前記第1電極と前記第2電極との間に形成されていて、導電膜中にナローギャップ半導体の量子ドットを分散させた光電変換膜とを有し、

前記第1電極および前記第2電極の一方の電極が透明電極で形成され、他方の電極が金属電極もしくは透明電極で形成され、

前記導電膜中に、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種が分散されていて、

前記導電膜の厚さ方向の中心は、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体が前記ナローギャップ半導体の量子ドットよりも多く分散されていて、

前記導電膜の第1電極側および前記第2電極側は、前記ナローギャップ半導体の量子ドットが、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体よりも多く分散されている

固体撮像装置。

【請求項2】

前記ナローギャップ半導体の量子ドットは、バンドギャップが1 e V以下である

請求項1記載の固体撮像装置。

【請求項3】

前記ナローギャップ半導体の量子ドットは、鉛セレン化合物、鉛イオウ化合物、鉛テルル化合物、カドミウムセレン化合物、カドミウムテルル化合物、インジウムアンチモン化合物、インジウムヒ素化合物である

請求項 1 または請求項 2 記載の固体撮像装置。

【請求項 4】

前記導電膜は、poly2-methoxy-5-(2'-ethylhexyloxy)-1,4-phenylenevinyleneからなる

請求項 1 ないし請求項 3 のうちの 1 項に記載の固体撮像装置。

【請求項 5】

前記第 1 電極は金属電極からなり、

前記金属電極は、前記導電膜の仕事関数より小さい仕事関数値を有し、前記導電膜の HOMO レベルまたは価電子帯のエネルギー準位より前記金属電極のフェルミ準位のほうが高い

請求項 1 ないし請求項 4 のうちの 1 項に記載の固体撮像装置。

【請求項 6】

前記金属電極はフッ化リチウムもしくはカルシウムからなり、

前記透明電極はインジウムスズオキサイドからなる

請求項 5 記載の固体撮像装置。

【請求項 7】

前記第 1 電極と前記光電変換膜と前記第 2 電極とで構成される画素の光入射側に集光レンズを有する

請求項 1 ないし請求項 6 のうちの 1 項に記載の固体撮像装置。

【請求項 8】

前記無機蛍光体はマンガングドーピングされたフッ化物無機蛍光体からなる

請求項 1 ないし請求項 7 のうちの 1 項に記載の固体撮像装置。

【請求項 9】

前記無機蛍光体、前記発光性色素および前記有機蛍光体の各時定数は、前記光電変換膜の露光時間より短い

請求項 1 ないし請求項 8 のうちの 1 項に記載の固体撮像装置。

【請求項 10】

シリコン基板に電荷蓄積層を形成する工程と、

前記電荷蓄積層上に画素電極を形成する工程と、

前記画素電極を被覆する絶縁膜を形成する工程と、

前記絶縁膜に前記画素電極に接続するプラグを形成する工程と、

前記絶縁膜上に前記プラグに接続する第 1 電極を形成する工程と、

前記第 1 電極上に、ナローギャップ半導体の量子ドットを分散させた導電膜を成膜して光電変換膜を形成する工程と、

前記光電変換膜上に第 2 電極を形成する工程を有し、

前記第 1 電極および前記第 2 電極の一方の電極が透明電極で形成し、他方の電極が金属電極もしくは透明電極で形成し、

前記光電変換膜を形成する工程において、前記ナローギャップ半導体の量子ドットと、無機蛍光体、発光性色素、有機蛍光体の少なくとも 1 種とが分散され、厚さ方向の中心は、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体が前記ナローギャップ半導体の量子ドットよりも多く分散されていて、第 1 電極側および前記第 2 電極側は、前記ナローギャップ半導体の量子ドットが、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体よりも多く分散されている、前記導電膜を形成する

固体撮像装置の製造方法。

【請求項 11】

前記光電変換膜を形成する工程は、前記第 1 電極上に、前記ナローギャップ半導体の量子ドットを分散させた第 1 の膜を成膜し、続いて、前記第 1 の膜上に、前記無機蛍光体、

10

20

30

40

50

前記発光性色素もしくは前記有機蛍光体を分散させた第2の膜を成膜し、続いて、前記第2の膜上に前記ナローギャップ半導体の量子ドットを分散させた第3の膜を成膜する請求項10に記載の固体撮像装置の製造方法。

【請求項12】

入射光を集光する集光光学部と、
 前記集光光学部で集光した光を受光して光電変換する固体撮像装置を有する撮像部と、
 光電変換された信号を処理する信号処理部を有し、
 前記固体撮像装置は、
 第1電極と、
 前記第1電極に対向して形成された第2電極と、
 前記第1電極と前記第2電極との間に形成されていて、導電膜中にナローギャップ半導体の量子ドットを分散させた光電変換膜とを有し、
 前記第1電極および前記第2電極の一方の電極が透明電極で形成され、他方の電極が金属電極もしくは透明電極で形成され、
前記導電膜中に、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種が分散されていて、

10

前記導電膜の厚さ方向の中心は、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体が前記ナローギャップ半導体の量子ドットよりも多く分散されていて、

前記導電膜の第1電極側および前記第2電極側は、前記ナローギャップ半導体の量子ドットが、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体よりも多く分散されている

20

撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置、その製造方法および撮像装置に関するものである。

【背景技術】

【0002】

固体撮像装置（イメージセンサー）の多画素化に伴って、画素サイズを小さくする開発が進められている。

30

また一方では、高速撮像して動画特性を良くする開発も同時に進められている。

このように画素が小さくなったり、高速で撮像したりすると、一つの画素に入射する光子数が減少して、感度が低下する。

さらに監視用カメラでは、暗所で撮影できるカメラの要望がある。ここでも高感度センサーが必要とされる。

【0003】

感度を高くする試みの一つとして、アバランシェ増倍による信号増幅が挙げられる。

例えば高い電圧を印加して光電子をアバランシェ増倍する試みがある（例えば、非特許文献1参照）。ここでは、アバランシェ増倍のために40Vと高い電圧を印加するため、クロストーク等の問題で画素の微細化が困難である。このセンサーの場合、画素サイズは11.5μm×13.5μmであった。

40

さらに、別のアバランシェ増倍型イメージセンサーが開示されている（例えば、非特許文献2参照）。このアバランシェ増倍型イメージセンサーでは、アバランシェ増倍のために25.5Vの電圧の印加が必要である。そのため、クロストークを避けるために、幅の広いガードリング（guard-ring）層が必要であり、画素サイズは58μm×58μmと大きくする必要があった。

【0004】

また、以上のような高感度化するためのアバランシェ増倍に高い駆動電圧が必要という問題だけでなく、光子数が減ることによって、同時に光ショットノイズの問題も発生する。すなわち、光子はボーズ粒子のため、粒子の重なり合いが生じ、連続した光は光子が集

50

まった部分と疎の部分が生じる（フォトンのパンチング効果）。このゆらぎによるノイズ N_n は、以下の式のように、光子数 N_s の平方根になる。

$$N_n = \sqrt{N_s}$$

したがって、 S/N 比は $N_s / N_n (= \sqrt{N_s})$ となり、光子数 N_s が減少するに伴って、 S/N 比も同時に減少する。

このことは信号に対する光ショットノイズの割合が増加することを意味する。

このような場合、アバランシェ増倍によって信号のみならず、光ショットノイズも同時に増幅されてしまう。したがって、光ショットノイズの割合が大きい状態、すなわち S/N 比が低い状態で増倍すると、ノイズが相対的に大きくなり、画質劣化が顕著となる。

【先行技術文献】

【非特許文献】

【0005】

【非特許文献1】IEEE Transactions Electron Devices Vol.44, NO.10 October 1997年

【非特許文献2】IEEE J. Solid-State Circuits, 40, p.1847, 2005年

【発明の概要】

【発明が解決しようとする課題】

【0006】

解決しようとする問題点は、アバランシェ増倍によって、信号とともに光ショットノイズも同時に増幅される点である。

【0007】

本発明は、光ショットノイズを抑制した状態で、アバランシェ増倍によって感度の向上を可能にする。

【課題を解決するための手段】

【0008】

本発明の固体撮像装置は、第1電極と、前記第1電極に対向して形成された第2電極と、前記第1電極と前記第2電極との間に形成されていて、導電膜中にナローギャップ半導体の量子ドットを分散させた光電変換膜とを有し、前記第1電極および前記第2電極の一方の電極が透明電極で形成され、他方の電極が金属電極もしくは透明電極で形成され、前記導電膜中に、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種が分散されていて、前記導電膜の厚さ方向の中心は、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体が前記ナローギャップ半導体の量子ドットよりも多く分散されていて、前記導電膜の第1電極側および前記第2電極側は、前記ナローギャップ半導体の量子ドットが、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体よりも多く分散されている。

【0009】

本発明の固体撮像装置では、導電膜中にナローギャップ半導体の量子ドットを分散させた光電変換膜を有するので、低電圧駆動でアバランシェ増倍が可能となる。

【0010】

本発明の固体撮像装置の製造方法は、シリコン基板に電荷蓄積層を形成する工程と、前記電荷蓄積層上に画素電極を形成する工程と、前記画素電極を被覆する絶縁膜を形成する工程と、前記絶縁膜に前記画素電極に接続するプラグを形成する工程と、前記絶縁膜上に前記プラグに接続する第1電極を形成する工程と、前記第1電極上に、ナローギャップ半導体の量子ドットを分散させた導電膜を成膜して光電変換膜を形成する工程と、前記光電変換膜上に第2電極を形成する工程を有し、前記第1電極および前記第2電極の一方の電極が透明電極で形成し、他方の電極が金属電極もしくは透明電極で形成し、前記光電変換膜を形成する工程において、前記ナローギャップ半導体の量子ドットと、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種とが分散され、厚さ方向の中心は、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体が前記ナローギャップ半導体の量子ドットよりも多く分散されていて、第1電極側および前記第2電極側は、前記ナローギャップ半導体の量子ドットが、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体よりも多く

10

20

30

40

50

分散されている、前記導電膜を形成する。

【0011】

本発明の固体撮像装置の製造方法では、ナローギャップ半導体の量子ドットを分散させた導電膜を成膜して光電変換膜を形成することから、低電圧駆動でアバランシェ増倍が可能となる。

【0012】

本発明の撮像装置は、入射光を集光する集光光学部と、前記集光光学部で集光した光を受光して光電変換する固体撮像装置を有する撮像部と、光電変換された信号を処理する信号処理部を有し、前記固体撮像装置は、第1電極と、前記第1電極に対向して形成された第2電極と、前記第1電極と前記第2電極との間に形成されていて、導電膜中にナローギャップ半導体の量子ドットを分散させた光電変換膜とを有し、前記第1電極および前記第2電極の一方の電極が透明電極で形成され、他方の電極が金属電極もしくは透明電極で形成され、前記導電膜中に、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種が分散されていて、前記導電膜の厚さ方向の中心は、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体が前記ナローギャップ半導体の量子ドットよりも多く分散されていて、前記導電膜の第1電極側および前記第2電極側は、前記ナローギャップ半導体の量子ドットが、前記無機蛍光体、前記発光性色素もしくは前記有機蛍光体よりも多く分散されている。

10

【0013】

本発明の撮像装置では、撮像部に、導電膜中にナローギャップ半導体の量子ドットを分散させた光電変換膜を有する固体撮像装置を用いているので、低電圧駆動でアバランシェ増倍が可能となる。

20

【発明の効果】

【0014】

本発明の固体撮像装置は、低電圧駆動でアバランシェ増倍が可能となるため、微細画素でも増倍による高感度化が可能になるという利点がある。

【0015】

本発明の固体撮像装置の製造方法は、導電膜にナローギャップ半導体の量子ドットを分散させた光電変換膜を形成することから、低電圧駆動でアバランシェ増倍が可能となるため、微細画素の高感度化な固体撮像装置を製造できるという利点がある。

30

【0016】

本発明の撮像装置は、高感度な固体撮像装置を用いているので、感度の高い撮像ができるため、暗い撮像環境であっても、例えば夜間撮影等であっても、高画質な撮影が可能になるという利点がある。

【図面の簡単な説明】

【0017】

【図1】本発明の第1実施の形態に係る固体撮像装置の構成の第1例を示した概略構成断面図である。

【図2】アバランシェ増倍を説明するバンド図である。

【図3】集光レンズを形成しない構成における横方向への拡散電流を示した概略構成断面図である。

40

【図4】集光レンズを形成した構成における横方向への拡散電流を示した概略構成断面図である。

【図5】集光レンズの有無による横方向への拡散電流のシミュレーション結果を示した図である。

【図6】読み出し回路の一例を示した回路図である。

【図7】固体撮像装置1におけるゼロバイアス時のバンドダイアグラムである。

【図8】固体撮像装置1における逆バイアス時のバンドダイアグラムである。

【図9】固体撮像装置1におけるゼロバイアス時のバンドダイアグラムである。

【図10】固体撮像装置1における逆バイアス時のバンドダイアグラムである。

50

【図 1 1】固体撮像装置（イメージセンサー）の光ショットノイズを説明する図である。

【図 1 2】本発明の第 2 実施の形態に係る固体撮像装置の構成の第 2 例を示した概略構成断面図である。

【図 1 3】固体撮像装置 2 の時間的に光子数のゆらぎを示した入射光子数と時間との関係図である。

【図 1 4】シミュレーションによる光量と時間の関係図である。

【図 1 5】発光強度と時間の関係図である。

【図 1 6】第 2 実施の形態に係る固体撮像装置の第 2 例の変形例 2 を示した概略構成断面図である。

【図 1 7】固体撮像装置が適用される CMOS イメージセンサーを示した回路ブロック図である。

10

【図 1 8】固体撮像装置 1 のバンドダイアグラムである。

【図 1 9】固体撮像装置が適用される CCD を示した回路ブロック図である。

【図 2 0】光電変換膜を形成するディッピング法の一例を示した概略構成図である。

【図 2 1】本発明の撮像装置に係る一実施の形態を示したブロック図である。

【発明を実施するための形態】

【0018】

以下、発明を実施するための最良の形態（以下、実施の形態とする）について説明する。

【0019】

20

< 1 . 第 1 の実施の形態 >

[固体撮像装置の第 1 例の構成]

本発明の第 1 実施の形態に係る固体撮像装置の構成の第 1 例を、図 1 の概略構成断面図によって説明する。

【0020】

図 1 に示すように、シリコン基板 1 1 には、例えば p 型シリコン基板を用いる。上記シリコン基板 1 1 には、複数の画素が形成される。図面では、代表して 2 画素分を示した。

上記シリコン基板 1 1 には、画素ごとに電荷蓄積層 1 2 が形成されている。この電荷蓄積層 1 2 は、例えば n 型不純物拡散層で形成されている。例えばリン（P）、ヒ素（As）等の n 型不純物をシリコン基板 1 1 にドーピングして形成されている。

30

上記電荷蓄積層 1 2 上には画素電極 1 3 が形成されている。また上記シリコン基板 1 1 には、画素ごとに電荷蓄積層 1 2 から読み出し回路（図示せず）に信号を読み出すゲート MOS 1 4 が形成されている。このゲート MOS 1 4 は、シリコン基板 1 1 上にゲート絶縁膜 1 4 - 1 を介してゲート電極 1 4 - 2 を形成したものである。

上記シリコン基板 1 1 上には上記画素電極 1 3、ゲート MOS 1 4 等を被覆する絶縁膜 1 5 が形成されている。この絶縁膜 1 5 は、例えば酸化シリコン膜で形成されている。もちろん、酸化シリコン膜以外の無機絶縁膜もしくは有機絶縁膜で形成されていてもよい。

【0021】

上記絶縁膜 1 5 には、上記画素電極 1 3 に通じるプラグ 1 6 が形成されている。このプラグ 1 6 は、例えばタンゲステンで形成されている。もちろん、タンゲステン以外の導電材料を用いることができる。

40

【0022】

上記絶縁膜 1 5 上には上記プラグ 1 6 に接続されている第 1 電極 2 1 が形成されている。この第 1 電極 2 1 は画素ごとに分離して形成されている。この電極材料は、例えばインジウムスズオキサイド（ITO）、インジウム亜鉛オキサイド、酸化亜鉛等の透明電極で形成されている。もしくは、フッ化リチウム（LiF）、カルシウム等の金属電極で形成されている。すなわち、第 1 電極 2 1 の金属電極は、導電膜 2 2 の仕事関数より小さい仕事関数値を有し、導電膜 2 2 の HOMO レベル（または価電子帯のエネルギー準位）より第 1 電極 2 1 の金属電極のフェルミ準位のほうが高いことが好ましい。

【0023】

50

上記第1電極21上には、導電膜22中にナローギャップ半導体の量子ドット23を分散させた光電変換膜24が形成されている。

上記ナローギャップ半導体の量子ドット23は、バンドギャップが1eV以下であり、例えば粒径が10nm以下に形成されたものである。その材料には、鉛セレン化合物(PbSe)、鉛イオウ化合物(PbS)、鉛テルル化合物(PbTe)、カドミウムセレン化合物(CdSe)、カドミウムテルル化合物(CdTe)、インジウムアンチモン化合物(InSb)、インジウムヒ素化合物(InAs)が挙げられる。

また、上記導電膜22には、poly2-methoxy-5-(2'-ethylhexyloxy)-1,4-phenylenevinylene(以下、MEH-PPVと略記する。)を用いる。

【0024】

上記光電変換膜24上には、第2電極25が形成されている。この第2電極25は、光入射側の電極であるため、透光性を有する、例えばインジウムスズオキサイド(ITO)、インジウム亜鉛オキサイド、酸化亜鉛等の透明電極で形成されている。

【0025】

さらに、上記第2電極25上には、カラーフィルター層31が形成されている。なお、このカラーフィルター層31との下地に透明な絶縁膜(図示せず)が形成されていてもよい。

さらに、上記カラーフィルター層31上には、画素ごとに集光レンズ33が形成されている。

上記のごとく、固体撮像装置1が構成されている。

【0026】

[固体撮像装置のアバランシェ増倍の説明]

次に、アバランシェ増倍の原理を以下に説明する。

アバランシェ増倍は、電子または正孔が加速されて、結晶原子に衝突するときに運動エネルギーを結晶に与え、その与えられたエネルギーによって、価電子帯にあった電子が伝導帯まで励起されることで、新たな電子-正孔対を生成することである。この過程を繰り返すことで増倍が大きく生じる。

【0027】

上記固体撮像装置1では、導電膜22中にナローギャップ半導体の量子ドット23を分散させた光電変換膜24を有するので、光電変換で発生したキャリアが導電性の光電変換膜24中を輸送される。よって、増倍機能を有するので、低電圧駆動でアバランシェ増倍が可能となる。よって、微細画素でも増倍による高感度化が可能になるという利点がある。

【0028】

アバランシェ増倍型の固体撮像装置(イメージセンサー)の駆動電圧が高くなる理由は、光電変換で生成された電子または正孔を加速するために、高電界が必要で、そのために高い電圧印加が必要になることにある。

したがって、駆動電圧を下げるためには、光電変換で生成された電子または正孔に、電界ではなく、別の方法で運動エネルギーを与える必要がある。

【0029】

ここで文献「PHYSICAL REVIEW LETTERS Vol.92, Num.18, 186601(2004)」によると、ナローギャップ半導体の量子ドットに光を照射すると、図2に示すように、電子-正孔対が光電変換で生成される。図中、 h は光のエネルギー、 e^- は電子、 h^+ は正孔であり、 E_{gap} はバンドギャップエネルギーを示す。

【0030】

このとき、

[入射光の光子エネルギー] > [量子ドットのバンドギャップ]

の条件であれば、電子-正孔対が余剰な運動エネルギーを持つことになる。この余剰な運動エネルギーは、

[余剰な運動エネルギー] = [入射光の光子エネルギー] - [量子ドットのバンドギャ

10

20

30

40

50

ップ]
となる。

【0031】

この余剰な運動エネルギーが、量子ドットのバンドギャップより大きければ、再び、衝突プロセスにより、価電子帯にあった電子が伝導帯まで励起されることで、新たな電子-正孔対を生成することになる。余剰な運動エネルギーが、量子ドットのバンドギャップの m 倍以上 (m は自然数) であれば、すなわち

[余剰な運動エネルギー] $m \times$ [量子ドットのバンドギャップ]
の条件であれば、少なくとも m 回の増倍が光子エネルギーだけで生じることになる。

可視光の波長 $400 \text{ nm} \sim 650 \text{ nm}$ の範囲では、光子エネルギーとして、 $1.9 \text{ eV} \sim 3.1 \text{ eV}$ の範囲となる。ここで例えば PbSe (バンドギャップエネルギー: $E_g = 0.3 \text{ eV}$) のナローギャップ半導体の量子ドットを光電変換として用いれば、6倍~10倍の増倍が可能ということになる。この増倍の場合、電界は必要ないことを意味する。

また上記 PbSe 以外に、前記説明したように、 PbS 、 PbTe 、 CdSe 、 CdTe 、 InSb 、 InAs など、バンドギャップが 1 eV 以下のものであれば効果的に PbSe と同様な増倍が生じる。

【0032】

すなわち、上記固体撮像装置 1 は、上記説明したアバランシェ増倍原理を応用することで、低電圧駆動のアバランシェ増倍により、微細画素にも対応できる高感度センサーを可能とするものである。

【0033】

[固体撮像装置の電流の拡散についての説明]

前記図 1 によって説明したように、光電変換膜 24 を構成する導電膜 22 中には、粒径が 10 nm 以下のナローギャップ半導体の量子ドット 23 が分散されている。

上記導電膜 22 は有機系の導電性高分子材料でも導電性低分子材料でもよい。または無機系材料でも導電性があるものであれば良い。

さらに、このナローギャップ半導体の量子ドット 23 が分散された導電膜 22 は、光が入射する側に形成されている透明電極である第 2 電極 25 と、光が入射する側とは反対側に形成されていて、画素ごとに分離された第 1 電極 21 (金属電極または透明電極) とに挟まれている。

上記第 1 電極 21 は、光の入射効率を良くして開口を大きくとるために、図示したようにプラグ 16 を入れることで、ゲート MOS 等の信号読み出し回路部から離して、上層に持ち上げた状態にして、光電変換膜 24 を基板上方の全面に配置している。

光が入射する側の第 2 電極 25 は、正孔のチャージを避けるためのものなので、特に画素ごとに分離する必要はないが、分離してもかまわない。

上記第 2 電極 25 の上方には分光のためのカラーフィルター層 31 を各画素の上に配置している。

【0034】

ここで導電膜 22 は、横方向への電流の拡散を抑えるためにエッチング等で画素分離されてもよい。また前記図 1 に示したように各画素の最上部に集光レンズ 33 を形成することで、画素の中心付近に光を集めて、主にそこで光電変換させることで横方向への拡散電流を抑えてもよい。

すなわち、図 3 に示すように、集光レンズを形成しない構成では、光電変換膜 24 に光が均一に入射して光電変換され、拡散により光電子が横方向に広がる。

それに対して、図 4 に示すように、集光レンズ 33 を形成した構成では、光電変換膜 24 の画素の中心に集光するので、横方向への拡散電流は低減される。

【0035】

この様子をシミュレーションした結果を図 5 に示す。

図 5 に示すように、ここでは、光を連続照射した状態で、かつ、一つの画素の光電変換膜 24 中に光電子が均一に発生したと仮定している。そして、光電変換膜 24 (導電膜 2

10

20

30

40

50

)の厚みを $0.5\ \mu\text{m}$ 、画素サイズを $1.5\ \mu\text{m}$ 、光電変換膜24の電気抵抗率を $0.2\ \text{m}$ 、読み出し電圧を $5\ \text{V}$ として見積もっている。電流分布は第1電極21直上での分布を見積もっている。

さらに、集光レンズ33のNAを 0.6 として、画素の中心に光電変換が強く起こる状態(集光状態)をエアリーディスクのベッセル関数の式より求めている。

【0036】

この結果より、集光レンズ33がない状態では、画素より外側まで電流が広がっているが、集光レンズ33を用いたことで中心付近に電流が絞られ、結果として画素の外側に漏れる電流が少なくなっていることが判る。

このことは混色が減って色再現性が良くなっていることを意味する。特に有機導電膜の場合、リソグラフィやRIE加工等の技術で画素の境界領域をエッチングすることが容易でない。

したがって、この方法によって、画素間の分離プロセスが必要なくなり、コスト的にも優位になる。

【0037】

[固体撮像装置の読み出し回路の説明]

ここで、図6に信号の読み出し回路51を示す。

上記読み出し回路51は、光電変換部52に接続されたフローティングディフュージョン部FDにリセットトランジスタM1の拡散層、増幅トランジスタM2のゲート電極が接続されている。さらに増幅トランジスタM2の拡散層を共通とする選択トランジスタM3が接続されている。この選択トランジスタM3の拡散層には出力ラインが接続されている。なお、上記光電変換部51は、前記図1によって説明したように、上記光電変換部膜24、第1電極21、プラグ16、画素電極13、電荷蓄積層12等で構成される。

このようにシリコン基板11(前記図1参照)に、予め読み出し回路51の各トランジスタ、電荷蓄積層12、画素電極13等の作製しておいてから、その上層に上述の構造を作製することで、プロセスが容易になる。

【0038】

[固体撮像装置のバンドダイアグラムの説明]

ここで、図7~図10に前記固体撮像装置1におけるバンドダイアグラムを示す。

図7と図9はゼロバイアス時を示したものであり、図8と図10は逆バイアスを印加したときを示したものである。

【0039】

図7、図8では、金属電極である第1電極21の仕事関数が大きく、導電膜22のHOMOレベル(または価電子帯のエネルギー準位)と金属のフェルミ準位が近い。例えば、導電膜22にMEH-PPV(poly 2-methoxy-5-(2'-ethylhexyloxy)-1,4-phenylenevinylene)、金属電極の第1電極21にアルミニウム(A1)を使った場合がこれに対応する。

【0040】

図9、図10では、金属電極である第1電極21の仕事関数が小さく、導電膜22のHOMOレベル(または価電子帯のエネルギー準位)より、金属のフェルミ準位のほうが高い。例えば導電膜22にMEH-PPV、金属電極の第1電極21にリチウム(Li)系材料(例えばLiF)やカルシウム(Ca)を使った場合がこれに対応する。

【0041】

上記図8に示すように、逆バイアス電圧 $+V$ を印加することで、電子が導電膜22から第1電極21側に流れるが、第1電極21側に存在する正孔のポテンシャル障壁が小さいために、同時に、第1電極21から導電膜22へトンネル効果で正孔が移動する。結果として、リーク電流になる。

【0042】

それに対して、図10に示すように、逆バイアス電圧 $+V$ を印加しても、第1電極21側に存在する正孔のポテンシャル障壁が大きいので、リーク電流が小さい。

10

20

30

40

50

したがって、望ましくは、光電変換膜 2 4 より下側（光電変換膜 2 4 に対して光入射側とは反対側）の金属電極の第 1 電極 2 1 は、導電膜 2 2 より仕事関数の小さい材料で形成される。

このように物性を考慮して材料を選ぶことによって、リーク電流を抑えて、信号強度だけを効率よく読み出すことが可能で、S/N 比の高い画像を得ることが可能となる。

【 0 0 4 3 】

< 2 . 第 2 の実施の形態 >

[固体撮像装置の第 2 例]

本発明の第 2 実施の形態に係る固体撮像装置の構成の第 2 例を以下に説明する。

この固体撮像装置 2 は、前記説明した固体撮像装置 1 の光電変換膜 2 4（導電膜 2 2）中に発光材料として、無機蛍光体、発光性色素、有機蛍光体の少なくとも 1 種を分散させて導入することで、光ショットノイズを低減するものである。

【 0 0 4 4 】

[光ショットノイズの説明]

まず、光ショットノイズについて説明する。

光子はボーズ粒子のため、粒子の重なり合いが生じ、連続した光は光子が集まった部分と疎の部分が生じる（フォトンのパンチング効果）。これが原因となって、時間的かつ空間的な入射光子数のゆらぎが生じる。これが光ショットノイズの起源である。

この光ショットノイズ N_n は、単位時間当たりの入射光子数を N_s とした場合、統計学的には、ポアソン分布に従い、

$$N_n = N_s$$

となる。このとき S/N 比は

$$N_s / N_n = N_s / N_s = 1$$

となる。したがって、入射光子数 N_s が減少すると、S/N 比は理論的に低下することになる。

【 0 0 4 5 】

一方、固体撮像装置（イメージセンサー）の光ショットノイズは、空間的なゆらぎで決まるが、各画素での時間的なゆらぎの振幅を小さくすれば、同時に空間的なゆらぎを小さくすることができる。

すなわち、図 1 1 に示すように、時刻 t_1 と時刻 t_2 のそれぞれにおいて、画素 4 1 と画素 4 2 の単位時間当たりの入射光子数に差分が生じている。時刻 t_1 では、

（画素 4 1 の単位時間当たりの入射光子数） > （画素 4 2 の単位時間当たりの入射光子数）

となる。時刻 t_2 では、

（画素 4 2 の単位時間当たりの入射光子数） > （画素 4 1 の単位時間当たりの入射光子数）

となる。これは時刻 t_1 と時刻 t_2 で、それぞれ画像では画素 4 1 と画素 4 2 で、明暗が逆転することを意味する。

各時刻において、このような差が空間的なゆらぎに対応し、センサーノイズになる。ここで仮に図中の点線で示した曲線のように、時間的なゆらぎの振幅が小さくなれば、この差分が小さくなり、空間的なゆらぎ、すなわちセンサーのノイズの減少になる。

【 0 0 4 6 】

[固体撮像装置の第 2 例の構成]

本発明の第 2 実施の形態に係る固体撮像装置の構成の第 2 例を、図 1 2 の概略構成断面図によって説明する。

【 0 0 4 7 】

図 1 2 に示すように、シリコン基板 1 1 には、例えば p 型シリコン基板を用いる。上記シリコン基板 1 1 には、複数の画素が形成される。図面では、代表して 2 画素分を示した。

上記シリコン基板 1 1 には、画素ごとに電荷蓄積層 1 2 が形成されている。この電荷蓄

10

20

30

40

50

積層 12 は、例えば n 型不純物拡散層で形成されている。例えばリン (P)、ヒ素 (As) 等の n 型不純物をシリコン基板 11 にドーピングして形成されている。

上記電荷蓄積層 12 上には画素電極 13 が形成されている。また上記シリコン基板 11 には、画素ごとに電荷蓄積層 12 から読み出し回路 (図示せず) に信号を読み出すゲート MOS 14 が形成されている。このゲート MOS 14 は、シリコン基板 11 上にゲート絶縁膜 14-1 を介してゲート電極 14-2 を形成したものである。

上記シリコン基板 11 上には上記画素電極 13、ゲート MOS 14 等を被覆する絶縁膜 15 が形成されている。この絶縁膜 15 は、例えば酸化シリコン膜で形成されている。もちろん、酸化シリコン膜以外の無機絶縁膜もしくは有機絶縁膜で形成されていてもよい。

【0048】

上記絶縁膜 15 には、上記画素電極 13 に通じるプラグ 16 が形成されている。このプラグ 16 は、例えばタングステンで形成されている。もちろん、タングステン以外の導電材料を用いることができる。

【0049】

上記絶縁膜 15 上には上記プラグ 16 に接続されている第 1 電極 21 が形成されている。この第 1 電極 21 は画素ごとに分離して形成されている。この電極材料は、例えばインジウムスズオキサイド (ITO)、インジウム亜鉛オキサイド、酸化亜鉛等の透明電極で形成されている。もしくは、フッ化リチウム (LiF)、カルシウム等の金属電極で形成されている。すなわち、第 1 電極 21 の金属電極は、導電膜 22 の仕事関数より小さい仕事関数値を有し、導電膜 22 の HOMO レベル (または価電子帯のエネルギー準位) より第 1 電極 21 の金属電極のフェルミ準位のほうが高いことが好ましい。

【0050】

上記第 1 電極 21 上には、光電変換膜 24 が形成されている。この光電変換膜 24 は、導電膜 22 中にナローギャップ半導体の量子ドット 23 と発光体 26 を分散させたものである。

上記ナローギャップ半導体の量子ドット 23 は、バンドギャップが 1 eV 以下であり、例えば粒径が 10 nm 以下に形成されたものである。その材料には、鉛セレン化合物 (PbSe)、鉛イオウ化合物 (PbS)、鉛テルル化合物 (PbTe)、カドミウムセレン化合物 (CdSe)、カドミウムテルル化合物 (CdTe)、インジウムアンチモン化合物 (InSb)、インジウムヒ素化合物 (InAs) が挙げられる。

上記発光体 26 には、無機蛍光体、発光性色素、有機蛍光体の少なくとも 1 種が用いられている。例えば、上記無機蛍光体は、マンガンがドーピングされたフッ化物無機蛍光体からなる。

また、上記導電膜 22 には、MEH-PPV を用いる。

【0051】

上記光電変換膜 24 上には、第 2 電極 25 が形成されている。この第 2 電極 25 は、光入射側の電極であるため、透光性を有する、例えばインジウムスズオキサイド (ITO)、インジウム亜鉛オキサイド、酸化亜鉛等の透明電極で形成されている。

【0052】

さらに、上記第 2 電極 25 上には、カラーフィルター層 31 が形成されている。なお、このカラーフィルター層 31 との下地に透明な絶縁膜 (図示せず) が形成されていてもよい。

さらに、上記カラーフィルター層 31 上には、画素ごとに集光レンズ 33 が形成されている。

上記のごとく、固体撮像装置 2 が構成されている。

【0053】

上記固体撮像装置 2 では、時間的に光子数がゆらぐのを平均化させるために、光電変換膜 24 中に発光体 26 が導入されている。

これによって、図 13 に示すように、光子数が増えたときに吸収が大きくなり、また光子数が減ったときに発光体 26 の発光によって光子数の減少を補うように働かせて、点線で

10

20

30

40

50

示すように平均化させる。

上記固体撮像装置2では、例えば、ナローギャップ半導体の量子ドット23と発光体26の蛍光体を混ぜて導入する。これによって、発光と吸収により数が平均化された光子を、効率よく光電変換できるために、高い量子効率を得られる。

具体的にどの程度SN比が改善できるかを1.1 μ m画素サイズのGreen画素について見積もった。なお、ここでのSN比とは、 $20 \times \log(\text{Signal} / \text{Noise})$ のdB換算で定義している。

蛍光体の条件は、吸収率0.5、量子効率0.3で発光する場合、発光の時定数1/30secとした。この場合、SN比は32.9dBから36.3dBになり、3.4dB改善された。また、吸収率0.5、量子効率0.5で発光する場合、発光の時定数1/30secとした。この場合、SN比は32.9dBから38.6dBになり、5.7dB改善された。

10

さらに、吸収率0.6、量子効率1.0で発光する場合、発光の時定数1/30secとした。この場合、SN比は32.9dBから64.4dBになり、31.5dB改善された。

上記見積りでは、光子ゆらぎの周波数は15HzのSin波を前提としている。

また、その他の条件は、光源側において、色温度は3200K、輝度は706nitである。撮像側においては、像面照度は11.0lx、露光時間は1/30sec、F値は5.6としている。さらに、赤外線カットフィルタおよびカラーフィルターを設けている。

20

また一例として、蛍光体の吸収率0.6、量子効率1.0、発光の時定数1/30secのときの時間変化をシミュレーションした結果を、図14に示す。図14に示すように、ゆらぎの振幅が小さくなっていることが判る。

【0054】

したがって、上記固体撮像装置2では、導電膜22中にナローギャップ半導体の量子ドット23を分散させた光電変換膜24を有するので、低電圧駆動でアバランシェ増倍が可能となる。よって、微細画素でも増倍による高感度化が可能になるという利点がある。さらに、導電膜22中に、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種が分散されていることで、光ショットノイズが低減される。

【0055】

30

[固体撮像装置の第2例の変形例1]

上記固体撮像装置2のように、光電変換膜24中に蛍光体等の発光体26を入れることによって、残像が生じ、結果として動被写体や手振れした場合に、画像がぶれる可能性がある。以下、発光体26として蛍光体を用いた場合を説明する。

この場合、図15に示すように、望ましくは蛍光体の発光時定数を露光時間 t_1 以内に設定することで、この現象は問題のないレベルまで小さくできる。

ここで発光時定数とは、時間0に短いパルス波の励起光が入ったときからの発光強度Iの減衰が図に示したように1/eになるまでの時間を指す。ここでeはネイピア数、または自然対数の底である。

蛍光体の発光時定数は、望ましくは露光時間 t_1 以内にするほうがよい。一方、短すぎても光ショットノイズ低減の効果が小さくなる。

40

したがって、一般的なカメラの露光時間1/15sec~1/60sec以下で、なるべく長い発光時定数に設定するのが最適である。

例えば、マンガン(Mn)ドーパされたフッ化物系蛍光体は、発光時定数が長く、10msecオーダーの材料も存在する。例えば、 $\text{Ca}_5(\text{PO}_4)_3\text{F}:\text{Mn}$ を蛍光体として用いた場合、発光時定数=14msecと最適な時間に近いことが判る。

【0056】

以上、発光体26として蛍光体を用いた場合について主に記述したが、発光体であれば、同様な効果が得られる。例えば、発光性色素や有機蛍光体を同様に導入しても良い。

【0057】

50

以上説明したように、無機蛍光体、発光性色素および有機蛍光体等の発光体 26 の各時定数が、上記光電変換膜 26 の露光時間より短く設定されることによって、残像が抑制される。

【0058】

[固体撮像装置の第 2 例の変形例 2]

さらに、図 16 に示すように、固体撮像装置 3 における上記発光体 26 は、望ましくは以下のように分散されている。例えば、上記導電膜 22 の厚さ方向の中心は、上記無機蛍光体、上記発光性色素もしくは上記有機蛍光体からなる発光体 26 が上記ナローギャップ半導体の量子ドット 23 よりも多く分散されている。また、上記導電膜 22 の上記第 1 電極 21 側および上記第 2 電極 25 側は、上記ナローギャップ半導体の量子ドット 23 が、

10

その他の構成は、前記図 1 に説明した固体撮像装置 1 と同様である。

【0059】

すなわち、シリコン基板 11 には、例えば p 型シリコン基板を用いる。上記シリコン基板 11 には、複数の画素が形成される。図面では、代表して 2 画素分を示した。

上記シリコン基板 11 には、画素ごとに電荷蓄積層 12 が形成されている。この電荷蓄積層 12 は、例えば n 型不純物拡散層で形成されている。例えばリン (P)、ヒ素 (As) 等の n 型不純物をシリコン基板 11 にドーピングして形成されている。

上記電荷蓄積層 12 上には画素電極 13 が形成されている。また上記シリコン基板 11 には、画素ごとに電荷蓄積層 12 から読み出し回路 (図示せず) に信号を読み出すゲート MOS 14 が形成されている。このゲート MOS 14 は、シリコン基板 11 上にゲート絶縁膜 14-1 を介してゲート電極 14-2 を形成したものである。

20

上記シリコン基板 11 上には上記画素電極 13、ゲート MOS 14 等を被覆する絶縁膜 15 が形成されている。この絶縁膜 15 は、例えば酸化シリコン膜で形成されている。もちろん、酸化シリコン膜以外の無機絶縁膜もしくは有機絶縁膜で形成されていてもよい。

【0060】

上記絶縁膜 15 には、上記画素電極 13 に通じるプラグ 16 が形成されている。このプラグ 16 は、例えばタングステンで形成されている。もちろん、タングステン以外の導電材料を用いることができる。

【0061】

上記絶縁膜 15 上には上記プラグ 16 に接続されている第 1 電極 21 が形成されている。この第 1 電極 21 は画素ごとに分離して形成されている。この電極材料は、例えばインジウムスズオキシド (ITO)、インジウム亜鉛オキシド、酸化亜鉛等の透明電極で形成されている。もしくは、フッ化リチウム (LiF)、カルシウム等の金属電極で形成されている。すなわち、第 1 電極 21 の金属電極は、導電膜 22 の仕事関数より小さい仕事関数値を有し、導電膜 22 の HOMO レベル (または価電子帯のエネルギー準位) より第 1 電極 21 の金属電極のフェルミ準位のほうが高いことが好ましい。

30

【0062】

上記第 1 電極 21 上には、上記構成の光電変換膜 24 が形成されている。この光電変換膜 24 は、導電膜 22 中にナローギャップ半導体の量子ドット 23 と発光体 26 を分散させたものである。分散の構成は前記説明した通りである。

40

上記ナローギャップ半導体の量子ドット 23 は、バンドギャップが 1 eV 以下であり、例えば粒径が 10 nm 以下に形成されたものである。その材料には、鉛セレン化合物 (PbSe)、鉛イオウ化合物 (PbS)、鉛テルル化合物 (PbTe)、カドミウムセレン化合物 (CdSe)、カドミウムテルル化合物 (CdTe)、インジウムアンチモン化合物 (InSb)、インジウムヒ素化合物 (InAs) が挙げられる。

上記発光体 26 には、無機蛍光体、発光性色素、有機蛍光体の少なくとも 1 種が用いられている。例えば、上記無機蛍光体は、マンガンがドーピングされたフッ化物無機蛍光体からなる。

また、上記導電膜 22 には、MEH-PPV を用いる。

50

【 0 0 6 3 】

上記光電変換膜 2 4 上には、第 2 電極 2 5 が形成されている。この第 2 電極 2 5 は、光入射側の電極であるため、透光性を有する、例えばインジウムスズオキサイド (I T O)、インジウム亜鉛オキサイド、酸化亜鉛等の透明電極で形成されている。

【 0 0 6 4 】

さらに、上記第 2 電極 2 5 上には、カラーフィルター層 3 1 が形成されている。なお、このカラーフィルター層 3 1 との下地に透明な絶縁膜 (図示せず) が形成されていてもよい。

さらに、上記カラーフィルター層 3 1 上には、画素ごとに集光レンズ 3 3 が形成されている。

10

上記のごとく、固体撮像装置 3 が構成されている。

【 0 0 6 5 】

固体撮像装置 3 では、発光体 2 6 を上記構成とすることで、発光体 2 6 から発光した光が、効率よくナローギャップ半導体の量子ドット 2 3 に吸収されて光電変換され、アパランシェ増倍が起こる。また、上記固体撮像装置 1 と同様な作用効果も得られる。

【 0 0 6 6 】

上記固体撮像装置 3 では、導電膜 2 2 中に発光体 2 6 を導入することによって、画素の微細化や、低照度条件や高速撮像条件等の単位時間当たりに入射する光子数の減少で顕著に生じる光ショットノイズも低減化される。よって、高 S N 比の画質と増倍による高感度を両立させることができる。

20

また、画素サイズが小さい、または、高速撮像する、または、暗所で撮像する等の理由で、一つの画素に入射する光子数が少なく、光ショットノイズの割合が大きい状態でも、高 S / N 比で良好な画質を提供できる。

【 0 0 6 7 】

< 3 . 第 3 の実施の形態 >

[固体撮像装置の製造方法の第 1 例]

本発明の第 3 実施の形態に係る固体撮像装置の製造方法の第 1 例を以下に説明する。

【 0 0 6 8 】

例えば、前記図 1 に示した固体撮像装置 1 は、図 1 7 に示した C M O S イメージセンサーのフォトダイオードに適用できる。また、上記固体撮像装置 1 のバンドダイアグラムは、図 1 8 に示す通りである。

30

【 0 0 6 9 】

上記固体撮像装置 1 は、例えば、シリコン基板 1 1 に通常の C M O S プロセス工程で形成することができる。以下、前記図 1 を参照して説明する。

【 0 0 7 0 】

上記シリコン基板 1 1 には、p 型 (1 0 0) シリコン基板を用いる。まず、上記シリコン基板 1 1 に画素トランジスタ、ゲート絶縁膜 1 4 - 1 上にゲート電極 1 4 - 2 を形成した読み出し用いるゲート M O S 1 4 、周辺回路のトランジスタや電極等の回路 (図示せず) を作製する。

【 0 0 7 1 】

次に、上記シリコン基板 1 1 に、電荷蓄積層 1 2 を形成する。この電荷蓄積層 1 2 は、例えば、イオン注入により、n 型シリコン層で形成する。このイオン注入では、レジストマスクを用いて、イオン注入領域を画定している。このレジストマスクは、イオン注入後に除去される。

40

【 0 0 7 2 】

次に、上記電荷蓄積層 1 2 上に画素電極 1 3 を形成する。

例えば、上記電荷蓄積層 1 2 上に A 1 電極を蒸着して形成する。このプロセスは通常の S i - L S I プロセスで作製した。もちろん、アルミニウム以外の半導体装置に用いる金配線材料、金属化合物配線材料等で形成することもできる。

【 0 0 7 3 】

50

次に、上記シリコン基板 11 上に、上記画素電極 13、ゲート MOS 14 等を被覆する絶縁膜 15 を形成する。この絶縁膜 15 は、例えば酸化シリコン膜で形成される。

【0074】

次に、上記絶縁膜 15 に上記画素電極 13 に接続するプラグ 16 を形成する。このプラグ 16 は、上記絶縁膜 15 に上記画素電極 13 に達するコンタクトホールを形成した後、このコンタクトホールに導電体を埋め込んで形成する。

【0075】

次に、上記絶縁膜 15 上に上記プラグ 16 に接続する第 1 電極 21 を形成する。

例えば、上記プラグ 16 に接続する上記絶縁膜 15 上に Al 電極を蒸着で形成する。このプロセスは通常の Si-LSI プロセスで作製できる。さらに上記 Al 電極の表面にフッ化リチウム (LiF) を蒸着して、正孔によるリーク電流を抑えた。

10

【0076】

次に、上記第 1 電極 21 上に、ナローギャップ半導体の量子ドット 23 を分散させた導電膜 22 を成膜して光電変換膜 24 を形成する。

例えば、上記光電変換膜 24 は以下のように形成する。まず、予め化学的な合成法で、鉛セレン化合物 (PbSe) の量子ドットを、MEH-PPV の導電性高分子材料に分散させる。これをスピコート法で成膜して、上記光電変換膜 24 が形成される。

上記ナローギャップ半導体の量子ドット 23 として、鉛セレン化合物 (PbSe) のほかに、鉛イオウ化合物 (PbS)、鉛テルル化合物 (PbTe)、カドミウムセレン化合物 (CdSe)、カドミウムテルル化合物 (CdTe)、インジウムアンチモン化合物 (InSb)、インジウムヒ素化合物 (InAs) などのナローギャップ半導体の量子ドットを用いることもできる。

20

【0077】

次に、上記光電変換膜 24 上に第 2 電極 25 を形成する。

例えば、上記光電変換膜 24 上の全面に、透明電極膜として、インジウムスズオキシド (ITO) を成膜する。この成膜には、例えばスパッタ法を用いる。また、上記第 2 電極 25 に接続される金属配線を配線してグラウンドに接地し、正孔が蓄積されることによるチャージを防ぐ。

【0078】

また、上記第 2 電極 25 を形成する前に、第 2 電極 25 側への正孔の移動を円滑に起こすために、ITO 透明電極の第 2 電極 25 と MEH-PPV の光電変換膜 24 との間に、例えば PEDOT/PPS の中間層 (図示せず) を形成してもよい。この成膜は、上記同様に、スピコートで成膜できる。上記 PEDOT/PPS は、poly(2,3-dihydrothieno(3,4-b)-1,4-dioxin/poly(styrenesulfonate) の略称である。

30

【0079】

また、各画素の上記第 2 電極 25 上にカラーフィルター 31 を形成する。さらにこのデバイスの最上層には、集光効率を上げて混色を減らすために、画素ごとに上記カラーフィルター 31 上に集光レンズ 33 を形成する。

【0080】

上記のようにして、固体撮像装置 1 が形成される。

40

【0081】

上記固体撮像装置 1 では、上記光電変換膜 24 に逆バイアスを印加することで信号が読み出される。図 18 に、例えば 3V までの逆バイアスの印加したときのバンドダイアグラムを示す。

図 18 に示すように、3V 付近の電圧から信号の読み出しが可能となり、8V までの逆バイアス印加でアバランシェ増倍が生じた十分な信号を読み出すことができる。このように低い電圧で駆動が可能となる。

【0082】

[固体撮像装置の製造方法の第 2 例]

本発明の第 3 実施の形態に係る固体撮像装置の製造方法の第 2 例を以下に説明する。

50

【0083】

例えば、前記図1に示した固体撮像装置1は、図19に示したCCDイメージセンサーのフォトダイオードに適用できる。

【0084】

上記固体撮像装置1は、例えば、シリコン基板11に通常のCCDプロセス工程で形成することができる。以下、前記図1を参照して説明する。

【0085】

上記シリコン基板11には、p型(100)シリコン基板を用いる。まず、上記シリコン基板11に転送ゲート(ゲートMOS14に対応)や垂直転送CCD等の回路を作製する。

10

【0086】

次に、上記シリコン基板11に、電荷蓄積層12を形成する。この電荷蓄積層12は、例えば、イオン注入により、n型シリコン層で形成する。このイオン注入では、レジストマスクを用いて、イオン注入領域を画定している。このレジストマスクは、イオン注入後に除去される。

【0087】

次に、上記電荷蓄積層12上に画素電極13を形成する。

例えば、上記電荷蓄積層12上にAl電極を蒸着して形成する。このプロセスは通常のSi-LSIプロセスで作製した。もちろん、アルミニウム以外の半導体装置に用いる金配線材料、金属化合物配線材料等で形成することもできる。

20

【0088】

次に、上記シリコン基板11上に、上記画素電極13、ゲートMOS14等を被覆する絶縁膜15を形成する。この絶縁膜15は、例えば酸化シリコン膜で形成される。

【0089】

次に、上記絶縁膜15に上記画素電極13に接続するプラグ16を形成する。このプラグ16は、上記絶縁膜15に上記画素電極13に達するコンタクトホールを形成した後、このコンタクトホールに導電体を埋め込んで形成する。

【0090】

次に、上記絶縁膜15上に上記プラグ16に接続する第1電極21を形成する。

例えば、上記プラグ16に接続する上記絶縁膜15上にAl電極を蒸着して形成する。このプロセスは通常のSi-LSIプロセスで作製できる。さらに上記Al電極の表面にフッ化リチウム(LiF)を蒸着して、正孔によるリーク電流を抑えた。

30

【0091】

次に、上記第1電極21上に、ナローギャップ半導体の量子ドット23を分散させた導電膜22を成膜して光電変換膜24を形成する。

例えば、上記光電変換膜24は以下のように形成する。まず、予め化学的な合成法で、鉛セレン化合物(PbSe)の量子ドットを、MEH-PPVの導電性高分子材料に分散させる。これをスピコート法で成膜して、上記光電変換膜24が形成される。

上記ナローギャップ半導体の量子ドット23として、鉛セレン化合物(PbSe)のほかに、鉛イオウ化合物(PbS)、鉛テルル化合物(PbTe)、カドミウムセレン化合物(CdSe)、カドミウムテルル化合物(CdTe)、インジウムアンチモン化合物(InSb)、インジウムヒ素化合物(InAs)などのナローギャップ半導体の量子ドットを用いることもできる。

40

【0092】

次に、上記光電変換膜24上に第2電極25を形成する。

例えば、上記光電変換膜24上の全面に、透明電極膜として、インジウムスズオキシド(ITO)を成膜する。この成膜には、例えばスパッタ法を用いる。また、上記第2電極25に接続される金属配線を配線してグラウンドに接地し、正孔が蓄積されることによるチャージを防ぐ。

【0093】

50

また、上記第2電極25を形成する前に、第2電極25側への正孔の移動をスムーズに起こすために、ITO透明電極の第2電極25とMEH-PPVの光電変換膜24との間に、PEDOT/PPSの中間層(図示せず)を形成してもよい。この成膜は、上記同様に、スピコートで成膜できる。上記PEDOT/PPSは、poly(2,3-dihydrothieno(3,4-b)-1,4-dioxin/poly(styrenesulfonate)の略称である。

このようにして光電変換部を形成する。

【0094】

また、各画素の上記第2電極25上にカラーフィルター31を形成する。さらにこのデバイスの最上層には、集光効率を上げて混色を減らすために、画素ごとに上記カラーフィルター31上に集光レンズ33を形成する。

10

【0095】

上記のようにして、固体撮像装置1が形成される。

【0096】

上記固体撮像装置1では、上記光電変換膜24に逆バイアスを印加することで信号が読み出される。前記図18に、例えば3Vまでの逆バイアスの印加したときのバンドダイアグラムを示す。

前記図18に示すように、3V付近の電圧から信号の読み出しが可能となり、8Vまでの逆バイアス印加でアバランシェ増倍が生じた十分な信号を読み出すことができる。このように低い電圧で駆動が可能となる。

【0097】

20

[固体撮像装置の製造方法の第3例]

本発明の第3実施の形態に係る固体撮像装置の製造方法の第3例を以下に説明する。

【0098】

例えば、前記図12に示した固体撮像装置2は、前記図17に示したCMOSイメージセンサーのフォトダイオードに適用できる。また、上記固体撮像装置2のバンドダイアグラムは、前記図18に示したのと同様となる。

【0099】

上記固体撮像装置2は、例えば、シリコン基板11に通常のCMOSプロセス工程で形成することができる。以下、前記図12を参照して説明する。

【0100】

30

上記シリコン基板11には、p型(100)シリコン基板を用いる。まず、上記シリコン基板11に画素トランジスタ、ゲート絶縁膜14-1上にゲート電極14-2を形成した読み出し用いるゲートMOS14、周辺回路のトランジスタや電極等の回路(図示せず)を作製する。

【0101】

次に、上記シリコン基板11に、電荷蓄積層12を形成する。この電荷蓄積層12は、例えば、イオン注入により、n型シリコン層で形成する。このイオン注入では、レジストマスクを用いて、イオン注入領域を画定している。このレジストマスクは、イオン注入後に除去される。

【0102】

40

次に、上記電荷蓄積層12上に画素電極13を形成する。

例えば、上記電荷蓄積層12上にAl電極を蒸着して形成する。このプロセスは通常のSi-LSIプロセスで作製した。もちろん、アルミニウム以外の半導体装置に用いる金配線材料、金属化合物配線材料等で形成することもできる。

【0103】

次に、上記シリコン基板11上に、上記画素電極13、ゲートMOS14等を被覆する絶縁膜15を形成する。この絶縁膜15は、例えば酸化シリコン膜で形成される。

【0104】

次に、上記絶縁膜15に上記画素電極13に接続するプラグ16を形成する。このプラグ16は、上記絶縁膜15に上記画素電極13に達するコンタクトホールを形成した後、

50

このコンタクトホールに導電体を埋め込んで形成する。

【0105】

次に、上記絶縁膜15上に上記プラグ16に接続する第1電極21を形成する。

例えば、上記プラグ16に接続する上記絶縁膜15上にAl電極を蒸着で形成する。このプロセスは通常のSi-LSIプロセスで作製できる。さらに上記Al電極の表面にフッ化リチウム(LiF)を蒸着して、正孔によるリーク電流を抑えた。

【0106】

次に、上記第1電極21上に、ナローギャップ半導体の量子ドット23と発光体26とを分散させた導電膜22を成膜して光電変換膜24を形成する。

例えば、上記光電変換膜24は以下のように形成する。まず、予め化学的な合成法で、鉛セレン化合物(PbSe)の量子ドットと蛍光体のCa₅(PO₄)₃F:Mnを、MEH-PPVの導電性高分子材料に分散させる。これをスピコート法で成膜して、上記光電変換膜24が形成される。MEH-PPVは、poly 2-methoxy-5-(2'-ethylhexyloxy)-1,4-phenylenevinyleneの略称である。

上記ナローギャップ半導体の量子ドット23として、鉛セレン化合物(PbSe)のほかに、鉛イオウ化合物(PbS)、鉛テルル化合物(PbTe)、カドミウムセレン化合物(CdSe)、カドミウムテルル化合物(CdTe)、インジウムアンチモン化合物(InSb)、インジウムヒ素化合物(InAs)などのナローギャップ半導体の量子ドットを用いることもできる。

上記発光体26には、無機蛍光体、発光性色素、有機蛍光体の少なくとも1種を用いる。例えば、上記無機蛍光体には、マンガンがドーピングされたフッ化物無機蛍光体を用いる。

【0107】

次に、上記光電変換膜24上に第2電極25を形成する。

例えば、上記光電変換膜24上の全面に、透明電極膜として、インジウムスズオキシド(ITO)を成膜する。この成膜には、例えばスパッタ法を用いる。また、上記第2電極25に接続される金属配線を配線してグラウンドに接地し、正孔が蓄積されることによるチャージを防ぐ。

【0108】

また、上記第2電極25を形成する前に、第2電極25側への正孔の移動をスムーズに起こすために、ITO透明電極の第2電極25とMEH-PPVの光電変換膜24との間に、PEDOT/PPSの中間層(図示せず)を形成してもよい。この成膜は、上記同様に、スピコートで成膜できる。上記PEDOT/PPSは、poly(2,3-dihydrothieno(3,4-b)-1,4-dioxin/poly(styrenesulfonate)の略称である。

【0109】

また、各画素の上記第2電極25上にカラーフィルター31を形成する。さらにこのデバイスの最上層には、集光効率を上げて混色を減らすために、画素ごとに上記カラーフィルター31上に集光レンズ33を形成する。

【0110】

上記のようにして、固体撮像装置2が形成される。

【0111】

上記固体撮像装置2では、上記光電変換膜24に逆バイアスを印加することで信号が読み出される。そして前記図18に示したのと同様なバンドダイアグラムを示す。

したがって、前記図18に示すように、3V付近の電圧から信号の読み出しが可能となり、8Vまでの逆バイアス印加でアバランシェ増倍が生じた十分な信号を読み出すことができる。このように低い電圧で駆動が可能となる。この固体撮像装置2の画質は、光ショットノイズが抑えられ、結果としてSN比の高い高画質で、かつ高感度であることが判った。

【0112】

[固体撮像装置の製造方法の第4例]

10

20

30

40

50

本発明の第3実施の形態に係る固体撮像装置の製造方法の第4例を以下に説明する。

【0113】

例えば、前記図16に示した固体撮像装置3は、前記図17に示したCMOSイメージセンサーのフォトダイオードに適用できる。

【0114】

上記固体撮像装置3は、例えば、シリコン基板11に通常のCMOSプロセス工程で形成することができる。以下、前記図1を参照して説明する。

【0115】

上記シリコン基板11には、p型(100)シリコン基板を用いる。まず、上記シリコン基板11に画素トランジスタ、ゲート絶縁膜14-1上にゲート電極14-2を形成した読み出し用ゲートMOS14、周辺回路のトランジスタや電極等の回路(図示せず)を作製する。

10

【0116】

次に、上記シリコン基板11に、電荷蓄積層12を形成する。この電荷蓄積層12は、例えば、イオン注入により、n型シリコン層で形成する。このイオン注入では、レジストマスクを用いて、イオン注入領域を画定している。このレジストマスクは、イオン注入後に除去される。

【0117】

次に、上記電荷蓄積層12上に画素電極13を形成する。

例えば、上記電荷蓄積層12上にAl電極を蒸着して形成する。このプロセスは通常のSi-LSIプロセスで作製した。もちろん、アルミニウム以外の半導体装置に用いる金配線材料、金属化合物配線材料等で形成することもできる。

20

【0118】

次に、上記シリコン基板11上に、上記画素電極13、ゲートMOS14等を被覆する絶縁膜15を形成する。この絶縁膜15は、例えば酸化シリコン膜で形成される。

【0119】

次に、上記絶縁膜15に上記画素電極13に接続するプラグ16を形成する。このプラグ16は、上記絶縁膜15に上記画素電極13に達するコンタクトホールを形成した後、このコンタクトホールに導電体を埋め込んで形成する。

【0120】

次に、上記絶縁膜15上に上記プラグ16に接続する第1電極21を形成する。

例えば、上記プラグ16に接続する上記絶縁膜15上にAl電極を蒸着して形成する。このプロセスは通常のSi-LSIプロセスで作製できる。さらに上記Al電極の表面にフッ化リチウム(LiF)を蒸着して、正孔によるリーク電流を抑えた。

30

【0121】

次に、上記第1電極21上に、ナローギャップ半導体の量子ドット23を分散させた導電膜22を成膜して光電変換膜24を形成する。

例えば、上記光電変換膜24は以下のように形成する。まず、予め化学的な合成法で、鉛セレン化合物(PbSe)の量子ドットをMEH-PPVの導電性高分子材料に分散させる。これをスピコート法で成膜する。次いでその上に、発光体26に例えば蛍光体のCa₅(PO₄)₃F:MnをMEH-PPVの導電性高分子材料に分散させ、これをスピコート法で成膜する。さらにその上に、予め化学的な合成法で、鉛セレン化合物(PbSe)の量子ドットをMEH-PPVの導電性高分子材料に分散させ、これをスピコート法で成膜する。

40

このように3回スピコートで成膜することで、導電膜22の厚さ方向の中心付近に発光体26が多く分布し、かつ、その上下にナローギャップ半導体の量子ドット23が多く分布するような三層構造の光電変換膜24が形成される。

上記ナローギャップ半導体の量子ドット23として、鉛セレン化合物(PbSe)のほかに、鉛イオウ化合物(PbS)、鉛テルル化合物(PbTe)、カドミウムセレン化合物(CdSe)、カドミウムテルル化合物(CdTe)、インジウムアンチモン化合物(

50

In Sb)、インジウムヒ素化合物(InAs)などのナローギャップ半導体の量子ドットを用いることもできる。

【0122】

次に、上記光電変換膜24上に第2電極25を形成する。

例えば、上記光電変換膜24上の全面に、透明電極膜として、インジウムスズオキシド(ITO)を成膜する。この成膜には、例えばスパッタ法を用いる。また、上記第2電極25に接続される金属配線を配線してグラウンドに接地し、正孔が蓄積されることによるチャージを防ぐ。

【0123】

また、上記第2電極25を形成する前に、第2電極25側への正孔の移動をスムーズに起こすために、ITO透明電極の第2電極25とMEH-PPVの光電変換膜24との間に、PEDOT/PPSの中間層(図示せず)を形成してもよい。この成膜は、上記同様に、スピコートでできる。上記PEDOT/PPSは、poly(2,3-dihydrothieno(3,4-b)-1,4-dioxin/poly(styrenesulfonate)の略称である。

【0124】

また、各画素の上記第2電極25上にカラーフィルター31を形成する。さらにこのデバイスの最上層には、集光効率を上げて混色を減らすために、画素ごとに上記カラーフィルター31上に集光レンズ33を形成する。

【0125】

上記のようにして、固体撮像装置3が形成される。

【0126】

上記固体撮像装置3では、上記光電変換膜24に逆バイアスを印加することで信号が読み出される。そして前記図18に示したのと同様なバンドダイアグラムを示す。

したがって、前記図18に示すように、3V付近の電圧から信号の読み出しが可能となり、8Vまでの逆バイアス印加でアバランシェ増倍が生じた十分な信号を読み出すことができる。このように低い電圧で駆動が可能となる。この固体撮像装置3の画質は、光ショットノイズが抑えられ、結果としてSN比の高い高画質で、かつ高感度であることが判った。

【0127】

上記導電膜22としては、MEH-PPV(poly 2-methoxy-5-(2'-ethylhexyloxy)-1,4-phenylenevinylene)について述べた。

同様な効果をもたらす上記導電膜22は、例えば導電性無機系材料として、スズ-アンチモン系酸化物水系塗料(例えば、JEMCO社製)や導電性酸化亜鉛の水系分散体(例えば、HAKUSUI TEC社製)がある。それ以外には導電性有機材料として、ポリチオフェン系の有機導電ポリマーがある。

上記説明した導電性有機系材料または導電性無機系材料中に、上記ナローギャップ半導体の量子ドット23を分散させた後に、その溶液を塗布して、光電変換膜24を形成することができる。上記溶液の塗布は、上記スピコート法に限らず、バーコートやディッピングなどのコート法や、スクリーン印刷やインクジェットなどの印刷方法を用いることができる。

【0128】

上記ディッピング法の一例を、図20の概略構成図によって説明する。

図20に示すように、予め第1電極21(図示せず)までの工程が終了したシリコン基板11を、上記溶液71に浸した後に、シリコン基板11を上方に引き上げることで、シリコン基板11表面に溶液が塗布される。このとき、予め、シリコン基板11表面に窒素や酸素のプラズマ処理や親水性の化学処理を施すことで表面のぬれ性を調整したり、シリコン基板11の引き上げ速度を調整したりすることで、塗布膜81(光電変換膜24)の厚みを制御できる。この光電変換膜24は、ナローギャップ半導体の吸収係数は、一般的にシリコンの吸収係数に比べて2桁程度高いため、50nm以上の厚さがあれば光吸収の効果がある。さらに望ましくは500nm以上1μm以下であれば十分な光吸収の効果

10

20

30

40

50

有する。

また、前記図 16 によって説明したように、ナローギャップ半導体の量子ドット 23 を含む導電膜 22 と発光体 26 を含む導電膜 22 を分けて、光電変換膜 24 を形成してもよい。また、それぞれの膜形成は、複数回の塗布工程を繰り返し行って、所望の厚さに形成することもできる。

【0129】

次に、導電膜 22 中に、ナローギャップ半導体の量子ドット 23 や発光体 26 の入れる割合(重量%や体積比)と発光体 26 の種類について説明する。

【0130】

MEH-PPVの導電膜 22 中にナローギャップ半導体の量子ドット 23 を入れる割合は、APPLIED PHYSICS LETTERS 86, 093103 (2005)に記載されている太陽電池の効率と同じである。したがって、MEH-PPVの重量%を50%以上とすれば、増倍の効果が出る。さらに望ましくは、最大効率を得る割合として、 $97 \pm 2\%$ にする。その他の種類の導電膜についても同様である。

10

【0131】

MEH-PPVの導電膜 22 中に発光体 26 を入れる割合は、光電変換膜 24 の全体の体積比として、1%以上あれば効果がある。さらに発光体 26 による吸収と発光の十分な効果を出すためには、10%以上あればよい。

ここで発光体 26 のサイズでは、光電変換膜 24 の厚さ以下、すなわち $1 \mu\text{m}$ 以下が望ましい。さらに、導電膜 22 への分散特性をよくするために、 50 nm 以下のナノサイズの粒子が望ましい。

20

【0132】

発光体 26 の材料は、マンガンがドーピングされたフッ化物系無機蛍光体以外に以下の材料がある。

例えば、ZnSの母材にAg、Al、Cu等の発光中心がドーブされた蛍光体、 Y_2O_3 の母材にEu等の発光中心がドーブされた蛍光体がある。また $(\text{SrCaBaMg})_5(\text{PO}_4)_3\text{Cl}$ の母材、 $(\text{Y}, \text{Gd})\text{BO}_3$ の母材、または $\text{BaMgAl}_{10}\text{O}_{17}$ の母材にEu等の発光中心がドーブされた蛍光体がある。

また、 LaPO_4 母材にCe、Tb等の発光中心がドーブされた蛍光体がある。

また、 $\text{Ca}_{10}(\text{PO}_4)_6\text{FCl}$ の母材にSb、Mn等の発光中心がドーブされた蛍光体がある。

30

また、 Zn_2SiO_4 の母材にMn等の発光中心がドーブされた蛍光体がある。

さらに、 $\text{Sr}_4\text{Al}_{14}\text{O}_{25}$ 母材にEu、Dy等の発光中心がドーブされた蛍光体がある。

【0133】

次に、ナローギャップ半導体の量子ドット 23 や発光体 26 の微粒子またはナノ粒子の作製方法を以下に説明する。

前記では化学的な合成法を記載したが、別の方法でも可能である。例えば、複数または単一の化合物原料または単元素原料を、真空中またはAr等の不活性ガス中で抵抗加熱または電子線照射加熱等の方法で気化させて、基板上に蒸着することで微粒子を形成する。当然、上記複数または単一の化合物原料または単元素原料は、上記ナローギャップ半導体の量子ドット 23 や上記発光体 26 を構成する元素を含むものである。この微粒子を集めて、ナローギャップ半導体の量子ドット 23 や発光体 26 の原料とすることができる。

40

または、ナローギャップ半導体の量子ドット 23 や発光体 26 の材料ターゲットをレーザアブレーション等によって昇華し、同様に基板上に蒸着することで微粒子を形成して集める。

さらに、必ずしも集めなくても、導電膜 22 上に直接蒸着して、ナローギャップ半導体の量子ドット 23 や発光体 26 のナノ粒子や微粒子を形成してもよい。

さらにその上に導電膜 22 を、もう一度形成してサンドイッチ構造とする。この場合、ナローギャップ半導体の量子ドット 23 や発光体 26 を、予め導電膜 22 を形成する導電

50

性材料に必ずしも分散しておく必要はない。

さらに、粉碎によって、ナノ粒子または微粒子を作製してもよい。この場合、予め用意された原料のかたまりを、ボールミルまたはビーズミル等による粉碎で、望みのサイズに加工する。

【 0 1 3 4 】

< 4 . 第 4 の実施の形態 >

[撮像装置の構成の一例]

次に、本発明の撮像装置に係る一実施の形態を、図 2 1 のブロック図によって説明する。この撮像装置は、本発明の固体撮像装置を用いたものである。

【 0 1 3 5 】

図 2 1 に示すように、撮像装置 2 0 0 は、撮像部 2 0 1 に固体撮像装置（図示せず）を備えている。この撮像部 2 0 1 の集光側には像を結像させる結像光学部 2 0 2 が備えられ、また、撮像部 2 0 1 には、それを駆動する駆動回路、固体撮像装置で光電変換された信号を画像に処理する信号処理回路等を有する信号処理部 2 0 3 が接続されている。また上記信号処理部 2 0 3 によって処理された画像信号は画像記憶部（図示せず）によって記憶させることができる。このような撮像装置 2 0 0 において、上記撮像部 2 0 1 の固体撮像装置には、前記各実施の形態で説明した固体撮像装置 1 ~ 3 を用いることができる。

【 0 1 3 6 】

本発明の撮像装置 2 0 0 では、本願発明の固体撮像装置 1 ~ 3 を用いることから、感度が高くなるので、高感度な撮像が可能になる。よって、画質の劣化が抑制され、感度の高い撮像ができるため、暗い撮像環境であっても、例えば夜間撮影等であっても、高画質な撮影が可能になるという利点がある。

【 0 1 3 7 】

なお、本発明の撮像装置 2 0 0 は、上記構成に限定されることはなく、固体撮像装置を用いる撮像装置であれば如何なる構成のものにも適用することができる。

【 0 1 3 8 】

上記固体撮像装置 1 ~ 3 は、ワンチップとして形成された形態であってもよいし、撮像部と、信号処理部または光学系とがまとめてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。ここで、撮像装置は、例えば、カメラや撮像機能を有する携帯機器のことを示す。また「撮像」は、通常のカメラ撮影時における像の撮りこみだけでなく、広義の意味として、指紋検出なども含むものである。

【 符号の説明 】

【 0 1 3 9 】

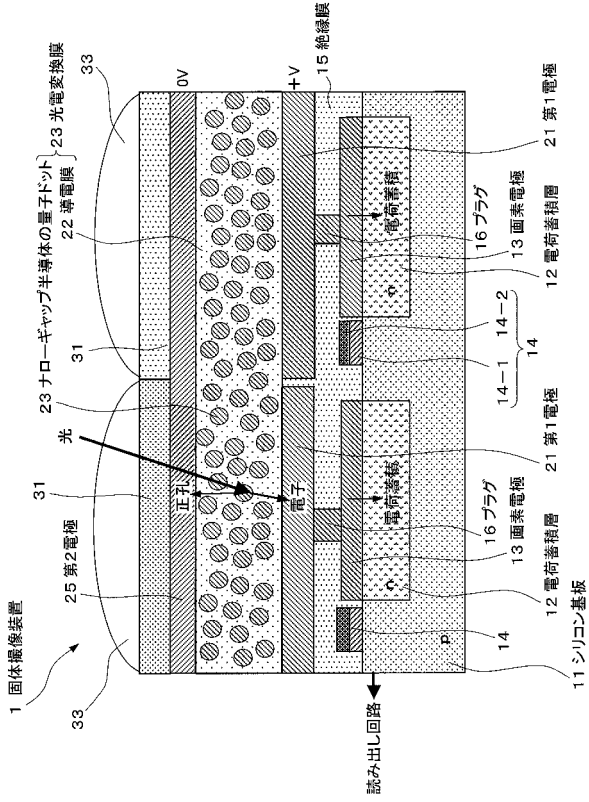
1 ... 固体撮像装置、 2 1 ... 第 1 電極、 2 2 ... 導電膜、 2 3 ... ナローギャップ半導体の量子ドット、 2 4 ... 光電変換膜、 2 5 ... 第 2 電極

10

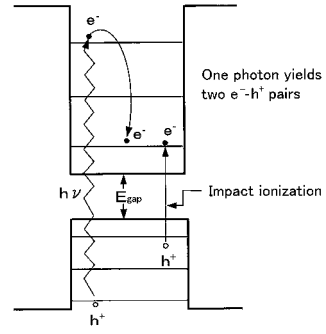
20

30

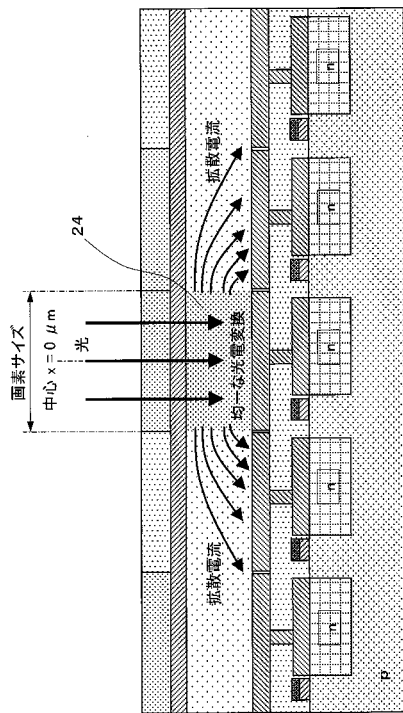
【図1】



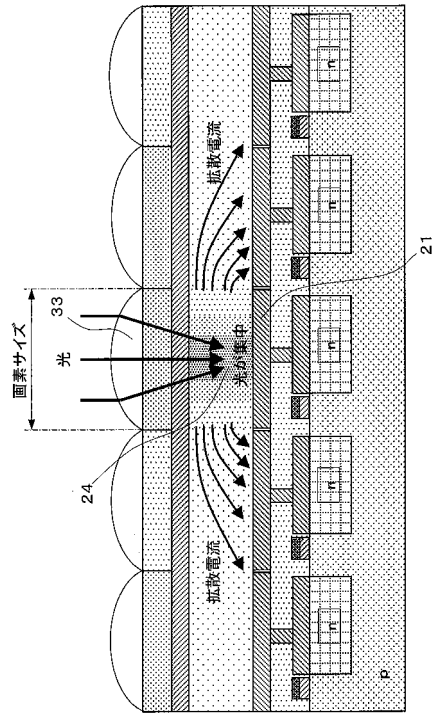
【図2】



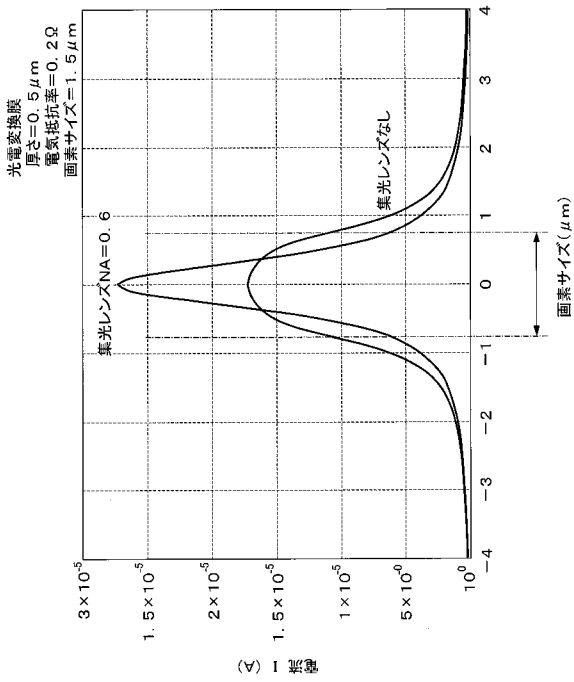
【図3】



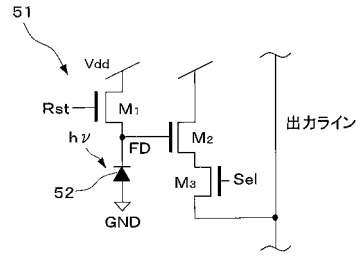
【図4】



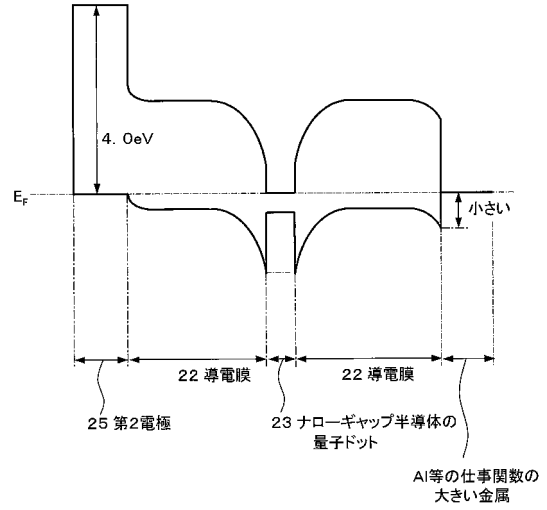
【図5】



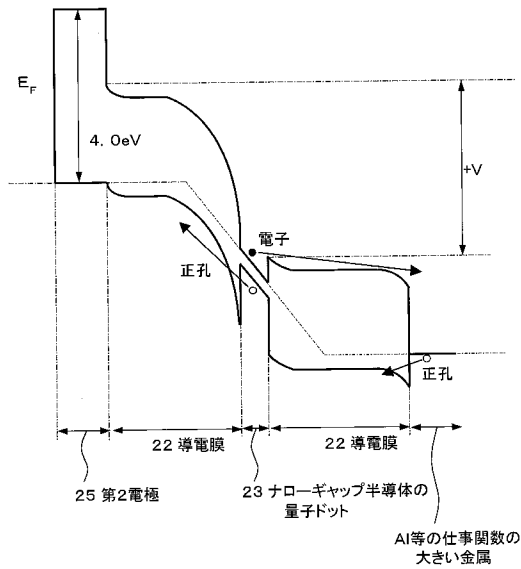
【図6】



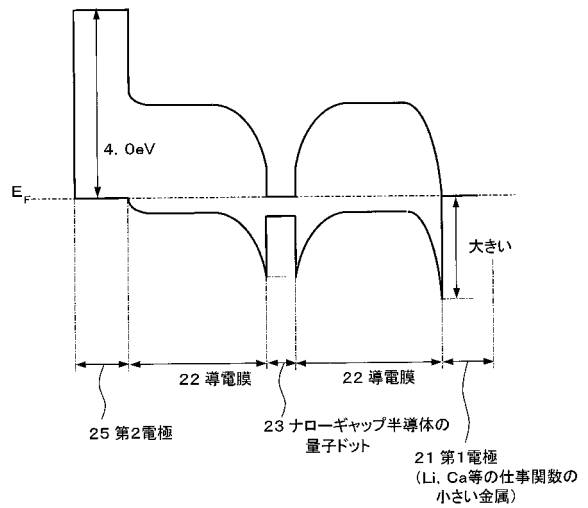
【図7】



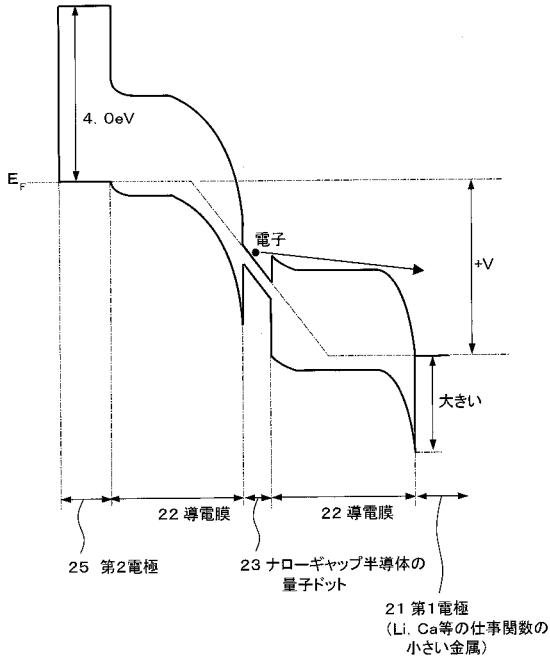
【図8】



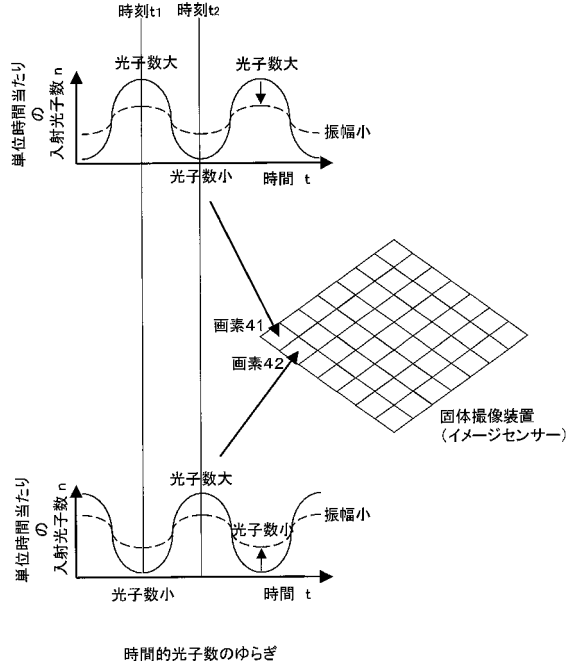
【図9】



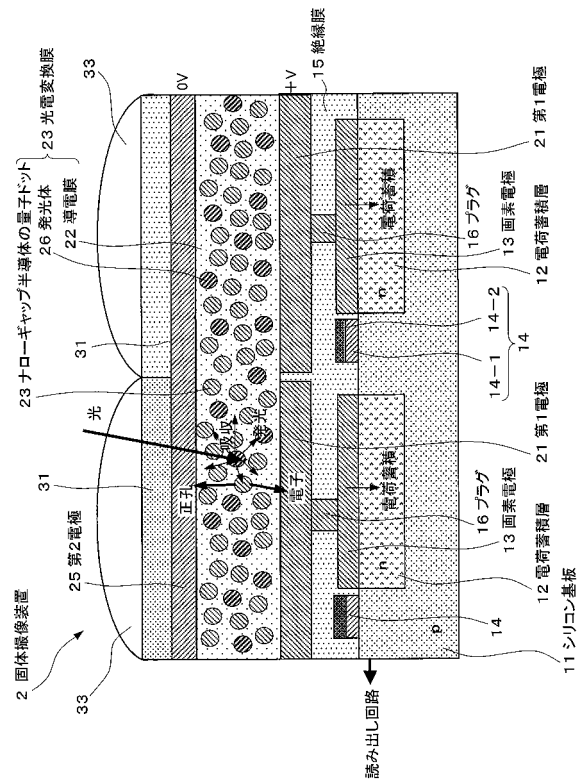
【図10】



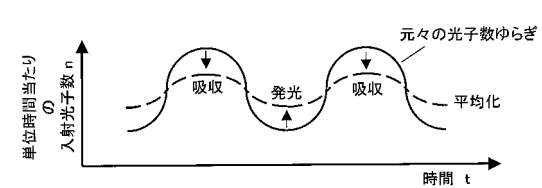
【図11】



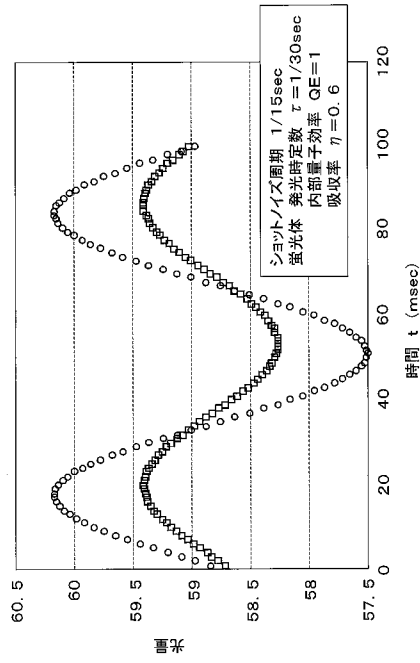
【図12】



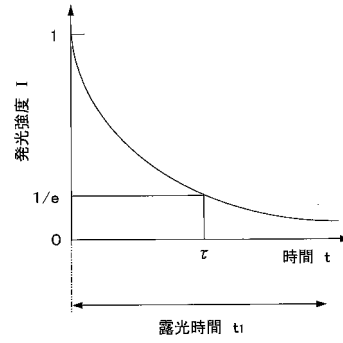
【図13】



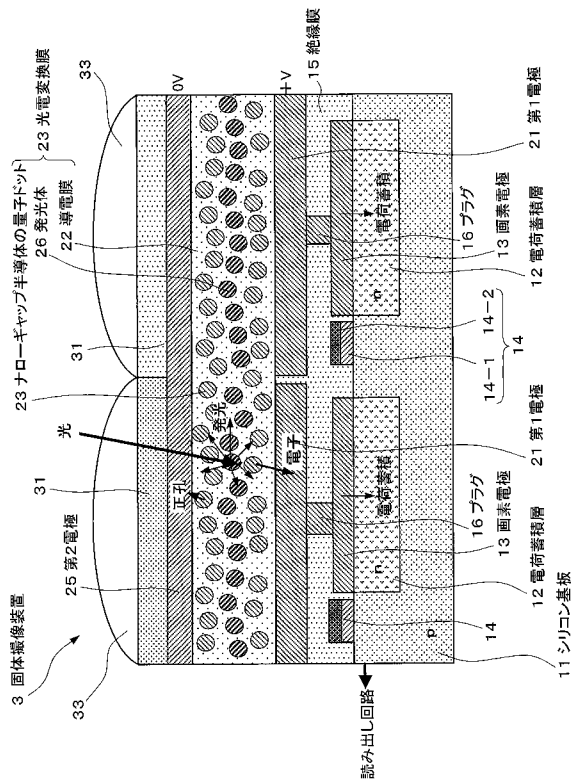
【図14】



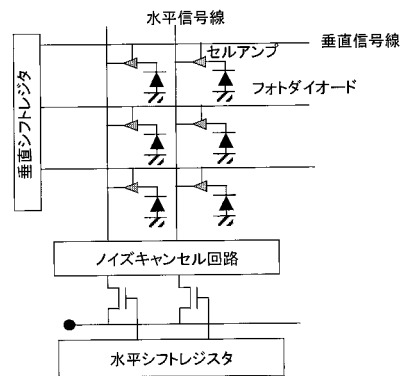
【図15】



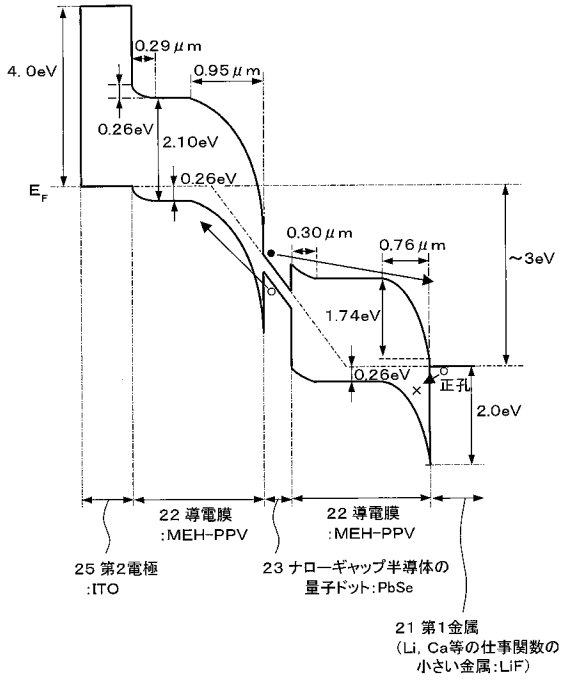
【図16】



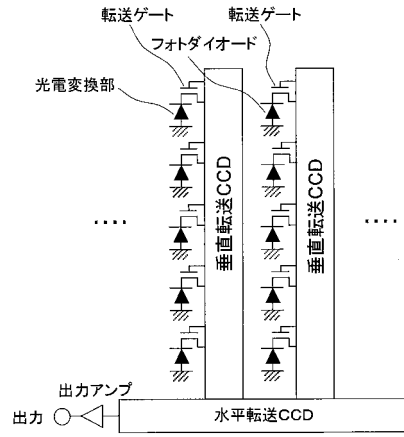
【図17】



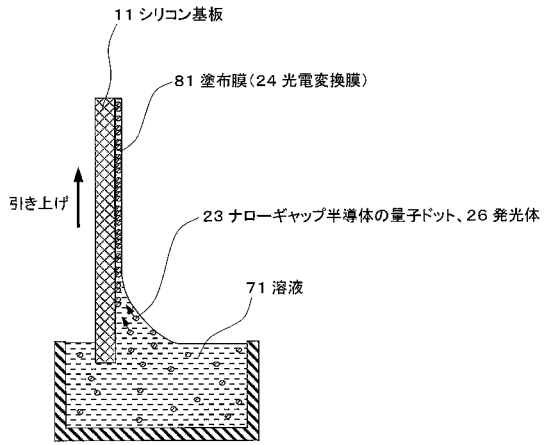
【図18】



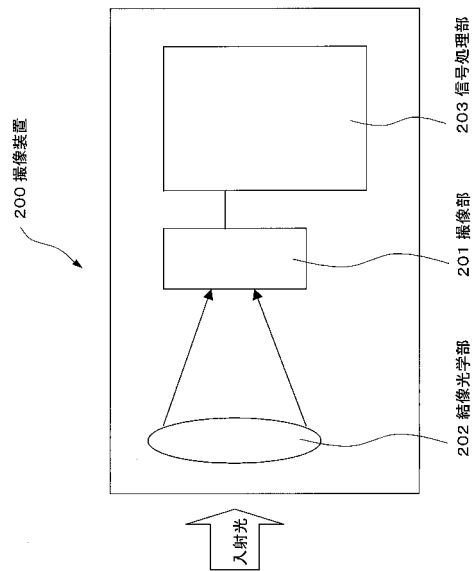
【図19】



【図20】



【図21】



フロントページの続き

- (56)参考文献 特開2005-303284(JP,A)
特開2006-208158(JP,A)
特開2006-245285(JP,A)
特開2007-067194(JP,A)
特開2007-188854(JP,A)
国際公開第2007/120216(WO,A1)

- (58)調査した分野(Int.Cl., DB名)
H01L 27/146
H01L 31/107