

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

**特許第3763402号**  
**(P3763402)**

(45) 発行日 平成18年4月5日(2006.4.5)

(24) 登録日 平成18年1月27日(2006.1.27)

(51) Int. Cl. F I  
**HO3F 3/217 (2006.01)** HO3F 3/217  
**HO3F 1/26 (2006.01)** HO3F 1/26  
**HO3M 3/02 (2006.01)** HO3M 3/02

請求項の数 5 (全 17 頁)

(21) 出願番号	特願2001-155879 (P2001-155879)	(73) 特許権者	000005049 シャープ株式会社
(22) 出願日	平成13年5月24日(2001.5.24)		大阪府大阪市阿倍野区長池町22番22号
(65) 公開番号	特開2002-353750 (P2002-353750A)	(74) 代理人	110000338 特許業務法人原謙三国際特許事務所
(43) 公開日	平成14年12月6日(2002.12.6)	(74) 代理人	100080034 弁理士 原 謙三
審査請求日	平成15年2月7日(2003.2.7)	(72) 発明者	岸田 正浩 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		審査官	甲斐 哲雄

最終頁に続く

(54) 【発明の名称】 スイッチング増幅器

(57) 【特許請求の範囲】

【請求項1】

入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、

上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、

上記定電圧スイッチング回路を接地する第2のアースと、

上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、

上記スイッチングパルスの高周波成分を除去するローパスフィルタとを備え、

上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースは、上記デルタシグマ変調回路においてデジタル信号を取り扱う回路と、上記減衰調整器と、上記ローパスフィルタとに接続されるように分岐していることを特徴とするスイッチング増幅器。

【請求項2】

入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルス

を出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、

上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアー

スト、

上記定電圧スイッチング回路を接地する第2のアースと、

上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、

上記減衰調整器を接地する第3のアースとを備え、

上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースと上記第3のアースとは分離して接地されていることを特徴とするスイッチング増幅器。

【請求項3】

入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、

上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、

上記定電圧スイッチング回路を接地する第2のアースと、

上記スイッチングパルスの高周波成分を除去するローパスフィルタと、

上記ローパスフィルタを接地する第4のアースとを備え、

上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースと上記第4のアースとは相互に分離して接地されていることを特徴とするスイッチング増幅器。

【請求項4】

入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、

上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、

上記定電圧スイッチング回路を接地する第2のアースと、

上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、

上記減衰調整器を接地する第3のアースと、

上記スイッチングパルスの高周波成分を除去するローパスフィルタと、

上記ローパスフィルタを接地する第4のアースとを備え、

上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースと上記第3のアースとは分離して接地され、さらに上記第2のアースと上記第4のアースとは相互に分離して接地されていることを特徴とするスイッチング増幅器。

【請求項5】

入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、

上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、

上記定電圧スイッチング回路を接地する第2のアースと、

上記スイッチングパルスを減衰して上記デルタシグマ変調回路にフィードバックする減衰調整器とを備え、

上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースは、上記減衰調整器に接続されるように分岐していることを特徴とするスイッチング増幅器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、音声信号等のアナログ信号あるいはマルチビット信号を1ビット変換した1

10

20

30

40

50

ビットデジタル信号を高効率で増幅することができるデルタシグマ変調を用いるスイッチング増幅器に関する。

【0002】

【従来の技術】

A/D変換方式の一つであるデルタシグマ変調(変調)によって得られる1ビット信号は、後述する積分器や加算器の係数を適宜選択することによって、有効周波数帯域を広くしたり、またはダイナミックレンジを広くしたりするなど、音源等に合わせた周波数特性を設定できるという優れた特徴を有している。このため、SACD(Super Audio Compact Disc:スーパーオーディオコンパクトディスク)における新しい規格では、音声信号をデルタシグマ変調することにより得られる1ビット信号が採用され、製品化が行われようとしている。

10

【0003】

また、上記のデルタシグマ変調によって得られる1ビット信号は、音声信号の記録や、オーディオ機器間の伝送に使用されるだけではない。

【0004】

すなわち、デルタシグマ変調を用いるスイッチング増幅器は、半導体電力増幅素子を備えている。そして、上記1ビット信号をそのまま半導体電力増幅素子に入力してスイッチングし、得られた大電圧のスイッチングパルスの高周波成分をローパスフィルタによって除去するだけで、電力増幅された復調アナログ信号を得ることもできる。

【0005】

20

さらに、上記半導体電力増幅素子は、既存の増幅器のようにその線形域(不飽和域)で使用されるのではなく、非線形域(飽和域)で使用される。したがって、このようなデルタシグマ変調を用いるスイッチング増幅器は、極めて高効率に電力増幅を行うことができるという利点を有している。

【0006】

図6に示すように、従来のデルタシグマ変調を用いるスイッチング増幅器100は、入力端子200と、入力信号処理回路300と、デルタシグマ変調回路400と、定電圧スイッチング回路500と、ローパスフィルタ600と、減衰調整器700と、加算器800と、出力端子900とを備えている。

【0007】

30

入力端子200には、図示しない入力信号源からの入力音声信号が入力される。

【0008】

入力信号処理回路300は、入力端子200から入力された音声信号の波高値を変化させたり、シングル入力信号をバッファアンプ(図示せず)により差動信号に変換したりして、デルタシグマ変調回路400に出力する。

【0009】

デルタシグマ変調回路400は、入力端子200に入力された音声信号を1ビットデジタル信号に変換する。より具体的には、デルタシグマ変調回路400は、積分器群(図示せず)と、加算器(図示せず)と、量子化器(図示せず)とを備えている。

【0010】

40

上記積分器群は、複数の積分器(図示せず)が縦続接続されており、入力された音声信号を順次積分することにより、高次の積分を行う。上記加算器は、上記積分器からの出力を相互に加算する。上記量子化器は、上記加算器からの出力を1ビット信号に量子化する。

【0011】

定電圧スイッチング回路500は、デルタシグマ変調回路400からの1ビットデジタル信号で定電圧をスイッチングし、上記の1ビットデジタル信号に対応した大電圧のスイッチングパルスをローパスフィルタ600に出力する。

【0012】

ローパスフィルタ600は、定電圧スイッチング回路500からの大電圧のスイッチン

50

グパルスの高周波成分を除去し、アナログ音声信号に復調する。

【 0 0 1 3 】

減衰調整器 7 0 0 は、定電圧スイッチング回路 5 0 0 からの大電圧のスイッチングパルスを減衰させるように調整する。

【 0 0 1 4 】

加算器 8 0 0 は、減衰調整器 7 0 0 からフィードバックされるスイッチングパルスを入力端子 2 0 0 への入力音声信号から減算する。

【 0 0 1 5 】

出力端子 9 0 0 は、スピーカ等の音声出力機器（図示せず）に接続されており、ローパスフィルタ 6 0 0 により、復調されたアナログ音声信号を上記音声出力機器に出力して音響化する。

10

【 0 0 1 6 】

このようにして、スイッチング増幅器 1 0 0 は、デルタシグマ変調回路 4 0 0 に備えられた量子化器（図示せず）からの 1 ビット信号が、入力音声信号に対応したものになるようにフィードバック制御を行う。

【 0 0 1 7 】

また、上記の入力信号処理回路 3 0 0 と、デルタシグマ変調回路 4 0 0 と、定電圧スイッチング回路 5 0 0 と、ローパスフィルタ 6 0 0 と、減衰調整器 7 0 0 とは、共通するアース 1 1 0 により接地されている。

【 0 0 1 8 】

20

【 発明が解決しようとする課題 】

しかしながら、定電圧スイッチング回路 5 0 0 においては、高電圧をスイッチングしており、高調波のスイッチングノイズが発生している。すなわち、このスイッチングノイズの影響により、デルタシグマ変調回路 4 0 0 のアース 1 1 0 の接地点における電位が変化する。

【 0 0 1 9 】

このようにアース 1 1 0 の接地点における電位が変化すると、デルタシグマ変調回路 4 0 0 が正常に動作しなかったり、減衰調整器 7 0 0 からスイッチングパルスがデルタシグマ変調回路 4 0 0 に正確にフィードバックされなかったりし、スイッチング増幅器 1 0 0 のオーディオ性能が著しく低下するという問題が生じる。

30

【 0 0 2 0 】

本発明は、スイッチングノイズの影響を低減し、オーディオ性能を向上することができるスイッチング増幅器を提供することを目的とする。

【 0 0 2 1 】

【 課題を解決するための手段 】

本発明のスイッチング増幅器は、上記課題を解決するために、入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第 1 のアースと、上記定電圧スイッチング回路を接地する第 2 のアースと、上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、上記スイッチングパルスの高周波成分を除去するローパスフィルタとを備え、上記第 1 のアースと上記第 2 のアースとは分離して接地され、かつ上記第 2 のアースは、上記デルタシグマ変調回路においてデジタル信号を取り扱う回路と、上記減衰調整器と、上記ローパスフィルタとに接続されるように分岐していることを特徴としている。

40

【 0 0 2 2 】

本発明のスイッチング増幅器によれば、デルタシグマ変調回路において入力信号をデルタシグマ変調するとともに量子化し、定電圧スイッチング回路にデジタル信号を出力する。

50

## 【0023】

そして、定電圧スイッチング回路において、上記のデジタル信号に基づいて電源電圧をスイッチングする。ここで、電源電圧は高電圧であるため、電源電圧をスイッチングすることにより高調波のスイッチングノイズが発生する。

## 【0024】

このように発生する高調波のスイッチングノイズの影響により、デルタシグマ変調回路内のアナログ信号を取り扱う回路の接地点における基準電位が変化する場合がある。

## 【0025】

そこで、本発明のスイッチング増幅器では、特に、デルタシグマ変調回路においてアナログ信号を取り扱う回路（以下、デルタシグマ変調回路内のアナログ回路とする）を接地する第1のアースと、定電圧スイッチング回路を接地する第2のアースとを備え、第1のアースと上記第2のアースとは分離して接地している。

10

## 【0026】

すなわち、第1のアースにより設定されるデルタシグマ変調回路内のアナログ回路における電位の基準点と、第2のアースにより設定される定電圧スイッチング回路における電位の基準点とは、相互に独立したものとなっている。したがって、デルタシグマ変調回路内のアナログ回路における電位の基準点は、スイッチングノイズにより変化しない。

## 【0027】

これにより、デルタシグマ変調回路内のアナログ回路は、スイッチングノイズの影響を受けることなく動作することができる。

20

## 【0028】

それゆえ、スイッチングノイズの影響を低減し、オーディオ性能を向上することができるスイッチング増幅器を提供することができる。

## 【0029】

また、本発明のスイッチング増幅器では、第2のアースは、デルタシグマ変調回路においてデジタル信号を取り扱う回路（以下、デルタシグマ変調回路内のデジタル回路とする）と、減衰調整器と、ローパスフィルタとを接地する。

## 【0030】

すなわち、単一の第2のアースにより、定電圧スイッチング回路と、デルタシグマ変調回路内のデジタル回路と、減衰調整器と、ローパスフィルタとを接地することができる。

30

## 【0031】

これにより、スイッチング増幅器の配線を簡略化し、低コスト化を図ることができる。

## 【0032】

また、本発明のスイッチング増幅器は、上記課題を解決するために、入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、上記定電圧スイッチング回路を接地する第2のアースと、上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、上記減衰調整器を接地する第3のアースとを備え、上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースと上記第3のアースとは分離して接地されていることを特徴としている。

40

## 【0033】

上記の発明によれば、第2のアースにより設定される定電圧スイッチング回路における電位の基準点と、第3のアースにより設定される減衰調整器における電位の基準点とは相互に独立したものとなる。

## 【0034】

これにより、スイッチングノイズが減衰調整器に影響を与えることを防止することができる。

## 【0035】

50

また、本発明のスイッチング増幅器は、上記課題を解決するために、入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、上記定電圧スイッチング回路を接地する第2のアースと、上記スイッチングパルスの高周波成分を除去するローパスフィルタと、上記ローパスフィルタを接地する第4のアースとを備え、上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースと上記第4のアースとは相互に分離して接地されていることを特徴としている。

【0036】

上記の発明によれば、第2のアースにより設定される定電圧スイッチング回路における電位の基準点と、第4のアースにより設定されるローパスフィルタにおける電位の基準点とは相互に独立したものとなる。

【0037】

これにより、スイッチングノイズがローパスフィルタに影響を与えることを防止することができる。

【0038】

また、本発明のスイッチング増幅器は、上記課題を解決するために、入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、上記定電圧スイッチング回路を接地する第2のアースと、上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、上記減衰調整器を接地する第3のアースと、上記スイッチングパルスの高周波成分を除去するローパスフィルタと、上記ローパスフィルタを接地する第4のアースとを備え、上記第1のアースと上記第2のアースとは分離して接地され、かつ上記第2のアースと上記第3のアースとは分離して接地され、さらに上記第2のアースと上記第4のアースとは相互に分離して接地されていることを特徴としている。

【0039】

上記の発明によれば、第2のアースにより設定される定電圧スイッチング回路における電位の基準点と、第3のアースにより設定される減衰調整器における電位の基準点とは相互に独立したものとなる。

【0040】

これにより、スイッチングノイズが減衰調整器に影響を与えることを防止することができる。

【0041】

また、第2のアースにより設定される定電圧スイッチング回路における電位の基準点と、第4のアースにより設定されるローパスフィルタにおける電位の基準点とは相互に独立したものとなる。

【0042】

これにより、スイッチングノイズがローパスフィルタに影響を与えることを防止することができる。

【0043】

また、本発明のスイッチング増幅器は、上記課題を解決するために、入力信号をデルタシグマ変調して量子化されたデジタル信号を出力するデルタシグマ変調回路と、上記デジタル信号に基づいて電源電圧をスイッチングしてスイッチングパルスを出力する定電圧スイッチング回路とを備えているスイッチング増幅器において、上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、上記定電圧スイッチング回路を接地する第2のアースと、上記スイッチングパルスを減衰して上記デルタシグマ変調回路にフィードバックする減衰調整器とを備え、上記第1のアースと上記第2のアース

10

20

30

40

50

スとは分離して接地され、かつ上記第2のアースは、上記減衰調整器に接続されるように分岐していることを特徴としている。

【0044】

上記の発明によれば、第2のアースは定電圧スイッチング回路と減衰調整器とを接続している。すなわち、定電圧スイッチング回路からのスイッチングノイズは、減衰調整器により減衰されてデルタシグマ変調回路にフィードバックされる。

【0045】

したがって、スイッチングノイズがデルタシグマ変調回路に与える影響をさらに低減することができる。

【0046】

【発明の実施の形態】

本発明の実施の一形態について、図1ないし図5に基づいて説明すれば、以下の通りである。

【0047】

図1に示すように、本実施の形態のスイッチング増幅器1は、入力端子2と、入力信号処理回路3と、デルタシグマ変調回路4と、定電圧スイッチング回路5と、ローパスフィルタ6と、減衰調整器7と、加算器8と、出力端子9と、アナログ回路用アース10（第1のアース）と、デジタル回路用アース11（第2のアース）とを備えている。

【0048】

なお、アナログ回路用アース10とデジタル回路用アース11とを明瞭に区別するため、アナログ回路用アース10については図1中太線で示し、デジタル回路用アース11については図1中破線で示す。

【0049】

入力端子2には、図示しない入力信号源からのアナログ音声信号が入力される。

【0050】

入力信号処理回路3は、入力端子2から入力されたアナログ音声信号の波高値を変化させるか、あるいはシングル入力信号をバッファアンプ（図示せず）により差動信号に変換し、デルタシグマ変調回路4に出力する。

【0051】

デルタシグマ変調回路4は、入力端子2に入力されたアナログ音声信号を1ビットのデジタル信号に変換する。より具体的には、デルタシグマ変調回路4は、アナログ音声信号を取り扱うオペアンプ群（図示せず）と、デジタル信号を取り扱う量子化器（図示せず）とを備えている。

【0052】

オペアンプ群は、積分器群（図示せず）と、加算器（図示せず）とを備えている。積分器群は、入力されたアナログ音声信号を順次積分するものであり、複数の積分器（図示せず）が縦続接続されている。また、加算器は、積分器群から出力されたアナログ音声信号を相互に加算する。

【0053】

また、量子化器は、加算器から出力されたアナログ音声信号を1ビットのデジタル信号に量子化する。量子化されたデジタル信号は、出力信号波形整形器（図示せず）により波形が整形されて、後述の定電圧スイッチング回路5に出力される。

【0054】

定電圧スイッチング回路5は、デルタシグマ変調回路4からの1ビットデジタル信号で定電圧をスイッチングし、上記の1ビットデジタル信号に対応した大電圧のスイッチングパルスをローパスフィルタ6に出力する。

【0055】

ローパスフィルタ6は、定電圧スイッチング回路5からの大電圧のスイッチングパルスの高周波成分を除去し、アナログ音声信号に復調する。

【0056】

10

20

30

40

50

減衰調整器 7 は、定電圧スイッチング回路 5 からの大電圧のスイッチングパルスを、抵抗器等により振幅制限し、微小な振幅レベルの帰還パルス信号として加算器 8 にフィードバックする。

【 0 0 5 7 】

加算器 8 は、減衰調整器 7 からフィードバックされるスイッチングパルスを、入力信号処理回路 3 から出力されるアナログ音声信号から減算する。

【 0 0 5 8 】

出力端子 9 は、スピーカ等の音声出力機器（図示せず）に接続されており、ローパスフィルタ 6 により復調されたアナログ音声信号を上記の音声出力機器に出力する。

【 0 0 5 9 】

アナログ回路用アース 10 は、アナログ信号を扱う回路における電圧の基準点を設定するためのものであり、分岐点 10 a において分岐して、デルタシグマ変調回路 4 内のオペアンプ群と、入力信号処理回路 3 とを接地している。

【 0 0 6 0 】

デジタル回路用アース 11 は、デジタル信号を扱う回路における電圧の基準点を設定するためのものであり、3つの分岐点 11 a ・ 11 b ・ 11 c において分岐して、デルタシグマ変調回路 4 内の量子化器と、定電圧スイッチング回路 5 と、ローパスフィルタ 6 と、減衰調整器 7 とを接地している。

【 0 0 6 1 】

スイッチング増幅器 1 は、上記の構成により、デルタシグマ変調回路 4 から出力される 1 ビットのデジタル信号が、デルタシグマ変調回路 4 に入力されるアナログ音声信号に対応したものになるようにフィードバック制御を行う。さらに、スイッチング増幅器 1 は、その 1 ビットのデジタル信号を、ローパスフィルタ 6 によりアナログ音声信号に復調し、出力端子 9 に接続されたスピーカにより音響化する。

【 0 0 6 2 】

また、上記のように、デルタシグマ変調回路 4 内のオペアンプ群は、アナログ回路用アース 10 により接地されており、定電圧スイッチング回路 5 は、デジタル回路用アース 11 により接地されている。

【 0 0 6 3 】

ここで、図 1 に示すように、アナログ回路用アース 10 と、デジタル回路用アース 11 とは、それぞれの接地点が分離して設けられているとともに、相互に接続されていない。

【 0 0 6 4 】

すなわち、デルタシグマ変調回路 4 内のオペアンプ群における電位の基準点と、定電圧スイッチング回路 5 における電位の基準点とは、相互に独立している。したがって、デルタシグマ変調回路 4 内のオペアンプ群における電位の基準点は、定電圧スイッチング回路 5 において発生するスイッチングノイズにより変化しない。

【 0 0 6 5 】

それゆえ、デルタシグマ変調回路 4 内のオペアンプ群は、定電圧スイッチング回路 5 において発生する高調波のスイッチングノイズの影響を受けることなく動作することができる。

【 0 0 6 6 】

また、デジタル回路用アース 11 は、3つの分岐点 11 a ~ 11 c において分岐して、デルタシグマ変調回路 4 内の量子化器と、定電圧スイッチング回路 5 と、ローパスフィルタ 6 と、減衰調整器 7 とを接地している。すなわち、単一のデジタル回路用アース 11 によりこれらの回路を接地しているため、スイッチング増幅器 1 における配線を簡略化することができるとともに、スイッチング増幅器 1 の低コスト化を図ることができる。

【 0 0 6 7 】

なお、定電圧スイッチング回路 5 からのスイッチングノイズは、デジタル回路用アース 11 を経由してデルタシグマ変調回路 4 内の量子化器に入力される。しかし、スイッチングノイズは、量子化器が行う 2 値のデジタル信号処理に影響を与える程振幅の大きなもの

10

20

30

40

50



ではない。すなわち、スイッチングノイズが量子化器の動作に影響を与えることはない。

【0068】

また、分岐点10aで分岐するアナログ回路用アース10により、入力信号処理回路3とデルタシグマ変調回路4内のオペアンプ群とを接地しているが、何らこの構成に限定するものではない。すなわち、独立のアナログ回路用アースを用いて、入力信号処理回路3と、デルタシグマ変調回路4のオペアンプ群とを、互いに分離して接地する構成としてもよい。

【0069】

また、デルタシグマ変調回路4内のオペアンプ群における電位の基準点と、定電圧スイッチング回路5における電位の基準点とを、相互に独立させるための構成は、上記のように分岐点11a~11cにおいて分岐するデジタル回路用アース11を用いる構成に限定されない。

10

【0070】

例えば、図2に示すように、相互に独立したデジタル回路用アース12... (第2のアース、第3のアース、第4のアース)により、デルタシグマ変調回路4内の量子化器と、定電圧スイッチング回路5と、ローパスフィルタ6と、減衰調整器7とのそれぞれの接地点を互いに分離する。さらに、分岐点10aにおいて分岐するアナログ回路用アース10により、入力信号処理回路3と、デルタシグマ変調回路4内のオペアンプ群とを接地する。

【0071】

ここで、アナログ回路用アース10と、デジタル回路用アース12...とは、それぞれの接地点が分離して設けられているとともに、相互に接続されていない。

20

【0072】

すなわち、アナログ回路用アース10により設定されるデルタシグマ変調回路4内のオペアンプ群における電位の基準点と、デジタル回路用アース12により設定される定電圧スイッチング回路5における電位の基準点とを、相互に独立させることができる。

【0073】

さらに、デジタル回路用アース12...によりそれぞれ設定される、ローパスフィルタ6における電位の基準点と、減衰調整器7における電位の基準点と、定電圧スイッチング回路5における電位の基準点とを、相互に独立させることができる。

【0074】

したがって、ローパスフィルタ6および減衰調整器7は、定電圧スイッチング回路5から発生するスイッチングノイズの影響を受けることなく動作することができる。

30

【0075】

あるいは、図3に示すように、相互に独立したデジタル回路用アース13・13により、デルタシグマ変調回路4内の量子化器と、ローパスフィルタ6とのそれぞれの接地点を互いに分離するとともに、定電圧スイッチング回路5と減衰調整器7とを、分岐点14aにおいて分岐する共通のデジタル回路用アース14 (第2のアース)により接地する。さらに、分岐点10aにおいて分岐するアナログ回路用アース10により、入力信号処理回路3と、デルタシグマ変調回路4内のオペアンプ群とを接地する。

【0076】

ここで、アナログ回路用アース10と、デジタル回路用アース14とは、それぞれの接地点が分離して設けられているとともに、相互に接続されていない。

40

【0077】

すなわち、上記の構成によっても、アナログ回路用アース10により設定されるデルタシグマ変調回路4内のオペアンプ群における電位の基準点と、デジタル回路用アース14により設定される定電圧スイッチング回路5における電位の基準点とを、相互に独立させることができる。

【0078】

さらに、デジタル回路用アース14は、定電圧スイッチング回路5と減衰調整器7とを接続している。すなわち、定電圧スイッチング回路5からのスイッチングノイズは、デジ

50

タル回路用アース14を經由して、減衰調整器7に入力される。

【0079】

このように減衰調整器7に入力されたスイッチングノイズは、定電圧スイッチング回路5から出力される大電圧のスイッチングパルスとともに減衰されて、デルタシグマ変調回路4にフィードバックされる。

【0080】

したがって、デルタシグマ変調回路4は、スイッチングノイズの影響を殆ど受けることなく動作することができる。

【0081】

また、分岐点14aの位置を移動させることにより、分岐点14aから定電圧スイッチング回路5までの距離と、分岐点14aから減衰調整器7までの距離を等しくすることが可能となる。

10

【0082】

この場合、デジタル回路用アース14の接地点から、定電圧スイッチング回路5までの距離と、減衰調整器7までの距離とが等しくなる。したがって、デジタル回路用アース14における、接地点から定電圧スイッチング回路5までの部分に重畳する外来ノイズと、接地点から減衰調整器7までの部分に重畳する外来ノイズとが等しくなる。

【0083】

これにより、定電圧スイッチング回路5における電位の基準と、減衰調整器7における電位の基準とをほぼ同じものとすることができる。

20

【0084】

それゆえ、スイッチングノイズの電位の基準と、減衰調整器7の電位の基準とを同一とし、より効率よくスイッチングノイズを減衰調整器7により減衰してデルタシグマ変調回路4にフィードバックすることができる。

【0085】

このように、本実施の形態のスイッチング増幅器1では、デルタシグマ変調回路4におけるオペアンプ群を接地するアナログ回路用アース10と、定電圧スイッチング回路5を接地するデジタル回路用アース11(12, 14)とを備え、アナログ回路用アース10とデジタル回路用アース11(12, 14)とは分離して接地されているものである。

【0086】

本実施の形態のスイッチング増幅器1によれば、デルタシグマ変調回路4において入力信号をデルタシグマ変調するとともに量子化し、定電圧スイッチング回路5にデジタル信号を出力する。

30

【0087】

そして、定電圧スイッチング回路5において、上記のデジタル信号に基づいて電源電圧をスイッチングする。ここで、電源電圧は高電圧であるため、電源電圧をスイッチングすることにより高調波のスイッチングノイズが発生する。

【0088】

このように発生する高調波のスイッチングノイズの影響により、デルタシグマ変調回路4内のオペアンプ群の接地点における基準電位が変化する場合がある。

40

【0089】

そこで、本実施の形態のスイッチング増幅器1では、特に、デルタシグマ変調回路におけるオペアンプ群を接地するアナログ回路用アース10と、定電圧スイッチング回路5を接地するデジタル回路用アース11(12, 14)とを備え、アナログ回路用アース10とデジタル回路用アース11(12, 14)とを分離して接地している。

【0090】

すなわち、アナログ回路用アース10により設定されるデルタシグマ変調回路4内のオペアンプ群における電位の基準点と、デジタル回路用アース11(12, 14)により設定される定電圧スイッチング回路5における電位の基準点とは、相互に独立したものとなっている。したがって、デルタシグマ変調回路4内のオペアンプ群における電位の基準点

50

は、スイッチングノイズにより変化しない。

【0091】

これにより、デルタシグマ変調回路4内のオペアンプ群は、スイッチングノイズの影響を受けることなく動作することができる。

【0092】

それゆえ、スイッチングノイズの影響を低減し、オーディオ性能を向上することができるスイッチング増幅器1を提供することができる。

【0093】

また、本実施の形態のスイッチング増幅器1においては、デジタル回路用アース11は、デルタシグマ変調回路4における量子化器と、減衰調整器7と、ローパスフィルタ6とに接続されるように分岐している。

10

【0094】

すなわち、デジタル回路用アース11は、デルタシグマ変調回路4における量子化器と、減衰調整器7と、ローパスフィルタ6とを接地する。

【0095】

すなわち、単一のデジタル回路用アース11により、定電圧スイッチング回路5と、デルタシグマ変調回路4内の量子化器と、減衰調整器7と、ローパスフィルタ6とを接地することができる。

【0096】

これにより、スイッチング増幅器1の配線を簡略化し、低コスト化を図ることができる。

20

【0097】

また、本実施の形態のスイッチング増幅器1は、減衰調整器7を接地するデジタル回路用アース12と、定電圧スイッチング回路5を接地するデジタル回路用アース12とを分離して接地している。

【0098】

すなわち、デジタル回路用アース12により設定される定電圧スイッチング回路5における電位の基準点と、デジタル回路用アース12により設定される減衰調整器7における電位の基準点とは相互に独立したものとなる。

【0099】

これにより、スイッチングノイズが減衰調整器7に影響を与えることを防止することができる。

30

【0100】

また、本実施の形態のスイッチング増幅器1においては、ローパスフィルタ6を接地するデジタル回路用アース12と、定電圧スイッチング回路5を接地するデジタル回路用アース12とは相互に分離して接地されている。

【0101】

すなわち、デジタル回路用アース12により設定される定電圧スイッチング回路5における電位の基準点と、デジタル回路用アース12により設定されるローパスフィルタ6における電位の基準点とは相互に独立したものとなる。

40

【0102】

これにより、スイッチングノイズがローパスフィルタ6に影響を与えることを防止することができる。

【0103】

また、本実施の形態のスイッチング増幅器1は、定電圧スイッチング回路5を接地するデジタル回路用アース14は、減衰調整器7に接続されるように分岐している。

【0104】

すなわち、デジタル回路用アース14は定電圧スイッチング回路5と減衰調整器7とを接続している。すなわち、定電圧スイッチング回路5からのスイッチングノイズは、減衰調整器7により減衰されてデルタシグマ変調回路4にフィードバックされる。

50

## 【0105】

したがって、スイッチングノイズがデルタシグマ変調回路4に与える影響をさらに低減することができる。

## 【0106】

また、本発明のスイッチング増幅器は、入力信号をデルタシグマ変調回路に入力するための入力信号処理回路と、入力信号をデルタシグマ変調するデルタシグマ変調回路と、その変調信号にตอบสนองして電源からの定電圧をスイッチングする定電圧スイッチング回路と、そのスイッチング出力をローパスフィルタによってアナログ変換して出力するローパスフィルタと、そのスイッチング出力を減衰調整する減衰調整器と、その減衰調整したパルス信号を入力信号と差分しデルタシグマ変調回路に入力する加算器とからなり、上記入力信号を効率よく電力増幅する、デルタシグマ変調を用いるスイッチング増幅器において、該デルタシグマ変調回路の回路アースをアナログ回路用アースとデジタル回路用アースに分離するとともに、入力信号処理回路と、デルタシグマ変調回路と、定電圧スイッチング回路と、ローパスフィルタと、減衰調整器の回路アースを纏めた後に、該アナログ回路用アースは入力信号処理回路の回路アースに接続し、該デジタル回路用アースは定電圧スイッチング回路と、ローパスフィルタと、減衰調整器の回路アースに接続する構成であってもよい。

10

## 【0107】

上記の構成によれば、デルタシグマ変調回路や、定電圧スイッチング回路からの大電圧のパルス信号を減衰調整器で減衰調整する。

20

## 【0108】

したがって、入力信号との差分を行う加算器までの帰還信号への高電圧を高周波数でスイッチングする定電圧スイッチング回路からのスイッチングノイズ等の影響を低減し、オーディオ性能を向上することができる。

## 【0109】

また、本発明のスイッチング増幅器は、入力信号をデルタシグマ変調回路に入力するための入力信号処理回路と、入力信号をデルタシグマ変調するデルタシグマ変調回路と、その変調信号にตอบสนองして電源からの定電圧をスイッチングする定電圧スイッチング回路と、そのスイッチング出力をローパスフィルタによってアナログ変換して出力するローパスフィルタと、そのスイッチング出力を減衰調整する減衰調整器と、その減衰調整したパルス信号を入力信号と差分しデルタシグマ変調回路に入力する加算器とからなり、上記入力信号を効率よく電力増幅する、デルタシグマ変調を用いるスイッチング増幅器であって、上記定電圧スイッチング回路と、ローパスフィルタと、減衰調整器との回路アースが分離されている構成であってもよい。

30

## 【0110】

上記の構成によれば、高電圧を高周波数でスイッチングする定電圧スイッチング回路からのスイッチングノイズが、回路アースを経由してローパスフィルタと、定電圧スイッチング回路からの大電圧のパルス信号を減衰調整する減衰調整器に直接影響を与えない。したがって、オーディオ性能を向上することができる。

## 【0111】

また、本発明のスイッチング増幅器は、入力信号をデルタシグマ変調回路に入力するための入力信号処理回路と、入力信号をデルタシグマ変調するデルタシグマ変調回路と、その変調信号にตอบสนองして電源からの定電圧をスイッチングする定電圧スイッチング回路と、そのスイッチング出力をローパスフィルタによってアナログ変換して出力するローパスフィルタと、そのスイッチング出力を減衰調整する減衰調整器と、その減衰調整したパルス信号を入力信号と差分しデルタシグマ変調回路に入力する加算器とからなり、上記入力信号を効率よく電力増幅する、デルタシグマ変調を用いるスイッチング増幅器であって、上記定電圧スイッチング回路と減衰調整器の回路アースが共通化されている構成であってもよい。

40

## 【0112】

50

上記の構成によれば、高電圧を高周波数でスイッチングする定電圧スイッチング回路からのスイッチングノイズが、回路アースを経由して減衰調整器に入り、上記定電圧スイッチング回路からの大電圧パルス信号と共に減衰調整されて、デルタシグマ変調回路に帰還されるので、高電圧を高周波数でスイッチングする定電圧スイッチング回路からのスイッチングノイズの影響をキャンセルできる。したがって、オーディオ性能を向上することができる。

【0113】

【実施例】

本発明におけるスイッチング増幅器のオーディオ性能について評価を行ったので説明する。

10

【0114】

すなわち、本実施例においては、本実施の形態のスイッチング増幅器1について、無入力信号時、デルタシグマ変調回路4からの1ビット信号により、 $\pm 3.2$  Vの定電圧をスイッチングし、ローパスフィルタ6によりアナログ復調されて出力されるスイッチング増幅器1の出力残留ノイズを、FFT解析した。

【0115】

なお、サンプリング周波数は5.6448 MHzであり、ローパスフィルタ6としてカットオフ周波数100 kHzの4次バターワース型のものを用い、FFT解析は50 Hz ~ 96 kHz帯域で行った。また、バターワース型フィルタとは、一般的に信号通過域のゲインが最も平坦になるフィルタで、遮断周波数における傾斜が小さいフィルタである。

20

【0116】

その結果、図4に示すように、20 kHz以下の可聴帯域において、-96 dBV以下のノイズフロアが検出された。

【0117】

これに対し、図5には従来のスイッチング増幅器100のノイズ性能を示す。従来のスイッチング増幅器100についても、本実施の形態のスイッチング増幅器1と同様に、無入力信号時においてサンプリング周波数5.6448 MHzとし、デルタシグマ変調回路400からの1ビット信号により、 $\pm 3.2$  Vの定電圧をスイッチングし、カットオフ周波数100 kHzで4次バターワース型のローパスフィルタ600によりアナログ復調されて出力されるスイッチング増幅器100の出力残留ノイズを、50 Hz ~ 96 kHz帯域でFFT解析した。

30

【0118】

その結果、図5に示すように、20 kHz以下の可聴帯域において、-82 dBV以下のノイズフロアが検出された。

【0119】

すなわち、20 kHz以下の可聴帯域内において、本実施の形態のスイッチング増幅器1により、従来のスイッチング増幅器100から残留ノイズが約15 dB低減された。

【0120】

【発明の効果】

本発明のスイッチング増幅器は、以上のように、上記デルタシグマ変調回路においてアナログ信号を取り扱う回路を接地する第1のアースと、上記定電圧スイッチング回路を接地する第2のアースとを備え、上記第1のアースと上記第2のアースとは分離して接地されているものである。

40

【0121】

すなわち、第1のアースにより設定されるデルタシグマ変調回路内のアナログ回路における電位の基準点と、第2のアースにより設定される定電圧スイッチング回路における電位の基準点とは、相互に独立したものとなっている。したがって、デルタシグマ変調回路内のアナログ回路における電位の基準点は、スイッチングノイズにより変化しない。

【0122】

それゆえ、スイッチングノイズの影響を低減し、オーディオ性能を向上することができ

50

るスイッチング増幅器を提供することができるという効果を奏する。

【0123】

また、本発明のスイッチング増幅器は、以上のように、上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、上記スイッチングパルスの高周波成分を除去するローパスフィルタとをさらに備え、上記第2のアースは、上記デルタシグマ変調回路においてデジタル信号を取り扱う回路と、上記減衰調整器と、上記ローパスフィルタとに接続されるように分岐しているものである。

【0124】

すなわち、単一の第2のアースにより、定電圧スイッチング回路と、デルタシグマ変調回路内のデジタル回路と、減衰調整器と、ローパスフィルタとを接地することができる。

10

【0125】

それゆえ、スイッチング増幅器の配線を簡略化し、低コスト化を図ることができるという効果を奏する。

【0126】

また、本発明のスイッチング増幅器は、以上のように、上記スイッチングパルスを減衰して上記デルタシグマ変調回路に帰還させる減衰調整器と、上記減衰調整器を接地する第3のアースとを備え、上記第2のアースと、上記第3のアースとは分離して接地されているものである。

【0127】

すなわち、第2のアースにより設定される定電圧スイッチング回路における電位の基準点と、第3のアースにより設定される減衰調整器における電位の基準点とは相互に独立したものとなる。

20

【0128】

それゆえ、スイッチングノイズが減衰調整器に影響を与えることを防止することができるという効果を奏する。

【0129】

また、本発明のスイッチング増幅器は、以上のように、上記スイッチングパルスの高周波成分を除去するローパスフィルタと、上記ローパスフィルタを接地する第4のアースとを備え、上記第2のアースと、上記第4のアースとは相互に分離して接地されているものである。

30

【0130】

すなわち、第2のアースにより設定される定電圧スイッチング回路における電位の基準点と、第4のアースにより設定されるローパスフィルタにおける電位の基準点とは相互に独立したものとなる。

【0131】

それゆえ、スイッチングノイズがローパスフィルタに影響を与えることを防止することができるという効果を奏する。

【0132】

また、本発明のスイッチング増幅器は、以上のように、上記スイッチングパルスを減衰して上記デルタシグマ変調回路にフィードバックする減衰調整器をさらに備え、上記第2のアースは、上記減衰調整器に接続されるように分岐しているものである。

40

【0133】

すなわち、定電圧スイッチング回路からのスイッチングノイズは、減衰調整器により減衰されてデルタシグマ変調回路にフィードバックされる。

【0134】

それゆえ、スイッチングノイズがデルタシグマ変調回路に与える影響をさらに低減することができるという効果を奏する。

【図面の簡単な説明】

【図1】 本発明におけるスイッチング増幅器の実施の一形態の電氣的構成を示すブロック図である。

50

【図2】 本発明におけるスイッチング増幅器の他の実施の形態の電氣的構成を示すブロック図である。

【図3】 本発明におけるスイッチング増幅器のさらに他の実施の形態の電氣的構成を示すブロック図である。

【図4】 本発明におけるスイッチング増幅器のオーディオ性能を示すグラフである。

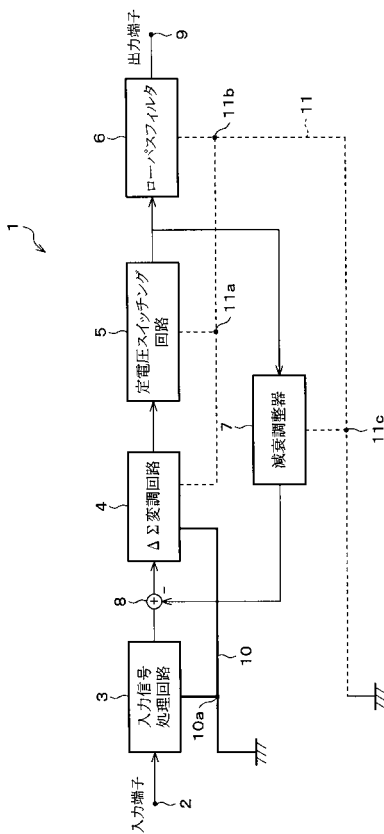
【図5】 従来のスイッチング増幅器のオーディオ性能を示すグラフである。

【図6】 従来のスイッチング増幅器の電氣的構成を示すブロック図である。

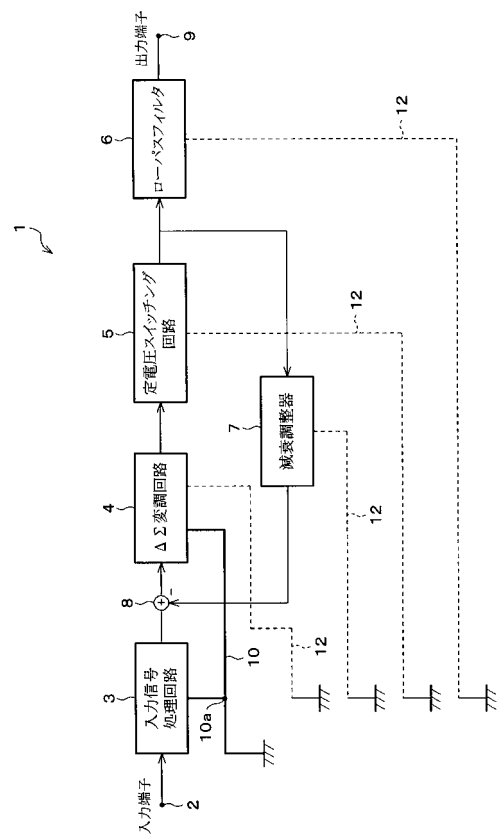
【符号の説明】

- 1     スイッチング増幅器
- 4     デルタシグマ変調回路
- 5     定電圧スイッチング回路
- 6     ローパスフィルタ
- 7     減衰調整器
- 10    アナログ回路用アース（第1のアース）
- 11    デジタル回路用アース（第2のアース）
- 12    デジタル回路用アース（第2のアース、第3のアース、第4のアース）
- 14    デジタル回路用アース（第2のアース）

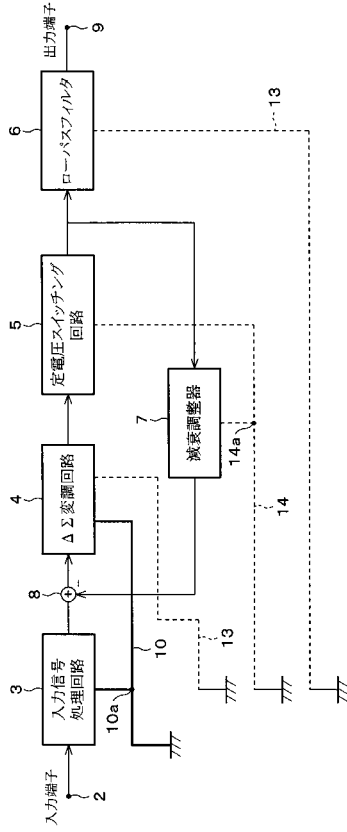
【図1】



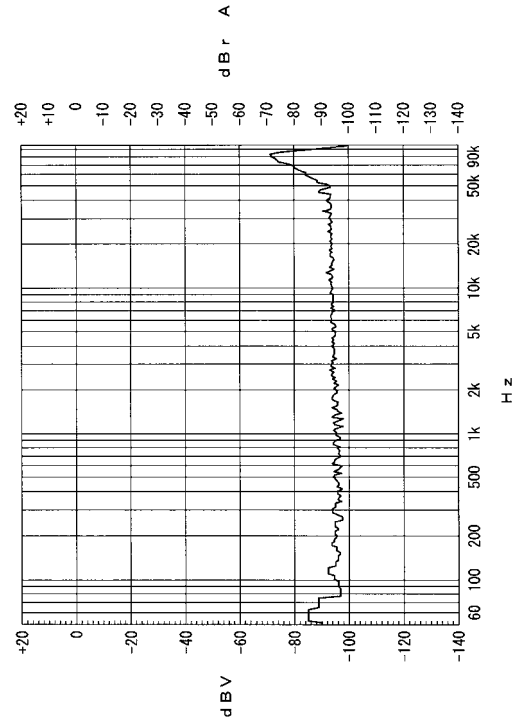
【図2】



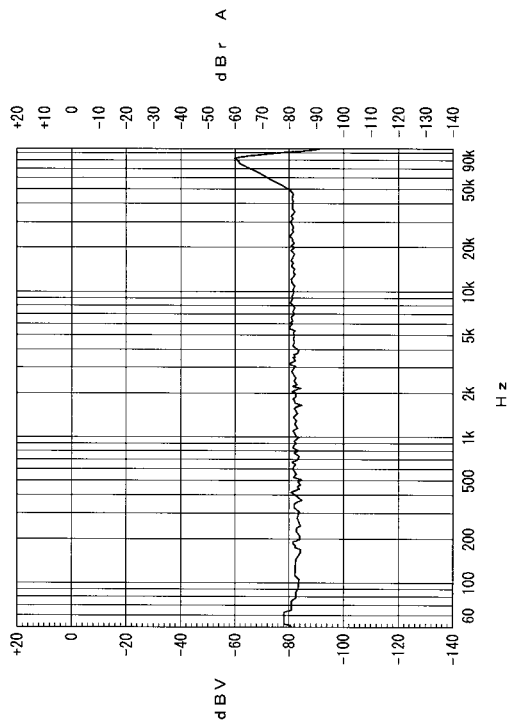
【 図 3 】



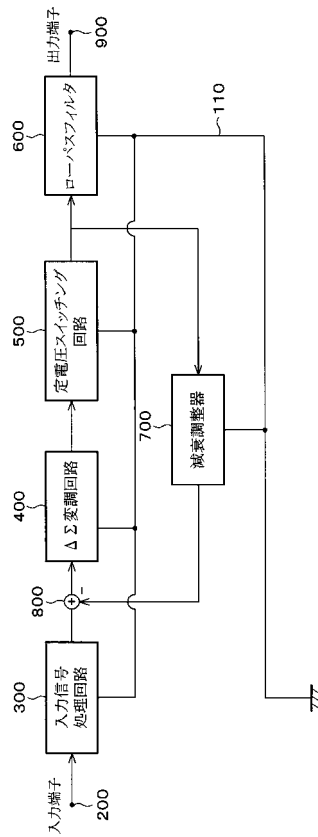
【 図 4 】



【 図 5 】



【 図 6 】





フロントページの続き

(56)参考文献 特開平11-031928(JP,A)  
特開2001-024156(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H03F 1/00-3/45,3/50-3/52,3/62-3-64,3/68-3/72  
H03M 1/08,3/02