



(12) 发明专利

(10) 授权公告号 CN 108021867 B

(45) 授权公告日 2022. 10. 04

(21) 申请号 201711074850.6

(22) 申请日 2017.11.03

(65) 同一申请的已公布的文献号
申请公布号 CN 108021867 A

(43) 申请公布日 2018.05.11

(30) 优先权数据
15/343141 2016.11.03 US

(73) 专利权人 奥普蒂兹公司
地址 美国加利福尼亚州

(72) 发明人 V. 奥加涅相

(74) 专利代理机构 中国专利代理(香港)有限公司 72001
专利代理师 吕传奇 郑冀之

(51) Int. Cl.

G06V 40/13 (2022.01)

(56) 对比文件

王军峰. 谐振型无源无线温度传感器硬件系统研究.《中国优秀硕士学位论文全文数据库(信息科技辑)》.2005,(第01期),I140-133.

审查员 孙尧

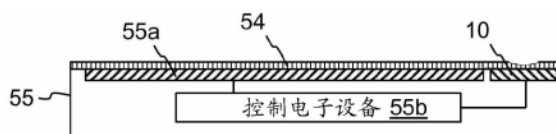
权利要求书2页 说明书6页 附图24页

(54) 发明名称

屏幕下方传感器组件

(57) 摘要

本发明涉及用于诸如手机的电子设备中的传感器。公开了传感器组件,其包括硅衬底和整体地形成在硅衬底顶面上或硅衬底顶面中的传感器。在衬底顶面处形成并且电耦合到传感器的接合焊盘。形成在顶面中并且朝向但不到达衬底底面延伸的沟槽。导电第一迹线,每个导电第一迹线从接合焊盘中的一个并且向下延伸到沟槽中。形成在硅衬底的底面中并且朝向到但不到达顶面延伸的一个或多个孔。一个或多个孔以暴露导电第一迹线的方式在沟槽的底部处终止。导电第二迹线,每个导电第二迹线从沟槽的底部处的导电第一迹线中的一个沿着该一个或多个孔的侧壁以及沿着硅衬底的底面延伸。



1. 一种传感器组件,包括:

具有相对的顶面和底面的硅衬底;

整体地形成在硅衬底的顶面上或硅衬底的顶面中的传感器;

在硅衬底的顶面处形成并且电耦合到传感器的多个接合焊盘;

形成在硅衬底的顶面中并且朝向但不到达底面延伸的沟槽;

多个导电第一迹线,每个导电第一迹线从接合焊盘中的一个沿着硅衬底的顶面,沿着沟槽的侧壁并且沿着沟槽的底部延伸;

形成在硅衬底的底面中并且朝向到但不到达顶面延伸的多个孔,其中所述多个孔以暴露多个导电第一迹线的方式在沟槽的底部处终止;

多个导电第二迹线,每个导电第二迹线从沟槽的底部处的导电第一迹线中的一个沿着所述孔中的一个孔的侧壁以及沿着硅衬底的底面延伸,其中所述多个孔是分离的孔,所述分离的孔中的每个孔仅具有在其中延伸的导电第二迹线中的一个;

直接设置在所述传感器上方且不是设置在所述第一迹线上方的保护材料层;以及

直接设置在所述保护材料层上方且设置在所述第一迹线上方的保护衬底;

其中:

多个导电第一迹线与硅衬底的顶面和沟槽的侧壁绝缘;以及

多个导电第二迹线与硅衬底的底面和多个孔的侧壁绝缘。

2. 根据权利要求1所述的传感器组件,还包括:

填充沟槽并为沟槽底部处的导电第一迹线提供支撑的封装材料。

3. 根据权利要求1所述的传感器组件,还包括:

多个互连件,每个互连件被电连接到设置在底面上方的导电第二迹线中的一个的一部分。

4. 根据权利要求3所述的传感器组件,还包括:

具有多个第二接合焊盘的印刷电路板,其中所述多个互连件中的每个被电连接到所述第二接合焊盘中的一个。

5. 一种手机,包括:

前屏幕;

设置在前屏幕下方并且可通过该前屏幕观看的视觉显示器;

设置在前屏幕的区域下方并感测该前屏幕的区域的传感器组件,其中所述传感器组件包括:具有相对的顶面和底面的硅衬底,

整体地形成在硅衬底的顶面上或硅衬底的顶面中的传感器,

在硅衬底的顶面处形成并且电耦合到传感器的多个接合焊盘,

形成在硅衬底的顶面中并且朝向但不到达底面延伸的沟槽,

多个导电第一迹线,每个导电第一迹线从接合焊盘中的一个沿着硅衬底的顶面,沿着沟槽的侧壁并且沿着沟槽的底部延伸,

形成在硅衬底的底面中并且朝向到但不到达顶面延伸的多个孔,其中所述多个孔以暴露多个导电第一迹线的方式在沟槽的底部处终止,

多个导电第二迹线,每个导电第二迹线从沟槽的底部处的导电第一迹线中的一个沿着所述孔中的一个孔的侧壁以及沿着硅衬底的底面延伸,其中所述多个孔是分离的孔,所述

分离的孔中的每个孔仅具有在其中延伸的导电第二迹线中的一个；

直接设置在所述传感器上且不是设置在所述第一迹线上方的保护材料层,其中所述前屏幕直接设置在所述保护材料层上且设置在所述第一迹线上方；

其中：

多个导电第一迹线与硅衬底的顶面和沟槽的侧壁绝缘；以及
多个导电第二迹线与硅衬底的底面和多个孔的侧壁绝缘；以及
电连接到传感器组件和视觉显示器的控制电子设备。

6. 根据权利要求5所述的手机,还包括：

填充沟槽并为沟槽底部处的导电第一迹线提供支撑的封装材料。

7. 根据权利要求5所述的手机,其中所述前屏幕包括在所述传感器组件上方具有凹陷部分的顶面。

8. 根据权利要求5所述的手机,其中所述前屏幕包括底面,并且所述视觉显示器和所述传感器组件安装到所述前屏幕的底面。

9. 根据权利要求5所述的手机,其中所述传感器组件还包括：

多个互连件,每个互连件被电连接到设置在底面上方的导电第二迹线中的一个的一部分。

10. 根据权利要求9所述的手机,其中所述传感器组件还包括：

具有多个第二接合焊盘的印刷电路板,其中所述多个互连件中的每个被电连接到所述第二接合焊盘中的一个。

屏幕下方传感器组件

技术领域

[0001] 本发明涉及用于诸如手机的电子设备中的传感器。

背景技术

[0002] 电子设备,特别是移动电子设备,正变得越来越普遍。在这些设备中处理的数据在数量和灵敏度两者都在增长。需要一个优越的安全设备来保护用户免受潜在的伤害。新颖的安全设备必须在精度,形状因数和可用性方面表现出色。

[0003] 传统的指纹传感器设备是已知的。参见例如美国专利8,358,816。这样的设备使用线性光传感器来捕获用户的指纹。如果捕获的指纹与用户的指纹匹配,则授予对电子设备的访问。然而,线性光传感器可能被黑客攻击,从而使其成为弱安全设备。例如,可以简单地在一张纸上打印出指纹并将其通过传感器传递。线性传感器不能在假的纸副本和真实的手指之间进行任何区分。线性传感器要求用户进行滑动移动。滑动必须精确和定位良好,因此使其有时难以使用。该设备的封装通常不具有足够小的形状因数和有效的设备集成设计。封装通常体积庞大,并且通常需要特别设计的具有窗口的设备盖。

发明内容

[0004] 上述问题和需要通过这样的传感器组件解决,该传感器组件包括:具有相对的顶面和底面的硅衬底;整体地形成在硅衬底的顶面上或硅衬底的顶面中的传感器;在硅衬底的顶面处形成并且电耦合到传感器的多个接合焊盘;形成在硅衬底的顶面中并且朝向但不到达底面延伸的沟槽;多个导电第一迹线,每个导电第一迹线从接合焊盘中的一个沿着硅衬底的顶面,沿着沟槽的侧壁并且沿着沟槽的底部延伸;形成在硅衬底的底面中并且朝向到但不到达顶面延伸的一个或多个孔,其中一个或多个孔以暴露多个导电第一迹线的方式在沟槽的底部处终止;以及多个导电第二迹线,每个导电第二迹线从沟槽的底部处的导电第一迹线中的一个沿着该一个或多个孔的侧壁以及沿着硅衬底的底面延伸。

[0005] 一种手机,其包括:前屏幕;设置在前屏幕下方并且可通过该前屏幕观看的视觉显示器;设置在前屏幕的区域下方并感测该前屏幕的区域的传感器组件;以及电连接到传感器组件和视觉显示器的控制电子设备。传感器组件包括:具有相对的顶面和底面的硅衬底;整体地形成在硅衬底的顶面上或硅衬底的顶面中的传感器;在硅衬底的顶面处形成并且电耦合到传感器的多个接合焊盘;形成在硅衬底的顶面中并且朝向但不到达底面延伸的沟槽;多个导电第一迹线,每个导电第一迹线从接合焊盘中的一个沿着硅衬底的顶面,沿着沟槽的侧壁并且沿着沟槽的底部延伸;形成在硅衬底的底面中并且朝向到但不到达顶面延伸的一个或多个孔,其中一个或多个孔以暴露多个导电第一迹线的方式在沟槽的底部处终止;以及多个导电第二迹线,每个导电第二迹线从沟槽的底部处的导电第一迹线中的一个沿着该一个或多个孔的侧壁以及沿着硅衬底的底面延伸。

[0006] 传感器组件,包括:具有相对的顶面和底面的硅衬底;整体地形成在硅衬底的顶面上或硅衬底的顶面中的传感器;在硅衬底的顶面处形成并且电耦合到传感器的多个第一接

合焊盘；在顶面和底面之间延伸的沟槽；跨越底面处的沟槽延伸的多个第二接合焊盘；以及多个导线，每个导线从第一接合焊盘中的一个延伸到沟槽中，并延伸到第二接合焊盘中的一个；以及多个导电迹线，每个导电迹线从第二接合焊盘中的一个并沿着硅衬底的底面延伸。

[0007] 一种形成传感器组件的方法，包括：提供传感器管芯（该传感器管芯具有：具有相对的顶面和底面的硅衬底；整体地形成在硅衬底的顶面上或硅衬底的顶面中的传感器；以及在硅衬底的顶面处形成并且电耦合到传感器的多个第一接合焊盘）；在所述硅衬底的所述顶面中形成沟槽，所述沟槽朝向但不到达所述底面延伸；在所述沟槽的底部处形成第二接合焊盘；在第一接合焊盘和第二接合焊盘之间连接多个导线；用绝缘材料填充沟槽；使硅衬底的底面凹陷以暴露第二接合焊盘；以及形成多个导电迹线，每个导电迹线从第二接合焊盘中的一个并沿着硅衬底的底面延伸。

[0008] 通过阅读说明书，权利要求和附图，本发明的其他目的和特征将变得显而易见。

附图说明

[0009] 图1A-1E是图示出形成本发明的传感器组件的步骤的顶视图。

[0010] 图2A-2M是图示出形成本发明的传感器组件的步骤的侧截面视图。

[0011] 图3A是手机前屏幕的顶视图。

[0012] 图3B是手机的侧截面主视图。

[0013] 图4A-4F是图示出形成本发明的传感器组件的替代实施例的步骤的侧截面视图。

具体实施方式

[0014] 本发明涉及生物特征识别（指纹）传感器，指纹传感器的封装以及这种设备的集成。本发明使用诸如电容，电磁，以及红外和光子感测的感觉技术，使用一系列感觉设备来实现指纹的最佳读取。本发明还包括超薄封装和设备集成，其中传感器可以直接设置在手持设备的顶部屏幕下面，用于指纹识别和认证。

[0015] 图1A-1E和图2A-2M图示出了形成本发明的封装的传感器组件的步骤。该过程开始于提供如图1A（顶视图）和2A（侧截面视图）中所示的示出的传感器组件10。传感器组件10包括硅衬底12以及传感器14，用于传感器14的支撑电路16，电连接到传感器14和/或电路16（用于芯片外信号）的接合焊盘18和电介质层20，所有都形成在衬底12的顶面处或形成在衬底12的顶面中。传感器14构成传感器组件10的活动区域，并且可以是任何类型的传感器，诸如电容式传感器，电磁传感器，超声传感器，温度传感器，压力传感器和/或光子传感器。传感器14优选地包括不同类型的多个传感器，该多个传感器并排放置，放置在另一个的顶部上，或交错放置。例如，可以使用光子传感器来检测通过传感器14传递的来自手指的指纹信息，同时可以使用上面列出的一个或多个其他类型的传感器来确认光学感测的指纹源自真实的手指而不是源自一些打印的或其他假的介质。其他一个或多个传感器还可以帮助捕获和/或确认感测到的指纹数据。应当理解，虽然图1A和图2A中仅示出了一个传感器组件10，但是存在单个晶片衬底12上形成的多个这样的组件。

[0016] 在两个相邻的传感器组件10的接合焊盘18之间的衬底12的区域中，沟槽22穿过电介质层20形成并进入衬底12的顶面中。沟槽22可以使用光刻过程和各向异性干蚀刻过程形

成以蚀刻穿过电介质层20并进入硅衬底12中。机械锯切或任何其他机械研磨过程也可以用于形成沟槽22。在相邻的传感器组件之间可以存在两个沟槽,如图1B和图2B中所示,其中一个沟槽22位于切割线24的任一侧,晶片将沿着该切割线切割。或者,可以存在如图1C和图2C中所示的跨越切割线24延伸的单个沟槽22。沟槽22可以具有所示的垂直侧壁或倾斜的侧壁。沟槽22可以如所示的形成在传感器14的两个相对侧上或形成在传感器14的所有四侧上。优选地,沟槽22的长度小于传感器14和接合焊盘18的相应长度。

[0017] 绝缘材料26随机(或伪随机地)沉积在结构上,除了接合焊盘18和传感器14上方的区域。绝缘材料26可以是例如二氧化硅或氮化硅。优选地,绝缘材料26是具有厚度为至少 $0.5\mu\text{m}$ 的二氧化硅。绝缘材料26可以通过等离子体增强化学气相沉积(PECVD)或(一个或多个)任何另一合适的沉积方法形成,随后进行光刻过程和蚀刻以去除接合焊盘18和传感器14上方的绝缘材料的部分。本领域公知的诸如铝合金,铜/钛或任何其他导电材料的导电材料在该结构(优选通过溅射沉积的铝)上方形成,然后除了电迹线28和其接合焊盘之外使用光刻和蚀刻过程选择性地去除。每个迹线28沿着绝缘材料26从接合焊盘18中的一个延伸并且沿着沟槽22中的一个的侧壁向下延伸,并且终止在沟槽22的底部处的接合焊盘30中,如图1D和图2D中所示。

[0018] 电介质(绝缘)封装材料32可随机(或伪随机地)沉积在包括沟槽22中的结构上,同时使传感器14暴露,如图1E和图2E中所示。电介质材料32可以是二氧化硅,氮化硅,可光成像的聚合物,环氧树脂或其他合适的材料。优选地,电介质材料32由可光成像的聚合物制成。可光成像材料沉积方法可以是旋涂和/或喷涂或(一个或多个)任何另一合适的沉积方法,然后使用光刻和蚀刻过程选择性去除以暴露传感器14。封装材料32将用作迹线28和接合焊盘30在沟槽22的底部处的支撑层。

[0019] 传感器14可以由透明/半透明衬底和/或由传感器14上方的保护膜涂层保护。保护材料34可以随机(或伪随机地)沉积在整个表面上并选择性地去除,使得其覆盖传感器14,如图2F中所示。保护材料34可以是二氧化硅或氮化硅或任何合适的聚合物材料。优选地,保护材料34由至少 $0.5\mu\text{m}$ 的二氧化硅和氮化硅制成,通过物理气相沉积(PVD)或(一个或多个)任何另一合适的沉积方法沉积。或者,传感器14可以由半透明或透明衬底36保护,半透明或透明衬底36使用粘合剂环氧树脂材料接合到传感器活动侧,如图2G中所示。可以使用晶片压力接合或旋转接合设备执行接合。如图2H中所示,传感器14可以由保护材料34和衬底36两者保护。

[0020] 可以通过机械研磨,化学机械抛光(CMP),湿蚀刻,大气下游等离子体(ADP),干化学蚀刻(DCE),上述过程的组合或(一个或多个)任何另一合适的硅薄化方法在衬底12的底面上执行硅薄化。衬底12在薄化之后的优选厚度为约150微米。然后将孔(通孔)38形成在衬底12的底面中,每个孔从衬底12的底面延伸到沟槽22中的一个的底部,并且穿过绝缘层26,使得迹线28和/或其接合焊盘30暴露,如图2I中所示。在孔38形成期间和之后,封装材料32将用作迹线28和接合焊盘30在沟槽22的底部处的支撑层。孔38可以通过激光,光刻和蚀刻(等离子体或化学)过程的组合或任何另一合适的方法形成。优选地,对于每个接合焊盘30存在单体孔38。可选地,单个孔38可以以类似于沟槽22的方式包含多个接合焊盘30。

[0021] 绝缘材料40形成在衬底12的底面上,包括在孔38中。绝缘材料40可以是二氧化硅,氮化硅或可光成像的聚合物材料。优选地,绝缘材料40由至少 $0.5\mu\text{m}$ 的二氧化硅制成,通过

物理气相沉积(PVD)或(一个或多个)任何另一合适的沉积方法形成。使用光刻过程和干等离子体蚀刻来将绝缘材料40在孔38中的迹线28或其接合焊盘区域30上方的部分去除。导电层形成在衬底12的底面上,并且使用光刻蚀刻选择性地去除以形成导电迹线42。每个迹线42从迹线28中的一个沿着孔38中的一个的侧壁延伸,并且沿着层40沿着衬底12的底面向外延伸,如图2J中所示。迹线42可以由铝,铜或本领域中公知的(一个或多个)任何其他导电材料形成。可选地,迹线42可以是镀镍/镀金的或镀镍/镀钯/镀金的(镍/钯/金)。

[0022] 封装绝缘层44可以沉积在衬底12和迹线42的整个底面上,并且通过光刻和蚀刻选择性地去除以使迹线42的接触焊盘部分42a暴露。绝缘层44可以是二氧化硅,氮化硅,可光成像的聚合物或环氧树脂。优选地,绝缘层44由可光成像的聚合物制成。互连件46可以形成在接触焊盘部分42a上。互连件46可以是球栅阵列(BGA),连接盘网格阵列(LGA),电镀凸块,粘合剂凸块,螺柱凸块或任何其他合适的互连技术。优选地,互连件46是如图2K中所示的BGA。

[0023] 可以使用机械刀片切割设备,激光切割或任何其他合适的过程来完成部件的晶片级切割/分割,以沿切割线/分割线切割/分割晶片,从而产生单体传感器组件10。传感器组件10可以使用BGA互连件46连接到具有接触焊盘50和迹线或电路52的外部电路48(柔性或刚性衬底/PCB),如图2L中所图示的。或者,在LGA的情况下,可以使用使用各向异性导电膜(ACF)的互连件。

[0024] 传感器组件10可以直接安装到用于其中使用组件10的电子设备的屏幕的下侧。例如,如图2M和图3A-3B中所示,传感器组件10安装到手机55的前屏幕54。屏幕54是诸如塑料,玻璃或本领域中使用的任何其他合适的材料的电介质。屏幕54的光学透明度是优选的,但是可选的。手机55包括前屏幕54,安装到前屏幕54(并且优选地可通过其观看)的视觉显示器55a,安装到前屏幕54的传感器显示器10以及用于响应于来自传感器组件10的信号提供手机功能(本领域中公知的)的控制电子设备55b。屏幕54还可以包括涂层和其他电子设备结构层。可选地,屏幕54可以包括在传感器14正上方的其上表面中的凹陷(凹面)区域56,以增强传感器的灵敏度和/或在其内表面中油墨涂覆。灵敏度由于外部环境和传感器14之间的距离减小而增加。凹陷区域56可以通过蚀刻,机械研磨或用于特定覆盖衬底54的任何其他合适的方法形成。凹陷深度可以达到屏幕厚度的50%。传感器组件10可以被拾取并放置在覆盖衬底54的背侧上。粘合剂层可以通过热,压力,化学试剂或任何其他合适的方法来激活。

[0025] 图2M和图3A-3B中所示的封装传感器具有许多优点。首先,传感器组件10直接安装到手机前屏幕54,而不需要屏幕54中的任何特殊的窗口或突起。其次,迹线28将传感器信号从具有最小添加厚度的衬底的顶面上的接合焊盘18载送出去。衬底12的顶面上方的最小结构(绝缘20,26和32以及迹线28)意指传感器14与屏幕54之间的距离,并且因此在屏幕54的表面处被检测到的传感器14和手指之间的距离最小(对于最大传感器性能而言)。衬底12的厚度可以被最小化,因为迹线28和42延伸穿过衬底12。将传感器信号路由到衬底12的底侧,通过互连件46提供到外部PCB的方便且可靠的电连接。

[0026] 图4A-4F图示出了使用导线代替迹线以电连接到传感器组件10的接合焊盘18的替代实施例的形成。该过程以图2B中所示的结构开始。代替形成向下延伸到沟槽22中并形成接触焊盘30的迹线28,接触焊盘30形成在沟槽22的底部处,没有从沟槽22延伸出的任何迹

线,如图4A中所示。然后在传感器14上方形成保护材料34,如上所述。然后使用导线接合过程来附接每个在接合焊盘18中的一个和接合焊盘30中的一个之间(并且在其间提供电连接)延伸的导线60,如图4B中所示。

[0027] 电介质封装材料32然后如上所讨论的那样形成,其覆盖导线60但使传感器14暴露,如图4C中所示。然后通过使硅衬底12的底面凹陷直到接合焊盘30从底部暴露(以及去除绝缘层26)来将衬底12薄化。该底面凹陷可以通过施加到衬底12的底面的机械研磨,化学机械抛光(CMP),湿蚀刻,大气下游等离子体(ADP),干化学蚀刻(DCE)或上述过程的组合或(一个或多个)任何另一合适的硅薄化方法来完成。绝缘材料层62沉积在衬底12的底面上。衬底12的整个底面或仅其部分可以被凹陷。绝缘层62可以是二氧化硅,氮化硅或可光成像的聚合物材料。优选地,绝缘层62由至少0.5 μm 的由物理气相沉积(PVD)或(一个或多个)任何另一合适的沉积方法形成的二氧化硅制成。使用光刻过程和干等离子体蚀刻来去除绝缘层62在接合焊盘30上方的部分,如图4D中所示。

[0028] 在衬底12的底面上形成导电材料层,诸如铝,铜或任何其他导电材料。诸如铝的金属材料是优选的,并且可以通过溅射过程沉积。然后使用光刻过程和蚀刻选择性地去除导电材料,留下其迹线64,使得每个迹线从接合焊盘30中的一个并且在绝缘层62上沿着衬底12的底面延伸。可选地,迹线64可以是镀镍/镀钯/镀金的。电介质封装绝缘层66沉积在衬底12的底面上方,包括在迹线64上。层66的选定部分被去除(例如通过光刻和蚀刻)以暴露构成接合焊盘64a的迹线64的部分。电介质层66可以是二氧化硅,氮化硅,可光成像的聚合物,环氧树脂等。优选地,电介质层66由可光成像的聚合物制成。可光成像材料沉积方法可以是旋涂和/或喷涂,(一个或多个)任何另一合适的沉积方法。如图4E中所示,在接合焊盘64a上形成诸如球栅阵列(BGA)的互连件68。互连件可以替代为LGA,电镀凸块,粘合剂凸块,螺柱凸块或任何其他合适的互连方法。模板印刷或球形放置技术可用于球栅阵列形成。然后如上所述将结构分割并安装到外部PCB 48和前屏幕54,从而产生图4F中所示的最终结构。

[0029] 应当理解,本发明不限于上述并且在本文中图示出的(一个或多个)实施例,而是包括落在任何权利要求的范围内的任何和所有变型。例如,本文中对本发明的参考并不旨在限制任何权利要求或权利要求项的范围,而是仅仅参考可被权利要求中的一个或多个覆盖的一个或多个特征。上述材料,过程和数值示例仅是示例性的,并且不应被视为限制权利要求。此外,如根据权利要求和说明书显而易见的,并不是所有的方法步骤都需要以所示或所要求保护的精确顺序执行,而是以允许正确形成封装传感器组件的任何顺序执行。单一材料层可以被形成多个这种或类似材料层,反之亦然。最后,如本文所使用的术语“形成”和“形成的”应包括材料沉积,材料生长或提供所公开或要求保护的材料所采用的任何其他技术。

[0030] 应当注意,如本文所使用的,术语“在……上方”和“在……上”两者包含地包括“直接在……上”(在其间不设置中间材料,元件或空间)和“间接在……上”(在其间设置中间材料,元件或空间)。同样,术语“相邻”包括“直接相邻”(在其间不设置中间材料,元件或空间)和“间接相邻”(在其间设置中间材料,元件或空间)。“安装到”包括“直接安装到”(在其间不设置中间材料,元件或空间)和“间接安装到”(在其间设置中间材料,元件或空间),以及“电耦合”包括“直接电耦合到”(在其间不存在将元件电连接在一起的中间材料或元件)和“间接地电耦合到”(在其间存在将元件电连接在一起的中间材料或元件)。例如,在“衬底上方”

形成元件可以包括直接在衬底上形成元件,其中其间不存在中间材料/元件,以及在衬底上间接地形成元件,其中其间存在一个或多个中间材料/元件。

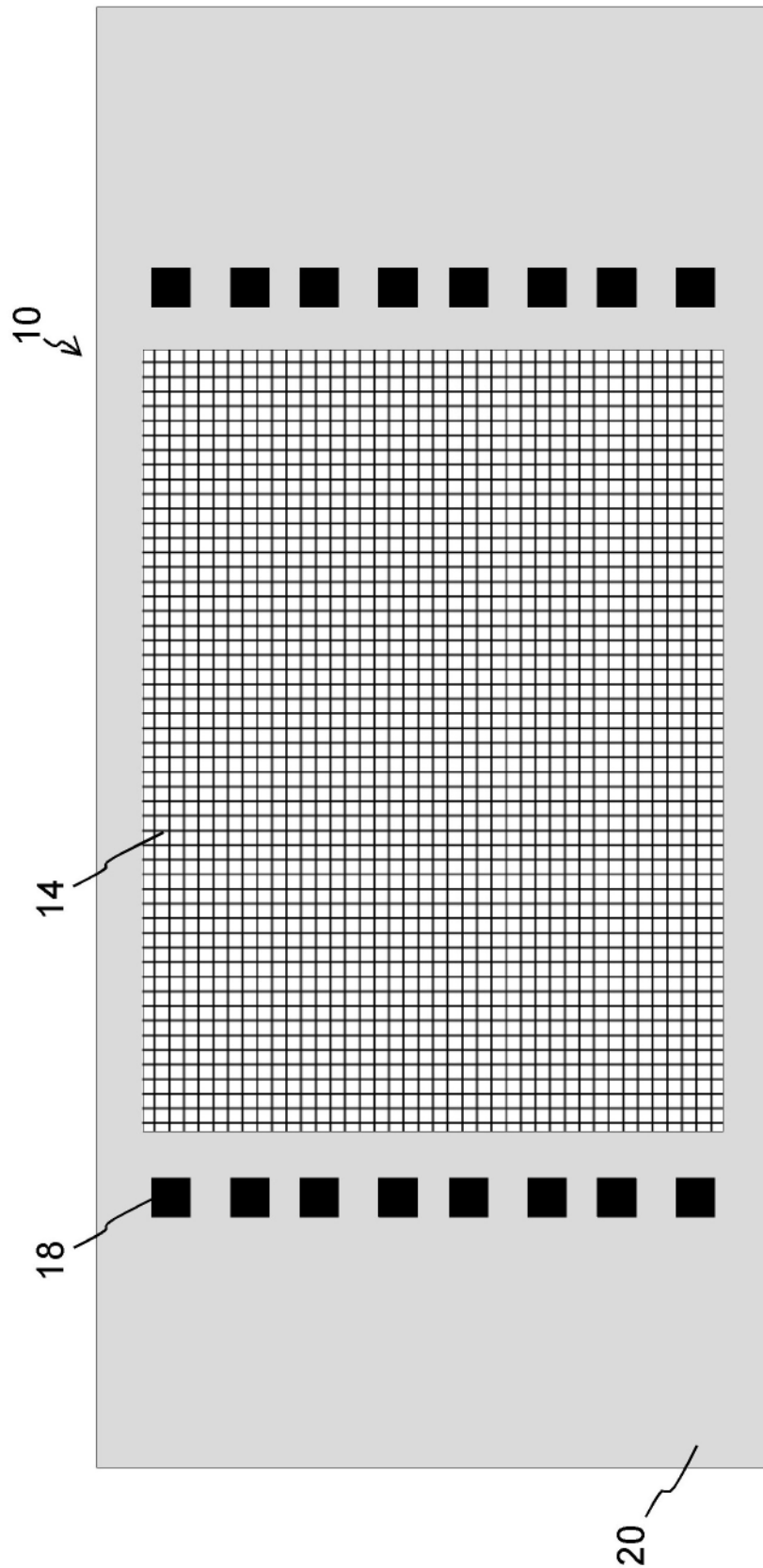


图 1A

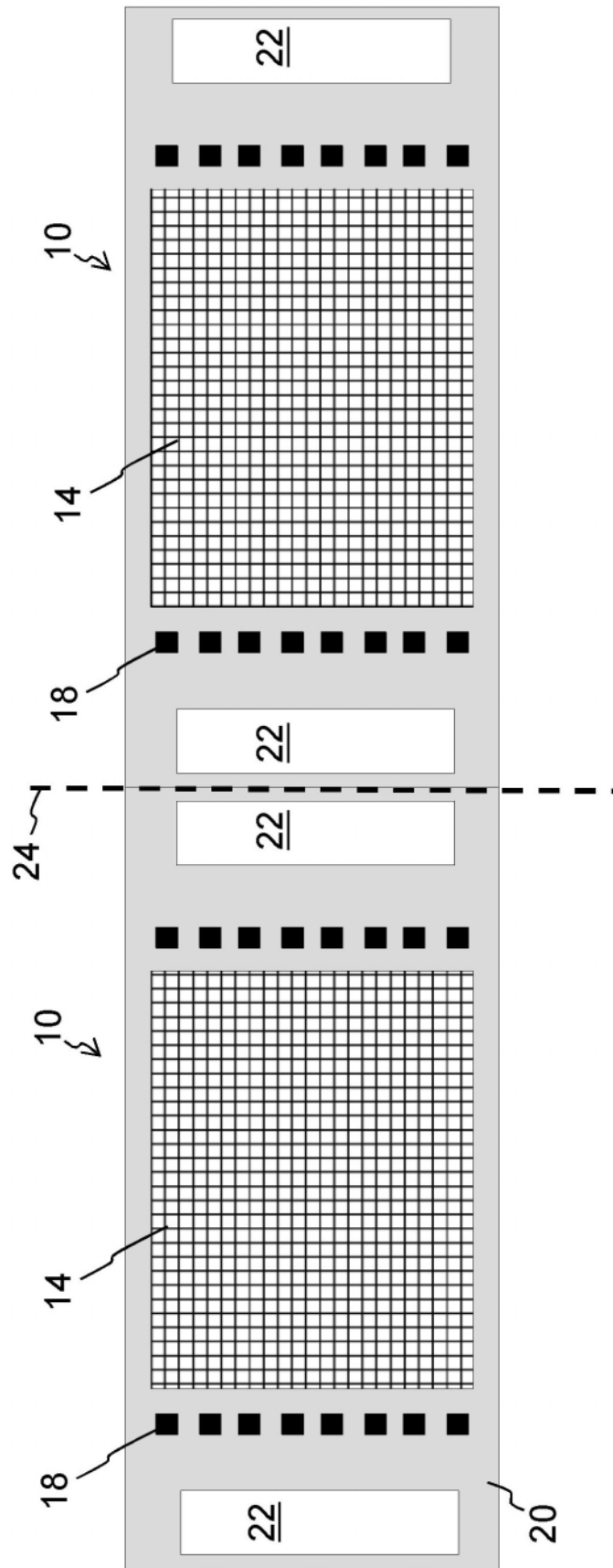


图 1B

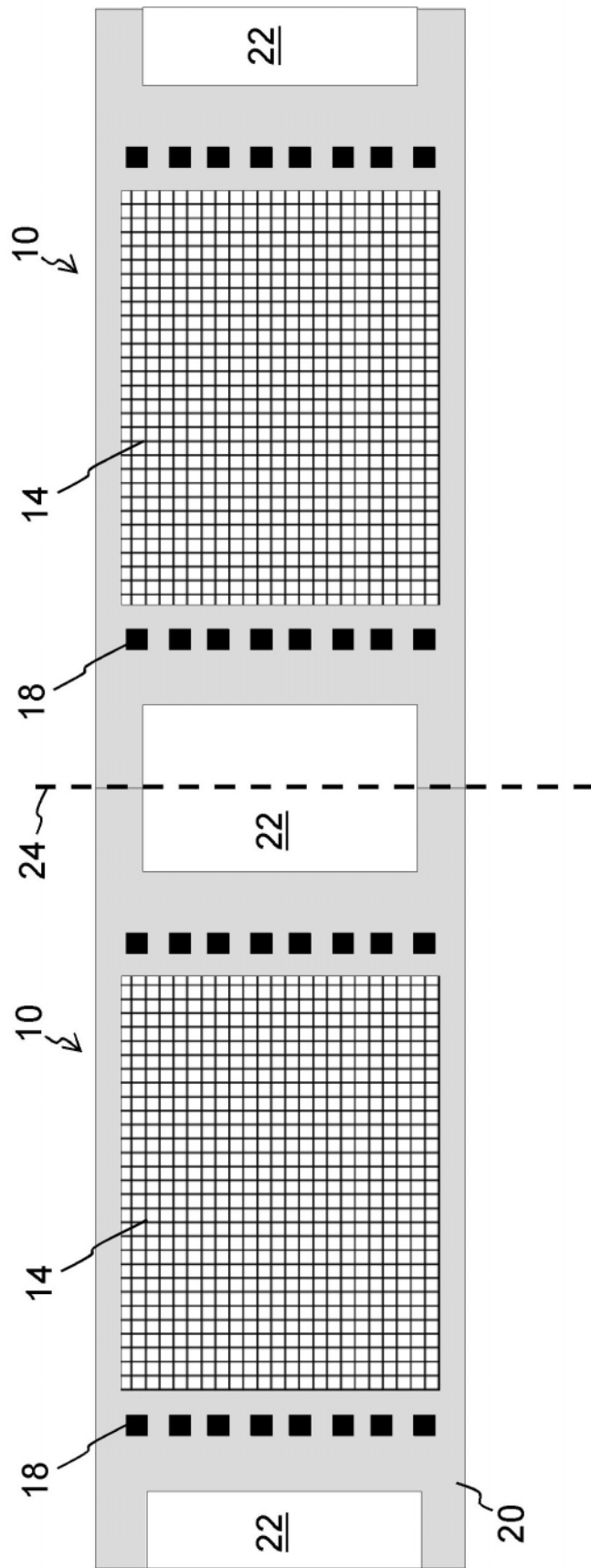


图 1C

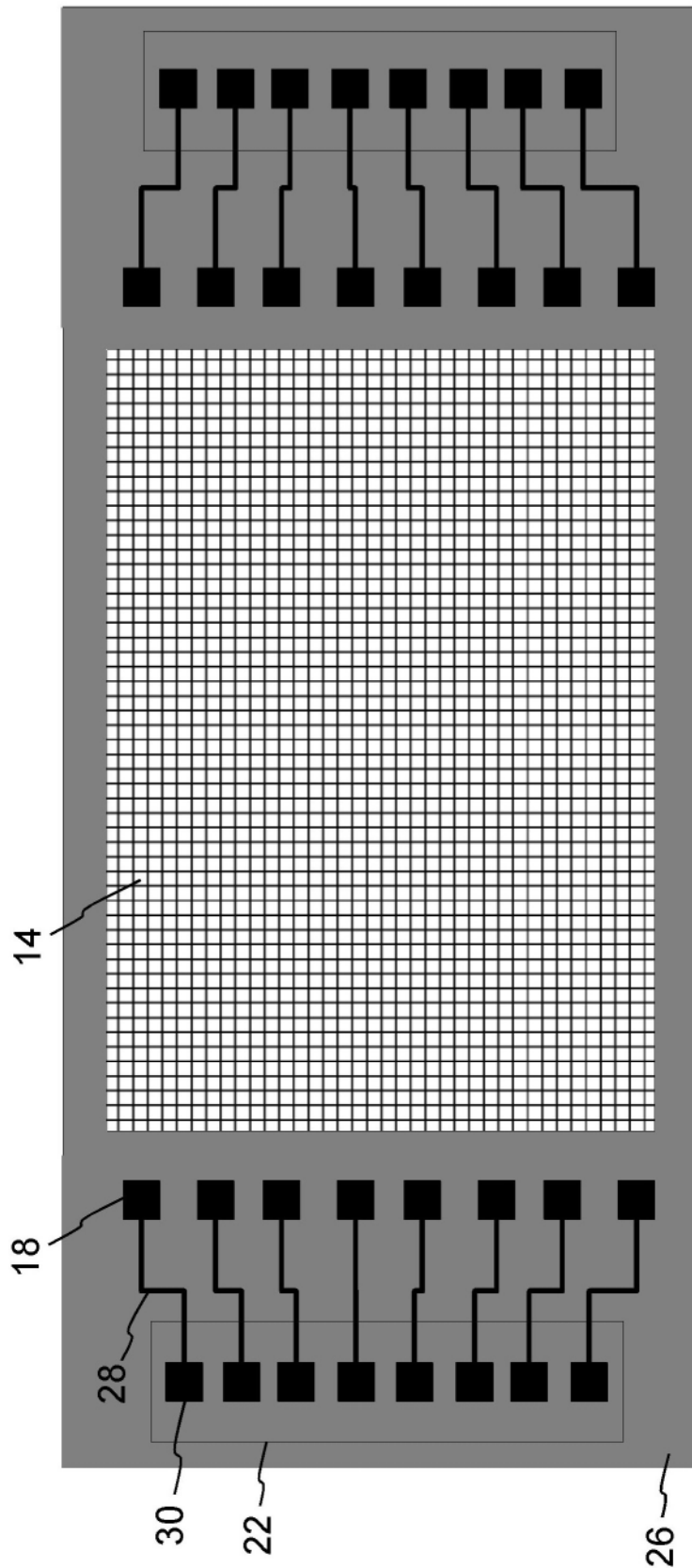


图 1D

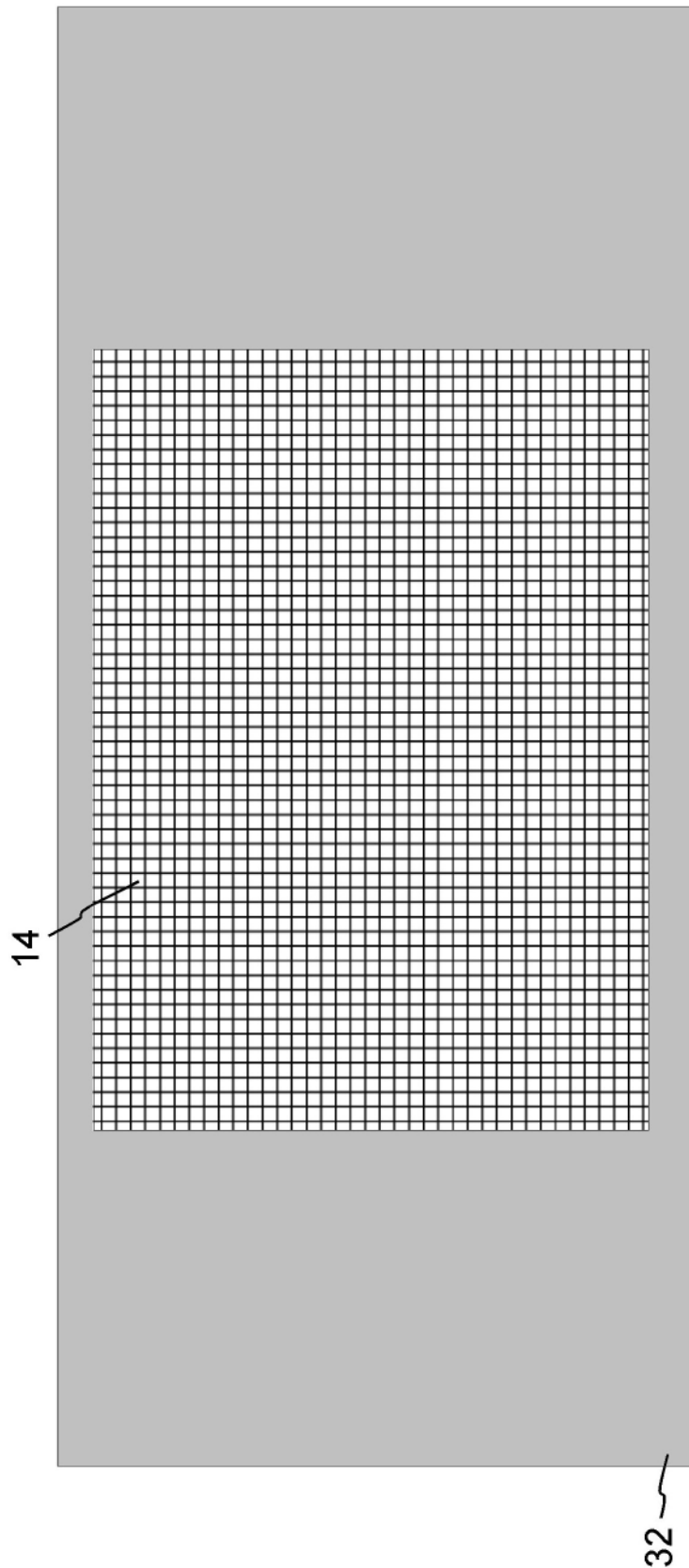


图 1E

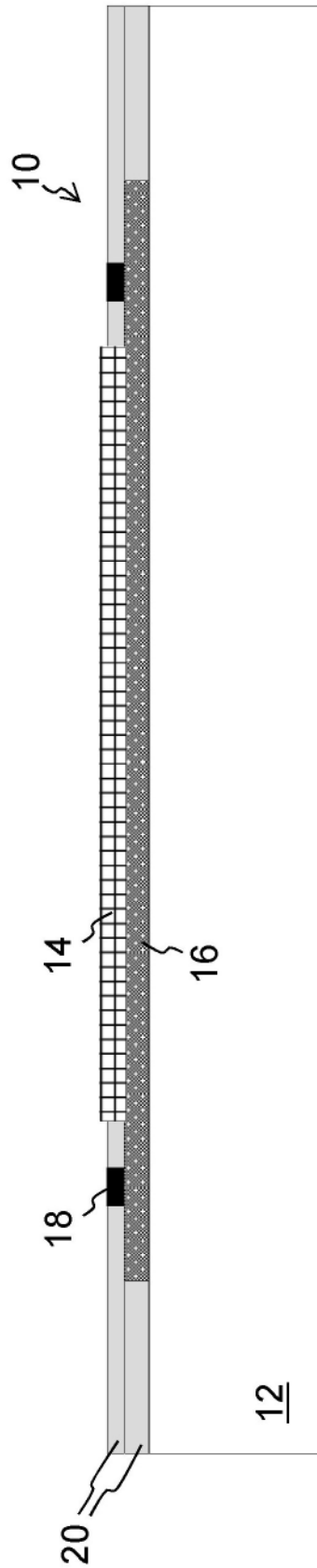


图 2A

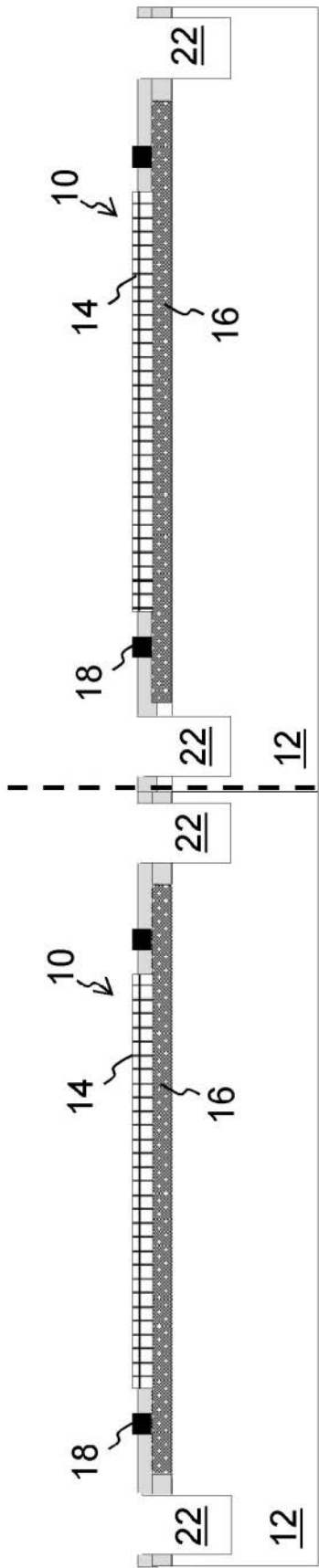


图 2B

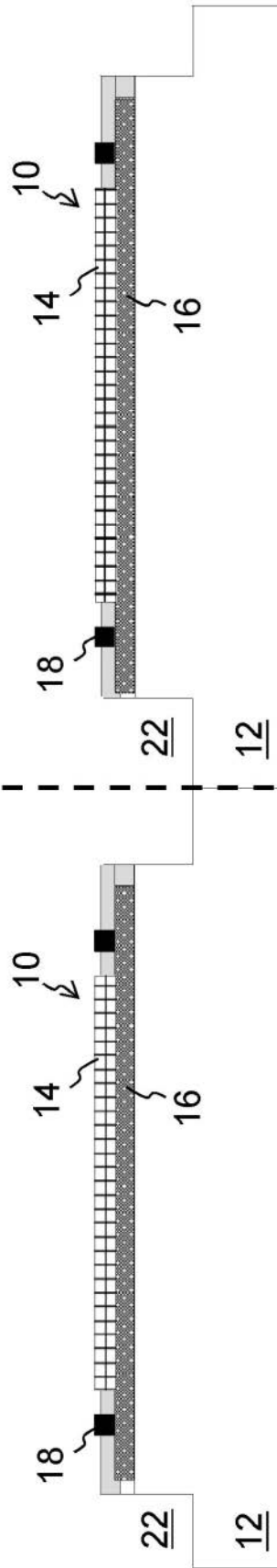


图 2C

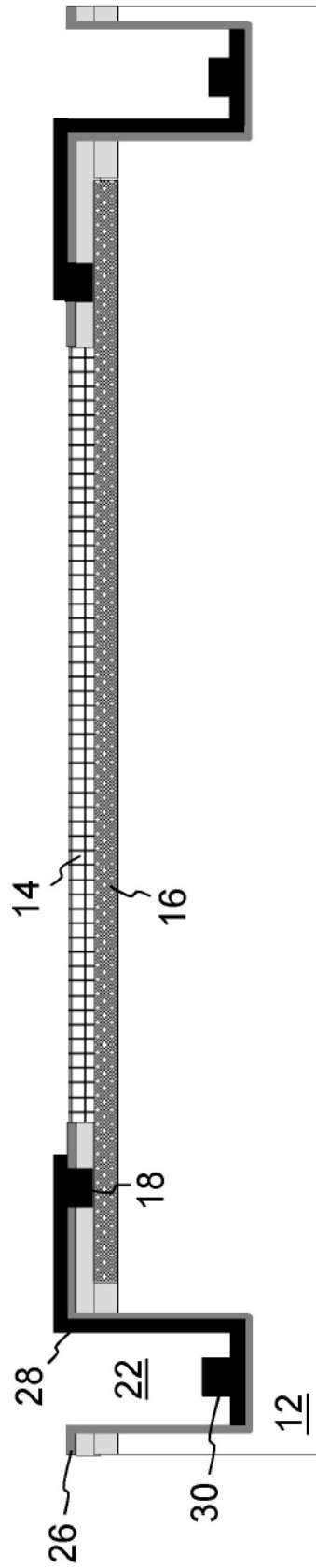


图 2D

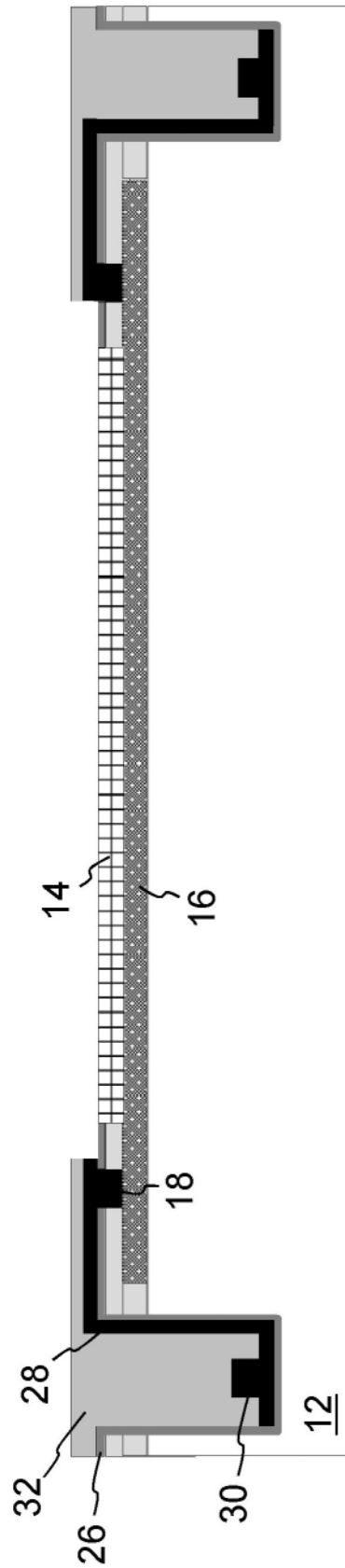


图 2E

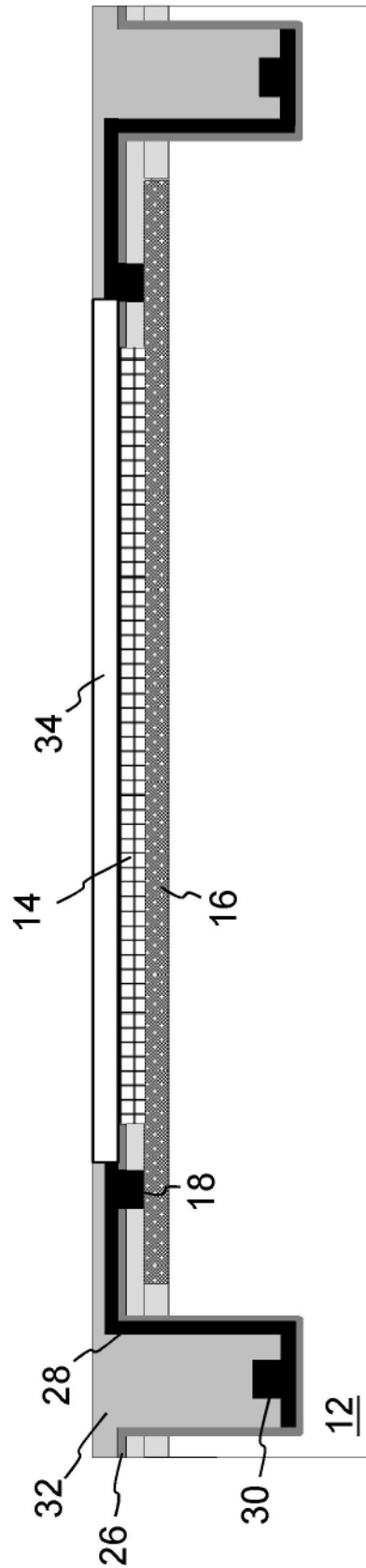


图 2F

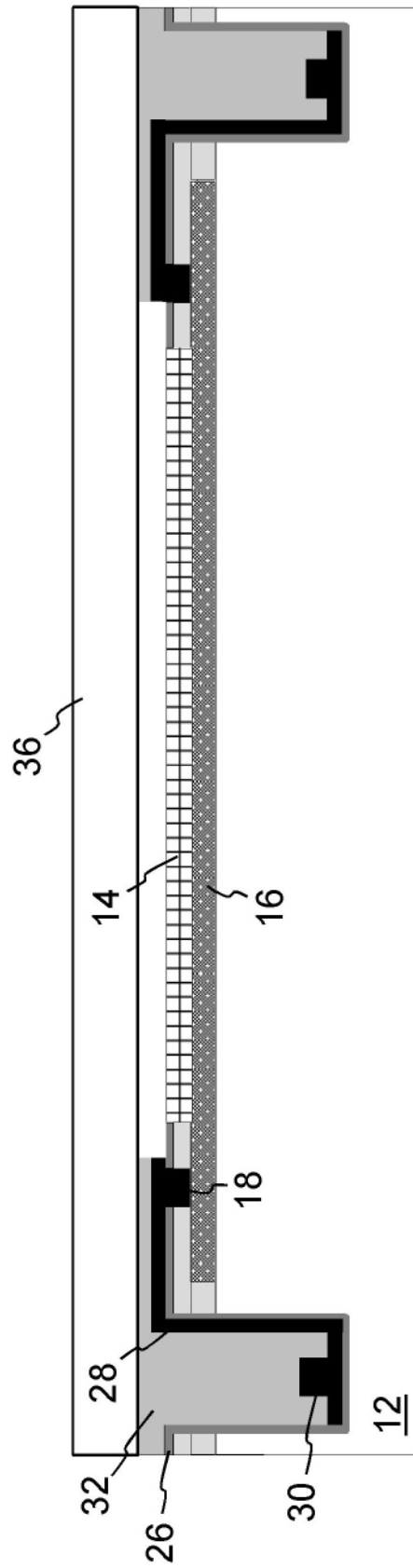


图 2G

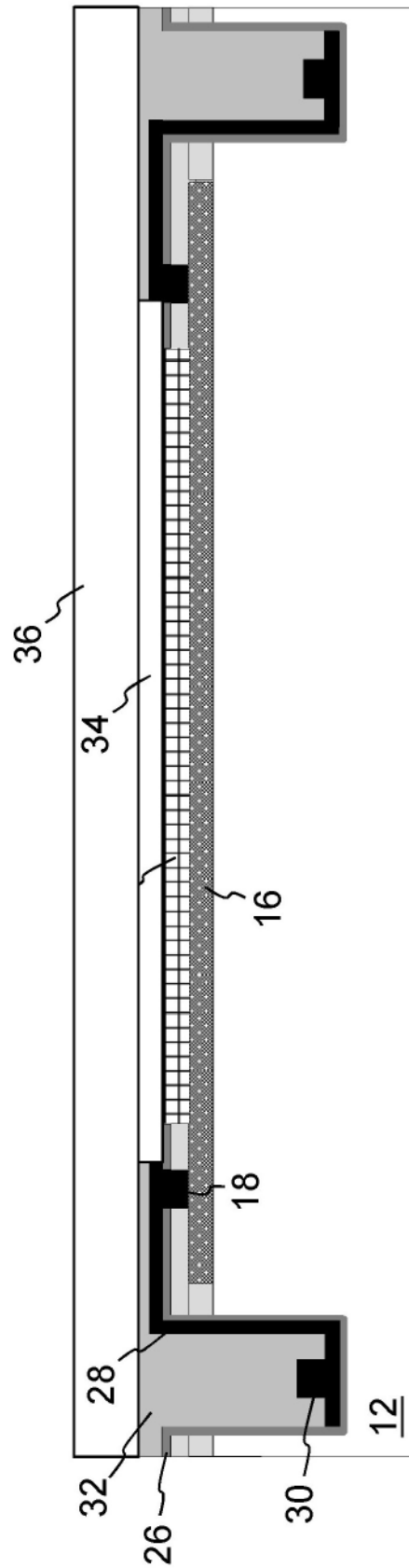


图 2H

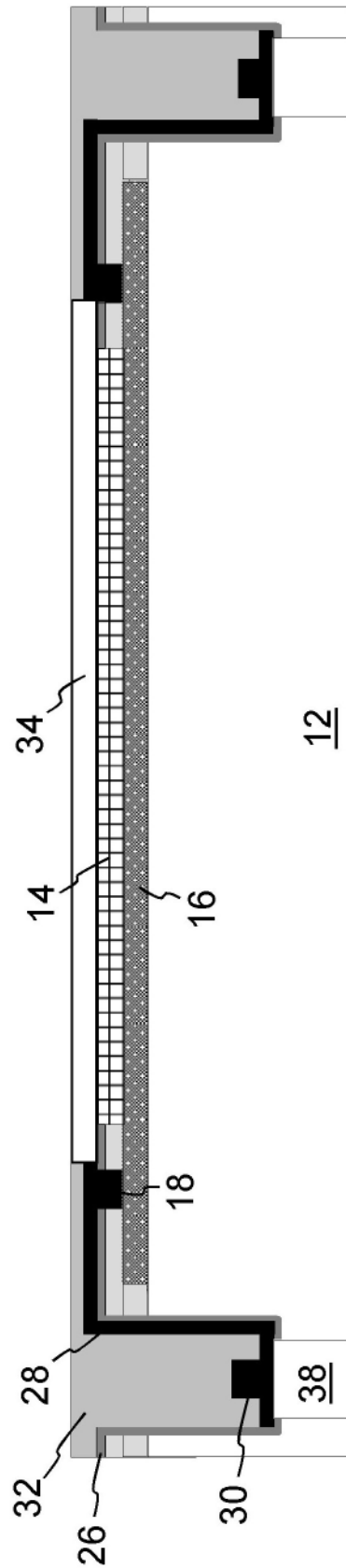


图 21

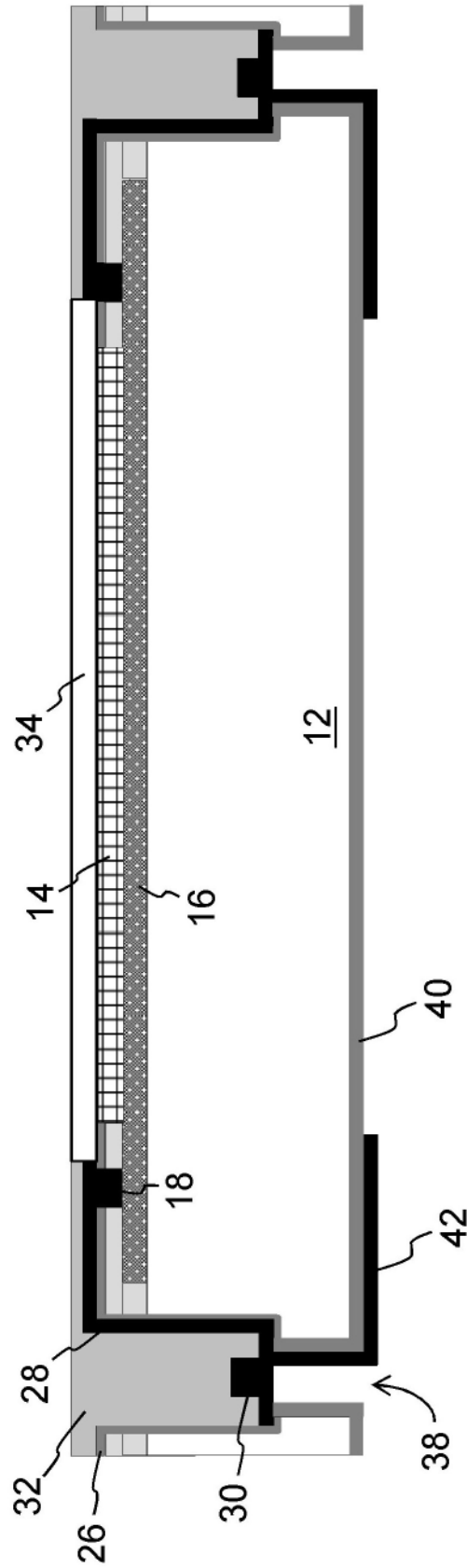


图 2J

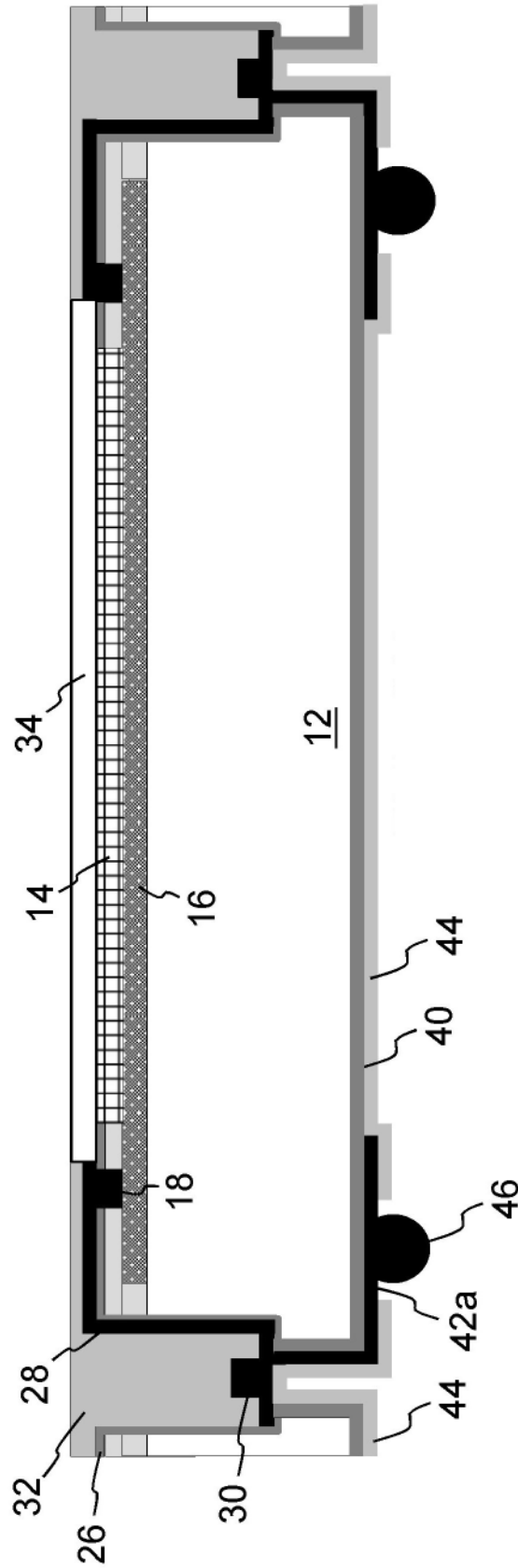


图 2K

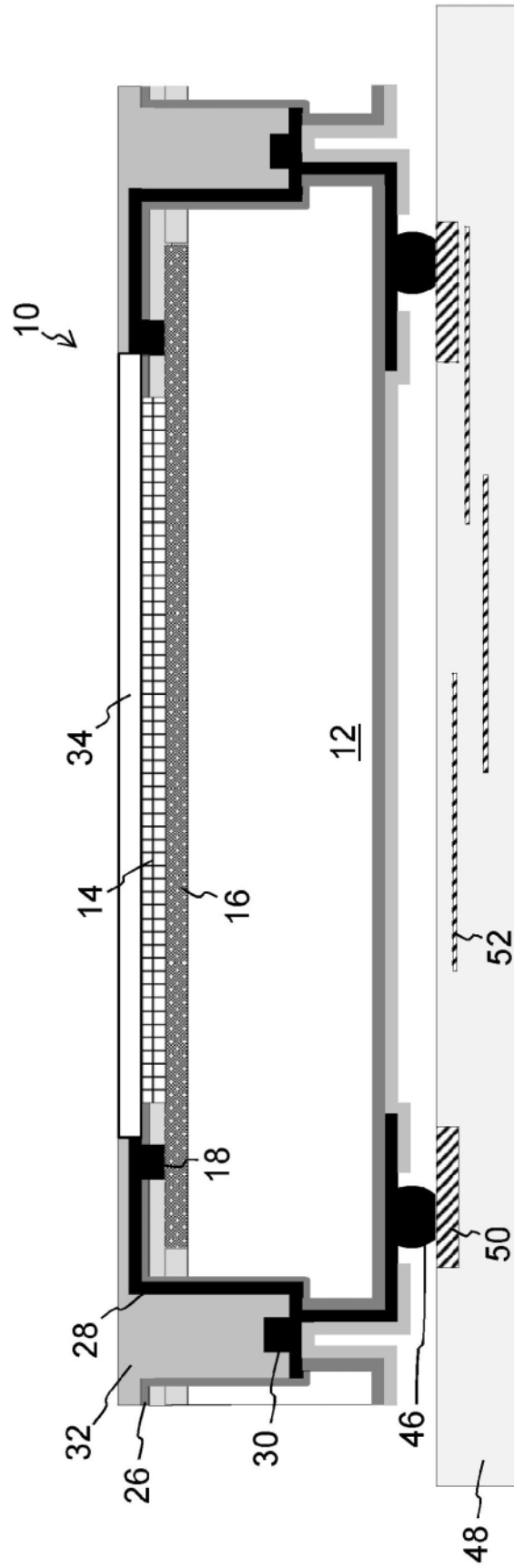


图 2L

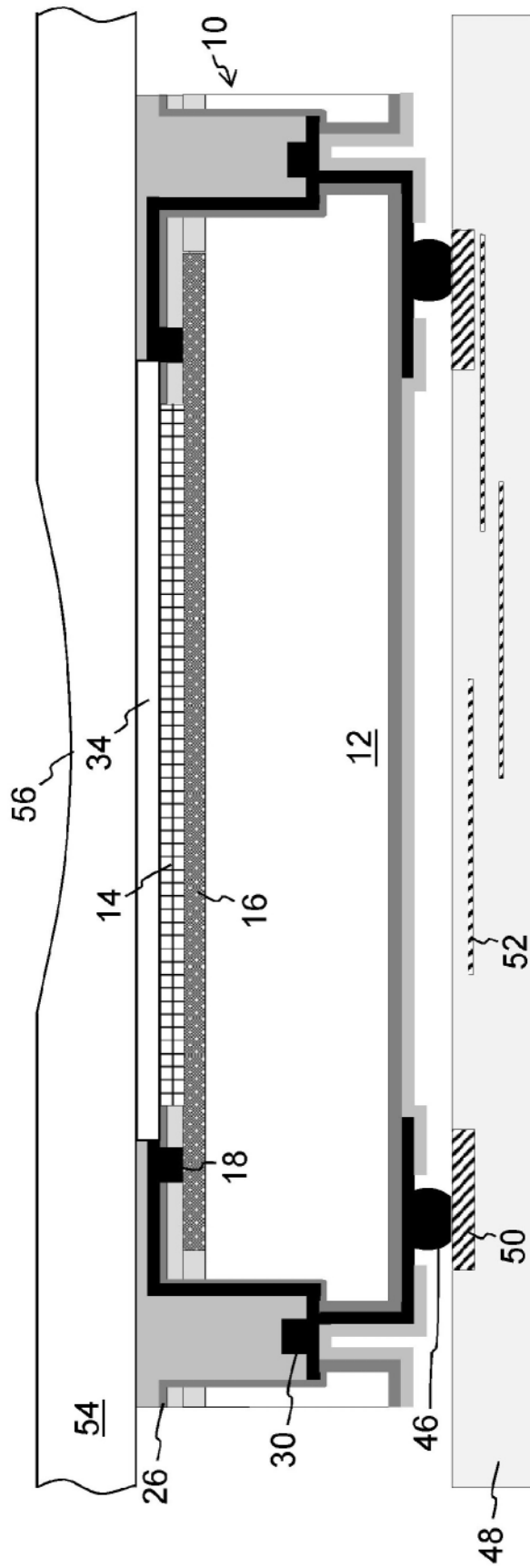


图 2M

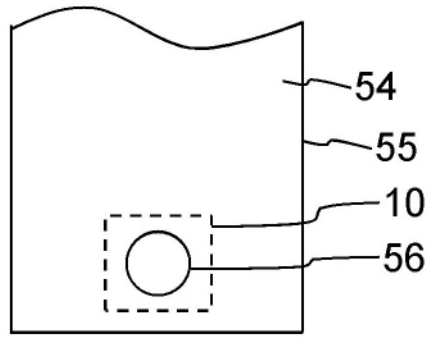


图 3A

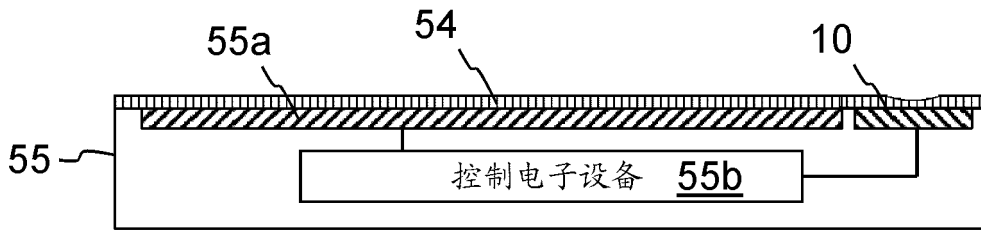


图 3B

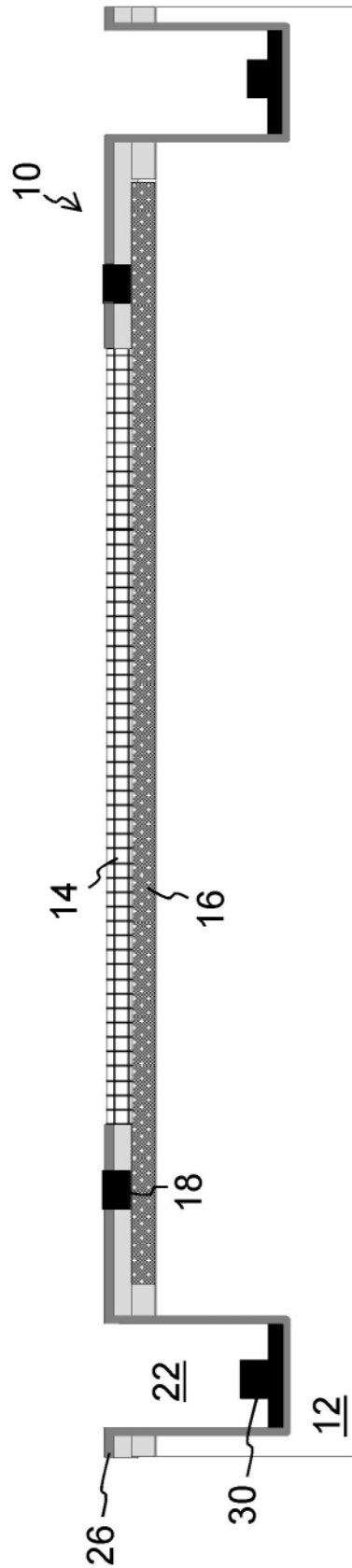


图 4A

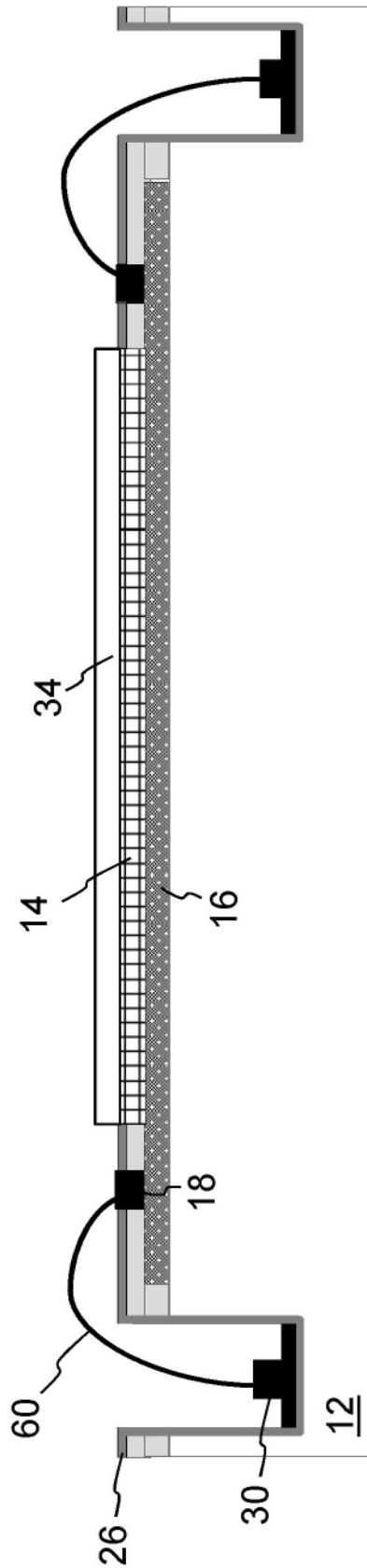


图 4B

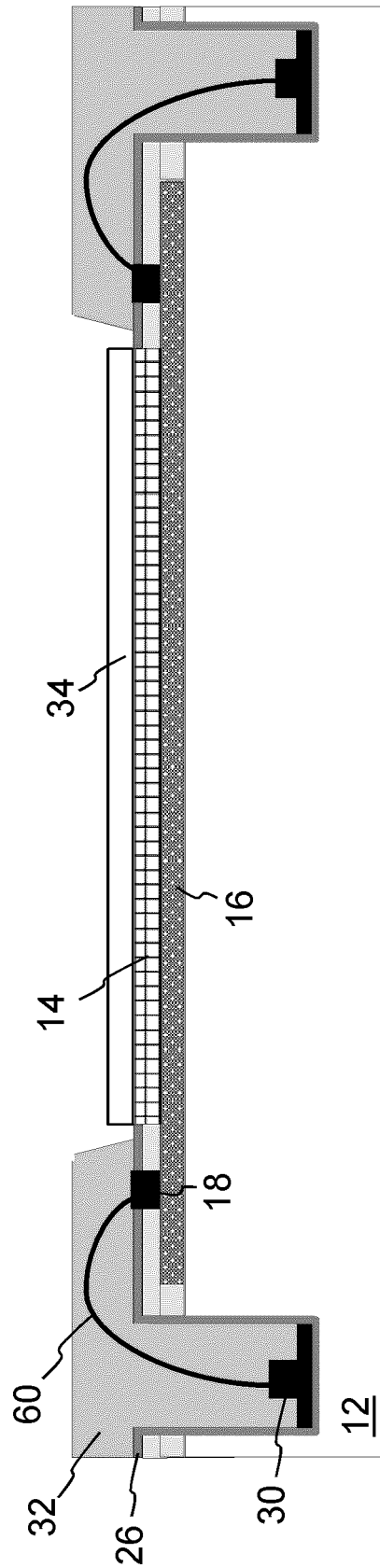


图 4C

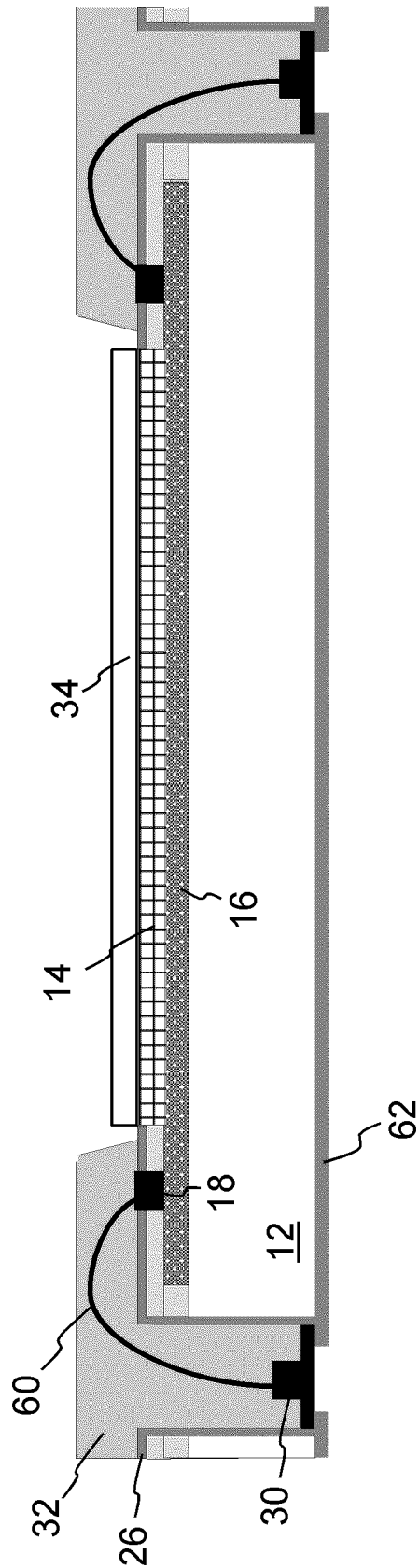


图 4D

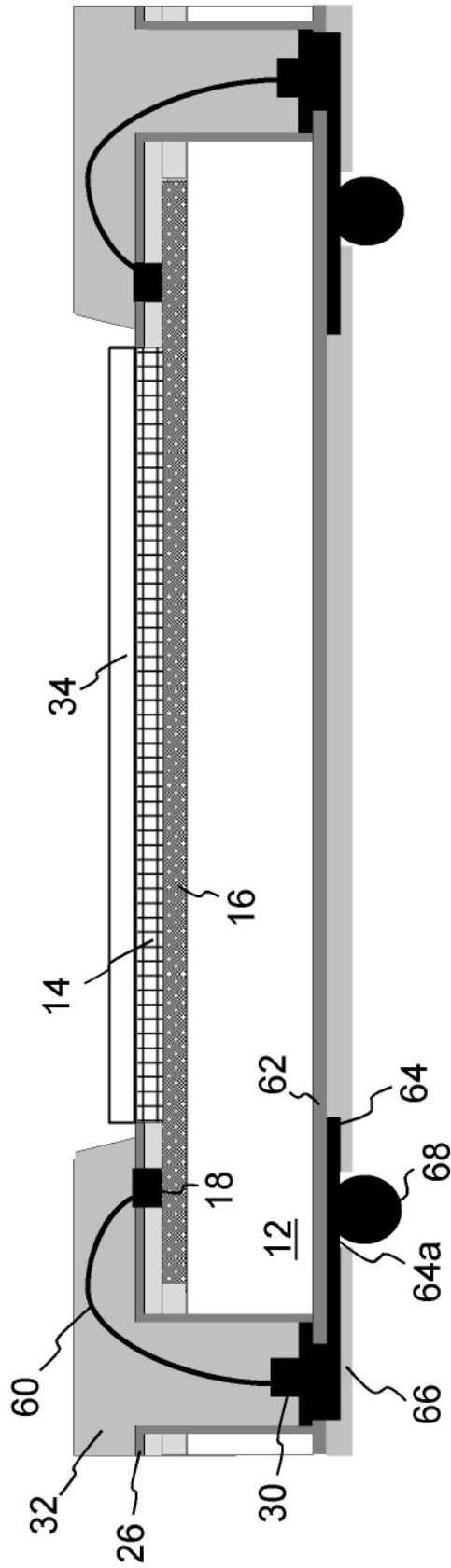


图 4E

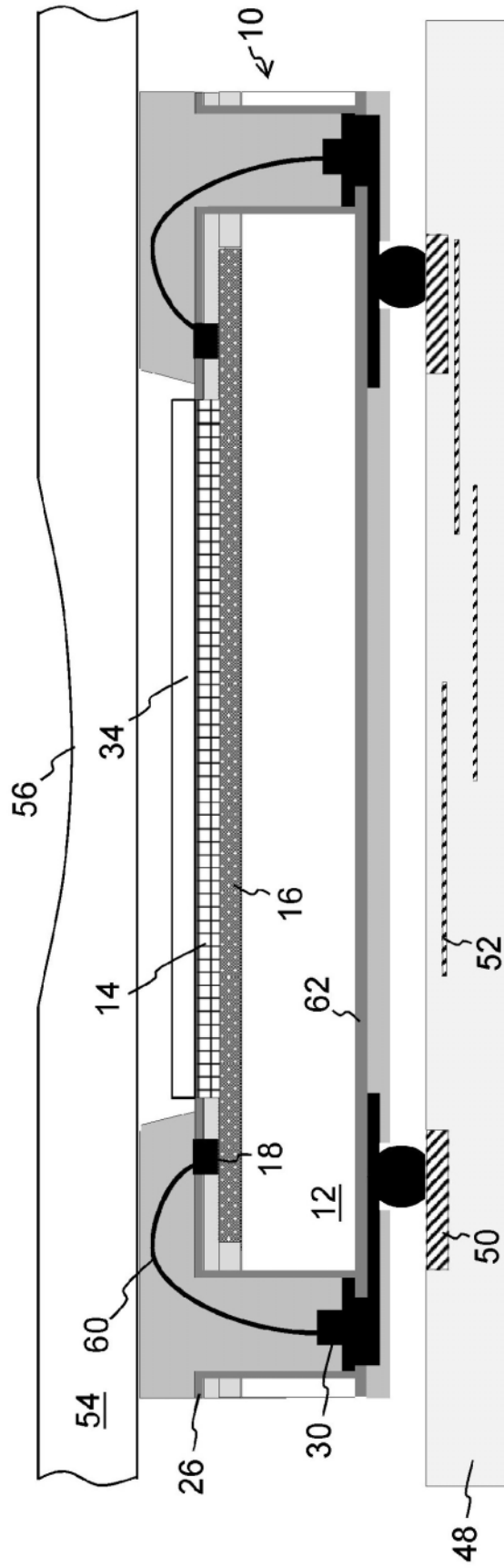


图 4F