I582561

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I582561 B**

(45)公告日： 中華民國 106 (2017) 年 05 月 11 日

(21)申請案號：102115464 (22)申請日： 中華民國 102 (2013) 年 04 月 30 日

(51)Int. Cl.： ***G05F1/10 (2006.01)***

(30)優先權：2012/05/01 美國 61/640,934

(71)申請人：馬維爾以色列股份有限公司 (以色列) MARVELL ISRAEL (M. I. S. L) LTD. (IL)
以色列

(72)發明人：摩西 麥克 MOSHE, MICHAEL (IL)；艾克爾 魯文 ECKER, REUVEN (IL)；布爾斯坦 伊杜 BOURSTEIN, IDO (IL)

(74)代理人：李貞儀

(56)參考文獻：

TW	201013389A	TW	201339820A
CN	101689071A	US	7921312B1
US	8161431B2		

審查人員：李佳樺

申請專利範圍項數：18 項 圖式數：6 共 28 頁

(54)名稱

適應性電壓調整主從之積體電路、方法及系統

INTEGRATED CIRCUIT,METHOD,AND SYSTEM FOR AVS MASTER SLAVE

(57)摘要

本揭露之一方面提供一種積體電路(IC)。積體電路包含輸入介面及控制器。輸入介面基於另一積體電路之性能特性接收輸入訊號以提供控制供應電壓之資訊。控制器基於輸入訊號及積體電路之性能特性之組合產生控制供應電壓之輸出訊號。

Aspects of the disclosure provide an integrated circuit (IC). The IC includes an input interface and a controller. The input interface is configured to receive an input signal providing information for controlling a supply voltage based on a performance characteristic of another IC. The controller is configured to generate an output signal for controlling the supply voltage based on a combination of the input signal and a performance characteristic of the IC.

指定代表圖：

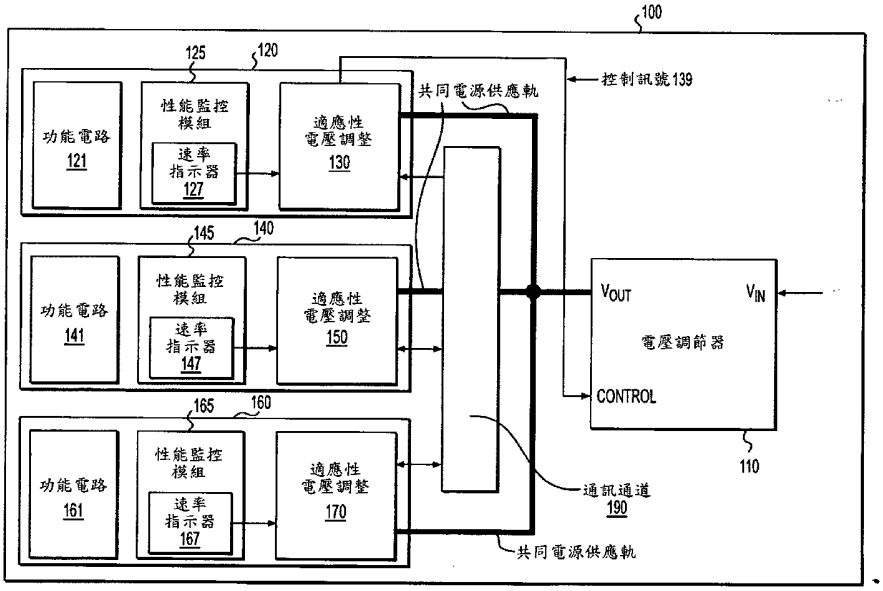

圖 1

符號簡單說明：

110・・・電壓調節器

120・・・電路方塊

121・・・功能電路

125・・・性能監控模組

127・・・速率指示電路

130・・・適應性電壓調整

139・・・控制訊號

140・・・電路方塊

141・・・功能電路

145・・・性能監控模組

147・・・速率指示器

150・・・適應性電壓調整

160・・・電路方塊

161・・・功能電路

165・・・性能監控模組

167・・・速率指示器

170・・・適應性電壓調整

190・・・通訊通道

圖式

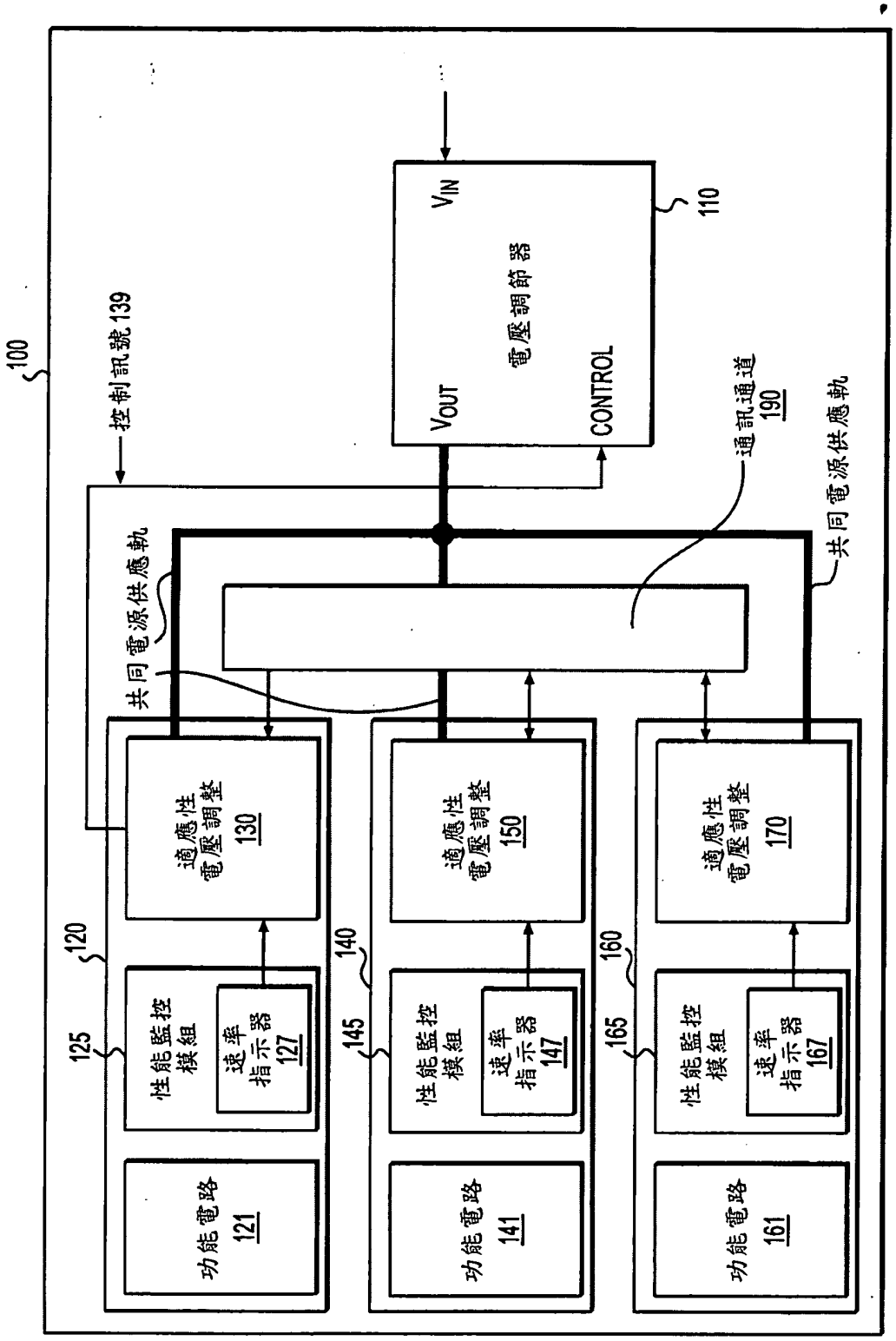
100
控制訊號139
V_{IN}
電壓調節器
110
V_{OUT}
CONTROL
通訊通道
190
共同電源供應軌
共同電源供應軌
適應性
電壓調整
130
適應性
電壓調整
150
適應性
電壓調整
170
120
140
160
性能監控
模組
速率
指示器
127
性能監控
模組
速率
指示器
147
性能監控
模組
速率
指示器
167
125
145
165
功能電路
121
功能電路
141
功能電路
161

圖 1

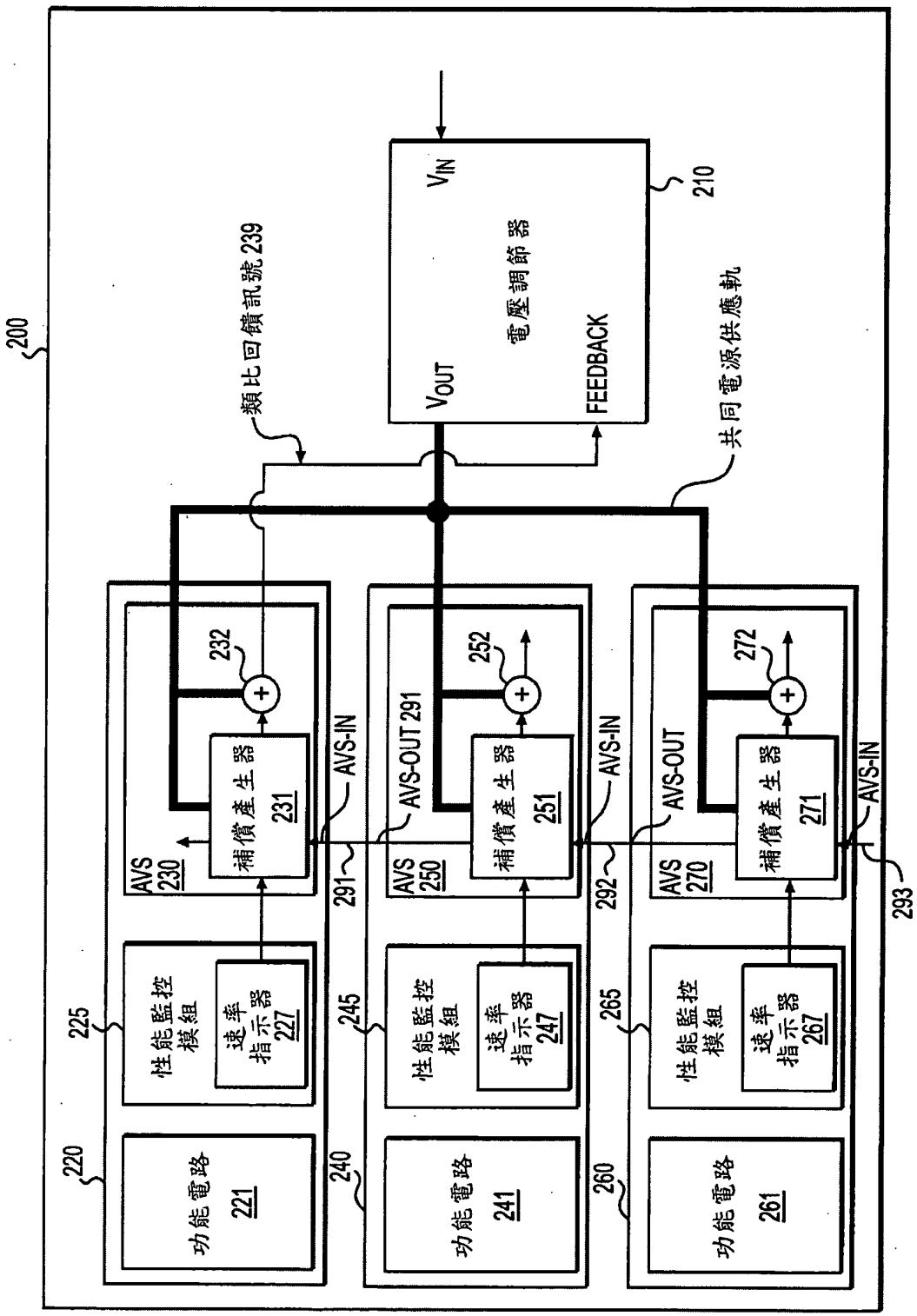
200
210
V_{IN}
電壓調節器
V_{OUT}
FEEDBACK
類比回饋訊號 239
共同電源供應軌
220
225
性能監控模組
速率指示器 227
功能電路 221
AVS 230
232
補償產生器 231
AVS-IN
291
240
245
性能監控模組
速率指示器 247
功能電路 241
AVS 250
252
補償產生器 251
AVS-OUT 291
AVS-IN
292
260
265
性能監控模組
速率指示器 267
功能電路 261
AVS 270
272
補償產生器 271
AVS-OUT
AVS-IN
293

圖 2

300

AVS-IN (310)	本地指標 (320)	AVS-OUT (330)
0	0	0
0	1	1
1	0	1
1	1	1

0: 保持目前電壓
1: 增加電壓

圖 3

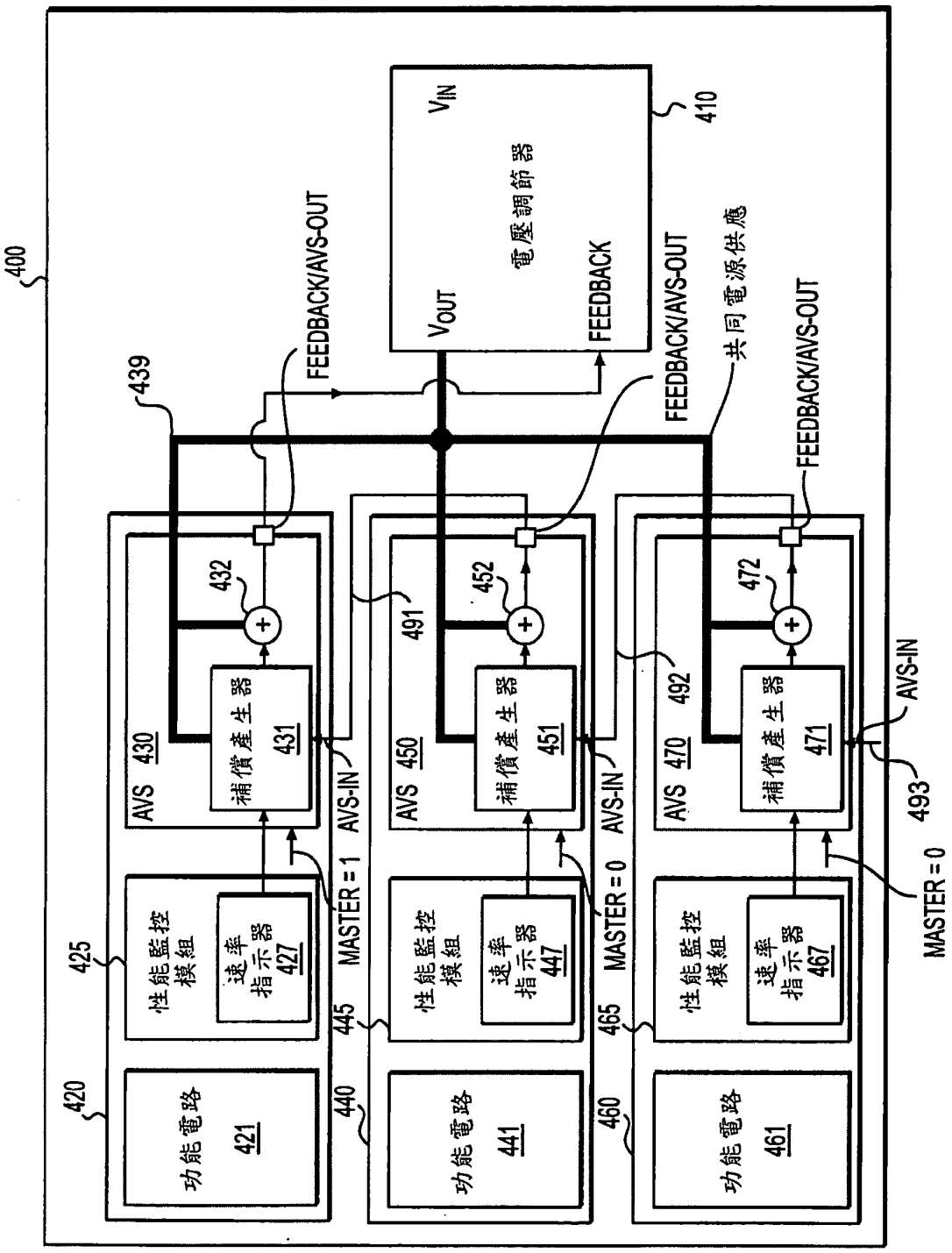
400
410
V_{IN}
電壓調節器
V_{OUT}
FEEDBACK
FEEDBACK/AVS-OUT
共同電源供應
439
420
功能電路
421
425
性能監控模組
速率指示器
427
AVS 430
補償產生器
431
432
MASTER = 1
AVS-IN
440
功能電路
441
445
性能監控模組
速率指示器
447
AVS 450
補償產生器
451
452
491
MASTER = 0
AVS-IN
460
功能電路
461
465
性能監控模組
速率指示器
467
AVS 470
補償產生器
471
472
492
MASTER = 0
AVS-IN
493

圖 4

500

510 MASTER	520 AVS-IN	530 接腳(墊) (FEEDBACK/AVS-OUT)	540 接腳(墊)形式
0	0	本地指標	數位輸出
0	1	1	數位輸出
1	0	基於本地指標之回饋	類比輸出
1	1	指示增加電壓之回饋	類比輸出

圖 5

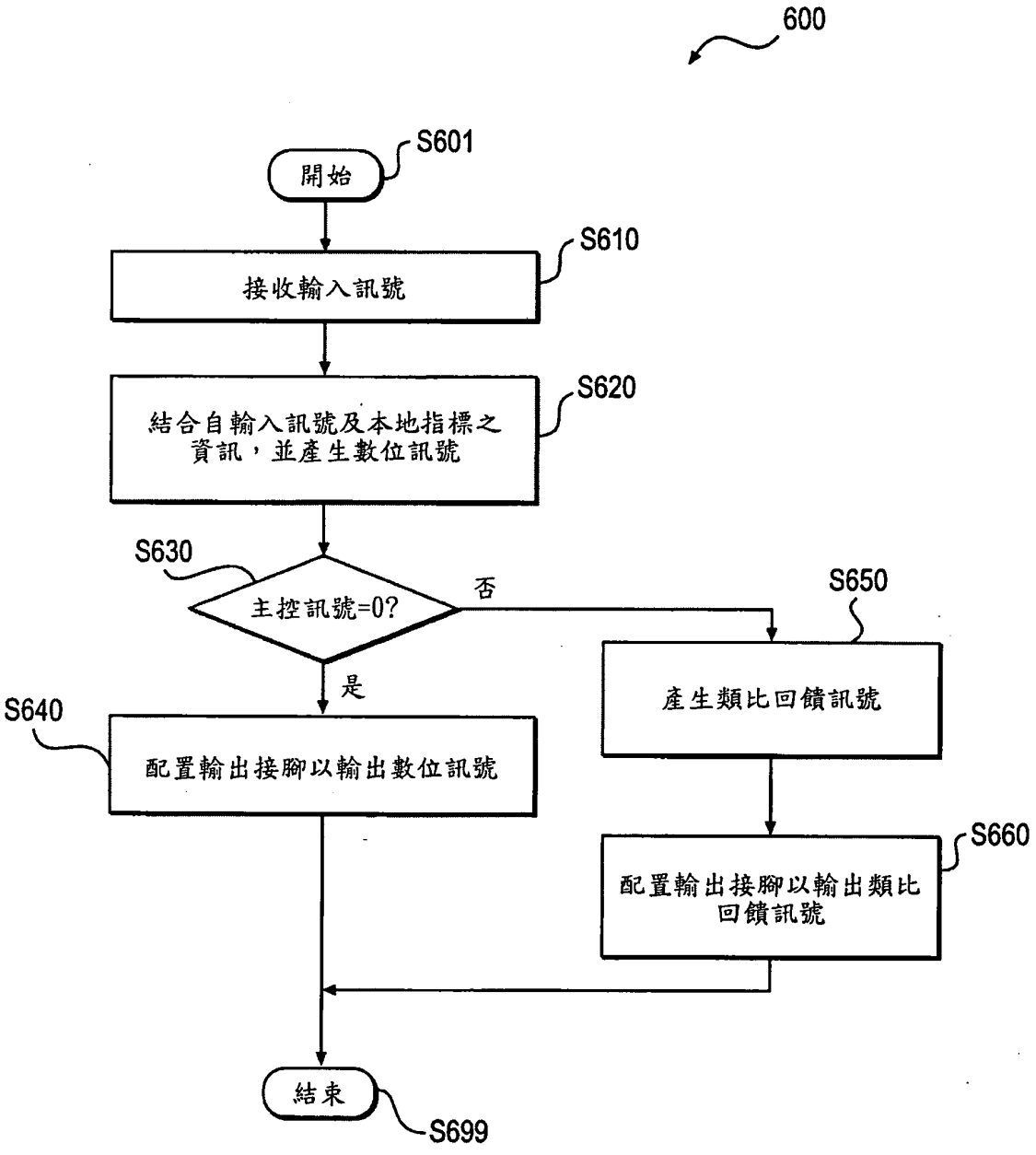
600
S601
開始
S610
接收輸入訊號
S620
結合自輸入訊號及本地指標之資訊，並產生數位訊號
S630
主控訊號=0?
否
是
S650
產生類比回饋訊號
S640
配置輸出接腳以輸出數位訊號
S660
配置輸出接腳以輸出類比回饋訊號
結束
S699

圖 6

(105年11月24日專利修正無劃線版本)

發明專利說明書

（本說明書格式、順序，請勿任意更動）

【發明名稱】 適應性電壓調整主從之積體電路、方法及系統/INTEGRATED CIRCUIT, METHOD, AND SYSTEM FOR AVS MASTER SLAVE

【相關申請之相互參考】

【0001】 此揭露主張2012年5月1日申請的第61/640,934號美國臨時申請案”AVS Master Slave”的優先權，並合併於此參考。

【技術領域】

【0002】 本發明係關於一種適應性電壓調整主從。

【先前技術】

【0003】 本文提供的先前技術描述的目的是呈現本案之一般背景。發明人的工作、於此先前技術部分所描述的工作，以及各種不作爲申請時先前技術之描述，並非明示亦非暗示地承認爲本發明之先前技術。

【0004】 不同電子裝置自電壓調節器接收一或多個供應電壓，其中電壓調節器外接於電子裝置。在一例子中，積體電路(IC)晶片自一外接電壓調節器接收供應電壓。積體電路晶片基於輸入至積體電路晶片之供應電壓提供回饋訊號至電壓調節器。電壓調節器基於回饋訊號調節供應電壓至積體電路晶片。

【發明內容】

【0005】 此揭露之一方面提供一種積體電路(IC，Integrated Circuit)。積體電路包含輸入介面及控制器。輸入介面接收輸入訊號以基於另一積體電路之性能特性提供控制供應電壓之資訊。控制器基於輸入訊號及積體電路之性能特性之組合以產生控制供應電壓之輸出訊號。

【0006】 在一實施例中，輸入介面係接收數位形式之輸入訊號。在一例子中，輸入介面接收輸入訊號以控制積體電路之供應電壓以符合性能需求。控制器基於積體電路之性能特性及輸入訊號產生數位形式之輸出訊號以控制供應電壓，並提供輸出訊號至第三積體電路。

【0007】 根據此揭露之一方面，控制器包含回饋電壓產生器，產生控制電壓調節器之回饋電壓訊號以調節積體電路及其他積體電路之供應電壓。在一實施例中，積體電路包含輸出介面，其中輸出介面能夠輸出數位形式之輸出訊號，且能夠輸出類比形式之回饋電壓。

【0008】 在一例子中，積體電路包含速率指示器，產生指示積體電路之速率之訊號，且控制器基於輸入訊號及指示積體電路之速率之訊號產生輸出訊號。

【0009】 此揭露之一方面提供一種方法。該方法包含藉由積體電路自另一積體電路接收輸入訊號。輸入訊號基於其他積體電路之性能特性提供控制供應電壓之資訊。此外，該方法包含基於輸入訊號及積體電路之性能特性之組合產生輸出訊號。

【0010】 此揭露之一方面提供一種系統。該系統包含電壓調節器，調節多個積體電路之供應電壓。此外，系統包含第一積體電路及第二積體電路，其中第一積體電路基於第一積體電路之性能特性輸出控制供應電壓之第一訊號，第二積體電路接收第一訊號並基於第一訊號及第二積體電路之性能特性之組合產生控制供應電壓之第二訊號。

【圖式簡單說明】

【0011】 提出作爲實例之本揭露之變化實施例將參考接下來的圖式詳細描述，其中類似標號參照類似元件一樣，且其中：

圖 1 係根據本揭露之一實施例繪示系統實例 100 之方塊圖。

圖 2 係根據本揭露之一實施例繪示詳細系統實例 200 之方塊

圖。

圖3係根據本揭露之一實施例繪示系統200中產生控制訊號之表格300。

圖4係根據本揭露之一實施例繪示另一詳細系統實例400之方塊圖。

圖5係根據本揭露之一實施例繪示系統400中配置接腳或墊之表格500。

圖6係根據本揭露之一實施例繪示描述流程實例600之流程圖。

【實施方式】

【0012】 圖1係根據本揭露之一實施例繪示系統實例100之方塊圖。系統100包含複數個電路方塊120、140及160以及電壓調節器110，其中電壓調節器110提供該些電路方塊120、140及160供應電壓。在一實施例中，如圖1所示，這些元件相互耦接。該些電路方塊之一，例如電路方塊120，配置爲適應性電壓調整(AVS, adaptive voltage scaling)之主控(master)；以及其餘電路方塊，例如電路方塊140及160，配置爲適應性電壓調整之從屬(slave)。主控及從屬經由通訊通道190進行通訊。主控基於自電路方塊120、140及160收集之資訊提供控制訊號至電壓調節器110。

【0013】 在圖1例子中，電路方塊120、140及160之各一包含適應性電壓調整(AVS)，其爲控制器以決定電壓需求並產生指示電壓需求之控制訊號，例如公告於2013年2月5日之美國專利號8,370,654號，在此一同併入參考。

【0014】 具體而論，電路方塊120包含功能電路121、性

能監控模組 125 及適應性電壓調整(AVS)模組 130。功能電路 121 可以係爲任何適宜的功能電路，例如中央處理器(CPU)、邏輯電路、記憶體電路、放大器電路、類比/數位轉換器、數位/類比轉換器以及類似的。

【0015】 性能監控模組 125 監控指示功能電路 121 之性能特性之一個或多個參數。在一實施例中，性能監控模組 125 於操作期間監控電路方塊 120 之電壓。在另一實施例中，性能監控模組 125 監控電路方塊 120 之速率。在圖 1 實施例中，性能監控模組 125 包含速率指示電路 127，其適宜用於產生指示電路速率之參數，例如公告於 2013 年 1 月 15 日之美國專利號 8,354,857 號，在此一同併入參考。

【0016】 適應性電壓調整(AVS)模組 130 係爲主控適應性電壓調整(AVD)模組，其基於藉由性能監控模組 125 監控之參數以及經由通訊通道 190 提供之其餘電路方塊 140 及 160 的資訊，以產生控制訊號 139。在一實施例中，監控之參數係爲提供之供應電壓之功能，能夠指示電路方塊 120 之電壓需求，例如電壓範圍、最小電壓及類似的以滿足性能需求。此外，其餘電路方塊 140 及 160 之資訊指示其餘電路方塊 140 及 160 之電壓需求。適應性電壓調整(AVS)130 產生控制訊號 139，以結合電路方塊 120 之電壓需求及其餘電路方塊 140 及 160 之電壓需求。然後，控制訊號 139 提供至電壓調節器 110 以調節提供至電路方塊 120、140 及 160 之供應電壓。

【0017】 電路方塊 140 包含功能電路 141、性能監控模組 145 及適應性電壓調整(AVS)模組 150。功能電路 141 可爲任意適宜之功能電路，可以與功能電路 121 相同或不同。

【0018】 性能監控模組 145 監控指示功能電路 141 之性能特性之一個或多個參數。在一實施例中，性能監控模組 145 於操作期間監控電路方塊 140 之電壓。在另一實施例中，性能監控模組 145 監控電路方塊 140 之電路速率。舉例而言，性能監控模組 145 量測一個或多個反相器之延遲，並使用該延

遲爲電路方塊140中電路速率之指標。

【0019】 在圖1之實施例中，適應性電壓調整模組150係爲從屬適應性電壓調整模組，其基於藉由性能監控模組145監控之參數決定電壓需求，並經由通訊通道190提供資訊至主控適應性電壓調整模組，例如適應性電壓調整模組130。

【0020】 類似地，電路方塊160包含功能電路161、性能監控模組165及適應性電壓調整(AVS)模組170。功能電路161可爲任何適宜之功能電路，可以與功能電路121/141相同或不同。

【0021】 性能監控模組165監控指示功能電路161之性能特性之一個或多個參數。在一實施例中，性能監控模組165於操作期間監控電路方塊160之電壓。在另一實施例中，性能監控模組165監控電路方塊160之速率。

【0022】 在圖1之實施例中，適應性電壓調整模組170係爲從屬適應性電壓調整模組，其基於藉由性能監控模組165監控之參數決定電壓需求，並經由通訊通道190提供資訊至主控適應性電壓調整模組，例如適應性電壓調整模組130。

【0023】 通訊通道190自該些從屬適應性電壓調整模組(例如自適應性電壓調整模組150、170)傳送電壓需求資訊至適應性電壓調整模組130。通訊通道190具有任意適宜之結構，例如鏈狀、網狀或類似的。

【0024】 在一實施例中，於操作期間，從屬適應性電壓調整模組150及170分別產生指示電路方塊140及160之電壓需求的資訊，並經由通訊通道190提供資訊至主控適應性電壓調整模組130。主控適應性電壓調整模組130接收資訊，並結合資訊及電路方塊120之電壓需求以產生控制訊號139。接著控制訊號139提供至電壓調節器110以調節提供至電路方塊120、140及160之供應電壓。

【0025】 根據本揭露之一方面，控制訊號139係產生於使電壓調節器110提供之供應電壓滿足最差情況之電壓需求，

例如大約等於或大於電路方塊 120、140 及 160 之所需最低電壓中最大的電壓。在一實施例中，該些電路方塊 120、140 及 160 係實施爲積體電路(IC)晶片 120、140 及 160。在一實施例中，積體電路晶片 120、140 及 160 以及電壓調節器 110 係組合於系統 100 之印刷電路板(PCB)上。積體電路晶片 120、140 及 160 可在不同流程情況中製造，可具有不同之裝置參數。此外，進行操作中，積體電路晶片 120、140 及 160 可具有影響個別積體電路晶片之性能之動力熱情況。舉例而論，於一預定時序中，積體電路晶片 120 積極地操作並產生大量的熱，使得晶片溫度上升，而積體電路晶片 140 大部分時間爲閒置且具有相對較低之溫度時；在另一時序中，積體電路晶片 140 係積極地操作並產生大量的熱，使得晶片溫度上升，而積體電路晶片 120 大部分時間爲閒置且具有相對較低之溫度。在一實施例中，控制訊號 139 係動態產生以使供應電壓滿足積體電路晶片 120、140 及 160 中之最慢晶片之最小電壓需求，使得積體電路晶片 120、140 及 160 滿足系統 100 之速率需求。在一方案中，控制訊號 139 確保全部積體電路晶片 120、140 及 160 滿足全部晶片之最小速率需求。然而，在另一方案中，控制訊號 139 確保供應電壓不會超過上限導致一或多個晶片超出最大速率參數(例如：晶片過漏)，例如申請人於 2010 年 12 月 28 日的申請之審查中美國專利申請案 12/979,724 號，在此一同併入參考。

【0026】 根據本揭露之一方面，系統 100 使用單一電壓調節器以基於連接鏈中最弱的晶片動態地提供供應電壓，以滿足系統 100 之速率需求，相較於使用多個電壓調節器之系統，系統 100 能夠實施以具有減少之重量、減少之尺寸以及減少之成本。

【0027】 值得注意的是，在一實施例中，電路方塊 120、140 及 160 係實施於積體電路晶片上，且電壓調節器 110 可以實施於相同積體電路晶片上或實施於積體電路晶片外。

【0028】 圖 2 係根據本揭露之一實施例繪示詳細系統實例 200 之方塊圖。系統 200 包含積體電路晶片 220、240 及 260、電壓調節器 210 及通訊通道，其中通訊通道係藉由導體元件形成以傳送例如：訊號 291、292 及 293。這些訊號之功能會在接下來的段落中描述。如圖 2 所示，這些元件相互耦接。

【0029】 系統 200 操作類似於上述之系統 100。系統 200 亦包含等同於或等效於系統 100 中所用元件的某些元件；這些元件之描述已經於上文提供且在此省略以示簡潔。

【0030】 在圖 2 之實施例中，適應性電壓調整(AVS)模組 230、250 及 270 係以鏈形結構相互耦接。具體而論，各適應性電壓調整模組類似地配置以包含補償產生器及回饋電壓產生器。舉例而論，適應性電壓調整模組 230 包含補償產生器 231 及回饋電壓產生器 232；適應性電壓調整模組 250 包含補償產生器 251 及回饋電壓產生器 252；以及適應性電壓調整模組 270 包含補償產生器 271 及回饋電壓產生器 272。

【0031】 在一實施例中，補償產生器 231、251 及 271 操作於數位域以處理電壓需求之資訊，並產生指示較佳電壓調整之電壓補償，且回饋電壓產生器 232、252 及 272 結合電壓補償及接收到之電壓以產生類比訊號形式之回饋訊號。值得注意的是，在另一實施例中，適應性電壓調整模組 230、250 及 270 產生數位訊號形式之回饋訊號。

【0032】 此外，適應性電壓調整模組 230、250 及 270 以一通訊鏈相互耦接以基於積體電路晶片 220、240 及 260 之電壓需求產生回饋訊號 239。回饋訊號 239 提供至電壓調節器 210 以調節電路方塊 220、240 及 260 之供應電壓。

【0033】 具體而論，在圖 2 之實施例中，補償產生器 271 接收自性能監控模組 265 所監控之參數之值，決定電路方塊 260 之電壓需求，並產生指示電壓需求之訊號 292。值得注意的是，在一實施例中，補償產生器 271 接收自鏈下方之電路方塊(圖未示)指示電壓需求之訊號 293，補償產生器 271 可基

於自性能監控模組 265 所監控之參數之值及訊號 293 漸增地決定電壓需求。在一實施例中，訊號 293 及訊號 292 係爲指示電壓需求之數位訊號。補償產生器 271 使用數位訊號處理技術以處理訊號 293，並產生訊號 292。

【0034】 此外，補償產生器 251 接收自性能監控模組 245 所監控之參數之值以及指示鏈下方累積電壓需求之訊號 292。補償產生器 251 基於自性能監控模組 245 監控之參數之值及訊號 292 累積地決定電壓需求，並產生訊號 291，其中訊號 291 係指示使功能電路 241 及功能電路 261 符合性能需求(例如：速率需求、漏需求及類似的)所需之電壓需求。在一實施例中，補償產生器 251 使用數位訊號處理技術以處理訊號 292 及受監控之參數之值，並產生訊號 291。

【0035】 補償產生器 231 接收自性能監控模組 225 所監控之參數之值以及指示鏈下方累積電壓需求之訊號 291。補償產生器 231 基於性能監控模組 225 所監控之參數之值及訊號 291 累積地決定電壓需求，並產生電壓補償。電壓補償係提供至回饋電壓產生器 232。回饋電壓產生器 232 結合電壓補償及積體電路晶片 220 所接收之電壓以產生回饋訊號 239。回饋訊號 239 係提供至電壓調節器 210 以調節積體電路晶片 220、240 及 260 之供應電壓。在一實施例中，回饋訊號係爲類比訊號。在另一實施例中，適應性電壓調整模組 230 係適宜地配置回饋訊號 239 爲數位訊號。

【0036】 根據本揭露之一方面，適應性電壓調整模組 230、250 及 270 的實施係基於適應性電壓調整智權(IP, intellectual property)方塊，其包含補償產生器及回饋電壓產生器。補償產生器處理數位域之訊號及資訊以產生電壓補償，且回饋電壓產生器 232 基於電壓補償產生回饋訊號 239。

【0037】 此外，各適應性電壓調整方塊包含輸入接腳(或墊)AVS-IN 及輸出接腳(或墊)AVS-OUT。藉由適當地耦接適應性電壓調整模組 230、250 及 270 之輸入接腳及輸出接腳，適

應性電壓調整模組 230、250 及 270 形成適應性電壓調整鏈以產生回饋訊號 239。在圖 2 之實施例中，適應性電壓調整模組 270 之輸出接腳 AVS-OUT 係經由任何適當的導體元件耦接於適應性電壓調整模組 250 之輸入接腳 AVS-IN，且適應性電壓調整模組 250 之輸出接腳 AVS-OUT 係經由任何適當的導體元件耦接於適應性電壓調整模組 230 之輸入接腳 AVS-IN。

【0038】 值得注意的是，在圖 2 中，各適應性電壓調整模組 230、250 及 270 亦包含用以輸出回饋訊號 239 之回饋接腳。適應性電壓調整模組 230 之回饋接腳係耦接於電壓調節器 210 之輸入接腳。在此實施例中，適應性電壓調整模組 250 及 270 之回饋接腳係未使用。

【0039】 值得注意的是，在另一實施中，回饋電壓產生器 252 及 272 係適當地移除且適應性電壓調整模組 250 及 270 之回饋接腳可適當地移除。

【0040】 圖 3 係根據本揭露之一實施例繪示用於產生控制訊號之表格 300。在此實施例中，表格 300 對應通訊通道 190 之雛菊鏈(daisy chain)實施。在此實施例中，表格 300 係爲適應性電壓調整模組中補償產生器中用以實施邏輯電路之真值表，例如適應性電壓調整模組 230、240 及 260 之補償產生器 231、251 及 271。具體而論，在一實施例中，表格 300 係用以決定是否提供訊號以使電壓調節器維持目前供應電壓或修改供應電壓。

【0041】 具體而論，表格 300 包含第一欄 310、第二欄 320 及第三欄 330。在每一列中，第一欄 310 包含自輸入接腳接收之二元值 AVS-IN；第二欄 320 包含基於自本地性能監控模組監控之參數之值決定之本地指標之二元值；第三欄 330 包含自輸出接腳輸出之二元值 AVS-OUT 作爲同一列中第一欄 310 及第二欄 320 之二元值之函數。舉例而言，本地指標指示本積體電路晶片之本地電壓需求。

【0042】 於圖 3 之實施例中，二元值”0”指示保持目前

供應電壓，且二元值”1”指示增加供應電壓。真值表300可使用或邏輯(OR logic)實施，接著當本地指標及輸入值AVS-IN皆指示保持目前供應電壓，則輸出值AVS-OUT指示保持目前供應電壓；反之，輸出值AVS-OUT指示增加供應電壓。

【0043】 值得注意的是，二元值可不同地定義以指示不同之電壓需求，例如：增加供應電壓、減少供應電壓及其類似的。亦值得注意的是，二元值可包含多於1位元(bit)以定義電壓需求。在一實施例中，二元值包含2位元以定義3個不同電壓需求，例如：增加供應電壓、維持供應電壓、減少供應電壓。在另一實施例中，二元值包含多個位元以指示不同梯度的增加或減少供應電壓。

【0044】 圖4係根據本揭露之一實施例繪示另一詳細系統實例400之方塊圖。系統400包含積體電路晶片420、440及460、電壓調節器410及通訊通道，其中通訊通道藉由導體元件形成以使訊號491、492及493通過。如圖4所示，該些元件相互耦接。

【0045】 系統400類似上述系統200操作。系統400亦包含等同於或等效於系統200中所用元件的某些元件；這些元件之描述已經於上文提供且在此省略以示簡潔。

【0046】 在圖4之實施例中，適應性電壓調整模組430、450及470係基於具有減量之接腳之適應性電壓調整智權方塊實施。舉例而論，各適應性電壓調整模組包含輸入接腳AVS-IN及輸出接腳FEEDBACK/AVS-OUT。如示，各輸出接腳FEEDBACK/AVS-OUT係耦接於個別電壓產生器472、452及432以結合電壓補償及所接收之電壓以產生回饋訊號。藉由適當地耦接適應性電壓調整模組430、450及470之輸入接腳及輸出接腳，適應性電壓調整模組430、450及470形成適應性電壓調整鏈。在圖4實施例中，適應性電壓調整模組470之輸出接腳FEEDBACK/AVS-OUT係經由任意適當的導體元件耦接於適應性電壓調整模組450之輸入接腳AVS-IN；適應性電

壓調整模組450之輸出接腳FEEDBACK/AVS-OUT係經由任意適當的導體元件耦接於適應性電壓調整模組430之輸入接腳AVS-IN；適應性電壓調整模組430之輸出接腳FEEDBACK/AVS-OUT係耦接於電壓調節器410之回饋接腳。

【0047】 此外，適應性電壓調整方塊可以使用輸出接腳FEEDBACK/AVS-OUT作爲數位接腳以輸出數位訊號AVS-OUT或作爲類比接腳以輸出回饋訊號439。在圖4實施例中，適應性電壓調整模組430、450及470各接收主控訊號MASTER，並基於主控訊號MASTER配置輸出接腳。舉例而論，當主控訊號MASTER之邏輯爲”1”時(例如：適應性電壓調整模組430之情況)，輸出接腳係配置爲類比接腳以輸出回饋訊號439；當主控訊號MASTER之邏輯爲0時(例如：適應性電壓調整模組450及470之情況)，輸出接腳係配置爲數位接腳以輸出數位訊號AVS-OUT。當輸出接腳係配置爲數位接腳且回饋訊號439爲數位的，例如在補償產生器451及471中，一可選的旁通迴路(圖未示)係確立以使回饋訊號439繞過對應之回饋電壓產生器452及472。然而，當輸出接腳係配置爲類比接腳且回饋訊號439係爲類比的，例如在補償產生器431中，可選的旁通迴路並未確立而使回饋訊號提供至回饋電壓產生器。在一實施例中，當針對適應性電壓調整模組450及470之主控訊號MASTER之邏輯爲”0”，回饋電壓產生器452及472係爲旁通。

【0048】 在一實施例中，主控訊號MASTER係爲靜態輸入訊號且在開啓電力時可以鎖存在積體電路晶片中。

【0049】 圖5係根據本揭露之一實施例繪示配置接腳或墊之表格500。表格500包含第一欄510、第二欄520、第三欄530及第四欄540。在每一列中，第一欄510包含自主控訊號MASTER接收之二元值；第二欄520包含來自輸入接腳接收之二元值AVS-IN；第三欄530指示自輸出接腳或墊之輸出訊號FEEDBACK/AVS-OUT；以及第四欄540指示輸出接腳或

墊之形式。

【0050】 在圖 5 之實施例中，當主控訊號 MASTER 之二元值爲”0”，輸出接腳(或墊)輸出數位輸出 AVS-OUT。數位輸出 AVS-OUT 取決於本地指標及輸入值 AVS-IN。當主控訊號 MASTER 之二元值爲”1”，輸出接腳(或墊)輸出類比回饋訊號，且類比訊號係基於本地指標及輸入值 AVS-IN 產生。

【0051】 圖 6 係根據本揭露之一實施例繪示描述流程實例 600 之流程圖。在此實施例中，流程 600 可藉由適應性電壓調整模組執行，例如：各適應性電壓調整模組 430、450 及 470。流程於 S601 開始且繼續進行 S610。

【0052】 在 S610 中，適應性電壓調整模組自輸入接腳接收輸入訊號 AVS-IN。輸入訊號 AVS-IN 係指示自在鏈下方之適應性電壓調整模組之累積電壓需求。

【0053】 在 S620 中，適應性電壓調整模組結合來自輸入訊號 AVS-IN 之資訊及本地指標，並產生數位訊號 AVS-OUT。因此，數位訊號 AVS-OUT 指示本適應性電壓調整模組及在鏈下方之適應性電壓調整模組之累積電壓需求。

【0054】 在 S630 中，適應性電壓調整模組基於主控訊號 MASTER 分流操作。當主控訊號 MASTER 之邏輯爲”0”，流程繼續進行 S640；反之，流程繼續進行 S650。

【0055】 在 S640 中，配置輸出接腳爲數位接腳以輸出數位訊號 AVS-OUT。接著流程繼續進行 S699 並終止。

【0056】 在 S650 中，適應性電壓調整模組模組產生控制供應電壓之類比回饋訊號。

【0057】 在 S660 中，配置輸出接腳爲類比接腳以輸出類比回饋訊號。在一實施例中，類比回饋訊號係提供至電壓調節器以控制供應電壓。接著流程繼續進行 S699 並終止。

【0058】 當本揭露之該些方面已經結合具體實施例描述，其中具體實施例提出作實例、可選方案、修改及變化至該些實例中是可行的。因此，在此列舉之該些實施例意指說

明而非限制。在未違反以下之該些請求項之範圍下可進行修改。

【符號說明】

【0059】

[本發明]

100 系統

110 電壓調節器

120 電路方塊

121 功能電路

125 性能監控模組

127 速率指示電路

130 適應性電壓調整(AVS)模組

139 控制訊號

140 電路方塊

141 功能電路

145 性能監控模組

147 速率指示器

150 適應性電壓調整(AVS)模組

160 電路方塊

161 功能電路

165 性能監控模組

167 速率指示器

170 適應性電壓調整(AVS)模組

190 通訊通道

200 系統

210 電壓調節器

220 積體電路晶片

221 功能電路

225 性能監控模組

227 速率指示器

230 適應性電壓調整(AVS)模組

231 補償產生器

232 回饋電壓產生器

239 類比回饋訊號

240 積體電路晶片

241 功能電路

245 性能監控模組

247 速率指示器

250 適應性電壓調整(AVS)模組

251 補償產生器

252 回饋電壓產生器

260 積體電路晶片

261 功能電路

265 性能監控模組

267 速率指示器

270 適應性電壓調整(AVS)模組

271 補償產生器

272 回饋電壓產生器

291 訊號

292 訊號

293 訊號

300 表格

310 第一欄

320 第二欄

330 第三欄

400 系統

410 電壓調節器

420 積體電路晶片

421 功能電路

425 性能監控模組

427 速率指示器

430 適應性電壓調整模組

431 補償產生器

432 電壓產生器

439 回饋訊號

440 積體電路晶片

441 功能電路

445 性能監控模組

447 速率指示器

450 適應性電壓調整模組

451 補償產生器

452 電壓產生器

460 積體電路晶片

461 功能電路

465 性能監控模組

467 速率指示器

470 適應性電壓調整模組

471 補償產生器

472 電壓產生器

491 訊號

492 訊號

493 訊號

500 表格

510 第一欄

520 第二欄

530 第三欄

540 第四欄

600 流程

AVS-IN 輸入接腳

AVS-OUT 輸出接腳

FEEDBACK/AVS-OUT 輸出接腳

MASTER 主控訊號

I582561

公告本

(105 年 11 月 24 日專利修正無劃線版本)

發明摘要

※ 申請案號：102115464

※ 申請日：102.04.30　　※IPC 分類：G05F 1/10 (2006.01)

【發明名稱】 適應性電壓調整主從之積體電路、方法及系統/ INTEGRATED CIRCUIT, METHOD, AND SYSTEM FOR AVS MASTER SLAVE

【中文】

本揭露之一方面提供一種積體電路(IC)。積體電路包含輸入介面及控制器。輸入介面基於另一積體電路之性能特性接收輸入訊號以提供控制供應電壓之資訊。控制器基於輸入訊號及積體電路之性能特性之組合產生控制供應電壓之輸出訊號。

【英文】

Aspects of the disclosure provide an integrated circuit (IC). The IC includes an input interface and a controller. The input interface is configured to receive an input signal providing information for controlling a supply voltage based on a performance characteristic of another IC. The controller is configured to generate an output signal for controlling the supply voltage based on a combination of the input signal and a performance characteristic of the IC.

(105 年 11 月 24 日專利修正無劃線版本)

申請專利範圍

1. 一種積體電路，包含：

一輸入介面，接收一輸入訊號，其中該輸入訊號基於另一積體電路之一性能特性提供控制一供應電壓之資訊；

一控制器，基於該輸入訊號及該積體電路之一性能特性之組合以產生控制該供應電壓之一輸出訊號；以及

一速率指示器，產生指示該積體電路之一速率之一訊號；其中，該控制器基於該輸入訊號及指示該積體電路之該速率之該訊號產生該輸出訊號。

2. 如請求項 1 所述之電路，其中該輸入介面係接收數位形式之該輸入訊號。

3. 如請求項 1 所述之電路，其中該控制器基於該積體電路之該性能特性與該輸入訊號產生控制供應電壓之數位形式之該輸出訊號，並提供該輸出訊號至一其他積體電路。

4. 如請求項 1 所述之電路，其中該輸入介面係接收該輸入訊號以控制其他積體電路之該供應電壓符合一性能需求。

5. 如請求項 1 所述之電路，其中該控制器進一步包含：

一回饋電壓產生器，產生一回饋電壓訊號以控制一電壓調節器調節該積體電路及該另一積體電路之該供應電壓。

6. 如請求項 5 所述之電路，進一步包含：

一輸出介面，輸出數位形式之該輸出訊號及類比形式之該回饋訊號之其一。

7. 一種適應性電壓調整主從之方法，包含：

藉由一積體電路自另一積體電路接收一輸入訊號，該輸入訊號基於該另一積體電路之一性能特性提供資訊以控制一供應電壓；

基於該輸入訊號及該積體電路之一性能特性之組合以產生一輸出訊號；

產生指示該積體電路之速率之一訊號；以及

基於該輸入訊號及指示該積體電路之速率之該訊號產生該輸出訊號。

8. 如請求項 7 所述之方法，其中藉由該積體電路自該另一積體電路接收該輸入訊號進一步包含：

接收數位形式之該輸入訊號。

9. 如請求項 7 所述之方法，其中基於該輸入訊號及該積體電路之性能特性產生該輸出訊號進一步包含：

產生數位形式之該輸出訊號；以及

傳送該輸出訊號至一其他積體電路。

10. 如請求項 7 所述之方法，其中藉由該積體電路自該另一積體電路接收該輸入訊號進一步包含：

接收該輸入訊號以控制該另一積體電路之供應電壓以符合一性能需求。

11. 如請求項 7 所述之方法，進一步包含：

產生一回饋電壓訊號以控制一電壓調節器以調節該積體電路及該另一積體電路之該供應電壓。

12. 如請求項 11 所述之方法，進一步包含以下至少其一步驟：

配置一輸出介面以輸出數位形式之該輸出訊號；以及

配置該輸出介面以輸出類比形式之該回饋電壓訊號。

13. 一種適應性電壓調整主從之系統，包含：

一電壓調節器，調節多個積體電路之一供應電壓；

一第一積體電路，基於該第一積體電路之一性能特性輸出控制該供應電壓之一第一訊號；

一第二積體電路，接收該第一訊號並基於該第一訊號及該第二積體電路之一性能特性之組合產生控制該供應電壓之一第二訊號；以及

一速率指示器，產生指示該第一積體電路之一速率之一第三訊號；其中該第二積體電路基於該第一訊號及指示該第一積體電路之該速率之該第三訊號產生該第二訊號。

14. 如請求項 13 所述之系統，其中該第二積體電路接收數位形式之該輸入訊號。

15. 如請求項 13 所述之系統，其中該第二積體電路基於該輸入訊號及該第二積體電路之該性能特性產生控制該供應電壓之數位形式之該輸出訊號，並提供該輸出訊號至一第三積體電路。

16. 如請求項 13 所述之系統，其中該第一積體電路之一輸入介面接收該輸入訊號以控制一另一積體電路之該供應電壓以符合一性能需求。

17. 如請求項 13 所述之系統，其中該第二積體電路包含：

一回饋電壓產生器，產生一回饋電壓訊號以控制一電壓調節器以調節該第一積體電路及該第二積體電路之該供應電壓。

18. 如請求項 17 所述之系統，其中該第二積體電路進一步包含：

一輸出介面，輸出數位形式之該輸出訊號及類比形式之該回饋電壓訊號之其一。

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

110 電壓調節器

120 電路方塊

121 功能電路

125 性能監控模組

127 速率指示電路

130 適應性電壓調整

139 控制訊號

140 電路方塊

141 功能電路

145 性能監控模組

147 速率指示器

150 適應性電壓調整

160 電路方塊

161 功能電路

165 性能監控模組

167 速率指示器

170 適應性電壓調整

190 通訊通道

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無