



(12) 发明专利

(10) 授权公告号 CN 101893796 B

(45) 授权公告日 2014. 09. 24

(21) 申请号 201010185678. 3

(22) 申请日 2010. 05. 19

(30) 优先权数据

43720/09 2009. 05. 19 KR

(73) 专利权人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 金成云 金熙燮 金香律 章珠宁

蔡钟哲 郑美惠 禹和成 辛哲

申东哲

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 张波

(51) Int. Cl.

G02F 1/1362(2006. 01)

G02F 1/1343(2006. 01)

(56) 对比文件

US 2003090448 A1, 2003. 05. 15,

CN 101295115 A, 2008. 10. 29,

CN 1900777 A, 2007. 01. 24,

CN 1967334 A, 2007. 05. 23,

JP 2005300780 A, 2005. 10. 27,

审查员 李闻

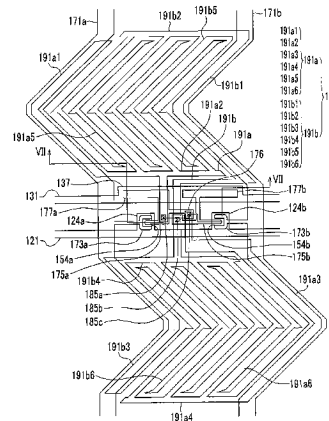
权利要求书4页 说明书23页 附图14页

(54) 发明名称

液晶显示器

(57) 摘要

本发明提供一种液晶显示器,其包括:第一基板和设置为相对于第一基板的第二基板;液晶层,插设在第一和第二基板之间,且包括液晶分子;栅极线,传输栅极信号;第一和第二数据线,分别传输第一和第二数据电压,第一和第二数据电压具有相反的极性;第一开关元件,连接到栅极线和第一数据线;第二开关元件,连接到栅极线和第二数据线;第一子像素电极,连接到第一开关元件;以及第二子像素电极,连接到第二开关元件。第一和第二子像素电极与第一和第二数据线的部分交叠。第一和第二子像素电极分别包括第一和第二分支,它们交替设置在第一和第二数据线之间。



1. 一种液晶显示器,包括:

第一基板;

第二基板,设置为与所述第一基板相对;

液晶层,插设在所述第一基板和所述第二基板之间,且包括液晶分子;

栅极线,设置在所述第一基板上,且传输栅极信号;

第一数据线,设置在所述第一基板上,且传输第一数据电压;

第二数据线,设置在所述第一基板上,且传输第二数据电压;

第一开关元件,连接到所述栅极线和所述第一数据线;

第二开关元件,连接到所述栅极线和所述第二数据线;

第一子像素电极,连接到所述第一开关元件;以及

第二子像素电极,连接到所述第二开关元件,

其中

所述第一数据电压相对于参考电压的极性与所述第二数据电压相对于所述参考电压的极性相反,

所述第一子像素电极与所述第一数据线的第一部分和所述第二数据线的第一部分交叠,

所述第二子像素电极与所述第一数据线的第二部分和所述第二数据线的第二部分交叠,

所述第一子像素电极包括第一分支,

所述第二子像素电极包括第二分支,并且

所述第一分支和所述第二分支交替地布置在所述第一数据线和所述第二数据线之间。

2. 如权利要求 1 所述的液晶显示器,其中

所述第一子像素电极和所述第一数据线的交叠面积基本上等于所述第一子像素电极和所述第二数据线的交叠面积,并且

所述第二子像素电极和所述第一数据线的交叠面积基本上等于所述第二子像素电极和所述第二数据线的交叠面积。

3. 如权利要求 2 所述的液晶显示器,其中

所述第一子像素电极包括设置在所述栅极线上方的第一上部和设置在所述栅极线下方的第一下部,

所述第二子像素电极包括设置在所述栅极线上方的第二上部和设置在所述栅极线下方的第二下部,

所述第一数据线的所述第一部分在所述第一子像素电极的所述第一上部和所述第一下部之一中,并且所述第二数据线的所述第一部分在所述第一子像素电极的所述第一上部和所述第一下部的另一个中,并且

所述第一数据线的所述第二部分在所述第二子像素电极的所述第二上部和所述第二下部之一中,并且所述第二数据线的第二部分在所述第二子像素电极的所述第二上部和所述第二下部的另一个中。

4. 如权利要求 3 所述的液晶显示器,还包括

钝化层,在所述第一开关元件和所述第二开关元件之间设置在所述第一基板上,

其中所述钝化层包括形成在该钝化层中并暴露所述第一开关元件的输出端的第一接触孔,以及形成在该钝化层中并暴露所述第二开关元件的输出端的第二接触孔,

所述第一子像素电极的所述第一上部、所述第一子像素电极的所述第一下部和所述第一开关元件通过所述第一接触孔连接,并且

所述第二子像素电极的所述第二上部、所述第二子像素电极的所述第二下部和所述第二开关元件通过所述第二接触孔连接。

5. 如权利要求 3 所述的液晶显示器,还包括:

钝化层,在所述第一开关元件和所述第二开关元件之间设置在所述第一基板上,

其中所述钝化层包括形成在该钝化层中并暴露所述第一开关元件的输出端的第一接触孔和第三接触孔,

其中

所述第一子像素电极的所述第一上部和所述第一下部之一通过所述第一接触孔连接到所述第一开关元件,并且

所述第一子像素电极的所述第一上部和所述第一下部的另一个通过所述第三接触孔连接到所述第一开关元件的所述输出端。

6. 如权利要求 2 所述的液晶显示器,还包括:

存储电极,设置在所述第一基板的设置有所述栅极线的相同的层上;

第一存储导体,从所述第一开关元件的输出端延伸;以及

第二存储导体,从所述第二开关元件的输出端延伸,

其中所述第一存储导体和所述第二存储导体与所述存储电极交叠,并且分别形成第一存储电容器和第二存储电容器。

7. 如权利要求 6 所述的液晶显示器,还包括绝缘层和半导体层,在所述第一存储导体和所述存储电极之间以及所述第二存储导体和所述存储电极之间设置在所述第一基板上。

8. 如权利要求 7 所述的液晶显示器,其中

所述第一存储导体和所述存储电极的交叠面积基本上等于所述第二存储导体和所述存储电极的交叠面积。

9. 如权利要求 2 所述的液晶显示器,其中

所述第一子像素电极包括设置在所述栅极线上方的第一上部和设置在所述栅极线下方的第一下部,

所述第二子像素电极包括设置在所述栅极线上方的第二上部和设置在所述栅极线下方的第二下部,

所述第一数据线的所述第一部分和所述第二数据线的所述第一部分在所述第一子像素电极的所述第一上部和所述第一下部之一中,并且

所述第一数据线的第二部分和所述第二数据线的第二部分在所述第二子像素电极的所述第二上部和所述第二下部之一中。

10. 如权利要求 9 所述的液晶显示器,还包括

钝化层,在所述第一开关元件和所述第二开关元件之间设置在所述第一基板上,其中所述钝化层包括形成在该钝化层中并暴露所述第一开关元件的输出端的第一接触孔,以及形成在该钝化层中并暴露所述第二开关元件的输出端的第二接触孔,

所述第一子像素电极的所述第一上部、所述第一子像素电极的所述第一下部和所述第一开关元件通过所述第一接触孔连接,并且

所述第二子像素电极的所述第二上部、所述第二下部和所述第二开关元件通过所述第二接触孔连接。

11. 如权利要求 10 所述的液晶显示器,还包括:

存储电极,设置在所述第一基板的设置有所述栅极线的相同的层上;

第一存储导体,从所述第一开关元件的所述输出端延伸;以及

第二存储导体,从所述第二开关元件的所述输出端延伸,

其中所述第一存储导体和所述第二存储导体与所述存储电极交叠,并且分别形成第一存储电容器和第二存储电容器。

12. 如权利要求 11 所述的液晶显示器,其中

所述钝化层的所述第一接触孔设置在所述第一存储导体上方,所述钝化层的所述第二接触孔设置在所述第二存储导体上方。

13. 如权利要求 11 所述的液晶显示器,还包括

绝缘层和半导体层,在所述第一存储导体和所述存储电极之间以及所述第二存储导体和所述存储电极之间设置在所述第一基板上。

14. 如权利要求 11 所述的液晶显示器,其中

所述第一存储导体和所述存储电极的交叠面积基本上等于所述第二存储导体和所述存储电极的交叠面积。

15. 如权利要求 2 所述的液晶显示器,其中

所述液晶层包括具有正介电各向异性的液晶,并且

所述液晶层的所述液晶在所述第一基板和所述第二基板之间基本上垂直取向。

16. 如权利要求 2 所述的液晶显示器,其中

所述第一子像素电极的所述第一分支和所述第二子像素电极的所述第二分支基本上布置为相对于所述栅极线纵向取向的方向倾斜。

17. 如权利要求 2 所述的液晶显示器,其中

所述第一子像素电极和所述第二子像素电极设置在所述第一基板的相同的层上。

18. 一种液晶显示器,包括:

第一基板;

第二基板,设置为与所述第一基板相对;

液晶层,插设在所述第一基板和所述第二基板之间,且包括液晶分子;

栅极线,设置在所述第一基板上,且传输栅极信号;

公共电压线,设置在所述第一基板上,且传输公共电压;

第一数据线,设置在所述第一基板上,且传输数据电压;

第一开关元件,连接到所述栅极线和所述第一数据线;

第二开关元件,连接到所述栅极线和所述公共电压线;

第一子像素电极,连接到所述第一开关元件;

第二子像素电极,连接到所述第二开关元件;

存储电极,设置在所述第一基板的设置有所述栅极线的相同的层上;

第一存储导体,从所述第一开关元件的输出端延伸;以及
第二存储导体,从所述第二开关元件的输出端延伸,其中所述第一子像素电极与所述
第一数据线的第一部分交叠,

所述第二子像素电极与所述第一数据线的第二部分交叠,

所述第一子像素电极包括第一分支,

所述第二子像素电极包括第二分支,

所述第一分支和所述第二分支交替布置,

所述第一子像素电极和所述第一数据线的交叠面积基本上等于所述第二子像素电极
和所述第一数据线的交叠面积,

所述第一存储导体和所述第二存储导体与所述存储电极交叠,并且分别形成第一存储
电容器和第三存储电容器,并且

所述第一存储导体和所述第二存储导体与所述公共电压线交叠,并且分别形成第二存
储电容器和第四存储电容器。

19. 如权利要求 18 所述的液晶显示器,还包括

第二数据线,设置在所述第一基板上,且传输所述数据电压,

其中所述第一子像素电极与所述第二数据线的第一部分交叠,并且所述第二子像素电
极与所述第二数据线的第二部分交叠。

20. 如权利要求 19 所述的液晶显示器,其中

所述第一子像素电极和所述第二数据线的交叠面积基本上等于所述第二子像素电极
和所述第二数据线的交叠面积。

21. 如权利要求 18 所述的液晶显示器,还包括

绝缘层和半导体层,在所述第一存储导体和所述存储电极之间、所述第二存储导体和
所述存储电极之间、所述第一存储导体和所述公共电压线之间以及所述第二存储导体和所
述公共电压线之间设置在所述第一基板上。

22. 如权利要求 21 所述的液晶显示器,其中:

所述第一存储导体和所述存储电极的交叠面积基本上等于所述第二存储导体和所述
存储电极的交叠面积;并且

所述第一存储导体和所述公共电压线的交叠面积基本上等于所述第二存储导体和所
述公共电压线的交叠面积。

液晶显示器

技术领域

[0001] 本发明涉及液晶显示器。

背景技术

[0002] 液晶显示器 (“LCD”) 是广泛使用的平板显示器 (“FPD”) 类型。LCD 典型地包括其上设置场产生电极的两个显示面板以及插设在两个显示面板之间的液晶层。电压被施加给场产生电极以在液晶层中产生电场。电场决定了液晶层中液晶分子的取向, 进而控制入射光的偏振以显示图像。

[0003] 例如, 通过提高 LCD 的对比度、视角和 / 或响应速度, 来改善 LCD 的显示质量。

[0004] 然而, 例如, 为了提高 LCD 的开口率而使像素电极与信号线交叠时, 增加了信号线和像素电极之间的寄生电容, 因此由于串扰而大大降低了显示质量。

发明内容

[0005] 根据本发明的液晶显示器的示范性实施例包括: 第一基板和设置为与第一基板的第二基板相对; 液晶层, 插设在第一基板和第二基板之间, 且包括液晶分子; 栅极线, 设置在第一基板上, 且传输栅极信号; 第一数据线, 设置在第一基板上, 且传输第一数据电压; 第二数据线, 设置在第一基板上, 且传输第二数据电压; 第一开关元件, 连接到栅极线和第一数据线; 第二开关元件, 连接到栅极线和第二数据线; 以及连接到第一开关元件的第一子像素电极和连接到第二开关元件的第二子像素电极, 其中第一数据电压相对于参考电压的极性与第二数据电压相对于参考电压的极性相反, 第一子像素电极与第一数据线的第一部分和第二数据线的第二部分交叠, 第二子像素电极与第一数据线的第二部分和第二数据线的第二部分交叠, 第一子像素电极包括第一分支, 第二子像素电极包括第二分支, 并且第一分支和第二分支交替地布置在第一数据线和第二数据线之间。

[0006] 第一子像素电极和第一数据线的交叠面积可以基本上等于第一子像素电极和第二数据线的交叠面积, 并且第二子像素电极和第一数据线的交叠面积可以基本上等于第二子像素电极和第二数据线的交叠面积。

[0007] 第一子像素电极可以包括设置在栅极线上方的第一上部和设置在栅极线下方的第一下部, 第二子像素电极可以包括设置在栅极线上方的第二上部和设置在栅极线下方的第二下部。第一数据线的第一部分可以在第一子像素电极的第一上部和第一下部之一中, 第二数据线的第二部分可以在第一子像素电极的第一上部和第一下部的另一个中。第一数据线的第二部分可以在第二子像素电极的第二上部和第二下部之一中, 第二数据线的第二部分可以在第二子像素电极的第二上部和第二下部的另一个中。

[0008] 液晶显示器还可以包括钝化层, 在第一开关元件和第二开关元件之间设置在第一基板上, 其中钝化层可以包括形成在该钝化层中并暴露第一开关元件的输出端的第一接触孔和形成在该钝化层中并暴露第二开关元件的输出端的第二接触孔, 第一子像素电极的第一上部、第一子像素电极的第一下部和第一开关元件可以通过第一接触孔连接, 第二子像

素电极的第二上部、第二子像素电极的第二下部和第二开关元件可以通过第二接触孔连接。

[0009] 钝化层可以包括形成在其中的进一步暴露第一开关元件的输出端的第三接触孔,第一子像素电极的第一上部和第一下部之一可以通过第一接触孔连接到第一开关元件,第一子像素电极的第一上部和第一下部的另一个可以通过第三接触孔连接到第一开关元件的输出端。

[0010] 液晶显示器还可以包括:存储电极,设置在第一基板的设置栅极线的相同的层上;第一存储导体,从第一开关元件的输出端延伸;以及第二存储导体,从第二开关元件的输出端延伸,其中第一存储导体和第二存储导体可以与存储电极交叠,且分别形成第一存储电容器和第二存储电容器。

[0011] 液晶显示器还可以包括绝缘层和半导体层,在第一存储导体和存储电极之间以及第二存储导体和存储电极之间设置在第一基板上。

[0012] 第一存储导体和存储电极的交叠面积可以基本上等于第二存储导体和存储电极的交叠面积。

[0013] 第一子像素电极可以包括设置在栅极线上方的第一上部和设置在栅极线下方的第一下部,并且第二子像素电极可以包括设置在栅极线上方的第二上部和设置在栅极线下方的第二下部。第一数据线的第一部分和第二数据线的第二部分可以在第一子像素电极的第一上部和第一下部中的一个部中,并且第一数据线的第二部分和第二数据线的第二部分可以在第二子像素电极的第二上部和第二下部的一个部中。

[0014] 液晶显示器还可以包括钝化层,在第一开关元件和第二开关元件之间设置在第一基板上,其中钝化层可以包括形成在其中的暴露第一开关元件的输出端的第一接触孔和形成在其中的暴露第二开关元件的输出端的第二接触孔,第一子像素电极的第一上部、第一子像素电极的第一下部和第一开关元件可以通过第一接触孔连接,第二子像素电极的第二上部、第二子像素电极的第二下部和第二开关元件可以通过第二接触孔连接。

[0015] 液晶显示器还可以包括:存储电极,设置在第一基板的设置栅极线的相同的层上;第一存储导体,从第一开关元件的输出端延伸;以及第二存储导体,从第二开关元件的输出端延伸,其中第一存储导体和第二存储导体可以与存储电极交叠,且分别形成第一存储电容器和第二存储电容器。

[0016] 第一接触孔可以设置在第一存储导体上,并且第二接触孔可以设置在第二存储导体上。

[0017] 液晶显示器还可以包括绝缘层和半导体层,在第一存储导体和存储电极之间以及第二存储导体和存储电极之间设置在第一基板上。

[0018] 第一存储导体和存储电极的交叠面积可以基本上等于第二存储导体和存储电极的交叠面积。

[0019] 液晶层可以包括具有正介电各向异性的液晶,并且液晶层的液晶可以基本上垂直取向。

[0020] 第一子像素电极的第一分支和第二子像素电极的第二分支可以基本上布置为相对于栅极线倾斜。

[0021] 第一子像素电极和第二子像素电极可以设置在第一基板的同层上。

[0022] 根据本发明的液晶显示器的示范性实施例包括：第一基板和设置为相对于第一基板的第二基板；液晶层，插设在第一基板和第二基板之间，且包括液晶分子；栅极线，设置在第一基板上，且传输栅极信号；公共电压线，设置在第一基板上，且传输公共电压；第一数据线，设置在第一基板上，且传输数据电压；第一开关元件，连接到栅极线和第一数据线；第二开关元件，连接到栅极线和公共电压线；连接到第一开关元件的第一子像素电极和连接到第二开关元件的第二子像素电极，其中第一子像素电极与第一数据线的第一部分交叠，第二子像素电极与第一数据线的第二部分交叠，第一子像素电极包括第一分支，第二子像素电极包括第二分支，第一分支和第二分支交替布置，并且第一子像素电极和第一数据线的交叠面积基本上等于第二子像素电极和第一数据线的交叠面积。

[0023] 液晶显示器还可以包括第二数据线，设置在第一基板上，且传输数据电压，其中第一子像素电极可以与第二数据线的第一部分交叠，并且第二子像素电极可以与第二数据线的第二部分交叠。

[0024] 第一子像素电极和第二数据线的交叠面积可以基本上等于第二子像素电极和第二数据线的交叠面积。

[0025] 液晶显示器还可以包括：存储电极，设置在第一基板的设置栅极线的相同的层上；第一存储导体，从第一开关元件的输出端延伸；以及第二存储导体，从第二开关元件的输出端延伸，其中第一存储导体和第二存储导体可以与存储电极交叠，并且分别形成第一存储电容器和第三存储电容器，而第一存储导体和第二存储导体可以与公共电压线交叠，且分别形成第二存储电容器和第四存储电容器。

[0026] 液晶显示器还可以包括绝缘层和半导体层，在第一存储导体和存储电极之间、第二存储导体和存储电极之间、第一存储导体和公共电压线之间以及第二存储导体和公共电压线之间设置在第一基板上。

[0027] 第一存储导体和存储电极的交叠面积可以基本上等于第二存储导体和存储电极的交叠面积，并且第一存储导体和公共电压线的交叠面积可以基本上等于第二存储导体和公共电压线的交叠面积。

[0028] 根据本发明示范性实施例的液晶显示器提高了对比度和视角、液晶分子的响应速度以及开口率。有效地防止了由信号线和像素电极之间的寄生电容引起的串扰。

附图说明

[0029] 通过参考附图更加详细地描述本发明的示范性实施例，本发明的上述及其它方面、优点和特征将变得更加明显易懂，附图中：

[0030] 图 1 是根据本发明的液晶显示器的示范性实施例的方框图；

[0031] 图 2 是根据本发明的液晶显示器的像素的示范性实施例的等效电路图；

[0032] 图 3 是根据本发明的液晶显示器的像素的示范性实施例的示意性电路图；

[0033] 图 4 是根据本发明的液晶显示器的示范性实施例的局部截面图；

[0034] 图 5 是示出根据本发明的液晶显示器的示范性实施例的数据线和像素的平面图；

[0035] 图 6 是图解根据本发明的液晶面板组件的示范性实施例的布局的平面图；

[0036] 图 7 是沿着图 6 的 VII-VII 线剖取的局部截面图；

[0037] 图 8 是图解根据本发明的液晶面板组件的备选示范性实施例的布局的平面图；

- [0038] 图 9 是沿着图 8 的 IX-IX 线剖取的局部截面图；
- [0039] 图 10 是图解根据本发明的液晶面板组件的另一备选示范性实施例的布局的平面图；
- [0040] 图 11 是沿着图 10 的 XI-XI 线剖取的局部截面图；
- [0041] 图 12 是根据本发明的液晶显示器的像素的备选示范性实施例的示意性等效电路图；
- [0042] 图 13 是图解根据本发明的液晶面板组件的再一备选示范性实施例的布局的平面图；
- [0043] 图 14 是沿着图 13 的 XIV-XIV 线剖取的局部截面图；
- [0044] 图 15 是图解根据本发明的液晶面板组件的再一备选示范性实施例的布局的平面图；以及
- [0045] 图 16 是沿着图 15 的 XVI-XVI 线剖取的局部截面图。

具体实施方式

[0046] 现将参考其中显示各种实施例的附图在其后更加全面地描述本发明。然而，本发明可以以许多不同的形式实现且不应解释为限于这里阐述的实施例。而是，提供这些实施例使得本公开充分和完整，且向本领域的技术人员全面地传达本发明的范围。通篇相同的附图标记指示相同的元件。

[0047] 可以理解当元件被称为在另一元件“上”时，它可以直接在其他元件上或可以存在中间的元件。相反，当元件被称为“直接”在其他元件“上”时，则没有中间元件存在。这里所用的术语“和 / 或”包括一个或多个相关列举项目的任何和所有组合。

[0048] 可以理解虽然术语第一、第二和第三等可以用于此来描述各种元件、部件、区域、层和 / 或部分，但这些元件、部件、区域、层和 / 或部分应不受这些术语限制。这些术语只用于区分一个元件、部件、区域、层或部分与其他元件、部件、区域、层或部分。因此，以下讨论的第一元件、部件、区域、层或部分可以被称为第二元件、部件、区域、层或部分，而不背离本发明的教导。

[0049] 这里所使用的术语是只为了描述特别实施例的目的且并不旨在限制本发明。如这里所用，单数形式也旨在包括复数形式，除非上下文清楚地指示另外的意思。可以进一步理解当在此说明书中使用术语“包括”和 / 或“包含”说明所述特征、区域、整体、步骤、操作、元件和 / 或组件的存在，但是不排除存在或添加一个或更多其他特征、区域、整体、步骤、操作、元件、组件和 / 或其组。

[0050] 此外，可以使用相对术语，诸如“下”或“下部”以及“上”或“上部”，来描述一个元件和其他元件如图中所示的关系。可以理解相对术语旨在包括装置除了在图中所绘的取向之外的不同取向。例如，如果一个图中的装置被翻转，则被描述为在其他元件“下”侧的元件将取向在其他元件“上”侧。因此，示范性术语“下”可以包括“下”和“上”两种取向，这取决于图的特定取向。类似地，如果在一个图中的装置被翻转，则被描述为在其他元件“下面”或“下方”的元件将取向在其他元件“上方”。因此，示范性术语“下面”或“下方”可以包括下方和上方两种取向。

[0051] 除非另有界定，否则这里使用的所有术语（包括技术和科学术语）具有本发明所

属领域的普通技术人员共同理解的可相同含义。还可以理解诸如那些在通用字典中定义的术语应解释为具有与在相关技术和本公开的上下文中它们的涵义一致的涵义，而不应解释为理想化或过度正式的意义，除非在这里明确地如此界定。

[0052] 参考截面图在这里描述示范性实施例，这些截面图是理想实施例的示意图。因此，可以预期由例如制造技术和 / 或公差引起的图示的形状的变化。因此，这里描述的实施例不应被解释为限于这里所示的特别的区域形状，而是包括由例如由制造引起的形状偏差。例如，示出或描述为平坦的区域可以通常具有粗糙和 / 或非线性的特征。另外，示出的尖角可以是修圆的。因此，图中示出的区域本质上是示意性的且它们的形状不旨在示出区域的精确形状且不旨在限制本发明的范围。

[0053] 图 1 是根据本发明的液晶显示器的示范性实施例的方框图，图 2 是图解液晶显示器的一个像素的示范性实施例的示意性等效电路图，图 3 是图解液晶显示器的一个像素的示范性实施例的示意性电路图。

[0054] 如图 1 所示，液晶显示器的示范性实施例包括液晶面板组件 300、栅极驱动器 400、数据驱动器 500、灰度电压发生器 800 和信号控制器 600。

[0055] 如图 1 和图 3 的示意性等效电路图所示，液晶面板组件 300 包括信号线 G_i 、 D_j 和 D_{j+1} ；以及像素 PX ，连接到信号线 G_i 、 D_j 和 D_{j+1} 且基本上布置为矩阵图案。如图 2 所示，液晶面板组件 300 包括下面板 100、上面板 200 以及插设在下面板 100 和上面板 200 之间的液晶层 3。

[0056] 信号线 G_i 、 D_j 和 D_{j+1} 包括传输栅极信号（也称为“扫描信号”）的栅极线 G_i 以及传输数据信号的数据线 D_j 和 D_{j+1} 。栅极线 G_i 基本上沿着第一方向（例如，横向方向）延伸，且设置为基本上彼此平行，而数据线 D_j 和 D_{j+1} 基本上沿着第二方向（例如，基本上垂直于第一方向的纵向方向）延伸，且设置为基本上彼此平行。

[0057] 每个像素 PX ，例如，连接到第 i 条栅极线 G_i ($i = 1, 2, \dots, n$) 和第 j 条数据线 D_j 及第 $(j+1)$ 条数据线 D_{j+1} ($j = 1, 2, \dots, m$) 的像素 PX ，包括连接到信号线 G_i 、 D_j 和 D_{j+1} 的第一开关元件 Q_a 和第二开关元件 Q_b 以及连接到第一开关元件 Q_a 和第二开关元件 Q_b 的液晶电容器 C_{1c} 、第一存储电容器 C_{sta} 和第二存储电容器 C_{stb} ，并且还包括连接到数据线 D_j 和 D_{j+1} 及第一开关元件 Q_a 的第一辅助电容器 C_{dpa1} 和第二辅助电容器 C_{dpb1} 以及连接到数据线 D_j 和 D_{j+1} 及第二开关元件 Q_b 的第三辅助电容器 C_{dpa2} 和第四辅助电容器 C_{dpb2} 。在备选示范性实施例中，像素 PX 可以不包括第一存储电容器 C_{sta} 和第二存储电容器 C_{stb} 。第一辅助电容器 C_{dpa1} 的电容可以基本上与第二辅助电容器 C_{dpb1} 的电容相同，第三辅助电容器 C_{dpa2} 的电容可以基本上与第四辅助电容器 C_{dpb2} 的电容相同。

[0058] 例如，第一开关元件 Q_a 和第二开关元件 Q_b 可以分别为提供在下面板 100 上的诸如薄膜晶体管（“TFT”）的三端元件。第一开关元件 Q_a 和第二开关元件 Q_b 可以包括连接到栅极线 G_i 的控制端、连接到数据线 D_j 和 D_{j+1} 的输入端和连接到液晶电容器 C_{1c} 及第一存储电容器 C_{sta} 和第二存储电容器 C_{stb} 的输出端。

[0059] 如图 2 和图 3 所示，液晶电容器 C_{1c} 包括作为其两个端的下面板 100 的第一子像素电极 PE_a 和第二子像素电极 PE_b 。插设在第一子像素电极 PE_a 和第二子像素电极 PE_b 之间的液晶层 3 可以是电介质。第一子像素电极 PE_a 连接到第一开关元件 Q_a ，第二子像素电极 PE_b 连接到第二开关元件 Q_b 。液晶层 3 包括介电各向异性，并且液晶层 3 的液晶分子可

以被配向为使得它们的主轴在不施加电场时垂直于显示面板的表面。在示范性实施例中，液晶层 3 可以包括正介电各向异性。

[0060] 包括在子像素电极 PE 中的第一子像素电极 PEa 和第二子像素电极 PEb 可以设置在不同的层或相同的层中。辅助液晶电容器 Clc 的第一存储电容器 Csta 和第二存储电容器 Cstb 可以设置为由下面板 100 上的附加电极线（未示出），与第一子像素电极 PEa 和第二子像素电极 PEb 及插设在其间的绝缘体交叠而形成。

[0061] 为了显示彩色图像，每个像素 PX 表示原色之一（例如，空间划分），或者每个像素 PX 轮流表示原色（例如，时间划分），并且原色的空间或时间之和因此被识别为所希望的颜色。例如，原色包括红、绿和蓝色。图 2 示出了空间划分的示范性实施例，其中每个像素 PX 在上面板 200 的设置为相对（例如，面对）第一子像素电极 PEa 和第二子像素电极 PEb 的区域中包括表示原色之一的滤色器 CF。在备选示范性实施例中，滤色器 CF 可以提供在下面板 100 上的第一子像素电极 PEa 和第二子像素电极 PEb 之上或之下。

[0062] 至少一个偏光片（未示出）提供在液晶面板组件 300 中。

[0063] 将参考图 4 和图 5 以及图 2 和图 3 描述液晶显示器的驱动方法的示范性实施例。

[0064] 图 4 是图解液晶显示器的示范性实施例的局部截面图，图 5 是施加给液晶显示器的示范性实施例的数据线和像素的电压的平面图。

[0065] 如图 2 和图 3 所示，当包括第一数据电压和第二数据电压的数据电压施加给数据线 Dj 和 Dj+1 时，通过导通第一开关元件 Qa 和第二开关元件 Qb，给像素 PX 施加两个数据电压。就是说，通过第一数据线 Dj 和第一开关元件 Qa 给第一子像素电极 PEa 施加第一数据电压，通过第二数据线 Dj+1 和第二开关元件 Qb 给第二子像素电极 PEb 施加第二数据电压。施加给第一子像素电极 PEa 和第二子像素电极 PEb 的第一和第二数据电压对应于像素 PX 显示的亮度，第一数据电压相对于参考电压 Vref 的极性与第二电压相对于参考电压 Vref 的极性相反。在示范性实施例中，当可施加给液晶显示器的最小电压为零 (0) 伏 (V)，而最大电压为约 14V 时，参考电压 Vref 可以为约 7V。当参考电压 Vref 为约 7V 时，施加给第一数据线 Dj 的数据电压可为约 0V 至约 7V，施加给第二数据线 Dj+1 的数据电压可以是约 7V 至约 14V，或者施加给第一数据线 Dj 的数据电压可以是约 7V 至约 14V，而施加给第二数据线 Dj+1 的数据电压可以是约 0V 至约 7V。

[0066] 施加给第一子像素电极 PEa 的第一数据电压和施加给第二子像素电极 PEb 的第二数据电压包括彼此相反的极性，该两个数据电压之间的电压差可以是液晶电容器 Clc 的充电电压或像素电压。如图 4 所示，当液晶电容器 Clc 的两端之间存在电压差时，第一子像素电极 PEa 和第二子像素电极 PEb 之间的液晶层 3 中产生平行于下面板 100 和上面板 200（在下文，统称为“显示面板 100 和 200”）表面的电场。当液晶分子 31 具有正介电各向异性时，液晶分子 31 取向为使得其长轴倾斜为平行于该电场的方向，并且液晶分子的倾斜度根据像素电压的大小而不同。当液晶分子 31 如上所述取向时，液晶层 3 被称为电诱导光学补偿（“EOC”）模式。因此，光通过液晶层 3 之前和之后的偏振度变化可以根据液晶分子 31 的倾斜度而变化。偏振度的变化基本上相当于偏光片透射率的变化，因此像素 PX 显示所希望亮度的图像。

[0067] 图 5 示出了在液晶显示器的示范性实施例中，当四个相邻像素的液晶电容器的充电电压为 14V、10V、5V 和 1V，且可施加给液晶显示器的最小电压为 0V，最大电压为 14V 时，

施加给数据线的电压的示例。

[0068] 如图 5 所示,每个像素 PX 都连接到数据线对 D_j 和 D_{j+1} 、 D_{j+2} 和 D_{j+3} 、 D_{j+4} 和 D_{j+5} 以及 D_{j+6} 和 D_{j+7} 。相对于参考电压 V_{ref} 具有相反极性的两个数据电压施加给连接到一个像素 PX 的数据线对 D_j 和 D_{j+1} 、 D_{j+2} 和 D_{j+3} 、 D_{j+4} 和 D_{j+5} 以及 D_{j+6} 和 D_{j+7} ,并且两个数据电压之间的差为每个像素 PX 的像素电压。在示范性实施例中,当参考电压 V_{ref} 为约 7V 时,通过给第一数据线 D_j 施加约 14V 且给第二数据线 D_{j+1} 施加约 0V,第一像素 PX1 的目标像素电压可以为约 14V,通过给第三数据线 D_{j+2} 施加约 12V 且给第四数据线 D_{j+3} 施加约 2V,第二像素 PX2 的目标像素电压可以为约 10V,通过给第五数据线 D_{j+4} 施加约 9.5V 且给第六数据线 D_{j+5} 施加约 4.5V,第三像素 PX3 的目标像素电压可以为约 5V,并且通过给第七数据线 D_{j+6} 施加约 7.5V 且给第八数据线 D_{j+7} 施加约 6.5V,第四像素 PX4 的目标像素电压可以为约 1V。

[0069] 在示范性实施例中,给像素 PX 施加相对于参考电压 V_{ref} 具有相反极性的两个电压,因此充分增加了液晶显示器的驱动电压,充分改善了液晶分子 31 的响应速度,并且充分提高了液晶显示器的透射率。当施加给像素 PX 的两个数据电压的极性相反时,尽管数据驱动器 500 的反转是列反转 (column inversion) 或行反转,但是由于采用点反转驱动,所以实质上防止了由于闪烁 (flicker) 引起的显示质量的劣化。

[0070] 在示范性实施例中,当在像素 PX 中第一开关元件 Q_a 和第二开关元件 Q_b 关断时,施加给第一子像素电极 PE_a 和第二子像素电极 PE_b 的每个电压减小了回扫电压 (kickback voltage),因此基本上保持了像素 PX 的充电电压。因此,实质上改善了液晶显示器的显示特性。

[0071] 在示范性实施例中,由第一子像素电极 PE_a 和第一开关元件 Q_a 形成的第一辅助电容器 C_{dpa1} 和第二辅助电容器 C_{dpb1} 的电容可以基本上彼此相等,第一子像素电极 PE_a 连接到接收极性相反的两个数据电压的两个数据线 D_j 和 D_{j+1} ,并且由连接到两个数据线 D_j 和 D_{j+1} 的第二子像素电极 PE_b 和第二开关元件 Q_b 形成的第三辅助电容器 C_{dpa2} 和第四辅助电容器 C_{dpb2} 的电容可以基本上彼此相等。因此,第一子像素电极 PE_a 和第二子像素电极 PE_b 与被施加极性相反的两个数据电压的两个数据线 D_j 和 D_{j+1} 之间产生的寄生电容的大小差异减少,从而有效地防止由于第一子像素电极 PE_a 和第二子像素电极 PE_b 与两个数据线 D_j 和 D_{j+1} 之间的寄生电容引起的串扰问题。

[0072] 将参考图 6 和图 7 进一步详细地描述液晶面板组件的示范性实施例。

[0073] 图 6 是图解液晶面板组件的示范性实施例的布局的平面图,图 7 是沿着图 6 的 VII-VII 线剖取的局部截面图。

[0074] 如图 6 和图 7 所示,根据本发明示范性实施例的液晶显示器包括显示面板,例如,下面板 100 和设置为相对 (例如,面对) 下面板 100 的上面板 200,以及插设在显示面板 100 和 200 之间的液晶层 3。

[0075] 下面将描述下面板 100。

[0076] 在下面板 100 中,包括栅极线 121 和存储电极线 131 的栅极导体设置在第一基板 110 (例如,绝缘基板 110) 上。

[0077] 栅极线 121 传输栅极信号,且延伸在基本横向的方向上,并且栅极线 121 包括基本上向上突起的第一栅极电极 124a 和第二栅极电极 124b。

[0078] 存储电极线 131 延伸在基本横向的方向上,并且预定电压,例如,公共电压 V_{com} 施加给存储电极线 131,并且存储电极线 131 包括形成存储电极 137 的突起。

[0079] 栅极线 121 和存储电极线 131 设置在像素的中间部分上。

[0080] 栅极导体可以包括单层或多层结构。

[0081] 在示范性实施例中,栅极绝缘层 140 可以由硅氮化物 (SiN_x) 或硅氧化物 (SiO_x) 制成,且设置在栅极导体上。

[0082] 在示范性实施例中,半导体层,例如,第一半导体条 151a 和第二半导体条 151b,可以由氢化非晶硅 (“a-Si”) 或多晶硅 (“p-Si”) 制成,且设置在栅极绝缘层 140 上。

[0083] 第一半导体条 151a 和第二半导体条 151b 主要延伸在纵向方向上,并且周期弯曲。第一半导体条 151a 包括朝着第一栅极电极 124a 延伸的第一突起 154a,第二半导体条 151b 包括朝着第二栅极电极 124b 延伸的第二突起 154b。第一半导体条 151a 包括从第一突起 154a 延伸的第一扩展 156。第一半导体条 151a 和第二半导体条 151b 还包括从第一突起 154a 和第二突起 154b 延伸且设置在存储电极 137 上的第二扩展 157a 第三扩展 157b。(在下文,统称为“半导体条 151a、151b、154a、154b、156、157a 和 157b”)

[0084] 包括条和岛 161a、163a、165a、166 和 167a 的第一欧姆接触设置在第一半导体条 151a、154a、156 和 157a 上,并且包括条和岛 161b、163b、165b、167b 的第二欧姆接触设置在第二半导体条 151b、154b 和 157b 上。第一和第二欧姆接触(在下文,统称为“欧姆接触 161a、161b、163a、163b、165a、165b、166、167a 和 167b”)可以由硅化物或者诸如 n^+ 氢化非晶硅的材料制作,例如,在 n^+ 氢化非晶硅中以高浓度掺杂例如磷的 n 型杂质。

[0085] 包括数据线对(例如,第一数据线 171a 和第二数据线 171b)、漏极电极对(例如,第一漏极电极 175a 和第二漏极电极 175b)以及存储导体对(例如,第一存储导体 177a 和第二存储导体 177b)的数据导体设置在欧姆接触 161a、161b、163a、163b、165a、165b、166、167a 和 167b 和栅极绝缘层 140 上。

[0086] 第一数据线 171a 和第二数据线 171b 传输数据信号,且延伸在基本上纵向的方向上,因此第一数据线 171a 和第二数据线 171b 与栅极线 121 和存储电极线 131 交叉。第一数据线 171a 和第二数据线 171b 包括弯曲部分和纵向部分,因此第一数据线 171a 和第二数据线 171b 实质上周期地弯曲。弯曲部分包括以 V 形彼此连接的倾斜部分对,并且该倾斜部分对可以与栅极线 121 形成约 45 度的角。纵向部分交叉栅极线 121,并且包括朝着第一栅极电极 124a 和第二栅极电极 124b 延伸的第一源极电极 173a 和第二源极电极 173b。在备选示范性实施例中,弯曲部分可以弯曲多于两次。

[0087] 第一存储导体 177a 和第二存储导体 177b 可以从第一漏极电极 175a 和第二漏极电极 175b 延伸,因此与存储电极 137 的部分交叠。第一漏极电极 175a 可以包括从其延伸的扩展 176。

[0088] 在下面板 100 的制造方法的示范性实施例中,数据导体 171a、171b、175a、175b、176、177a 和 177b、半导体条 151a、151b、154a、154b、156、157a 和 157b 和欧姆接触 161a、161b、163a、163b、165a、165b、166、167a 和 167b 可以采用单一光刻工艺形成。

[0089] 光刻工艺中采用的感光膜可以根据其位置而具有各种厚度,且特别是感光膜可以包括厚度充分减少的第一部分和第二部分。第一部分可以在第一数据线 171a、第二数据线 171b、第一漏极电极 175a、第二漏极电极 175b、第一存储导体 177a、第二存储导体 177b 和扩

展 176 的布线区域中,并且第二部分可以在薄膜晶体管的沟道区域中。

[0090] 根据感光膜的位置以各种厚度形成感光膜的方法可以改变。在该方法的示范性实施例中,包括用半透明区域、光透射区域和挡光区域形成光掩模。半透明区域可以包括狭缝图案、网格图案或者具有中等透射率或中等厚度的薄膜。在示范性实施例中,在采用狭缝图案时,狭缝的宽度或者狭缝之间的间隔可以充分小于光刻工艺中采用的曝光设备的分辨率。在备选示范性实施例中,该方法包括采用可回流的感光膜。在利用通常的具有光透射区域和挡光区域的曝光掩模形成可回流的感光膜之后通过使感光膜流入不存在感光膜的区域,该方法可以形成薄的部分。

[0091] 通过减少光刻工艺的次数,充分简化了制造方法。

[0092] 第一栅极电极 124a、第一源极电极 173a 和第一漏极电极 175a 与第一半导体条的第一突起 154a 一起形成第一薄膜晶体管 (“TFT”),第二栅极电极 124b、第二源极电极 173b 和第二漏极电极 175b 与第二突起 154b 一起形成第二薄膜晶体管。第一薄膜晶体管的沟道可以形成在第一源极电极 173a 和第一漏极电极 175a 之间的第一突起 154a 中,第二薄膜晶体管的沟道可以形成在第二源极电极 173b 和第二漏极电极 175b 之间的第二半导体条的第二突起 154b 中。

[0093] 数据导体 171a、171b、175a、175b、176、177a 和 177b 可以包括单层或多层结构。

[0094] 欧姆接触 161a、161b、163a、163b、165a、165b、166、167a 和 167b 插设在第一半导体条和第二半导体条 151a、151b、154a、154b、156、157a 和 157b 与数据导体 171a、171b、175a、175b、176、177a 和 177b 之间,并且减少其间的接触阻抗。第一突起 154a 和第二突起 154b 包括暴露的而没有被第一数据线 171a 和第二数据线 171b 及第一漏极电极 175a 和第二漏极电极 175b 覆盖的部分,以及第一源极电极 173a 和第二源极电极 173b 与第一漏极电极 175a 和第二漏极电极 175b 之间的部分。

[0095] 钝化层 180 可以由无机绝缘体或有机绝缘体制成,并且可以设置在第一数据线 171a 和第二数据线 171b、第一漏极电极 175a 和第二漏极电极 175b 及第一突起 154a 和第二突起 154b 上。

[0096] 钝化层 180 包括第一接触孔 185a、第二接触孔 185b 和第三接触孔 185c。第一接触孔 185a、第二接触孔 185b 和第三接触孔 185c 分别暴露第一漏极电极 175a、第二漏极电极 175b 和第一漏极电极 175a 的扩展 176。

[0097] 像素电极 191 设置在钝化层 180 上,可以由诸如铟锡氧化物 (“ITO”) 或铟锌氧化物 (“IZO”) 的透明导电材料或诸如铝、银、铬或其合金的反射金属制成,并且包括第一子像素电极 191a 和第二子像素电极 191b。

[0098] 如图 6 所示,像素电极 191 之一包括基本上平行于第一数据线 171a 和第二数据线 171b 的弯曲部分的弯曲边缘以及基本上平行于栅极线 121 和第一数据线 171a 和第二数据线 171b 的横向边缘与纵向边缘,并且包括 V 形形状。每个像素包括设置在栅极线 121 和存储电极线 131 上方的上部和设置在栅极线 121 和存储电极线 131 下方的下部。在示范性实施例中,像素电极的上部和下部相对于上部和下部之间的虚拟横向中心线的中点旋转地对称。

[0099] 如图 6 所示,第一子像素电极 191a 包括第一上部和第一下部。更具体地,第一子像素电极 191a 包括:第一上纵向主干 191a1,包括基本上平行于第一数据线 171a 的弯曲

部分的弯曲边缘,并且与设置在像素电极 191 上部的第一数据线 171a 交叠;第一上横向主干 191a2,连接到第一上纵向主干 191a1;第一下纵向主干 191a3,包括基本上平行于第二数据线 171b 的弯曲部分的弯曲边缘,并且与设置在像素的下部的第二数据线 171b 交叠;第一下横向主干 191a4,连接到第一下纵向主干 191a3;第一上分支 191a5,从第一上横向主干 191a2 延伸,并且基本上平行于第一上纵向主干 191a1;以及第一下分支 191a6,从第一下横向主干 191a4 延伸,并且基本上平行于第一下纵向主干 191a3。第一上分支 191a5 和第一下分支 191a6 可以与栅极线 121 形成约 45 度的角。

[0100] 在示范性实施例中,第一数据线 171a 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积可以基本上等于第二数据线 171b 和第一子像素电极 191a 的第一下纵向主干 191a3 的交叠面积。

[0101] 如图 6 所示,第二子像素电极 191b 包括第二上部和第二下部,更具体地,包括:第二上纵向主干 191b1,包括基本上平行于第二数据线 171b 的弯曲部分的弯曲边缘,并且与设置在像素的上部的第二数据线 171b 交叠;第二上横向主干 191b2,连接到第二上纵向主干 191b1;第二下纵向主干 191b3,包括基本上平行于第一数据线 171a 的弯曲部分的弯曲边缘,并且与设置在像素的下部的第一数据线 171a 交叠;第二下横向主干 191b4,连接到第二下纵向主干 191b3;第二上分支 191b5,从第二上横向主干 191b2 延伸,并且基本上平行于第二上纵向主干 191b1;以及第二下分支 191b6,从第二下横向主干 191b4 延伸,并且基本上平行于第二下纵向主干 191b3。

[0102] 在示范性实施例中,第二数据线 171b 和第二子像素电极 191b 的第二上纵向主干 191b1 的交叠面积可以基本上等于第一数据线 171a 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积。

[0103] 通过以其间预定的间隙分别接合第一子像素电极 191a 的上、下分支与第二子像素电极 191b 的上、下分支,第一子像素电极 191a 的第一上分支和第一下分支与第二子像素电极 191b 的第二上分支和第二下分支交替设置,因此形成梳状图案。

[0104] 第一子像素电极 191a 的第一上横向主干 191a2 通过第一接触孔 185a 连接到第一漏极电极 175a,第一子像素电极 191a 的第一下纵向主干 191a3 通过第三接触孔 185c 连接到第一漏极电极 175a 的扩展 176,因此连接到第一漏极电极 175a,以接收来自第一漏极电极 175a 的数据电压。

[0105] 第二子像素电极 191b 的第二上纵向主干 191b1 和下横向主干 191b4 彼此连接,并且通过第二接触孔 185b 连接到第二漏极电极 175b,以接收来自第二漏极电极 175b 的数据电压。

[0106] 第一漏极电极 175a 的扩展 176 延伸到第二漏极电极 175b 的周边,并且暴露第一漏极电极 175a 和第一漏极电极 175a 的扩展 176 的第一接触孔 185a 和第三接触孔 185c 设置在暴露第二漏极电极 175b 的第二接触孔 185b 的侧部。

[0107] 在示范性实施例中,第一子像素电极 191a 和第一漏极电极 175a 及其扩展 176 的交叠面积可以基本上等于第二子像素电极 191b 和第二漏极电极 175b 的交叠面积。

[0108] 当第一数据线 171a 和第二数据线 171b 接收具有相反极性的两个数据电压,并且第一数据线 171a 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积与第二数据线 171b 和第一子像素电极 191a 的第一下纵向主干 191a3 的交叠面积基本上彼此相等时,

其寄生电容的大小可以基本上彼此相等。从而,有效地防止由于第一子像素电极 191a 与接收具有相反极性的电压的第一数据线 171a 和第二数据线 171b 之间的寄生电容偏差产生的串扰问题。在示范性实施例中,第一子像素电极 191a 与两个数据线 171a 和 171b 交叠,因此充分地提高了液晶显示器的开口率。

[0109] 在示范性实施例中,当第一数据线 171a 和第二数据线 171b 接收具有不同极性的两种电压,并且第二数据线 171b 和第二子像素电极 191b 的第二上纵向主干 191b1 的交叠面积与第一数据线 171a 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积基本上彼此相等时,其寄生电容的大小可以基本上彼此相等。从而,有效地防止由第二子像素电极 191b 和接收具有相反极性的两个数据电压的第一数据线 171a 和第二数据线 171b 之间的寄生电容偏差产生的串扰问题。另外,第二子像素电极 191b 与第一数据线 171a 和第二数据线 171b 交叠,因此充分地提高了液晶显示器的开口率。

[0110] 第一子像素电极 191a 和第二子像素电极 191b 与其间的液晶层 3 一起形成液晶电容器 Clc,因此在第一薄膜晶体管 Qa 和第二薄膜晶体管 Qb 关断后可以保持所施加的电压。

[0111] 连接到第一子像素电极 191a 和第二子像素电极 191b 的第一漏极电极 175a 和第二漏极电极 175b 的第一存储导体 177a 和第二存储导体 177b 与存储电极 137 交叠,其间插设有栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b,因此形成第一存储电容器 Csta 和第二存储电容器 Cstb,并且第一存储电容器 Csta 和第二存储电容器 Cstb 充分提高了液晶电容器 Clc 的电压保持能力。

[0112] 在示范性实施例中,存储电极 137 和第一存储导体 177a 形成第一存储电容器 Csta 的交叠面积基本上等于存储电极 137 和第二存储导体 177b 形成第二存储电容器 Cstb 的交叠面积。

[0113] 存储电极 137 与第一存储导体 177a 和第二存储导体 177b 交叠,且为插设其间的栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 留有空间,因此形成第一存储电容器 Csta 和第二存储电容器 Cstb。在示范性实施例中,第一存储电容器 Csta 和第二存储电容器 Cstb 通过采用栅极导体和数据导体形成,而没有形成第一存储电容器 Csta 和第二存储电容器 Cstb 的附加工艺,因此充分简化了液晶显示器的制造工艺。栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间,因此与钝化层 180 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间的情况相比,充分增加了第一存储电容器 Csta 和第二存储电容器 Cstb 的电容。

[0114] 在示范性实施例中,形成第一存储电容器 Csta 的存储电极 137 和第一存储导体 177a 的交叠面积基本上等于形成第二存储电容器 Cstb 的存储电极 137 和第二存储导体 177b 的交叠面积,因此第一存储电容器 Csta 的电容可以与第二存储电容器 Cstb 的电容相似。从而,当通过交叠存储电极 137 与每帧中施加具有不同极性的电压的第一存储导体 177a 和第二存储导体 177b 且为半导体层 157a、157b、167a 和 167b 留有空间而形成第一存储电容器 Csta 和第二存储电容器 Cstb 时,第一存储电容器 Csta 的反向电容和第二存储电容器 Cstb 的反向电容每帧都可以基本上彼此对称,因此均匀地保持液晶电容器 Clc 的电压。

[0115] 下配向层 11 涂敷在下面板 100 的内表面上,并且下配向层 11 可以是垂直配向层。

[0116] 在下文,将描述上面板 200。

[0117] 在示范性实施例中,挡光构件 220 可以设置在由透明玻璃或塑料制成的绝缘基板 210 上。挡光构件 220 防止光在像素电极 191 之间泄漏,并且定义面对像素电极 191 的开口。

[0118] 滤色器 230 可以设置在绝缘基板 210 和挡光构件 220 上。滤色器 230 主要设置在由挡光构件 220 围绕的区域中,并且可以根据像素电极 191 的列(column)延伸。例如,每个滤色器 230 可以表示诸如红、绿和蓝三原色的原色之一。

[0119] 覆层 250 设置在滤色器 230 和挡光构件 220 上。覆层 250 可以由包括有机绝缘体的绝缘体制成,并且覆层 250 防止滤色器 230 暴露,且提供平坦的表面。在备选示范性实施例中,上面板不包括覆层 250。

[0120] 上配向层 12 涂敷在上面板 200 的内表面上,并且上配向层 12 可以是垂直配向层。

[0121] 显示面板 100 和 200 的外表面上可以提供偏光片(未示出)。

[0122] 插设在下面板 100 和上面板 200 之间的液晶层 3 包括具有正介电各向异性的液晶。液晶分子 31 的纵轴在没有在显示面板 100 和 200 之间施加电场时可以基本上相对于显示面板 100 和 200 的表面垂直取向。

[0123] 在给第一子像素电极 191a 和第二子像素电极 191b 施加相反极性的两个数据电压时,电场产生为平行于显示面板 100 和 200 的表面。因此,初始基本上垂直于显示面板 100 和 200 的表面取向的液晶层 3 的液晶分子响应于该电场重新排列,因此液晶分子的长轴倾斜为平行于电场的方向,并且入射到液晶层 3 的光的偏振度的改变根据液晶分子的倾斜度而变化。偏振的改变可以导致偏光片透射率的改变,因此液晶显示器显示图像。

[0124] 如上所述,在采用垂直取向的液晶分子 31 时,可以充分提高液晶显示器的对比度,并且实现宽视角。在给像素 PX 施加相对于参考电压 V_{ref} 具有相反极性的两个数据电压时,充分地增加了驱动电压,并且液晶显示器的响应速度变得更快。如上所述,有效地防止回扫电压的影响,因此有效地防止了闪烁破坏。

[0125] 如上所述,在采用垂直于显示面板 100 和 200 取向的液晶分子 31 时,充分地提高了液晶显示器的对比度,并且实现宽视角。而且,具有正介电各向异性的液晶分子 31 比具有负介电各向异性的液晶分子具有更大的介电各向异性 and 更小的旋转粘度,因此获得快速的响应速度。

[0126] 将参考图 8 和图 9 描述液晶面板组件的示范性实施例。

[0127] 图 8 是图解根据本发明备选示范性实施例的液晶面板组件的布局的平面图,图 9 是沿着图 8 的 IX-IX 线剖取的局部截面图。

[0128] 根据本发明示范性实施例的液晶显示器分别包括彼此面对的下面板 100 和上面板 200,以及插设在上面板 200 和下面板 100 之间的液晶层 3。

[0129] 根据本示范性实施例的液晶面板组件的层叠结构基本上类似于图 6 和图 7 中的液晶面板组件的层叠结构。

[0130] 如图 8 和图 9 所示,下面板 100、栅极线 121 和存储电极线 131 设置在基板 110 上。栅极线 121 包括第一栅极电极 124a 和第二栅极电极 124b,存储电极线 131 包括存储电极 137,并且栅极线 121 和存储电极线 131 设置在像素的中间部分。

[0131] 栅极线 121 和存储电极线 131 上设置栅极绝缘层 140、第一半导体条 151a 和第二半导体条 151b 以及欧姆接触,第一半导体条 151a 和第二半导体条 151b 分别包括突起 154a

和 154b 及扩展 157a 和 157b, 欧姆接触为例如包括突起 163a 和 163b 的欧姆接触条 161a 和 161b 以及欧姆接触岛 165a、165b、167a 和 167b。

[0132] 欧姆接触 161a、161b、165a、165b、167a 和 167b 上设置第一数据线 171a 和第二数据线 171b, 并且在其上设置钝化层 180, 第一数据线 171a 和第二数据线 171b 包括源极电极 (例如, 第一源极电极 173a 和第二源极电极 173b)、漏极电极 (例如, 第一漏极电极 175a 和第二漏极电极 175b) 以及存储导体 (例如, 第一存储导体 177a 和第二存储导体 177b)。

[0133] 第一数据线 171a 和第二数据线 171b 包括彼此交替连接的弯曲部分和纵向部分, 并且周期弯曲。弯曲部分包括以 V 形彼此连接的倾斜部分对, 并且倾斜部分与栅极线 121 形成约 45 度的角。

[0134] 钝化层 180 包括第一接触孔 185a 和第二接触孔 185b。钝化层 180 上设置像素电极 191, 该像素电极 191 包括子像素电极, 例如, 第一子像素电极 191a 和第二子像素电极 191b。

[0135] 如图 8 和图 9 所示, 像素电极 191 的形状及其与漏极电极 175a 和 175b 的连接关系与图 6 和图 7 的下面板 100 所示的像素电极 191 的形状及其与漏极电极 175a 和 175b 的连接关系不同。

[0136] 如图 8 所示, 一个像素电极 191 的总体外部形状具有基本上平行于数据线 171a 和 171b 的弯曲部分的弯曲边缘对, 以及基本上平行于栅极线 121 和数据线 171a 和 171b 的横向边缘和纵向边缘, 并且包括 V 形形状。每个像素包括相对于栅极线 121 和存储电极线 131 向上设置的上部和相对于栅极线 121 和存储电极线 131 向下设置的下部, 并且像素电极的上部和下部分别形成相对于虚拟横向中心线的中点的二重旋转对称 (2-fold rotational symmetry), 且分别被分成两个区域。

[0137] 第一子像素电极 191a 包括第一上部和第一下部。更具体地, 第一子像素电极 191a 包括: 第一下纵向主干 191a1 和第二下纵向主干 191a3, 包括基本上平行于第一数据线 171a 和第二数据线 171b 的弯曲部分的弯曲边缘, 并且与设置在像素的下部的第一数据线 171a 和第二数据线 171b 交叠; 第一下横向主干 191a2, 连接第一下纵向主干 191a1 和第二下纵向主干 191a3; 第一上横向主干 191a4, 设置在像素的上部; 第一下分支 191a5, 从第一下横向主干 191a2 延伸, 且基本上平行于第一下纵向主干 191a1 和第二下纵向主干 191a3; 以及第一上分支 191a6, 从第一上横向主干 191a4 延伸, 且基本上平行于第一数据线 171a 和第二数据线 171b。

[0138] 在示范性实施例中, 第一数据线 171a 和第一子像素电极 191a 的第一下纵向主干 191a1 的交叠面积基本上等于第二数据线 171b 和第一子像素电极 191a 的第二下纵向主干 191a3 的交叠面积。

[0139] 第二子像素电极 191b 包括第二上部和第二下部。更具体地, 第二子像素电极 191b 包括: 第一上纵向主干 191b1, 包括基本上平行于第二数据线 171b 的弯曲部分的弯曲边缘, 并且与设置在像素的上部的第二数据线 171b 交叠; 第二上纵向主干 191b3, 包括基本上平行于第一数据线 171a 的弯曲部分的弯曲边缘, 且与设置在像素的上部的第一数据线 171a 交叠; 第二上横向主干 191b2, 连接第一上纵向主干 191b1 和第二上纵向主干 191b3; 第二下横向主干 191b4, 设置在像素的下部; 第二上分支 191b5, 从第二上横向主干 191b2 延伸, 且基本上平行于第一上纵向主干 191b1 和第二上纵向主干 191b3; 以及第二下分支 191b6, 从第二下横向主干 191b4 延伸, 且基本上平行于第一数据线 171a 和第二数据线 171b。

[0140] 在示范性实施例中,第二数据线 171b 和第二子像素电极 191b 的第一上纵向主干 191b1 的交叠面积基本上等于第一数据线 171a 和第二子像素电极 191b 的第二上纵向主干 191b3 的交叠面积。

[0141] 通过将第一子像素电极 191a 的上分支和下分支与第二子像素电极 191b 的上分支和下分支分别以其间的预定间隙接合,第一子像素电极 191a 的第一上分支和第一下分支以及第二子像素电极 191b 的第二上分支和第二下分支交替设置,因此形成梳状图案。

[0142] 第一子像素电极 191a 的第一上横向主干 191a4、第一下纵向主干 191a1 和第一漏极电极 175a 通过第一接触孔 185a 连接,因此接收来自第一漏极电极 175a 的第一数据电压。第二子像素电极 191b 的第一上纵向主干 191b1、下横向主干 191b4 和第二漏极电极 175b 通过第二接触孔 185b 连接,因此接收来自第二漏极电极 175b 的第二数据电压。

[0143] 在根据示范性实施例的液晶显示器中,第一接触孔 185a 和第二接触孔 185b 设置在由不透明金属制成的第一存储导体 177a 和第二存储导体 177b 上,因此充分减少基于第一接触孔 185a 和第二接触孔 185b 的形成的开口率的降低。

[0144] 在根据示范性实施例的液晶显示器中,当第一数据线 171a 和第二数据线 171b 接收具有相反极性的两个数据电压,并且第一数据线 171a 和第一子像素电极 191a 的第一下纵向主干 191a1 的交叠面积基本上等于第二数据线 171b 和第一子像素电极 191a 的第二下纵向主干 191a3 的交叠面积时,第一数据线 171a 和第一下纵向主干 191a1 的寄生电容的大小由此基本上等于第二数据线 171b 和第二下纵向主干 191a3 的寄生电容的大小。从而,有效地防止了由第一子像素电极 191a 与接收具有相反极性的两个数据电压的第一数据线 171a 和第二数据线 171b 之间的寄生电容偏差产生的串扰问题。而且,第一子像素电极 191a 与两个数据线 171a 和 171b 交叠,从而充分提高了液晶显示器的开口率。

[0145] 在示范性实施例中,当第一数据线 171a 和第二数据线 171b 接收具有相反极性的两个数据电压,且第一数据线 171a 和第二子像素电极 191b 的第二上纵向主干 191b3 的交叠面积可以基本上等于第二数据线 171b 和第二子像素电极 191b 的第一上纵向主干 191b1 的交叠面积时,第一数据线 171a 和第二上纵向主干 191b3 之间的寄生电容由此而可以基本上等于第二数据线 171b 和第一上纵向主干 191b1 之间的寄生电容。从而,有效地防止了由第二子像素电极 191b 与被施加具有相反极性的两个数据电压的第一数据线 171a 和第二数据线 171b 之间的寄生电容的偏差产生的串扰问题。在示范性实施例中,第二子像素电极 191b 与第一数据线 171a 和第二数据线 171b 交叠,因此充分提高了液晶显示器的开口率。

[0146] 在示范性实施例中,存储电极 137 经由栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 与第一存储导体 177a 和第二存储导体 177b 交叠,因此形成第一存储电容器 Csta 和第二存储电容器 Cstb。在示范性实施例中,存储电极 137 和第一存储导体 177a 形成第一存储电容器 Csta 的交叠面积可以基本上等于存储电极 137 和第二存储导体 177b 形成第二存储电容器 Cstb 的交叠面积。

[0147] 在示范性实施例中,第一存储电容器 Csta 和第二存储电容器 Cstb 通过采用栅极导体和数据导体形成,而没有用于形成第一存储电容器 Csta 和第二存储电容器 Cstb 的附加工艺,因此充分简化了液晶显示器的制造工艺。栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间,与钝化层 180 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间的情况相比,充分增加

了第一存储电容器 Csta 和第二存储电容器 Cstb 的电容。

[0148] 在示范性实施例中,存储电极 137 和第一存储导体 177a 形成第一存储电容器 Csta 的交叠面积可以基本上等于存储电极 137 和第二存储导体 177b 形成第二存储电容器 Cstb 的交叠面积,因此第一存储电容器 Csta 和第二存储电容器 Cstb 的电容可以彼此相似。从而,尽管第一存储电容器 Csta 和第二存储电容器 Cstb 经由半导体层 157a、157b、167a 和 167b 通过交叠被施加具有相反极性的两个数据电压的第一存储导体 177a 和第二存储导体 177b 与存储电极 137 而形成,但是第一存储电容器 Csta 和第二存储电容器 Cstb 的电容可以在反转的每帧都彼此对称,从而液晶电容器 Clc 可以基本上均匀地保持液晶电容器 Clc 的电压。

[0149] 将参考图 10 和图 9 描述液晶显示器的示范性实施例。

[0150] 图 10 是图解根据本发明另一个备选示范性实施例的液晶面板组件的布局的平面图,图 11 是沿着图 10 的 XI-XI 线剖取的局部截面图。

[0151] 液晶显示器的示范性实施例包括显示面板(例如,彼此面对的下面板 100 和上面板 200)和插设在显示面板 100 和 200 之间的液晶层 3。

[0152] 根据本示范性实施例的液晶面板组件的层叠结构基本上类似于图 6 和图 7 中的液晶面板组件的层叠结构。

[0153] 再次参考下面板 100,栅极线 121 和存储电极线 131 设置在基板 110 上。栅极线 121 包括第一栅极电极 124a 和第二栅极电极 124b,存储电极线 131 包括存储电极 137,并且栅极线 121 和存储电极线 131 设置在像素的中间部分。

[0154] 栅极线 121 和存储电极线 131 上设置栅极绝缘层 140、半导体层和欧姆接触,半导体层例如为第一半导体条 151a 和第二半导体条 151b,分别包括突起 154a 和 154b 以及扩展 156、157a 和 157b,欧姆接触例如为分别包括突起 163a 和 163b 的欧姆接触条 161a 和 161b 及欧姆接触岛 165a、165b、166、167a 和 167b。

[0155] 包括第一源极电极 173a 和第二源极电极 173b 的第一数据线 171a 和第二数据线 171b、包括扩展 176 的第一漏极电极 175a 和第二漏极电极 175b 以及第一存储导体 177a 和第二存储导体 177b 设置在欧姆接触 161a、161b、165a、166、165b、167a 和 167b 上,并且在其上形成钝化层 180。

[0156] 钝化层 180 具有暴露第一漏极电极 175a、第二漏极电极 175b 和第一漏极电极 175a 的扩展 176 的第一接触孔 185a、第二接触孔 185b 和第三接触孔 185c。包括第一子像素电极 191a 和第二子像素电极 191b 的像素电极 191 设置在钝化层 180 上。

[0157] 在示范性实施例中,数据线 171a 和 171b 可以不包括弯曲部分,像素电极 191 的总体外部形状为四边形,并且第一子像素电极 191a 和第二子像素电极 191b 形成相对于栅极线 121 和存储电极线 131 的中点的 2 折旋转对称。

[0158] 第一子像素电极 191a 包括第一上部和第一下部。更具体地,第一子像素电极 191 包括:第一上纵向主干 191a1,与设置在像素的上部的第一数据线 171a 交叠;第一上横向主干 191a2,连接到第一上纵向主干 191a1;第一下纵向主干 191a3,与设置在像素的下部的第二数据线 171b 交叠;第一下横向主干 191a4,连接到第一下纵向主干 191a3;第一上分支 191a5,基本上从第一上横向主干 191a2 在右上方向上倾斜延伸;以及第一下分支 191a6,基本上从第一下横向主干 191a4 在左上方向上倾斜延伸。第一上分支 191a5 和第一下分支

191a6 可以分别与栅极线 121 形成约 45 度的角。

[0159] 在示范性实施例中,第一数据线 171a 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积可以基本上等于第二数据线 171b 和第一子像素电极 191a 的第一下纵向主干 191a3 的交叠面积。

[0160] 第二子像素电极 191b 包括第二上部和第二下部。更具体地,第二子像素电极 191b 包括:第二上纵向主干 191b1,与设置在像素的上部的第二数据线 171b 交叠;第二上横向主干 191b2,连接到第二上纵向主干 191b1;第二下纵向主干 191b3,与设置在像素的下部的第一数据线 171a 交叠;第二下横向主干 191b4,连接到第二下纵向主干 191b3;第二上分支 191b5,基本上从第二上横向主干 191b2 在左下方向上倾斜延伸;以及第二下分支 191b6,基本上从第二下横向主干 191b4 在右下方向上倾斜地延伸。第二上分支 191b5 和第二下分支 191b6 可以分别与栅极线 121 形成约 45 度的角。

[0161] 在示范性实施例中,第二数据线 171b 和第二子像素电极 191b 的第二上纵向主干 191b1 的交叠面积可以基本上等于第一数据线 171a 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积。

[0162] 通过将第一子像素电极 191a 的上分支和下分支与第二子像素电极 191b 的上分支和下分支以其间的预定间隙接合,第一子像素电极 191a 的第一上分支和第一下分支与第二子像素电极 191b 的第二上分支和第二下分支交替设置,因此形成梳状图案。

[0163] 第一子像素电极 191a 的第一上横向主干 191a2 通过第一接触孔 185a 连接到第一漏极电极 175a,并且第一子像素电极 191a 的第一下纵向主干 191a3 通过暴露第一漏极电极 175a 的扩展 176 的第三接触孔 185c 连接到扩展 176,因此第一上横向主干 191a2 和第一下纵向主干 191a3 连接到第一漏极电极 175a,并且接收来自第一漏极电极 175a 的第一数据电压。

[0164] 在液晶显示器的示范性实施例中,当第一数据线 171a 和第二数据线 171b 接收具有相反极性的两个数据电压,并且第一数据线 171a 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积与第二数据线 171b 和第一子像素电极 191a 的第一下纵向主干 191a3 的交叠面积基本上彼此相等时,其寄生电容的大小可以基本上彼此相等。从而,可以防止由第一子像素电极 191a 和接收具有相反极性的两个数据电压的两个数据线 171a 和 171b 之间的寄生电容的偏差产生的串扰问题。而且,第一子像素电极 191a 与两个数据线 171a 和 171b 交叠,因此充分提高了液晶显示器的开口率。

[0165] 在示范性实施例中,当第一数据线 171a 和第二数据线 171b 接收具有相反极性的两个数据电压,并且第二数据线 171b 和第二子像素电极 191b 的第二上纵向主干 191b1 的交叠面积与第一数据线 171a 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积基本上彼此相等时,其寄生电容的大小可以基本上彼此相等。从而,可以防止由第二子像素电极 191b 和接收具有相反极性的两个数据电压的两个数据线 171a 和 171b 之间的寄生电容的偏差产生的串扰问题。而且,第二子像素电极 191b 与两个数据线 171a 和 171b 交叠,因此充分提高了液晶显示器的开口率。

[0166] 在示范性实施例中,存储电极 137 与第一存储导体 177a 和第二存储导体 177b 经由栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 交叠,因此形成第一存储电容器 Csta 和第二存储电容器 Cstb。在示范性实施例中,存储电极 137 和第一存储导体 177a 形

成第一存储电容器 Csta 的交叠面积基本上等于存储电极 137 和第二存储导体 177b 形成第二存储电容器 Cstb 的交叠面积。

[0167] 从而,第一存储电容器 Csta 和第二存储电容器 Cstb 通过采用栅极导体和数据导体形成,而没有用于形成第一存储电容器 Csta 和第二存储电容器 Cstb 的附加工艺,因此充分简化了液晶显示器的制造工艺。当栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间时,与钝化层 180 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间的情况相比,充分增加了第一存储电容器 Csta 和第二存储电容器 Cstb 的电容。

[0168] 在示范性实施例中,当存储电极 137 和第一存储导体 177a 形成第一存储电容器 Csta 的交叠面积可以基本上等于存储电极 137 和第二存储导体 177b 形成第二存储电容器 Cstb 的交叠面积时,第一存储电容器 Csta 和第二存储电容器 Cstb 的电容可以基本上彼此类似。从而,尽管第一存储电容器 Csta 和第二存储电容器 Cstb 通过将在每帧中接收具有相反极性的两个数据电压的第一存储导体 177a 和第二存储导体 177b 与存储电极 137 经由半导体层 157a、157b、167a 和 167b 交叠而形成,但是第一存储电容器 Csta 和第二存储电容器 Cstb 的电容可以在反转的每帧实质上彼此对称,从而液晶电容器 Clc 可以基本上均匀地保持电压。

[0169] 将参考图 12 以及图 2 描述液晶显示器的备选示范性实施例。图 12 是根据本发明的另一备选示范性实施例的液晶显示器像素的示意性电路图。

[0170] 如图 12 所示,液晶显示器包括信号线 Gi、Ci、Dj 和 Dj+1 以及连接到其的像素 PX。

[0171] 信号线 Gi、Ci、Dj 和 Dj+1 包括传输栅极信号(也称为“扫描信号”)的栅极线 Gi、传输公共电压 Vcom 的公共电压线 Ci 和传输数据信号的数据线 Dj 和 Dj+1。公共电压线 Ci 可以彼此连接。施加给数据线 Dj 的数据电压和施加给公共电压线 Ci 的公共电压 Vcom 相对于参考电压 Vref 反向。并且其相位可以相反。

[0172] 每个像素 PX 包括连接到栅极线 Gi 和数据线 Dj 的第一开关元件 Qa、连接到栅极线 Gi 和公共电压线 Ci 的第二开关元件 Qb 以及连接到第一开关元件 Qa 和第二开关元件 Qb 的液晶电容器 Clc、第一存储电容器 Csta1、第二存储电容器 Csta2、第三存储电容器 Cstb1 和第四存储电容器 Cstb2。第二存储电容器 Csta2 和第四存储电容器 Cstb2 连接到第一开关元件 Qa 和第二开关元件 Qb 及公共电压线 Ci。而且,每个像素 PX 包括连接到两个数据线 Dj 和 Dj+1 及第一开关元件 Qa 的第一辅助电容器 Cdpa1 和第二辅助电容器 Cdpb1 以及连接到两个数据线 Dj 和 Dj+1 及第二开关元件 Qb 的第三辅助电容器 Cdpa2 和第四辅助电容器 Cdpb2。第一辅助电容器 Cdpa1 和第三辅助电容器 Cdpa2 的电容可以基本上彼此相等,第二辅助电容器 Cdpb1 和第四辅助电容器 Cdpb2 的电容可以基本上彼此相等。

[0173] 例如,第一开关元件 Qa 和第二开关元件 Qb 是提供在下面板 100 上的三端元件,诸如,薄膜晶体管。第一开关元件 Qa 包括连接到栅极线 Gi 的控制端、连接到数据线 Dj 的输入端以及连接到液晶电容器 Clc、第一存储电容器 Csta1 和第二存储电容器 Csta2 的输出端,第二开关元件 Qb 包括连接到栅极线 Gi 的控制端、连接到公共电压线 Ci 的输入端以及连接到液晶电容器 Clc、第三存储电容器 Cstb1 和第四存储电容器 Cstb2 的输出端。

[0174] 再次参考图 2 和图 12,液晶电容器 Clc 包括下面板 100 的第一子像素电极 PEa 和第二子像素电极 PEb 作为两端。第一子像素电极 PEa 和第二子像素电极 PEb 之间的液晶层

3 可以是电介质。第一子像素电极 PEa 连接到第一开关元件 Qa, 第二子像素电极 PEb 连接到第二开关元件 Qb。液晶层 3 具有介电各向异性, 并且液晶层 3 的液晶分子可以被配向为使得它们的主轴在没有施加电场时垂直于显示面板的表面。液晶层 3 可以包括正介电各向异性。

[0175] 当数据线 Dj 施加有数据电压, 并且公共电压线 Ci 施加有公共电压 Vcom 时, 第一子像素电极 PEa 通过第一开关元件 Qa 接收施加给第一数据线 Dj 的数据电压, 第二子像素电极 PEb 通过第二开关元件 Qb 接收施加给公共电压线 Ci 的公共电压 Vcom。施加给第一子像素电极 PEa 和第二子像素电极 PEb 的第一和第二数据电压是对应于像素 PX 将要被显示的亮度的电压, 并且第一数据电压相对于参考电压的极性与第二数据电压相对于参考电压 Vref 的极性相反。施加给数据线 Dj 的数据电压和施加给公共电压线 Ci 的公共电压 Vcom 可以相对于参考电压 Vref 反向, 并且其相位可以相反。在示范性实施例中, 当可施加给液晶显示器的最小电压为 0V, 最大电压为 14V 时, 参考电压 Vref 可以是 7V, 施加给第一数据线 Dj 的数据电压可以是 0V 至 7V, 施加给公共电压线 Ci 的公共电压 Vcom 可以是 7V 至 14V, 或者施加给第一数据线 Dj 的数据电压可以是 7V 至 14V, 施加给公共电压线 Ci 的公共电压 Vcom 可以是 0V 至 7V。

[0176] 施加给第一子像素电极 PEa 和第二子像素电极 PEb 的具有相反极性的第一和第二数据电压之差可以是液晶电容器 Clc 的充电电压或者像素电压。

[0177] 在液晶显示器的示范性实施例中, 第一子像素电极 PEa 通过第一开关元件 Qa 接收施加给第一数据线 Dj 的数据电压, 第二子像素电极 PEb 通过第二开关元件 Qb 接收施加给公共电压线 Ci 的公共电压 Vcom。

[0178] 在示范性实施例中, 一个像素包括两个子像素电极 PEa 和 PEb, 具有相反极性的两个数据电压施加给不同的开关元件, 并且该一个像素可以连接到栅极线和两个不同的数据线, 以给液晶电容器 Clc 充电预定大小的电压。在示范性实施例中, 连接到第一和第二子像素电极的第一和第二开关元件可以连接到相同的栅极线, 并且第一和第二开关元件可以连接到两个不同的数据线, 以通过两个不同的数据线接收两个数据电压。

[0179] 在示范性实施例中, 一个像素可以连接到成对的两个栅极线、一个数据线和一条公共电压线, 因此充分地降低了液晶显示器的数据线的数量和驱动器的成本。在液晶显示器的示范性实施例中, 尽管会增加公共电压线, 但是公共电压线彼此连接来接收相同大小的公共电压, 从而仅加入用于施加公共电压的简单的驱动器, 因此充分简化了驱动方法, 且充分降低了制造成本。

[0180] 将参考图 13 和图 14 描述液晶显示器的示范性实施例。

[0181] 图 13 是图解根据本发明再一个备选示范性实施例的液晶面板组件的布局的平面图, 而图 14 是沿着图 13 的 XIV-XIV 线剖取的局部截面图。

[0182] 根据示范性实施例的液晶面板组件包括彼此面对的下面板 100 和上面板 200, 以及插设在显示面板 100 和 200 之间的液晶层 3。

[0183] 图 13 所示的液晶面板组件的示范性实施例的层叠结构基本上类似于图 7、9 和 11 所示的液晶面板组件的示范性实施例的层叠结构。

[0184] 再次参考下面板 100, 栅极线 121、存储电极线 131a 和公共电压线 131b 设置在基板 110 上。栅极线 121 包括第一栅极电极 124a 和第二栅极电极 124b, 存储电极线 131a 包括

第一存储电极 137a 和第二存储电极 137b, 公共电压线 131b 包括向下延伸的公共电极 138。

[0185] 栅极线 121、存储电极线 131a 和公共电压线 131b 上设置栅极绝缘层 140、包括突起 154a 和扩展 157a 的半导体条 151、包括扩展 158 和 157b 的半导体岛 154b、包括突起 163a 的欧姆接触条 161 以及包括扩展 168、167a 和 167b 的欧姆接触岛 165a、163b 和 165b。

[0186] 包括第一源极电极 173a 的第一数据线 171、相邻于第一数据线 171 的第二数据线 172、包括第一存储导体 177a 的第一漏极电极 175a、包括扩展 178 的第二源极电极 173b 以及包括第二存储导体 177b 的第二漏极电极 175b 设置在欧姆接触 161、163b、165a、165b、168、167a 和 167b 上, 并且在其上设置钝化层 180。

[0187] 栅极绝缘层 140 和钝化层 180 包括暴露公共电极 138 的接触孔 141, 钝化层 180 包括分别暴露第一漏极电极 175a、第二漏极电极 175b 和第二源极电极 173b 的扩展 178 的第一接触孔 185a、第二接触孔 185b 和第三接触孔 188。

[0188] 液晶面板组件的像素包括上部和下部, 上部设置在像素的虚拟横向中心线 (未示出) 之上, 下部设置在像素的虚拟横向中心线之下。

[0189] 包括子像素电极 (例如, 第一子像素电极 191a 和第二子像素电极 191b) 的像素电极 191 和连接构件 198 设置在钝化层 180 上。

[0190] 像素电极 191 的总体外形为四边形。

[0191] 第一子像素电极 191a 包括第一上部和第一下部。更具体地, 第一子像素电极 191a 包括: 第一上纵向主干 191a1, 与设置在像素的上部的第一数据线 171 交叠; 第二上纵向主干 191a3, 与设置在像素的上部的第二数据线 172 交叠; 第一上横向主干 191a2, 连接到第一上纵向主干 191a1 和第二上纵向主干 191a3; 第一下倾斜主干 191a4, 基本上从第一纵向主干 191a1 在右下方向上倾斜延伸; 第一下分支 191a5, 从第一上纵向主干 191a1、第一上横向主干 191a2 和第二上纵向主干 191a3 延伸; 以及第一上分支 191a6, 从第一下倾斜主干 191a4 延伸。第一下倾斜主干 191a4、第一下分支 191a5 和第一上分支 191a6 可以与栅极线 121 形成约 45 度的角。

[0192] 第二子像素电极 191b 包括第二上部和第二下部。更具体地, 第二子像素电极 191b 包括: 第一下纵向主干 191b1, 与设置在像素的下部的第一数据线 171 交叠; 第二下纵向主干 191b3, 与设置在像素的下部的第二数据线 172 交叠; 第二下横向主干 191b2, 连接到第一下纵向主干 191b1 和第二下纵向主干 191b3; 第二上倾斜主干 191b4, 基本上从第二下纵向主干 191b3 在左上方向上倾斜延伸; 第二下分支 191b5, 从第一下纵向主干 191b1、第二下横向主干 191b2 和第二下纵向主干 191b3 延伸; 以及第二上分支 191b6, 从第二上倾斜主干 191b4 延伸。第二上倾斜主干 191b4、第二下分支 191b5 和第二上分支 191b6 可以与栅极线 121 形成约 45 度的角。

[0193] 在示范性实施例中, 第一数据线 171 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积可以基本上等于第一数据线 171 和第二子像素电极 191b 的第一下纵向主干 191b1 的交叠面积, 并且第二数据线 172 和第一子像素电极 191a 的第二上纵向主干 191a3 的交叠面积基本上等于第二数据线 172 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积。

[0194] 通过将第一子像素电极 191a 的上分支和下分支与第二子像素电极 191b 的上分支和下分支分别以其间的预定间隙接合, 第一子像素电极 191a 的第一上分支和下分支与第

二子像素电极 191b 的第二上分支和下分支交替设置,因此形成梳状图案,例如,互相交叉或交错的梳子状图案。

[0195] 第一子像素电极 191a 通过第一接触孔 185a 连接到第一漏极电极 175a,因此接收来自第一漏极电极 175a 的数据电压。第二子像素电极 191b 通过第二接触孔 185b 连接到第二漏极电极 175b,第二源极电极 173b 通过连接构件 198 连接到公共电极 138,因此接收来自第二源极电极 173b 的公共电压 V_{com} 。

[0196] 在示范性实施例中,当第一数据线 171 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积基本上等于第一数据线 171 和第二子像素电极 191b 的第一下纵向主干 191b1 的交叠面积时,第一子像素电极 191a 和第一数据线 171 之间的寄生电容可以基本上等于第二子像素电极 191b 和第一数据线 171 之间的寄生电容。甚至在第一数据线 171 接收每帧极性反向的数据电压时,第一子像素电极 191a 由第一子像素电极 191a 和第一数据线 171 之间的寄生电容引起的充电电压降的量可以基本上等于第二子像素电极 191b 由第二子像素电极 191b 和第一数据线 171 之间的寄生电容引起的充电电压降的量。从而,第一子像素电极 191a 和第二子像素电极 191b 之间的电压差基本上是一致的,因此基本上保持了均匀的充电电压。

[0197] 在示范性实施例中,当第二数据线 172 和第一子像素电极 191a 的第二上纵向主干 191a3 的交叠面积基本上等于第二数据线 172 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积时,第一子像素电极 191a 和第二数据线 172 之间的寄生电容可以基本上等于第二子像素电极 191b 和第二数据线 172 之间的寄生电容。甚至在第二数据线 172 接收每帧极性反向的数据电压时,第一子像素电极 191a 由第一子像素电极 191a 和第二数据线 172 之间的寄生电容引起的充电电压降的量可以基本上等于第二子像素电极 191b 由第二子像素电极 191b 和第二数据线 172 之间的寄生电容引起的充电电压降的量。从而,第一子像素电极 191a 和第二子像素电极 191b 之间的电压差基本上是一致的,因此基本上保持均匀的充电电压。

[0198] 在示范性实施例中,第一子像素电极 191a 和第二子像素电极 191b 与两个数据线 171 和 172 交叠,因此充分提高了液晶显示器的开口率。

[0199] 在示范性实施例中,第一存储电极 137a 和第二存储电极 137b 分别经由栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 与第一存储导体 177a 和第二存储导体 177b 交叠,因此形成第一存储电容器 C_{sta1} 和第三存储电容器 C_{stb1} 。公共电压线 131b 与第一存储导体 177a 和第二存储导体 177b 经由栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 交叠,因此形成第二存储电容器 C_{sta2} 和第四存储电容器 C_{stb2} 。在示范性实施例中,第一存储电极 137a 和第一存储导体 177a 形成第一存储电容器 C_{sta1} 的交叠面积可以基本上等于第二存储电极 137b 和第二存储导体 177b 形成第三存储电容器 C_{stb1} 的交叠面积,并且公共电压线 131b 和第一存储导体 177a 形成第二存储电容器 C_{sta2} 的交叠面积可以基本上等于公共电压线 131b 和第二存储导体 177b 形成第四存储电容器 C_{stb2} 的交叠面积。

[0200] 在示范性实施例中,第一存储电容器 C_{sta} 和第二存储电容器 C_{stb} 可以通过采用栅极导体和数据导体形成而没有用于形成第一存储电容器 C_{sta} 和第二存储电容器 C_{stb} 的附加工艺,因此充分简化了液晶显示器的制造工艺。栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 可以设置在第一存储电容器 C_{sta} 和第二存储电容器 C_{stb} 的两端之间,

因此与钝化层 180 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间的情况相比,充分增加了第一存储电容器 Csta 和第二存储电容器 Cstb 的电容。

[0201] 在示范性实施例中,当第一存储电极 137a 和第一存储导体 177a 形成第一存储电容器 Csta1 的交叠面积基本上等于第二存储电极 137b 和第二存储导体 177b 形成第三存储电容器 Cstb1 的交叠面积,并且公共电压线 131b 和第一存储导体 177a 形成第二存储电容器 Csta2 的交叠面积基本上等于公共电压线 131b 和第二存储导体 177b 形成第四存储电容器 Cstb2 的交叠面积时,其电容可以基本上彼此相等。甚至在存储电容器通过将每帧接收极性反向的电压的第一存储导体 177a 和第二存储导体 177b 与第一存储电极 137a 和第二存储电极 137b 及公共电压线 131b 经由半导体层 157a、157b、167a 和 167b 交叠而形成时,其电容也可以基本上彼此相等,因此基本上均匀地保持液晶电容器 Clc 的电压。

[0202] 现在,将参考图 15 和图 16 更加详细地描述液晶显示器的示范性实施例。

[0203] 图 15 是图解根据本发明再一备选示范性实施例的液晶面板组件的布局的平面图,图 16 是沿图 15 的线 XVI-XVI 剖取的局部截面图。

[0204] 根据本发明示范性实施例的液晶显示器包括显示面板,例如,彼此面对的下面板 100 和上面板 200,以及插设在显示面板 100 和 200 之间的液晶层 3。

[0205] 根据本示范性实施例的液晶面板组件的层叠结构基本上类似于图 13 和图 14 中的液晶面板组件的层叠结构。

[0206] 再次参考下面板 100,在基板 110 上设置栅极线 121、存储电极线 131a 和公共电压线 131b。

[0207] 栅极线 121、存储电极线 131a 和公共电压线 131b 上设置栅极绝缘层 140、半导体层和欧姆接触,半导体层例如为包括突起 154a 和扩展 157a 的半导体条 151、包括扩展 158 和 157b 的半导体岛 154b,欧姆接触例如为包括突起 163a 的欧姆接触条 161 和包括扩展 168、167a 和 167b 的欧姆接触岛 165a、163b 和 165b。

[0208] 欧姆接触 161、163b、165a、165b、168、167a 和 167b 上设置包括第一源极电极 173a 的第一数据线 171、相邻于第一数据线 171 的第二数据线 172、包括第一存储导体 177a 的第一漏极电极 175、包括扩展 178 的第二源极电极 173b 以及包括第二存储导体 177b 的第二漏极电极 175b,并且在其上设置钝化层 180。

[0209] 栅极绝缘层 140 和钝化层 180 包括暴露公共电极 138 的接触孔 141,并且钝化层 180 包括分别暴露第一漏极电极 175a、第二漏极电极 175b 和第二源极电极 173b 的扩展 178 的第一接触孔 185a、第二接触孔 185b 和第三接触孔 188。

[0210] 钝化层 180 上设置包括子像素电极对(例如,第一子像素电极 191a 和第二子像素电极 191b)的像素电极 191 和连接构件 198。

[0211] 在示范性实施例中,第一数据线 171 和第二数据线 172 包括基本上彼此交替连接的弯曲部分和纵向部分,且二者基本上周期地被弯曲。弯曲部分包括以 V 形彼此连接的倾斜部分对,并且该倾斜部分可以与栅极线 121 形成约 45 度的角。

[0212] 如图 15 所示,一个像素电极 191 的总体外部形状包括基本上平行于数据线 171 和 172 的弯曲部分的弯曲边缘对以及基本上平行于栅极线 121 和数据线 171 和 172 的横向边缘和纵向边缘,并且为 V 形形状。

[0213] 第一子像素电极 191a 包括第一上部和第二上部。更具体地,第一子像素电极 191a

包括：第一上纵向主干 191a1，与设置在像素的上部的第一数据线 171 交叠；第二上纵向主干 191a3，与设置在像素的上部的第二数据线 172 交叠；第一上横向主干 191a2，连接到第一上纵向主干 191a1 和第二上纵向主干 191a3；第一下倾斜主干 191a4，基本上从第二上纵向主干 191a3 在左下方向上倾斜延伸；第一上分支 191a5，从第一上横向主干 191a2 延伸；以及第一下分支 191a6 从第一下倾斜主干 191a4 延伸。第一下倾斜主干 191a4、第一上分支 191a5 和第一下分支 191a6 可以与栅极线 121 形成约 45 度的角。

[0214] 第二子像素电极 191b 具有：第一下纵向主干 191b1，与设置在像素的下部的第一数据线 171 交叠；第二下纵向主干 191b3，与设置在像素的下部的第二数据线 172 交叠；第二下横向主干 191b2，连接到第一下纵向主干 191b1 和第二下纵向主干 191b3；第二上倾斜主干 191b4，基本上从第一下纵向主干 191b1 在右上方向上倾斜延伸；第二下分支 191b5，从第二下横向主干 191b2 延伸；以及第二上分支 191b6，从第二上倾斜主干 191b4 延伸。第二上倾斜主干 191b4、第二下分支 191b5 和第二上分支 191b6 可以与栅极线 121 形成约 45 度的角。

[0215] 第一子像素电极 191a 通过第一接触孔 185a 连接到第一漏极电极 175a，因此接收来自第一漏极电极 175a 的数据电压。第二子像素电极 191b 通过第二接触孔 185b 连接到第二漏极电极 175b，第二源极电极 173b 通过连接构件 198 连接到公共电极 138，因此接收传输自第二源极电极 173b 的公共电压 V_{com} 。

[0216] 在示范性实施例中，第一数据线 171 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积可以基本上等于第一数据线 171 和第二子像素电极 191b 的第一下纵向主干 191b1 的交叠面积，并且第二数据线 172 和第一子像素电极 191a 的第二上纵向主干 191a3 的交叠面积可以基本上等于第二数据线 172 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积。

[0217] 在示范性实施例中，第一存储电极 137a 和第二存储电极 137b 与第一存储导体 177a 和第二存储导体 177b 分别经由栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 交叠，因此形成第一存储电容器 C_{sta1} 和第三存储电容器 C_{stb1} 。公共电压线 131b 与第一存储导体 177a 和第二存储导体 177b 经由栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 交叠，因此形成第二存储电容器 C_{sta2} 和第四存储电容器 C_{stb2} 。在示范性实施例中，第一存储电极 137a 和第一存储导体 177a 形成第一存储电容器 C_{sta1} 的交叠面积可以基本上等于第二存储电极 137b 和第二存储导体 177b 形成第三存储电容器 C_{stb1} 的交叠面积，并且公共电压线 131b 和第一存储导体 177a 形成第二存储电容器 C_{sta2} 的交叠面积可以基本上等于公共电压线 131b 和第二存储导体 177b 形成第四存储电容器 C_{stb2} 的交叠面积。

[0218] 在示范性实施例中，当第一数据线 171 和第一子像素电极 191a 的第一上纵向主干 191a1 的交叠面积基本上等于第一数据线 171 和第二子像素电极 191b 的第一下纵向主干 191b1 的交叠面积时，第一子像素电极 191a 和第一数据线 171 之间的寄生电容可以基本上等于第二子像素电极 191b 和第一数据线 171 之间的寄生电容。甚至在第一数据线 171 接收每帧极性反向的数据电压时，第一子像素电极 191a 由第一子像素电极 191a 和第一数据线 171 之间的寄生电容引起的充电电压降的量也可以基本上等于第二子像素电极 191b 由第二子像素电极 191b 和第一数据线 171 之间的寄生电容引起的充电电压降的量。从而，第一子像素电极 191a 和第二子像素电极 191b 之间的电压大小基本上是均匀的，因此有效地

保持均匀的充电电压。

[0219] 在示范性实施例中,当第二数据线 172 和第一子像素电极 191a 的第二上纵向主干 191a3 的交叠面积基本上等于第二数据线 172 和第二子像素电极 191b 的第二下纵向主干 191b3 的交叠面积时,第一子像素电极 191a 和第二数据线 172 之间的寄生电容可以基本上等于第二子像素电极 191b 和第二数据线 172 之间的寄生电容。甚至在第二数据线 172 接收每帧极性反向的数据电压时,第一子像素电极 191a 由第一子像素电极 191a 和第二数据线 172 之间的寄生电容引起的充电电压降的量与第二子像素电极 191b 上由第二子像素电极 191b 和第二数据线 172 之间的寄生电容引起的充电电压降的量基本上彼此相等。从而,第一子像素电极 191a 和第二子像素电极 191b 之间的电压差基本上是均匀的,因此有效地保持了均匀的充电电压。

[0220] 在示范性实施例中,第一子像素电极 191a 和第二子像素电极 191b 与两个数据线 171 和 172 彼此交叠,因此充分提高了液晶显示器的开口率。

[0221] 在示范性实施例中,第一存储电容器 Csta 和第二存储电容器 Cstb 通过采用栅极导体和数据导体形成,而没有用于形成第一存储电容器 Csta 和第二存储电容器 Cstb 的附加工艺,因此充分简化了液晶显示器的制造工艺。当栅极绝缘层 140 和半导体层 157a、157b、167a 和 167b 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间时,与钝化层 180 设置在第一存储电容器 Csta 和第二存储电容器 Cstb 的两端之间的情况相比,充分增加了第一存储电容器 Csta 和第二存储电容器 Cstb 的电容。

[0222] 在示范性实施例中,当第一存储电极 137a 和第一存储导体 177a 形成第一存储电容器 Csta1 的交叠面积基本上等于第二存储电极 137b 和第二存储导体 177b 形成第三存储电容器 Cstb1 的交叠面积,并且公共电压线 131b 和第一存储导体 177a 形成第二存储电容器 Csta2 的交叠面积基本上等于公共电压线 131b 和第二存储导体 177b 形成第四存储电容器 Cstb2 的交叠面积时,其电容可以基本上彼此相等。从而,尽管存储电容器通过将接收每帧极性反向的电压的第一存储导体 177a 和第二存储导体 177b 与第一存储电极 137a 和第二存储电极 137b 及公共电压线 131b 经由半导体层 157a、157b、167a 和 167b 交叠而形成,但是第一存储电容器 Csta 和第二存储电容器 Cstb 的电容也可以基本上彼此相等,因此基本上均匀地保持液晶电容器 C1c 的电压。

[0223] 根据这里描述的本发明的示范性实施例提供了以下优点但是不限于以下优点:高对比度、宽视角、液晶分子的快速响应速度、充分增加的开口率以及有效地防止了由于信号线和像素电极之间的寄生电容增加而引起的防止串扰。

[0224] 本发明不应解释为限于这里阐述的示范性实施例。相反,提供这些示范性实施例是使得该公开更加透彻和完整,并向本领域的技术人员全面传达本发明的概念。

[0225] 虽然参考其示范性实施例具体显示和描述了本发明,然而本领域的普通技术人员可以理解在不脱离由权利要求所界定的本发明的精神和范围的情况下,可以作出形式和细节上的各种变化。

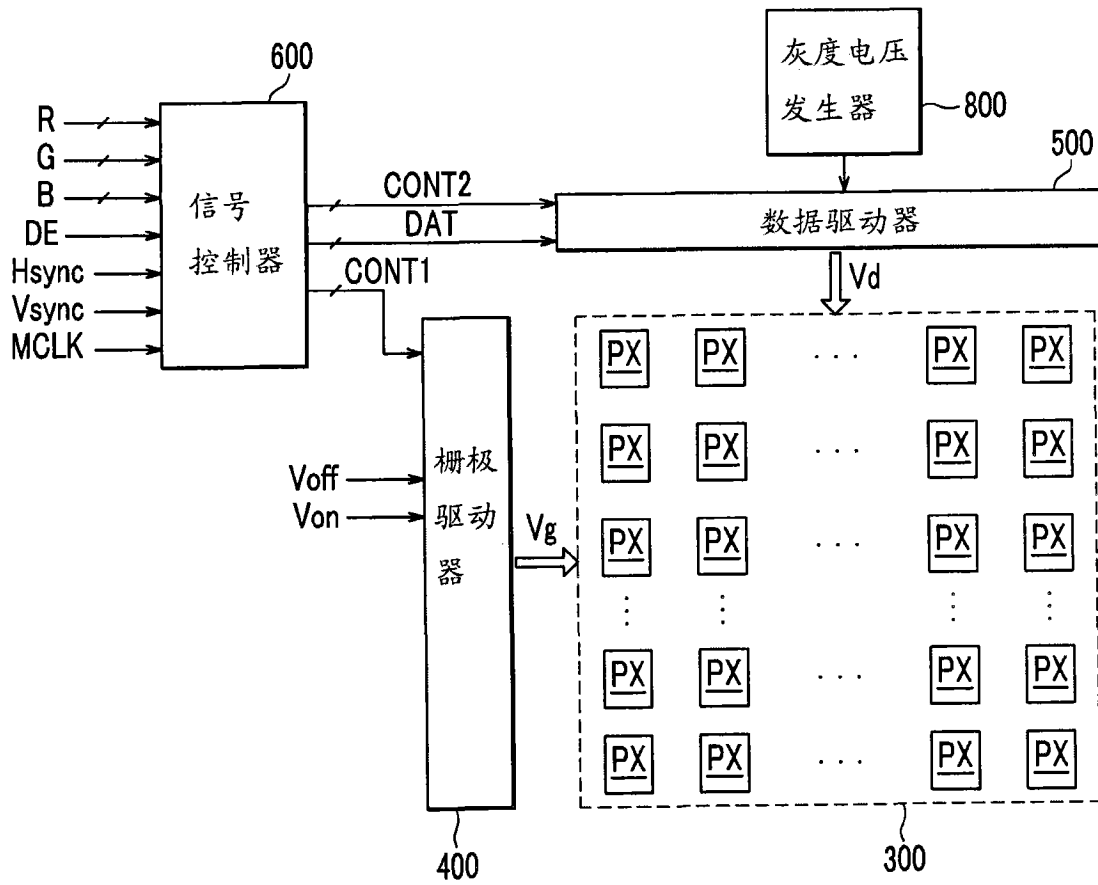


图 1

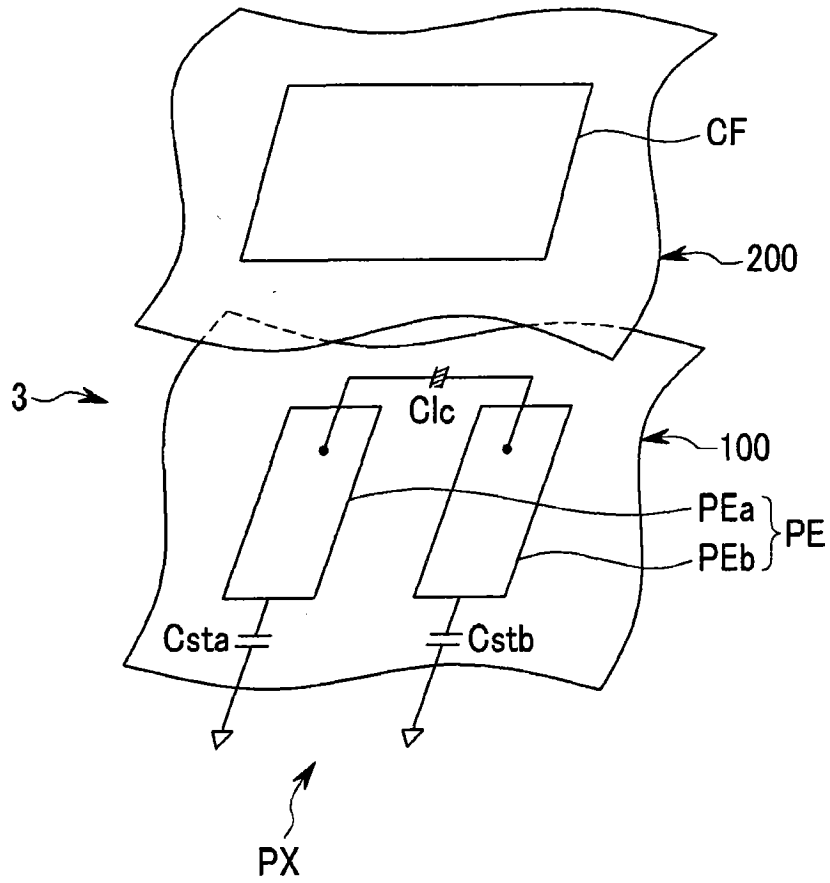


图 2

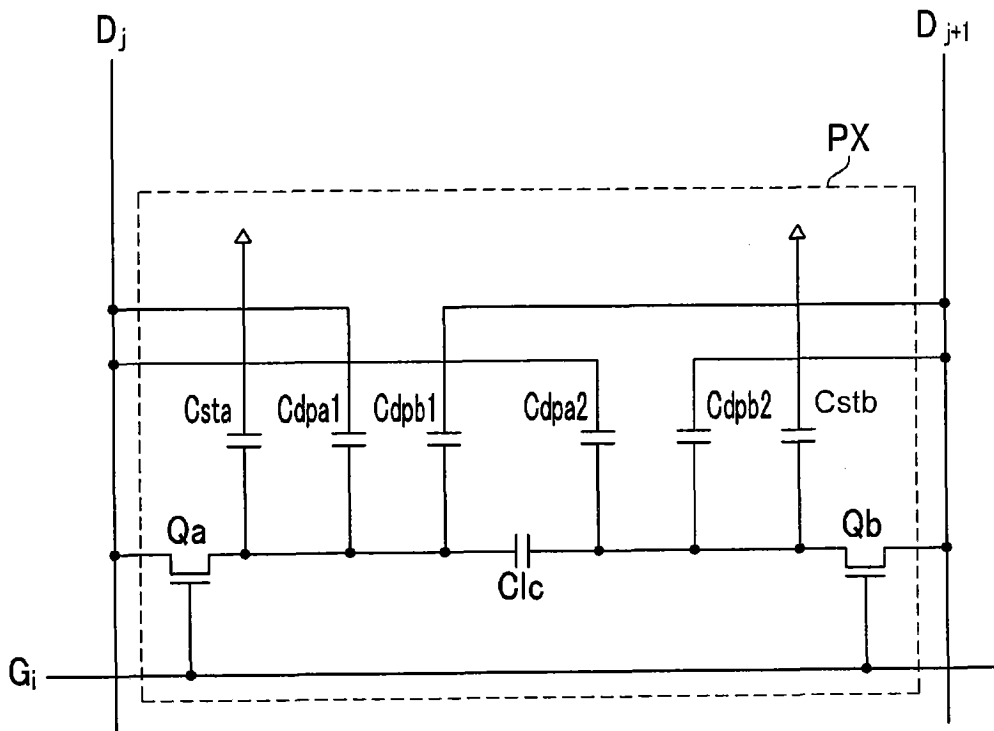


图 3

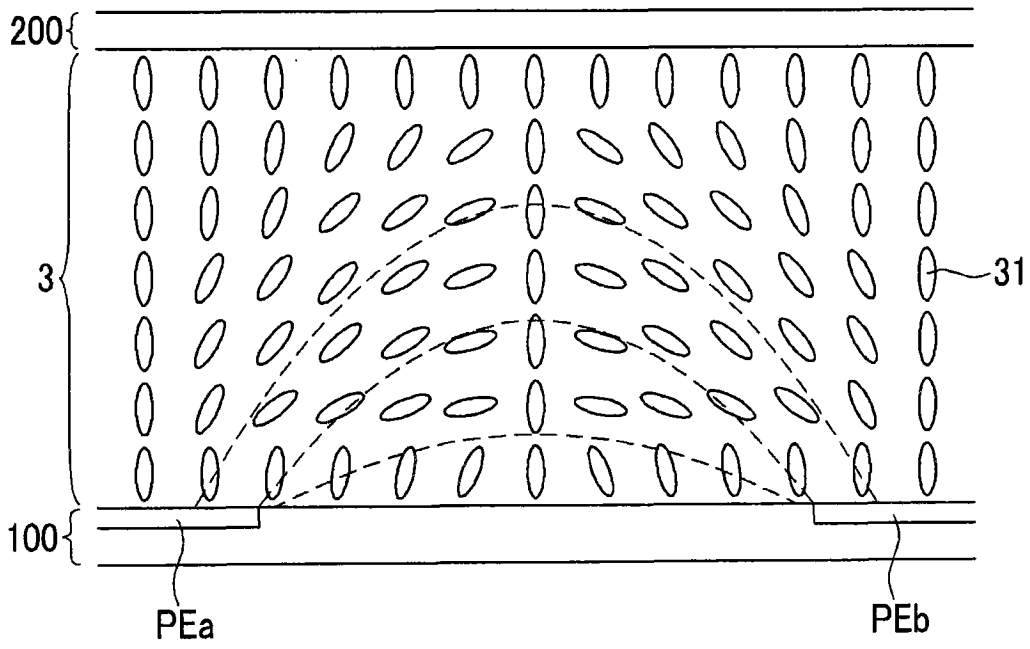


图 4

$V_{ref} = 7V$

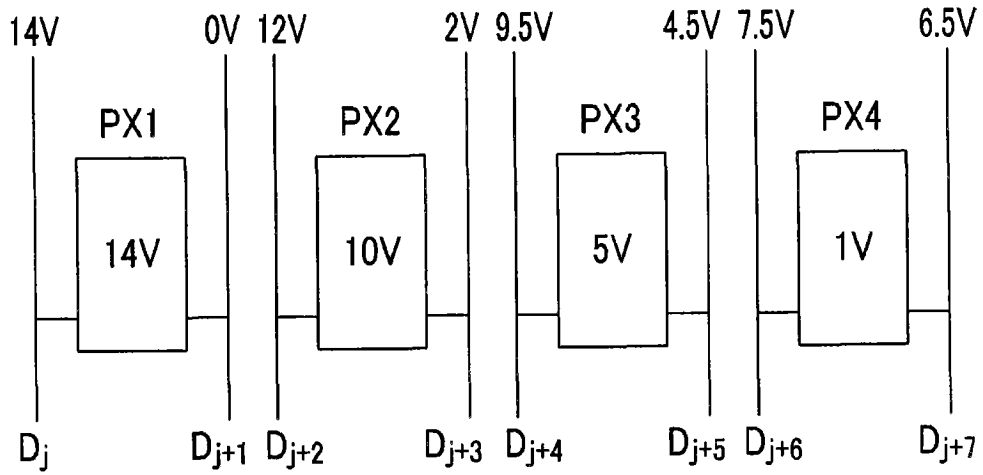


图 5

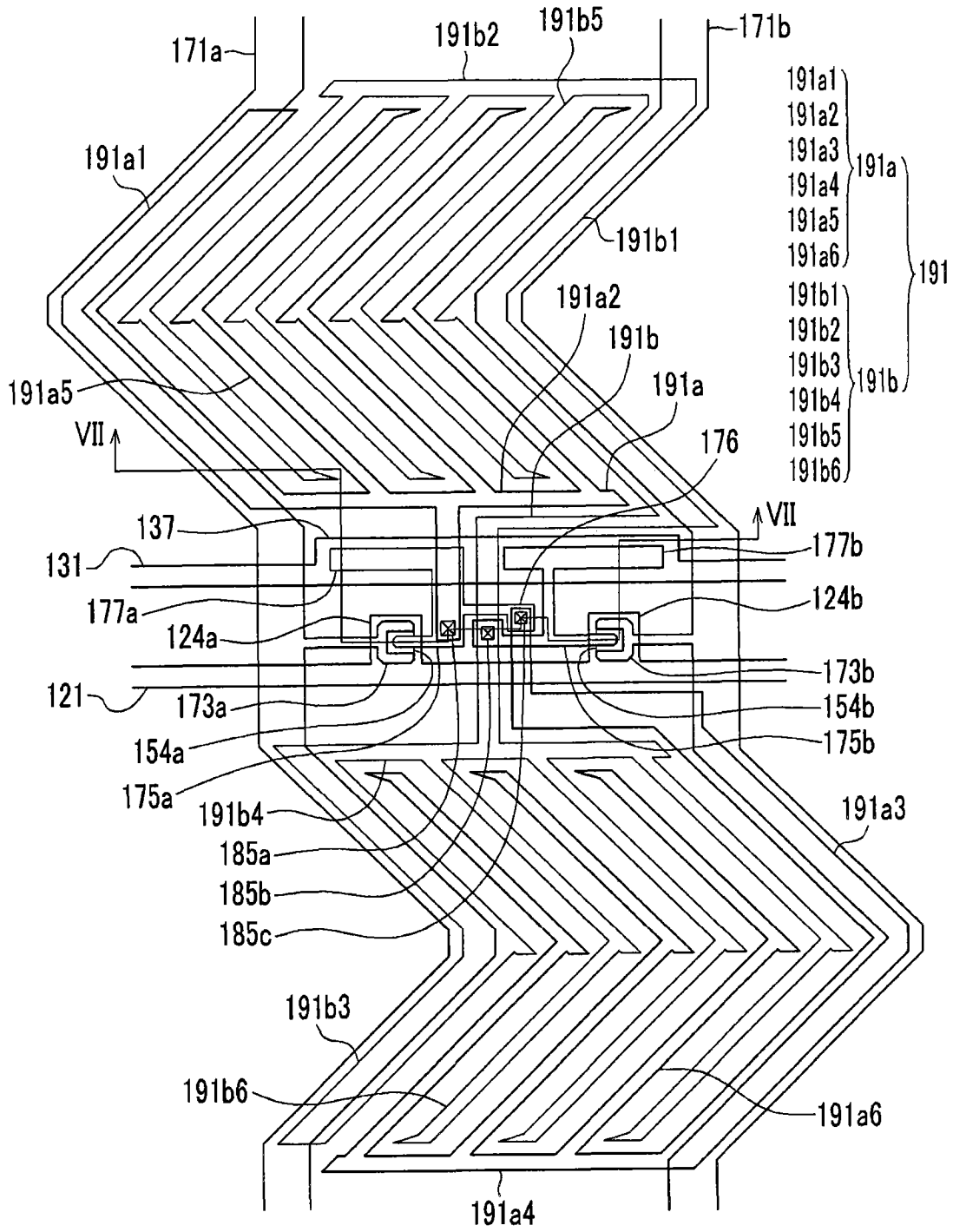


图 6

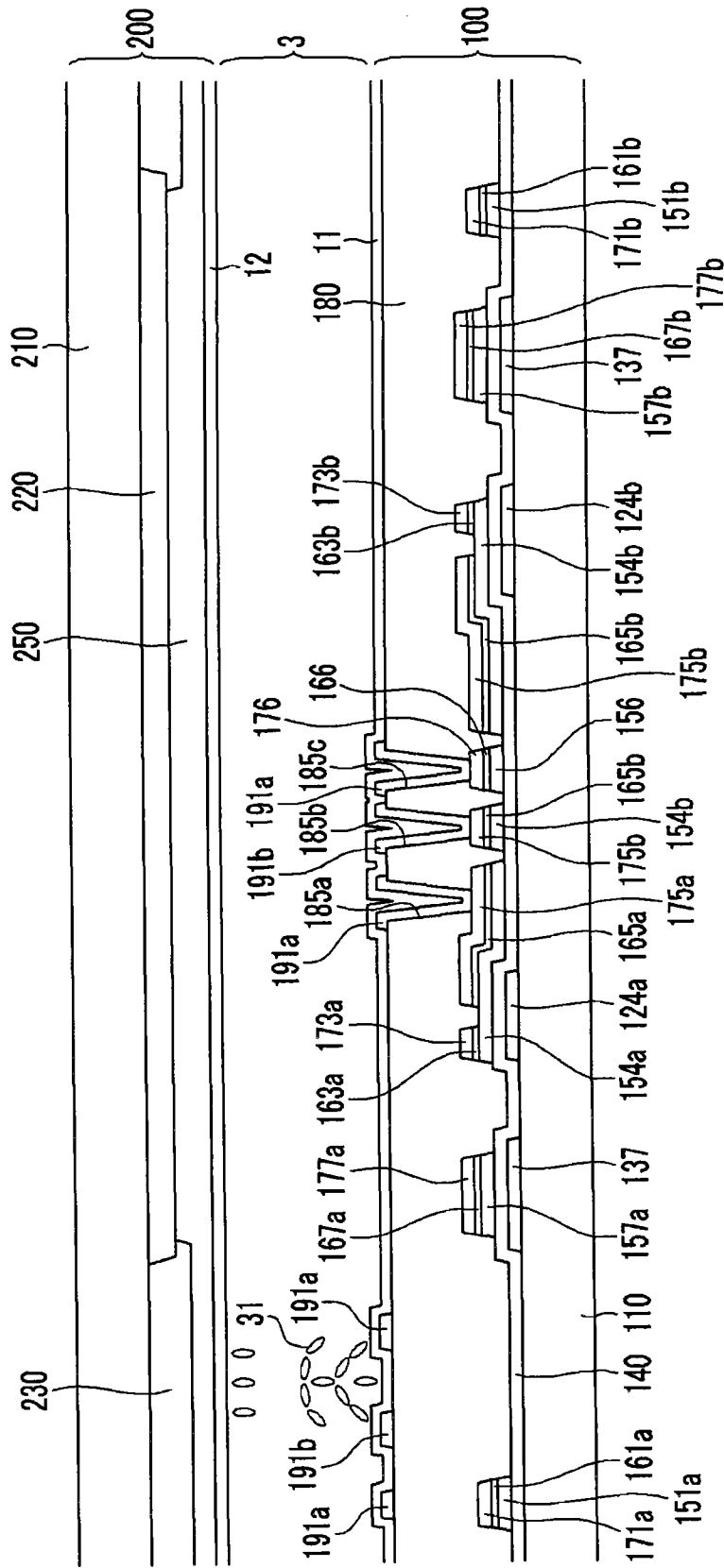


图 7

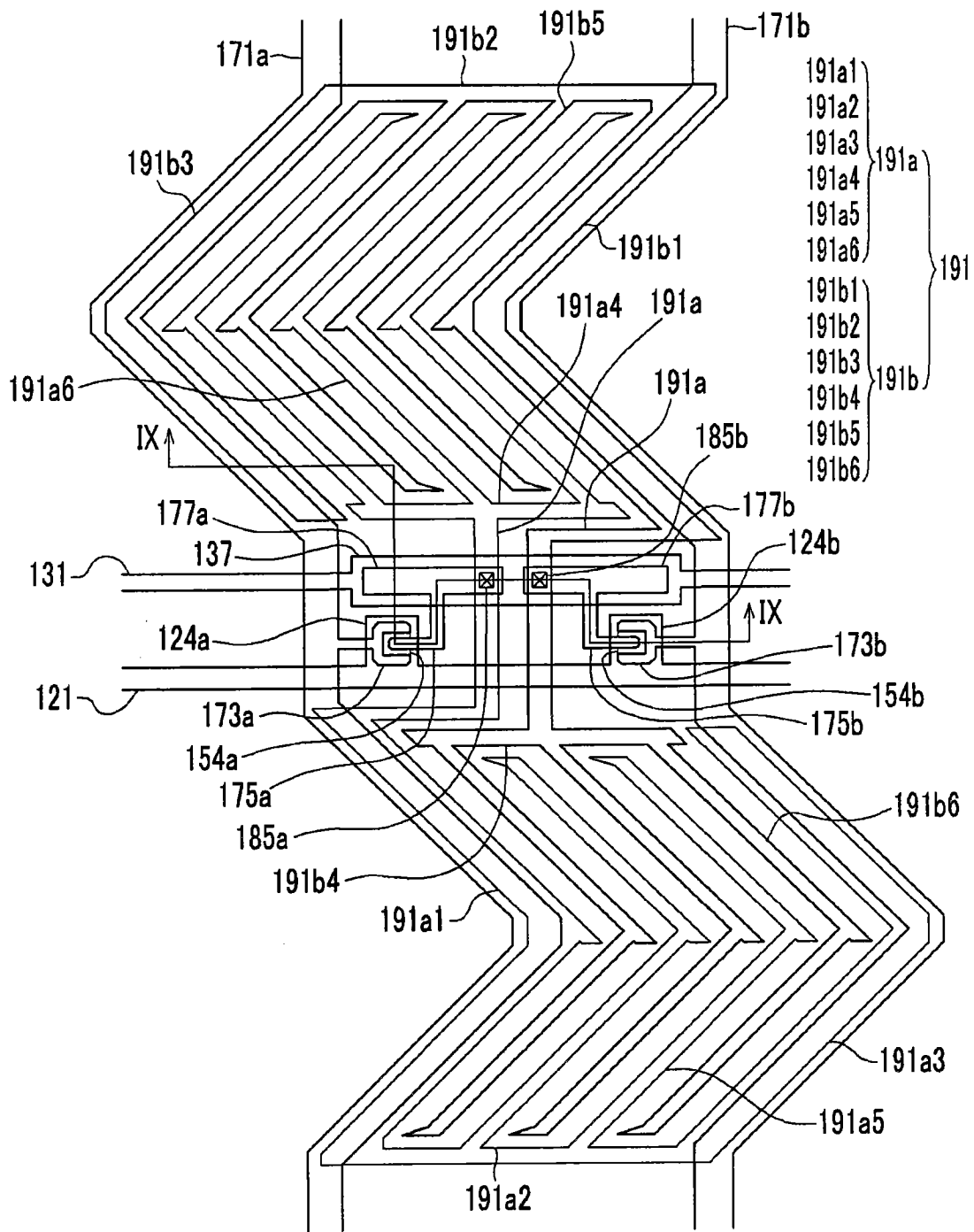


图 8

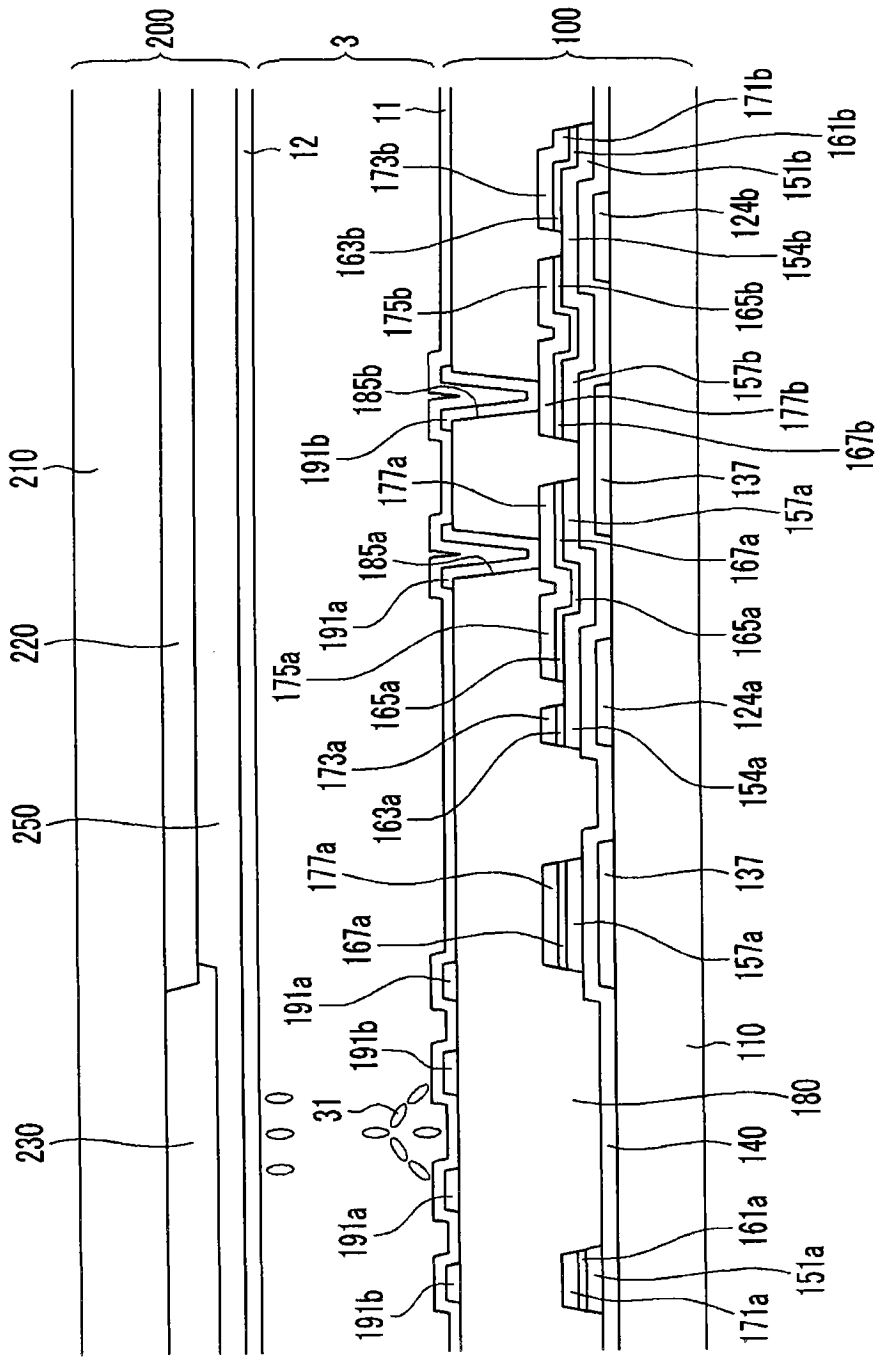


图 9

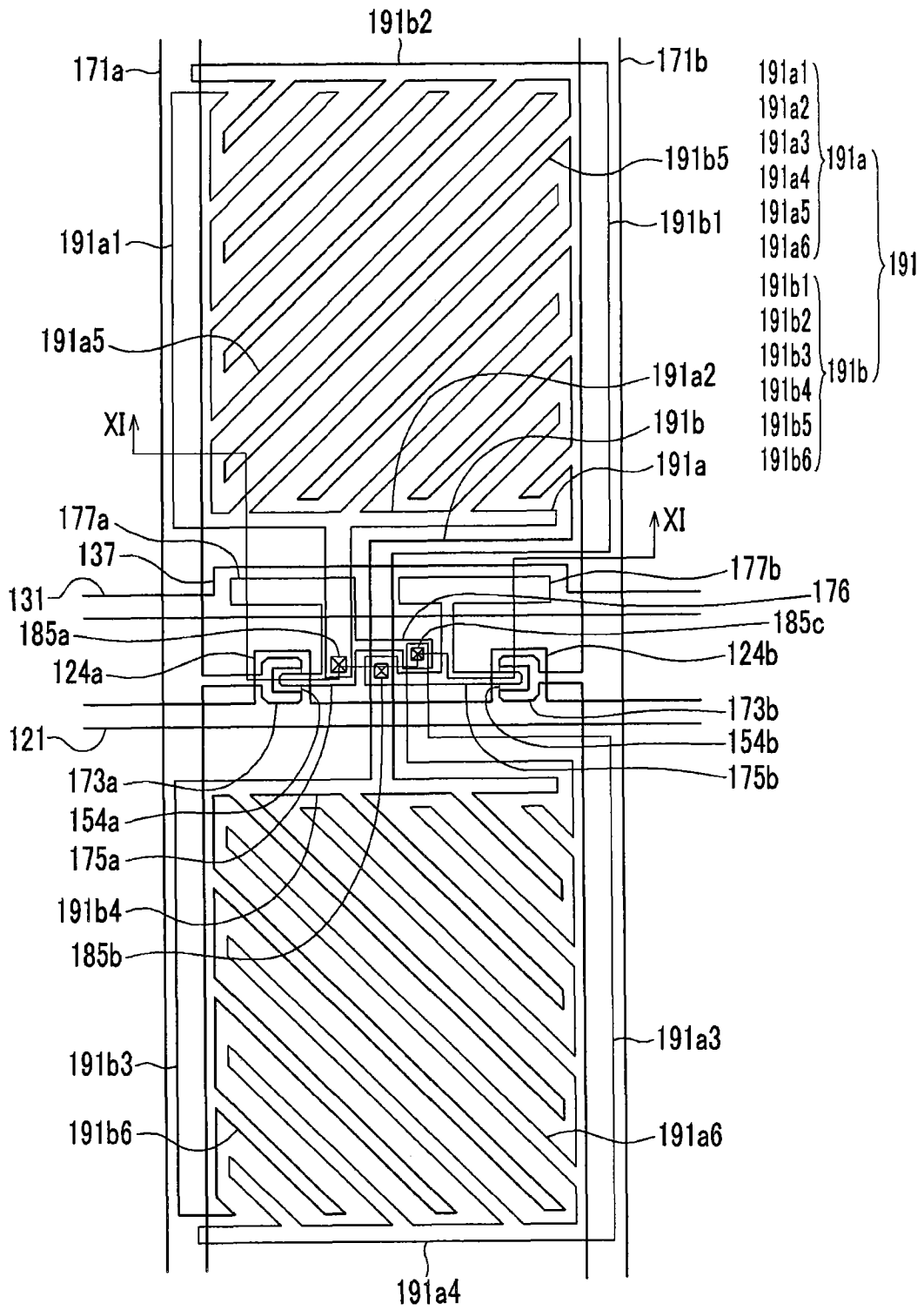


图 10

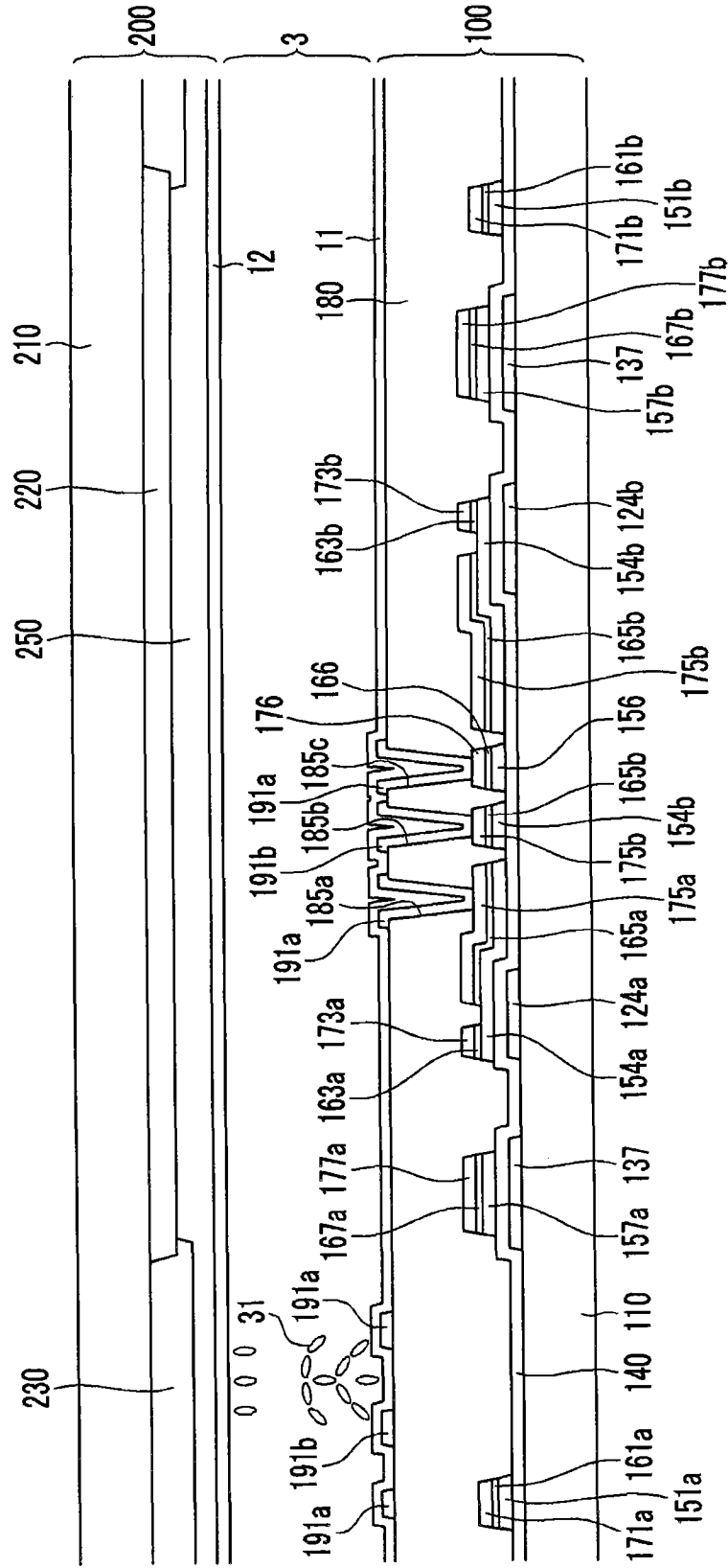


图 11

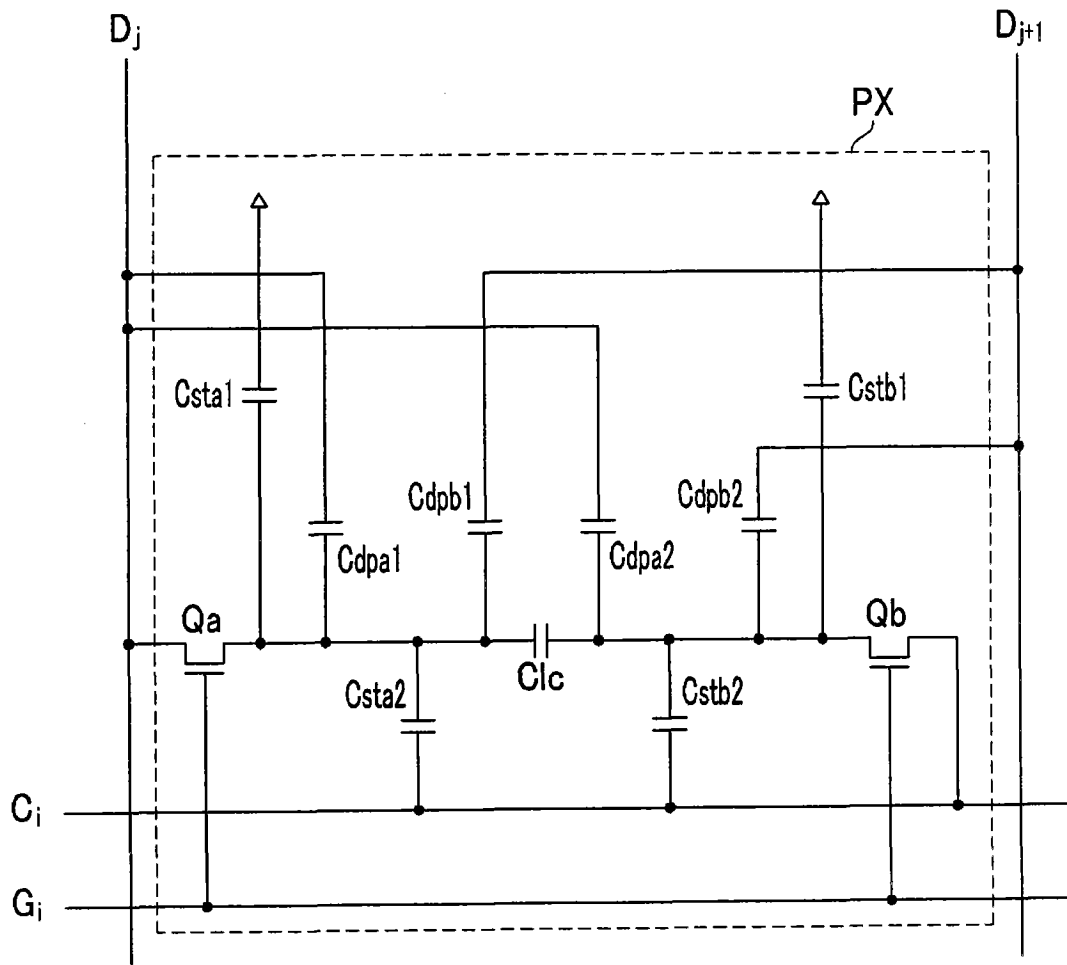


图 12

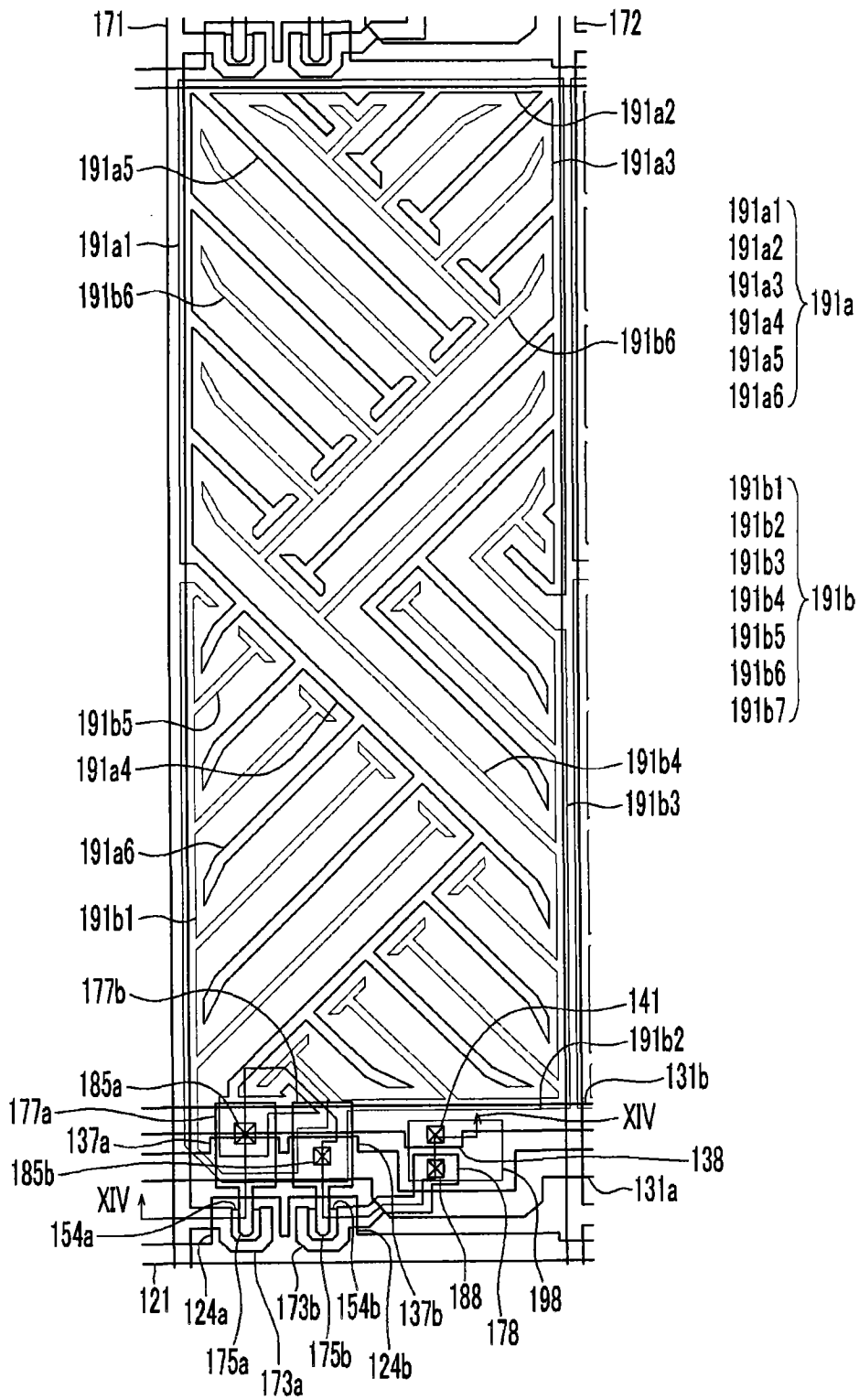


图 13

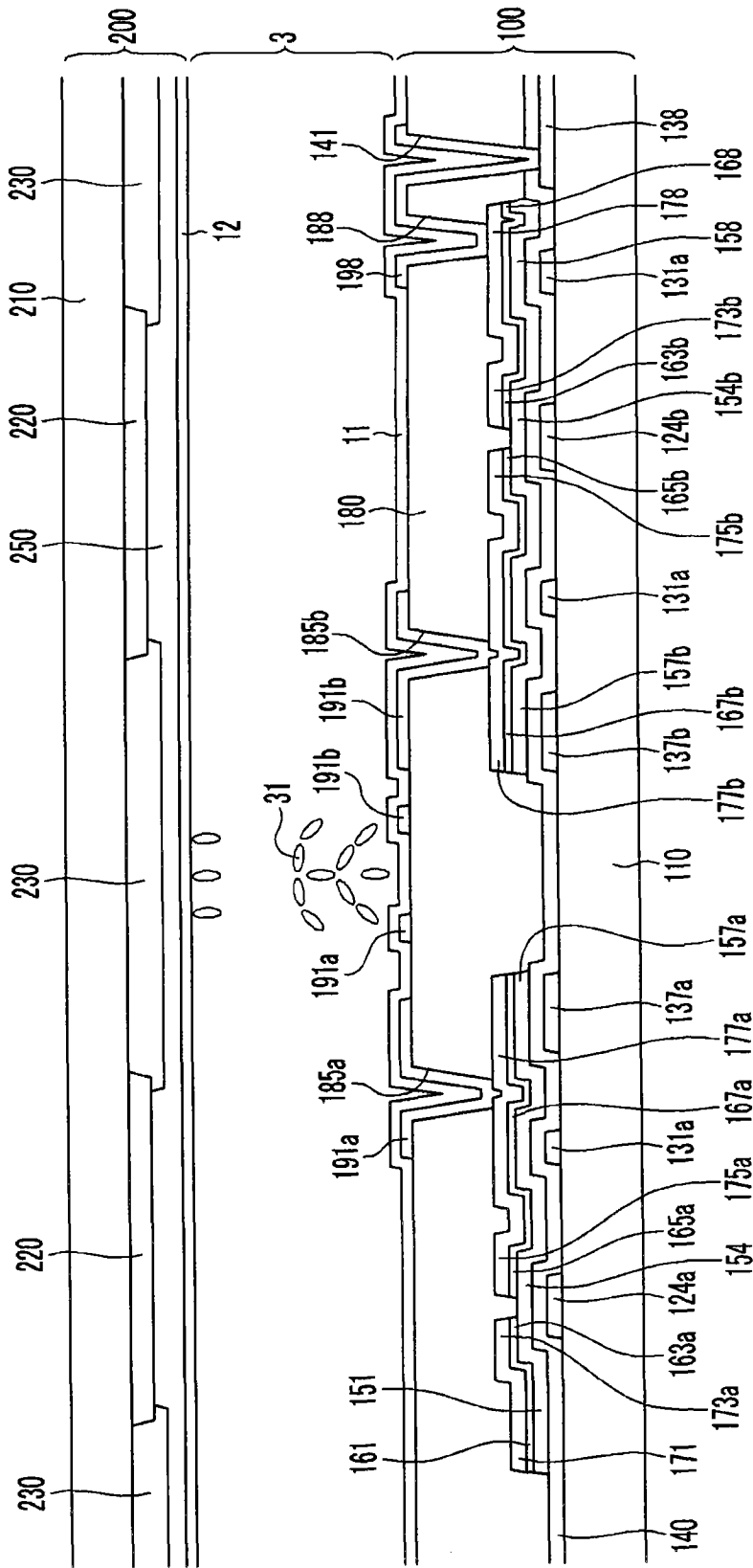


图 14

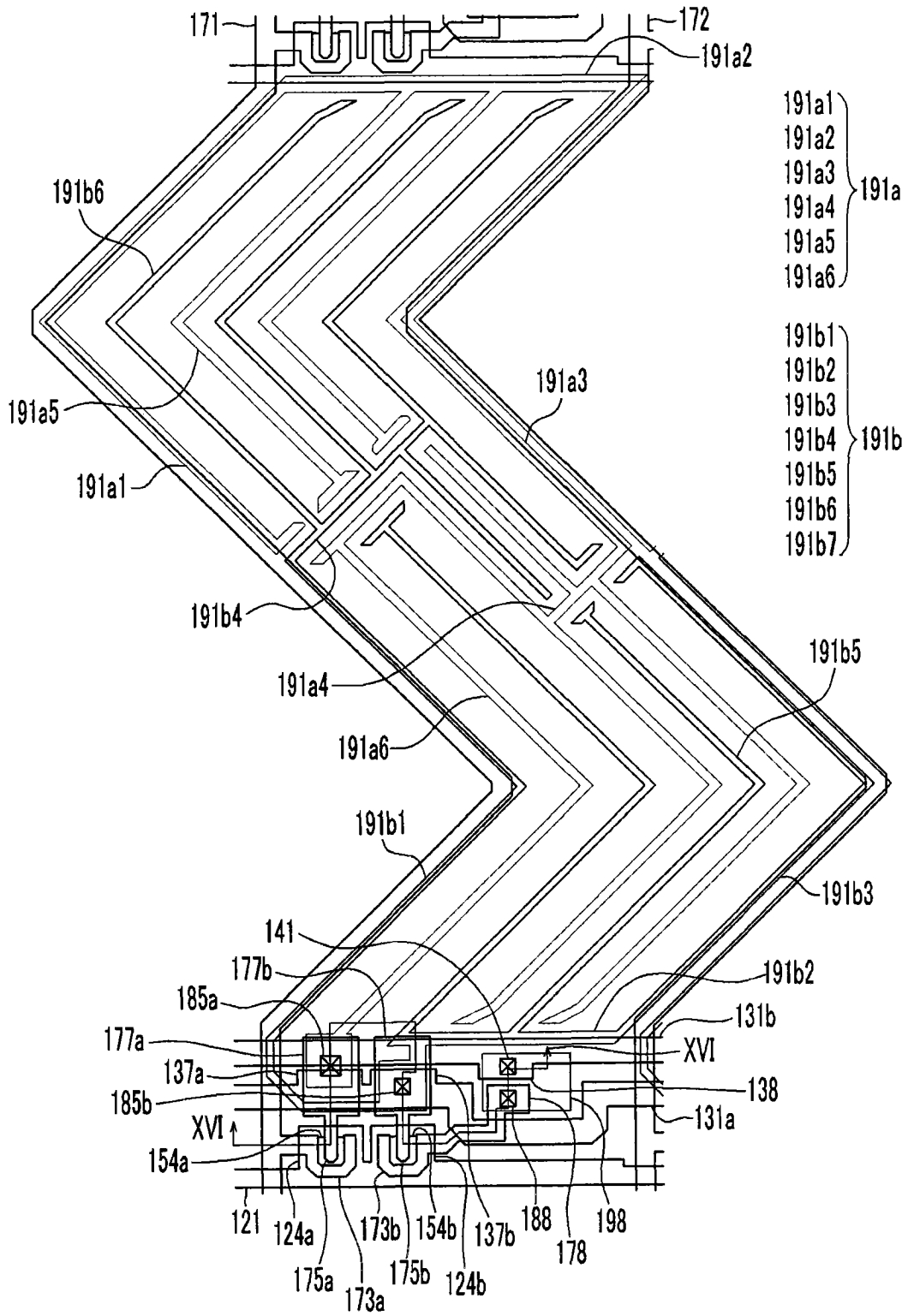


图 15

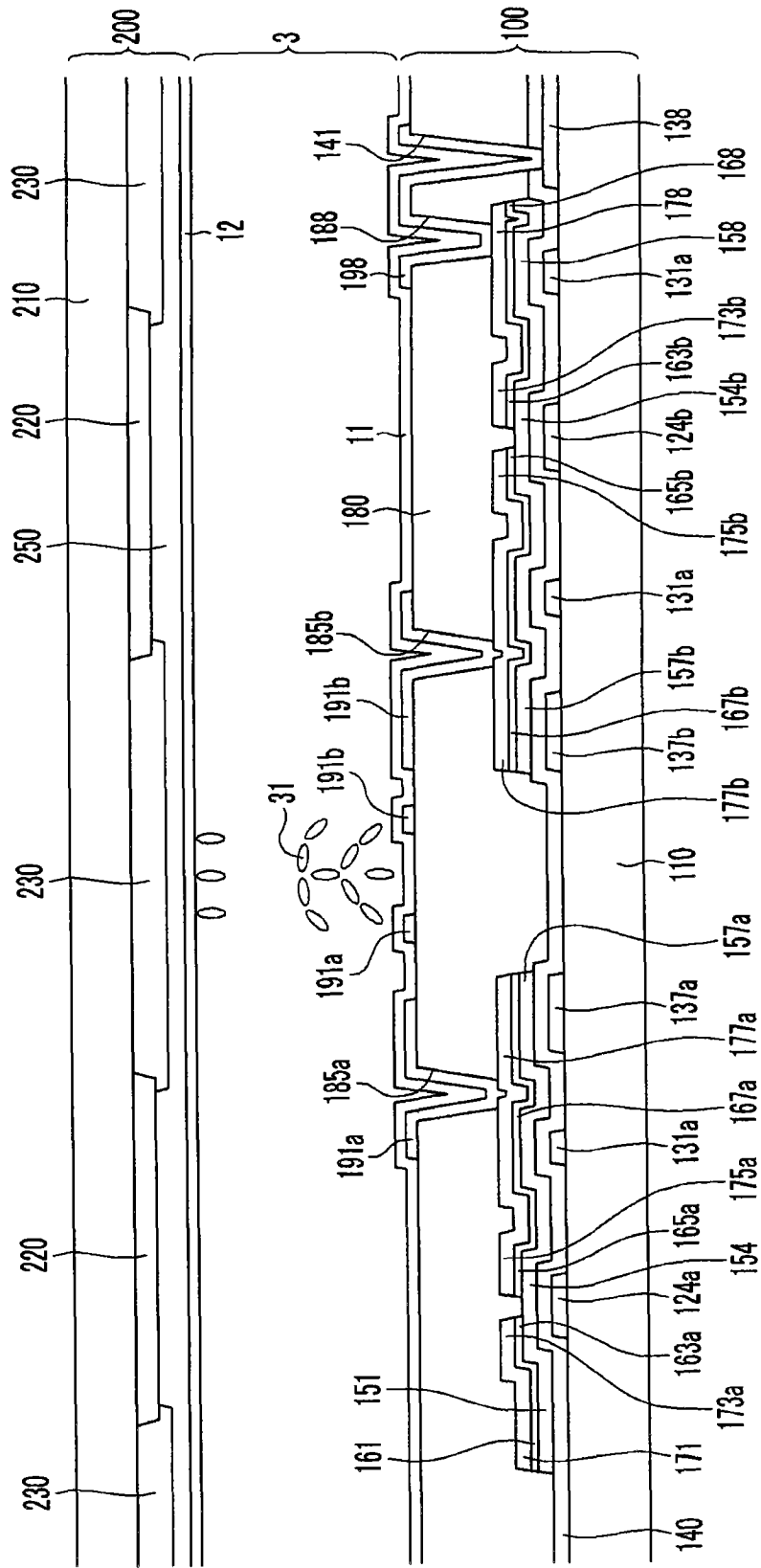


图 16