

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6179776号
(P6179776)

(45) 発行日 平成29年8月16日(2017.8.16)

(24) 登録日 平成29年7月28日(2017.7.28)

(51) Int. Cl. F I
 HO 1 L 27/146 (2006.01) HO 1 L 27/146 D
 HO 4 N 5/369 (2011.01) HO 4 N 5/369

請求項の数 11 (全 19 頁)

(21) 出願番号	特願2014-118611 (P2014-118611)	(73) 特許権者	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成26年6月9日(2014.6.9)	(74) 代理人	100121131 弁理士 西川 孝
(65) 公開番号	特開2015-233043 (P2015-233043A)	(74) 代理人	100082131 弁理士 稲本 義雄
(43) 公開日	平成27年12月24日(2015.12.24)	(72) 発明者	中田 征志 東京都港区港南1丁目7番1号 ソニー株式会社社内
審査請求日	平成29年2月1日(2017.2.1)	審査官	今井 聖和

最終頁に続く

(54) 【発明の名称】 撮像素子および電子機器、並びに製造方法

(57) 【特許請求の範囲】

【請求項1】

複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、

前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードへの入射光の一部を遮光する遮光部とを含み、

前記遮光部の側壁部にのみ混色防止膜が形成され、

前記遮光部は、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、

前記混色防止膜は、前記カラーフィルタ層よりも屈折率の高い材質により構成される撮像素子。

【請求項2】

光の入射方向に対して前記フォトダイオードの前段の層間膜上に前記カラーフィルタ層が形成され、

前記混色防止膜は、前記層間膜の屈折率よりも高い屈折率の材質により形成される請求項1に記載の撮像素子。

【請求項3】

前記層間膜の材質は、SiO₂を含み、

前記混色防止膜の材質は、前記SiO₂よりも屈折率の高い、SiCN、SiN、SiC、SiONおよびHfO₂を含む

10

20

請求項 2 に記載の撮像素子。

【請求項 4】

前記遮光部の側壁部に形成された混色防止膜は、前記光の入射方向に進むほど、前記側壁部の面に対して厚く形成される

請求項 1 に記載の撮像素子。

【請求項 5】

前記遮光部の側壁部に形成された混色防止膜は、曲面状に形成される

請求項 4 に記載の撮像素子。

【請求項 6】

前記遮光部の側壁部の混色防止膜は、ドライエッチングにより形成される

請求項 4 に記載の撮像素子。

10

【請求項 7】

前記遮光部の側壁部の混色防止膜は、複数の層により形成される

請求項 1 に記載の撮像素子。

【請求項 8】

前記遮光部の側壁部の混色防止膜は、前記遮光部の側壁部に加え、上面に形成される

請求項 1 に記載の撮像素子。

【請求項 9】

前記フォトダイオードへの入射光は、表面照射、または、裏面照射のいずれかにより照射された光である

請求項 1 に記載の撮像素子。

20

【請求項 10】

複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、

前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部を遮光する遮光部とを含み、

前記遮光部の側壁部にのみ混色防止膜が形成され、

前記遮光部は、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、

前記混色防止膜は、前記カラーフィルタ層よりも屈折率の高い材質により構成される電子機器。

30

【請求項 11】

複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、

前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部を遮光する遮光部とを含み、

前記遮光部の側壁部にのみ混色防止膜が形成され、

前記遮光部は、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、

前記混色防止膜は、前記カラーフィルタ層よりも屈折率の高い材質により構成される

40

撮像素子の製造方法において、

前記遮光部を形成する層を積層し、

前記遮光部を形成する層であって、前記フォトダイオードに対応する位置に開口部を形成し、

前記遮光部を形成する層に、前記混色防止膜を形成し、

前記ドライエッチングにより前記混色防止膜の一部を除去する

撮像素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

50

本技術は、撮像素子および電子機器、並びに製造方法に関し、特に、位相差検出画素に隣接する画素への混色を防止すると共に、位相差検出画素の感度を向上できるようにした撮像素子および電子機器、並びに製造方法に関する。

【背景技術】

【0002】

画素の一部を遮光した位相差検出画素を設けることで、レンズのフォーカスズレを検出することができる撮像技術が提案されている（例えば、特許文献1参照）。

【0003】

これは、撮像素子を構成する画素の左側および右側の一部を遮光部により遮光した対となる位相差検出画素から求められる相互の位相差に基づいて、焦点位置からのずれ量（フォーカスズレ）を求め、ずれ量に応じてフォーカスを補正することで、いわゆるオートフォーカスを実現する技術である。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2010-160313号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、特許文献1に記載の技術においては、遮光部が反射率の高い金属などで構成されている場合、遮光部の側壁に当たった光が散乱して、隣接画素に入射することで混色が発生することがあった。

20

【0006】

また、この散乱して隣接画素に入射した光の成分は、隣接画素の出力を異常に増大させることがあるため、画質として出力が浮き上がった輝点として見えてしまうことがあった。

【0007】

さらに、隣接画素に光が入射する分の光量は、位相差検出画素への入射光における損失となるため、位相差検出画素の感度を低下させてしまう恐れがあり、特に、低照度時にはその影響が大きくなりやすくなるので、位相差を適切に検出できない恐れがあった。

30

【0008】

本技術は、このような状況に鑑みてなされたものであり、特に、遮光部の側壁における反射による、位相差検出画素の隣接画素への入射を抑制させることで、隣接画素への混色を防止すると共に、位相差検出画素の検出感度を向上させ、適切に位相差を検出できるようにするものである。

【課題を解決するための手段】

【0009】

本技術の一側面の撮像素子は、複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードへの入射光の一部を遮光する遮光部とを含み、前記遮光部の側壁部にのみ混色防止膜が形成され、前記遮光部は、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、前記混色防止膜は、前記カラーフィルタ層よりも屈折率の高い材質により構成される。

40

【0010】

光の入射方向に対して前記フォトダイオードの前段の層間膜上に前記カラーフィルタ層が形成されるようにすることができ、前記混色防止膜は、前記層間膜の屈折率よりも高い屈折率の材質により形成されるようにすることができる。

【0011】

前記層間膜の材質には、 SiO_2 を含ませるようにすることができ、前記混色防止膜の材質には、前記 SiO_2 よりも屈折率の高い、 SiCN 、 SiN 、 SiC 、 SiON および HfO_2 を含ませるように

50

することができる。

【0012】

前記遮光部の側壁部に形成された混色防止膜は、前記光の入射方向に進むほど、前記側壁部の面に対して厚く形成されるようにすることができる。

【0013】

前記遮光部の側壁部に形成された混色防止膜は、曲面状に形成されるようにすることができる。

【0014】

前記遮光部の側壁部の混色防止膜は、ドライエッチングにより形成されるようにすることができる。

10

【0015】

前記遮光部の側壁部の混色防止膜は、複数の層により形成されるようにすることができる。

【0016】

前記遮光部の側壁部の混色防止膜は、前記遮光部の側壁部に加え、上面に形成されるようにすることができる。

【0017】

前記フォトダイオードへの入射光は、表面照射、または、裏面照射のいずれかにより照射された光であるようにすることができる。

【0018】

20

本技術の一側面の電子機器は、複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部を遮光する遮光部とを含み、前記遮光部の側壁部にのみ混色防止膜が形成され、前記遮光部は、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、前記混色防止膜は、前記カラーフィルタ層よりも屈折率の高い材質により構成される。

【0019】

本技術の一側面の撮像素子の製造方法は、複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部を遮光する遮光部とを含み、前記遮光部の側壁部にのみ混色防止膜が形成され、前記遮光部は、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、前記混色防止膜は、前記カラーフィルタ層よりも屈折率の高い材質により構成される撮像素子の製造方法であって、前記遮光部を形成する層を積層し、前記遮光部を形成する層であって、前記フォトダイオードに対応する位置に開口部を形成し、前記遮光部を形成する層に、前記混色防止膜を形成し、前記ドライエッチングにより前記混色防止膜の一部を除去する。

30

【0020】

本技術の一側面においては、フォトダイオードにより、複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号が発生され、遮光部により、前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部が遮光され、前記遮光部の側壁部にのみ混色防止膜が形成され、前記遮光部が、カラーフィルタ層の一部に形成され、かつ、光を反射する材質で構成され、前記混色防止膜が、前記カラーフィルタ層よりも屈折率の高い材質により構成される。

40

【0021】

本技術の一側面の撮像素子は、独立した構成であっても良いし、撮像処理を行うブロックであっても良い。

【発明の効果】

【0022】

本技術の一側面によれば、位相差検出画素の遮光部の反射による隣接画素の混色を抑制

50

すると共に、位相差検出画素の受光感度を向上させることが可能となる。

【図面の簡単な説明】

【0023】

【図1】本技術を適用した撮像装置の一実施の形態の構成例を示す図である。

【図2】図1の撮像装置の機能を実現する構成例を説明するブロック図である。

【図3】撮像素子の構成例を説明する図である。

【図4】一般的な撮像素子の構成例を説明する図である。

【図5】反射膜上に反射防止膜が設けられた物質への入射光の波長と反射率との関係、および中間膜上に反射防止膜が設けられた物質への入射光の波長と受光感度との関係を説明する図である。

10

【図6】本技術を適用した撮像装置の撮像素子の構成例を説明する図である。

【図7】図1の撮像装置の撮像素子の製造方法を説明するフローチャートである。

【図8】図1の撮像装置の撮像素子の製造方法を説明する図である。

【図9】撮像素子の第1の変形例を説明する図である。

【図10】撮像素子の第2の変形例を説明する図である。

【図11】撮像素子の第3の変形例を説明する図である。

【図12】撮像素子の第4の変形例を説明する図である。

【図13】撮像素子の第5の変形例を説明する図である。

【図14】撮像素子の第6の変形例を説明する図である。

【図15】撮像素子の第7の変形例を説明する図である。

20

【発明を実施するための最良の形態】

【0024】

<撮像装置に適用した例>

図1は、本技術の撮像素子を適用した撮像装置の一実施の形態の構成例を示している。

【0025】

図1は、撮像素子に含まれる位相差検出画素の遮光部の側壁部による散乱を抑えることにより、隣接画素への混色を防止すると共に、位相差検出画素の受光感度を向上させることで、適切に位相差を検出できるようにした撮像素子を適用した撮像装置11の外観構成例を示している。

【0026】

30

撮像装置11は、レンズ31、動作モード切替ダイヤル32、フラッシュライト33、撮像モード切替ダイヤル34、シャッターボタン35、および筐体36より構成されている。

【0027】

レンズ31は、後述するレンズ制御部63(図2)により動作が制御され、焦点位置を調整することにより、被写体からの入射光を撮像素子52(図2)上で適切に結像させる。

【0028】

動作モード切替ダイヤル32は、撮像装置11の撮像モードを切り替えるとき、使用者により操作されるダイヤルである。動作モードは、例えば、高速連写撮像モード、低速連写撮像モード、非連写撮像モード、およびタイム撮像モードなどを含む。

40

【0029】

フラッシュライト33は、撮像時に被写体周辺の明るさが不足するような場合、自動、または、手動で図示せぬ発光部をポップアップさせて、被写体の領域を所定のタイミングで発光する。

【0030】

撮像モード切替ダイヤル34は、撮像モードを切り替えるとき、使用者により操作されるダイヤルである。撮像モードとしては、シャッタースピード優先モード、絞り優先モード、および自動モードなどを含む。

【0031】

50

シャッターボタン35は、撮像装置11により画像を撮像する際、または、フォーカスを設定する際、使用者により操作されるボタンである。シャッターボタン35は、半押しされると、フォーカスが設定され、さらに、全押しすると撮像がなされる。シャッターボタン35は、筐体36と共に把持することで、本体を使用者が握りつつ、撮像が可能な構成とされている。

【0032】

< 撮像装置の構成例 >

次に、図2のブロック図を参照して、図1の撮像装置11の機能を実現する構成例について説明する。

【0033】

撮像装置11は、レンズ31、光学フィルタ51、撮像素子52、A/D(Analogue/Digital)変換部53、クランプ部54、欠陥補正部55、デモザイク部56、LM/ガンマ補正部57、輝度クロマ信号生成部58、ビデオIF59、表示部60、および記録部61を備えている。

【0034】

光学フィルタ51は、レンズ31を透過してくる入射光を画素単位で、平滑化させて撮像素子52に入射させる。

【0035】

撮像素子52は、光学フィルタ51より入射される光を、光電効果により電荷信号に変換し、電荷信号に応じた画素単位の画素信号としてA/D変換部53に出力する。

【0036】

A/D(Analogue/Digital)変換部53は、撮像素子52より出力されてくるアナログの画素信号をデジタル信号に変換してクランプ部54に出力する。

【0037】

クランプ部54は、A/D変換部53より供給される画素信号を、オプティカルブラック(OPB)と呼ばれる遮光された画素における暗電流によるノイズ成分をオフセットさせて、位相差検出部62および欠陥補正部55に出力する。すなわち、この処理により暗電流によるノイズ成分が除去される。

【0038】

欠陥補正部55は、クランプ部54より供給されてくる画素信号に基づいて、撮像素子52上に発生する欠陥を補正し、デモザイク部56に供給する。

【0039】

デモザイク部56は、欠陥補正部55より欠陥が補正された画素信号に基づいて、RGBのそれぞれの画素信号をデモザイクにより生成し、LM/ガンマ補正部57に供給する。

【0040】

LM/ガンマ補正部57は、デモザイク部56より供給されてくるRGBのそれぞれのデモザイク画像の各画素の信号について明るさ(LM:luminance)の補正と、ガンマ補正を掛けて輝度クロマ信号生成部58に供給する。

【0041】

輝度クロマ信号生成部58は、LM/ガンマ補正部57より供給されてくるRGBの画素信号に基づいて、輝度信号およびクロマ信号を生成し、これらを利用して映像信号を生成してビデオIF59に出力する。

【0042】

ビデオIF59は、映像信号をLCD(Liquid Crystal Display)や有機EL(Electro Luminescence)などからなる表示部60に出力して表示させたり、または、HDD(Hard Disc Drive)、SSD(Solid State Drive)若しくは半導体メモリなどからなる記録部61に出力してデータとして記録させる。

【0043】

位相差検出部62は、位相差検出画素のうち、左右に遮光部が設けられた対となる画素信号に基づいて、位相差を求め、レンズ31の焦点位置からのずれ量を算出し、レンズ制

10

20

30

40

50

御部 6 3 に供給する。

【 0 0 4 4 】

レンズ制御部 6 3 は、位相差検出部 6 2 より供給されてくる位相差検出画素の画素信号に基づいた位相差に基づいて算出されたずれ量を調整するようにレンズ 3 1 を制御する。これにより、オートフォーカスが実現される。

【 0 0 4 5 】

< 一般的な位相差検出画素の構成について >

次に、一般的な位相差検出画素の構成について説明する。

【 0 0 4 6 】

図 3 で示されるように、撮像素子 5 2 は、例えば、ベイヤ配列などからなるカラーフィルタ 8 2 が設定されている。オンチップレンズ 8 1 を介して入射される光のうち、図 3 の左下部の RGB (または IR) に対応する所定の波長の光を透過させて、図 3 の右下部で示されるように、SiO₂ などからなる層間膜 8 4 を経て、Si (シリコン) 基板 8 6 上に設けられたフォトダイオード (Photo Diode) 8 5 - 1, 8 5 - 2 に入射させる。フォトダイオード 8 5 - 1, 8 5 - 2 は、入射光の光量に応じて光電効果により電荷を発生させて、発生された電荷に応じた画素信号を出力する。

10

【 0 0 4 7 】

尚、図 3 においては、中央上部に撮像素子 5 2 の光の入射方向から見たときの全体の正面図が示されており、図 3 の中央下部が撮像素子 5 2 の画素配列の例を示しており、RGB がそれぞれの色の波長に対応する光を透過するカラーフィルタであることを示している。さらに、図 3 の右下部が、中央下部における P1, R、または、P2, R と表記された画素についての側面断面図である。

20

【 0 0 4 8 】

ところで、図 3 の一部に、図中で P1, P2 と表記された画素については、図 3 の右下部における左側の画素の構成例で示されるように、入射光の一部を遮光するための遮光部 8 3 が設けられている。この遮光部 8 3 が設けられた画素 P1, P2 が位相差検出画素である。図 3 の右下部の左側の画素については、画素を構成するフォトダイオード 8 5 - 1 の図中左上部に遮光部 8 3 が設けられている例が示されているが、図示しないが右上部に遮光部 8 3 が設けられる画素も存在する。

【 0 0 4 9 】

このように遮光部 8 3 が左上部、または右上部に設けられた画素信号は、左右いずれかの入射光が遮光されることになるため、フォトダイオード 8 5 上の入射光がどの方向から入射したのかを確認することができ、相互の位相差に基づいて、フォーカスずれ量を求めることができる。また、このように位相差のずれ量が確認できればよいので、位相差検出画素のカラーフィルタ 8 2 - 1 に設定される色は何色でも良く、例えば、全波長透過フィルタであってもよい。

30

【 0 0 5 0 】

ところで、このように構成された位相差検出画素について、例えば、図 4 で示されるように、オンチップレンズ 8 1 を介して入射する入射光 L 1, L 2 が存在する場合について考える。

40

【 0 0 5 1 】

図 4 の左部で示されるように、遮光部 8 3 が、例えば、タングステン W などの金属であるような場合、入射光 L 1 は、カラーフィルタ 8 2 および層間膜 8 4 を透過して、フォトダイオード 8 5 - 1 に入射する。一方、入射光 L 2 は、遮光部 8 3 の側壁に反射して散乱し、その一部は、層間膜 8 4 を介して隣接する画素のフォトダイオード 8 5 - 2 に入射してしまい、結果として、フォトダイオード 8 5 - 2 では、混色が発生してしまう上、フォトダイオード 8 5 - 1 においては、感度の低下を招くことになる。

【 0 0 5 2 】

そこで、図 4 の右部で示されるように、遮光部 8 3 が形成された後、カラーフィルタ 8 2 が形成される前の段階で、反射防止膜 9 1 を形成した後、カラーフィルタ 8 2 を形成す

50

ることにより、混色の発生を抑制する技術が提案されている。この反射防止膜 9 1 としては、屈折率の高い物質が理想的であるため、例えば、SiCN、SiN、SiC、SiON、またはHfO₂が使用される。

【 0 0 5 3 】

図 4 の右部で示されるように反射防止膜 9 1 が形成されることにより、入射光 L 1 は、カラーフィルタ 8 2 を透過した後、反射防止膜 9 1 を透過してフォトダイオード 8 5 - 1 に入射することになる。また、入射光 L 2 については、カラーフィルタ 8 2 を透過して、屈折率の高い反射防止膜 9 1 により反射方向が遮光部 8 3 の側壁に対して反射することで、反射防止膜 9 1 を再び透過して、層間膜 8 4 を経由してフォトダイオード 8 5 - 1 に入射する。この結果、入射光 L 1 , L 2 は、いずれもフォトダイオード 8 5 - 1 に入射することになるので、混色の発生は抑制される。

10

【 0 0 5 4 】

ところで、入射光がフォトダイオード 8 5 に入射するまでの経路において、入射光 L 1 では、一旦反射防止膜 9 1 を経て、遮光部 8 3 で反射した後、再び反射防止膜 9 1 を経て、層間膜 8 4 を介してフォトダイオード 8 5 に入射する。これに対して、入射光 L 2 は、反射防止膜 9 1 および層間膜 8 4 を経て直接フォトダイオード 8 5 に入射する。

【 0 0 5 5 】

反射防止膜 9 1 は、材質としてSiCN、SiN、またはHfO₂が考えられるが、反射率に対しては、図 5 の左部で示されるように、HfO₂が最も低く、次いでSiN、さらにSiCNの順序で優れていると見なすことができる。従って、入射光 L 2 に対しては、反射率が下がるので、混色の発生を抑制する効果は高いと見なすことができる。

20

【 0 0 5 6 】

一方、入射光 L 1、または、反射後の入射光 L 2 は、反射防止膜 9 1、および層間膜 (SiO₂) を経て、フォトダイオード 8 5 に入射することになるが、図 5 の右部で示されるように、反射防止膜 9 1 を経たときの受光感度は、SiCNが、最も高く、次いでSiN、さらに、HfO₂の順序で優れていると見なすことができる。

【 0 0 5 7 】

尚、図 5 の左部においては、オンチップレンズ 8 1 より入射する光が、タングステンW からなる遮光部 8 3 の上面に形成された反射防止膜 T を介して入射する場合の入射光の波長と反射率の関係を示したものである。図 5 の左部において、横軸に入射光の波長 (Wave length) が示されており、縦軸に反射率 (Refrection Ratio) が示されており、入射光の波長に対する反射率の関係が示されている。

30

【 0 0 5 8 】

また、図 5 の右部においては、オンチップレンズ 8 1 より入射する光が、SiO₂ からなる層間膜 8 4 の上面に形成された反射防止膜 T を介して入射する場合の入射光の波長と受光感度の関係を示したものである。図 5 の右部においては、横軸に入射光の波長 (Wavelength) が示されており、縦軸に受光感度 (Sensitivity) が示されている。

【 0 0 5 9 】

さらに、図 5 は、垂直入射光モデルの簡易シミュレーションであり、素子構造の重要箇所のみを再現したものであるため、実際の撮像素子特性と完全には一致しない。

40

【 0 0 6 0 】

結果として、反射防止膜 9 1 は、最も反射率が高いものは受光感度が低く、受光感度が高いものは反射率が低い。従って、反射防止膜 9 1 の材質は、総合的に、入射光が遮光部 8 3 により反射し、隣接画素に入射し難い素材、すなわち、反射率をある程度低くでき、かつ、受光感度をある程度高い状態にできるものを選択する必要がある。つまり、反射率と受光感度とのトレードオフとなるため、図 4 の左部で示される構造では、隣接画素への混色を低減して、かつ、受光感度を高めるのは限界がある。

【 0 0 6 1 】

< 図 2 の撮像素子の遮光部の構成例 >

次に、図 2 の撮像素子 5 2 の遮光部の構成例について説明する。

50

【 0 0 6 2 】

上述したように、遮光部の材質の選択は、非常に困難であるといえる。そこで、図2の撮像素子52においては、遮光部83に対して、図6の左部で示されるような構成の混色防止膜101が形成される。

【 0 0 6 3 】

すなわち、図6の左部で示されるように、遮光部83の側壁部にのみ混色防止膜101を形成する。混色防止膜101は、遮光部83の側壁部にのみ形成されると共に、上部が曲面状に形成される。また、混色防止膜101は、接するカラーフィルタ82や層間膜(SiO₂)84よりも屈折率の高い材質より構成され、例えば、SiCN、SiN、SiONまたはHfO₂とする。

10

【 0 0 6 4 】

例えば、図6の中央部の点線で示されるように入射光が入射した場合、混色防止膜101が存在しないと隣接画素に入射することがあった。しかしながら、図6の左部の構成を拡大した図6の右部で示されるように、混色防止膜101が、導波路と同様に機能する。すなわち、周辺よりも屈折率が十分に高い膜を混色防止膜101に適用することで、光が屈折率の高い膜に閉じ込められやすい性質を利用しているものである。こういった導波路は、表面照射型の撮像素子で広く用いられている。例えば、特開2010-232595号公報等を参照されたい。このような構成により、入射光は、混色防止膜101に入射すると、混色防止膜101内を順次反射し続けて、混色防止膜101を透過すると、層間膜84を経て、フォトダイオード85に入射する。

20

【 0 0 6 5 】

この結果、これまで遮光部83の側壁部により反射されていた入射光が、フォトダイオード85に入射することになるので、隣接画素への入射による混色の発生を抑制することが可能となる。また、それ以外の領域には混色防止膜101が設けられていないので、図4における入射光L1に相当するような入射光に対しては、混色防止膜101を透過することなくフォトダイオード85に入射することになるので、混色防止膜101による受光感度の減衰を抑制することが可能となる。

【 0 0 6 6 】

結果として、遮光部83の側面における散乱に起因した、入射光が隣接する画素のフォトダイオード85への入射が抑制されるので、混色の発生が抑制される。また、遮光部83に入射せず、直接、層間膜84を経てフォトダイオード85に入射する入射光の受光感度の減衰を防止することが可能となる。いずれにおいても、位相差検出画素における受光感度の低減を抑制することが可能となる。

30

【 0 0 6 7 】

< 製造方法 >

次に、図7のフローチャートを参照して、図2の撮像素子52の製造方法について説明する。

【 0 0 6 8 】

ステップS31において、図8の最上段で示されるように、Si基板86上にフォトダイオード85-1, 85-2が形成された後、SiO₂からなる層間膜84が形成され、その後、遮光部83を積層した後、遮光部83を残す部位に対してリソグラフィによりレジスト121を形成する。

40

【 0 0 6 9 】

ステップS32において、図8の上から2段目で示されるように、エッチングにより開口部131が形成される。

【 0 0 7 0 】

ステップS33において、図8の上から3段目で示されるように、ALD(Atomic Layer Deposition: 原子層堆積法)、CVD(Chemical Vapor Deposition: 化学気相成長法)、または、スパッタリングにより、例えば、層間膜84であるSiO₂よりも屈折率の高い、SiCN、SiN、SiC、SiONおよびHfO₂等からなる混色防止膜101を成膜する。

50

【 0 0 7 1 】

ステップ S 3 4 において、図 8 の上から 4 段目で示されるように、異方性の強いドライエッチングにより混色防止膜 1 0 1 を、遮光部 8 3 の側壁部にのみ残すようにエッチングする。これにより、混色防止膜 1 0 1 は、遮光部 8 3 の側壁部にのみ残され、さらに、光の入射方向の角が曲面状に形成される。この際、リソグラフィにより残すべき混色防止膜 1 0 1 の部位を選別するようにしてもよい。

【 0 0 7 2 】

ステップ S 3 5 において、図 8 の上から 5 段目で示されるように、開口部 1 3 1 に対してカラーフィルタ 8 2 が成膜される。尚、位相差検出画素においては、カラーフィルタ 8 2 は、RGBやIRのいずれでもよいし、全波長透過フィルタであってもよい。

10

【 0 0 7 3 】

ステップ S 3 6 において、図 8 の上から 6 段目で示されるように、オンチップレンズ 8 1 が最上層に設けられる。

【 0 0 7 4 】

以上のような製造方法により、隣接画素への入射による混色の発生を抑制することが可能となる。また、遮光部 8 3 の側壁以外の領域には混色防止膜 1 0 1 が設けられていないので、遮光部 8 3 で反射することのない入射光は、混色防止膜 1 0 1 を透過することなくフォトダイオード 8 5 に入射することになるので、混色防止膜 1 0 1 による受光感度の減衰を抑制することが可能となる。

【 0 0 7 5 】

20

結果として、遮光部 8 3 の側面における散乱に起因した、入射光が隣接する画素のフォトダイオード 8 5 への入射が抑制されるので、混色の発生を抑制することが可能となる。また、遮光部 8 3 に入射せず、直接、層間膜 8 4 を経てフォトダイオード 8 5 に入射する入射光の受光感度の減衰を防止することが可能となる。いずれにおいても、位相差検出画素における受光感度の低減を抑制することが可能となる。

【 0 0 7 6 】

< 第 1 の変形例 >

以上においては、混色防止膜 1 0 1 を 1 層のみ設ける例について説明してきたが、それ以上の数の層を設けるようにしてもよい。

【 0 0 7 7 】

30

図 9 は、混色防止膜 1 0 1 に加えて、中間膜 1 5 1 を設けるようにして、2 層の混色防止膜を設けるようにした例の製造処理を説明する図である。

【 0 0 7 8 】

すなわち、図 9 の最上段は、図 8 の 2 段目に示される状態と同一の状態を示している。そして、複数の混色防止膜を設ける場合、図 9 の上から 2 段目で示されるように、開口部 1 3 1 を含めた上面全体に対して、例えば、SiNを用いて、中間膜 1 5 1 を形成する。

【 0 0 7 9 】

さらに、図 9 の上から 3 段目で示されるように、そして、この中間膜 1 5 1 上に混色防止膜 1 0 1 が形成される。

【 0 0 8 0 】

40

そして、図 9 の上から 4 段目の左部で示されるようにドライエッチング、またはリソグラフィにより側壁膜が形成される。すなわち、図 9 の上から 5 段目の左部で示されるように遮光部 8 3 の側面部には、中間膜 1 5 1 および混色防止膜 1 0 1 が形成され、開口部 1 3 1 には、中間膜 1 5 1、および混色防止膜 1 0 1 が形成されない状態となる。

【 0 0 8 1 】

また、図 9 の上から 4 段目の右部で示されるように、エッチング量を制御することにより、中間膜 1 5 1 が残されるようにしてもよい。この場合、図 9 の 5 段目の右部で示されるように、中間膜 1 5 1 は、全体として残され、遮光部 8 3 の側壁部には、中間膜 1 5 1 に加えて、混色防止膜 1 0 1 が形成される。このようにすることで、中間膜 1 5 1 がパッシベーションとして形成され、パッシベーションを形成することでメリットが得られるよ

50

うな構成において、このような加工処理が有効なものとなる。

【 0 0 8 2 】

< 第 2 の変形例 >

リソグラフィを用いて、混色防止膜 1 0 1 の一部を残すようにしてもよい。

【 0 0 8 3 】

すなわち、例えば、図 8 の上から 3 段目の状態に対応する、図 1 0 の最上段で示されるように、混色防止膜 1 0 1 が上面全体に形成された後、図 1 0 の上から 2 段目で示されるように、混色防止膜 1 0 1 を残したい遮光部 8 3 の上面にのみレジスト層 1 8 1 が形成される。そして、この後、図 1 0 の上から 3 段目で示されるように、リソグラフィにより遮光部 8 3 の上面、および側壁部のみに混色防止膜 1 0 1 が形成される。このような構成により、遮光部 8 3 がむき出しにならない構成とすることができるので、遮光部 8 3 におけるフレアやゴーストの発生を抑制することが可能となる。すなわち、遮光膜 8 3 の上面に照射された光はセンサ外に散乱する。この散乱光のうち一部が、撮像装置（もしくは撮像モジュール内）の筐体で反射を起こし、センサに再入射する。これがフレアやゴーストの発生要因の一因である。本技術を適用することで、この反射成分を抑制することが可能である。

10

【 0 0 8 4 】

< 第 3 の変形例 >

以上においては、撮像素子 5 2 が裏面照射型の例について説明してきたが、表面照射型においても同様である。

20

【 0 0 8 5 】

すなわち、例えば、図 1 1 で示されるように、表面照射型の配線層 2 0 1 の開口部 2 2 1 の底部に設けられたフォトダイオード 8 5 - 1 , 8 5 - 2 上の遮光部 8 3 の側面部に混色防止膜 1 0 1 を設けるようにしてもよい。図 1 1 においても、フォトダイオード 8 5 - 1 に対応する画素が位相差検出画素であり、フォトダイオード 8 5 - 2 に対応する画素が通常の画素である。

【 0 0 8 6 】

混色防止膜 1 0 1 についても、エッチングにより遮光部 8 3 を形成した後、混色防止膜 1 0 1 を上部の全面に形成した後、遮光部 8 3 の側壁に残るようにのみ異方性の強いドライエッチングがなされることで形成される。

30

【 0 0 8 7 】

このように表面照射型の撮像素子 5 2 においても、裏面照射型の撮像素子 5 2 における場合と同様の効果を奏する。

【 0 0 8 8 】

< 第 4 の変形例 >

以上の撮像素子 5 2 については、例えば、図 1 2 の構成例 A で示されるように、同一の基板 3 0 1 上に制御回路 3 1 1、画素領域 3 1 2、およびロジック回路 3 1 3 が設けられる平面型の構成が一般的である。

【 0 0 8 9 】

しかしながら、画素領域 3 1 2 については、独立した基板の上に設けられる構成であってもよい。例えば、図 1 2 の構成例 B で示されるように、制御回路 3 1 1、および画素領域 3 1 2 が同一の基板 3 2 1 上に設けられ、基板 3 2 1 に積層される他の基板 3 2 2 にロジック回路 3 1 3 が設けられる積層型であってもよい。

40

【 0 0 9 0 】

または、図 1 2 の構成例 C で示されるように、画素領域 3 1 2 のみが独立した基板 3 3 1 に設けられ、制御回路 3 1 1、およびロジック回路 3 1 3 が設けられた基板 3 3 2 が積層される積層型であってもよい。

【 0 0 9 1 】

< 第 5 の変形例 >

以上においては、撮像素子 5 2 が用いられる例として撮像装置に適用される例について

50

説明してきたが、撮像素子 5 2 が用いられる例としては、他の電子機器であってもよく、例えば、図 1 3 で示されるようなカプセル型内視鏡であってもよい。

【 0 0 9 2 】

図 1 3 は、上述した撮像素子 5 2 を利用したカプセル型内視鏡の構成例である。

【 0 0 9 3 】

図 1 3 のカプセル型内視鏡 3 5 1 は、光源 3 6 1、レンズ 3 6 2、撮像素子 3 6 3、コイル 3 6 4、CPU 3 6 5、メモリ 3 6 6、リードスイッチ 3 6 7、通信部 3 6 8、およびアンテナ 3 6 9 より構成されている。

【 0 0 9 4 】

カプセル型内視鏡 3 5 1 は、錠剤状のものであり、被験者の口腔から飲み込まれることにより、内蔵を順次撮像するものである。

【 0 0 9 5 】

光源 3 6 1 は、撮像対象となる領域を照明するものであり、例えば、LED (Light Emission Diode) などから構成される。レンズ 3 6 2 は、後段の撮像素子 3 6 3 上で撮像領域より入射する光を結像させて、撮像素子 3 6 3 上に画像を構成する。撮像素子 3 6 3 は、上述した撮像素子 5 2 と同様の構成であり、レンズ 3 6 2 を介して入射した光が結像されることで構成される画像を撮像し、後段の CPU 3 6 5 に出力する。コイル 3 6 4 は、図示せぬ外部より電磁誘導により電力供給を受ける。

【 0 0 9 6 】

CPU (Central Processing Unit) 3 6 5 は、カプセル型内視鏡 3 5 1 の動作の全体を制御するものであり、RAM (Random Access Memory) および ROM (Read Only Memory) などからなるメモリ 3 6 6 に格納されたプログラムを実行すると共に、撮像素子 3 6 3 により撮像された画像データを記憶する。

【 0 0 9 7 】

リードスイッチ 3 6 7 は、カプセル型内視鏡の電源のオンまたはオフを制御するものである。無線送信部 3 6 8 は、CPU 3 6 5 により制御され、アンテナ 3 6 9 を介して、外部に設けられた操作端末との間でデータやコマンドを送受信する。

【 0 0 9 8 】

カプセル型内視鏡 3 5 1 の撮像素子 3 6 3 において、撮像素子 5 2 と同様に位相差検出画素における遮光部の側壁にのみ混色防止膜を形成することで、混色を防止することが可能となる。

【 0 0 9 9 】

< 第 6 の変形例 >

以上においては、撮像装置 1 1、およびカプセル型内視鏡 3 5 1 における撮像素子 5 2、および撮像素子 3 6 3 の例について説明してきたが、撮像素子 5 2、3 6 3 と同様の撮像素子が設けられる装置であれば、その他の電子機器であってもよく、例えば、携帯電話機に内蔵される構成であってもよい。

【 0 1 0 0 】

図 1 4 は、撮像素子が内蔵された携帯電話機の構成例が示されている。

【 0 1 0 1 】

図 1 4 の携帯電話機 4 0 1 には、前面部および背面部の両面に撮像素子 4 1 1、4 1 2 が設けられている。また、携帯電話機 4 0 1 は、この撮像素子 4 1 1、4 1 2 の他、操作部 4 1 4 の操作内容や発信および受信状態を表示する表示部 4 1 3、操作ボタンからなる操作部 4 1 4、音声を出力するスピーカ 4 1 5、および音声の入力を受け付けるマイクロフォン 4 1 6 を備えている。

【 0 1 0 2 】

携帯電話機 4 0 1 の全面に設けられた撮像素子 4 1 1 は、携帯電話機 4 0 1 の正面側を撮像するものである。また、携帯電話機 4 0 1 の背面に設けられた撮像素子 4 1 2 は、ユーザが携帯電話機 4 0 1 を操作して撮像したい、携帯電話機 4 0 1 の正面がユーザと対向するとき、携帯電話機 4 0 1 の裏側の画像を撮像するものである。

10

20

30

40

50

【 0 1 0 3 】

このように設けられた撮像素子 4 1 1 , 4 1 2 においても、上述した撮像素子 5 2 , 3 6 3 と同様に、位相差検出画素における遮光部の側壁にのみ混色防止膜を形成することで、混色を防止することが可能となる。

【 0 1 0 4 】

< 第 7 の変形例 >

以上においては、位相差検出画素の遮光壁 8 3 については、図 1 5 の左部で示されるように、マスで示される各画素の左右の一部に設けられる例について説明してきた。しかしながら、画素の一部が遮光できればよいものであるため、必ずしも画素の左右の一部に設けられるものではなく、例えば、図 1 5 の中央部で示されるように、上下の一部に遮光部 8 3 ' として設けられるようにしてもよい。さらに、遮光壁については、各画素の水平方向および垂直方向の一部にのみではなく、斜め方向の一部に設けられるようにしてもよく、例えば、図 1 5 の右部で示されるように、斜め上、および斜め下の領域に遮光部 8 3 ' が設けられるようにしてもよい。

10

【 0 1 0 5 】

尚、上述のフローチャートで説明した各ステップは、1つの装置で実行する他、複数の装置で分担して実行することができる。

【 0 1 0 6 】

さらに、1つのステップに複数の処理が含まれる場合には、その1つのステップに含まれる複数の処理は、1つの装置で実行する他、複数の装置で分担して実行することができる。

20

【 0 1 0 7 】

尚、本技術は、以下のような構成も取ることができる。

(1) 複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、

前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードへの入射光の一部を遮光する遮光部とを含み、

前記遮光部の側壁部に混色防止膜が形成される

撮像素子。

(2) 前記遮光部は、光の入射方向に対して前記フォトダイオードの前段の層間膜上のカラーフィルタ層の一部に形成され、

30

前記混色防止膜は、前記層間膜の屈折率よりも高い屈折率の材質により形成される

(1) に記載の撮像素子。

(3) 前記層間膜の材質は、 SiO_2 を含み、

前記混色防止膜の材質は、前記 SiO_2 よりも屈折率の高い、 SiCN 、 SiN 、 SiC 、 SiON および HfO_2 を含む

(2) に記載の撮像素子。

(4) 前記遮光部の側壁部に形成された混色防止膜は、前記光の入射方向に進むほど、前記側壁部の面に対して厚く形成される

(1) 乃至 (3) のいずれかに記載の撮像素子。

40

(5) 前記遮光部の側壁部に形成された混色防止膜は、曲面状に形成される

(4) に記載の撮像素子。

(6) 前記遮光部の側壁部の混色防止膜は、ドライエッチングにより形成される

(4) に記載の撮像素子。

(7) 前記遮光部の側壁部の混色防止膜は、複数の層により形成される

(1) 乃至 (6) に記載の撮像素子。

(8) 前記遮光部の側壁部の混色防止膜は、前記遮光部の側壁部に加え、上面に形成される

(1) 乃至 (7) のいずれかに記載の撮像素子。

(9) 前記フォトダイオードへの入射光は、表面照射、または、裏面照射のいずれかに

50

より照射された光である

(1) に記載の撮像素子。

(1 0) 複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、

前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部を遮光する遮光部とを含み、

前記遮光部の側壁部に混色防止膜が形成される

電子機器。

(1 1) 複数の画素のそれぞれについて受光強度に応じて光電変換により画素信号を発生するフォトダイオードと、

前記複数の画素のうち、位相差を検出するための一部の画素の、前記フォトダイオードの前段において入射光の一部を遮光する遮光部とを含み、

前記遮光部の側壁部に混色防止膜が形成される

撮像素子の製造方法において、

前記遮光部を形成する層を積層し、

前記遮光部を形成する層であって、前記フォトダイオードに対応する位置に開口部を形成し、

前記遮光部を形成する層に、前記混色防止膜を形成し、

前記ドライエッチングにより前記混色防止膜の一部を除去する

撮像素子の製造方法。

【符号の説明】

【 0 1 0 8 】

1 1 撮像装置, 3 1 レンズ, 3 2 動作モード切替ダイヤル, 3 3 スピードライト, 3 4 撮像モード切替ダイヤル, 3 5 シャッターボタン, 3 6 筐体部, 5 1 光学フィルタ, 5 2 撮像素子, 5 3 A/D (Analogue/Digital) 変換部, 5 4 クランプ部, 5 5 欠陥補正部, 5 6 デモザイク部, 5 7 LM/ガンマ補正部, 5 8 輝度クロマ信号生成部, 5 9 ビデオIF, 6 0 表示部, 6 1 記録部, 8 1 オンチップレンズ, 8 2 カラーフィルタ, 8 3 遮光部, 8 4 層間膜, 8 5, 8 5 - 1, 8 5 - 2 フォトダイオード, 8 6 Si基板, 1 0 1 混色防止膜

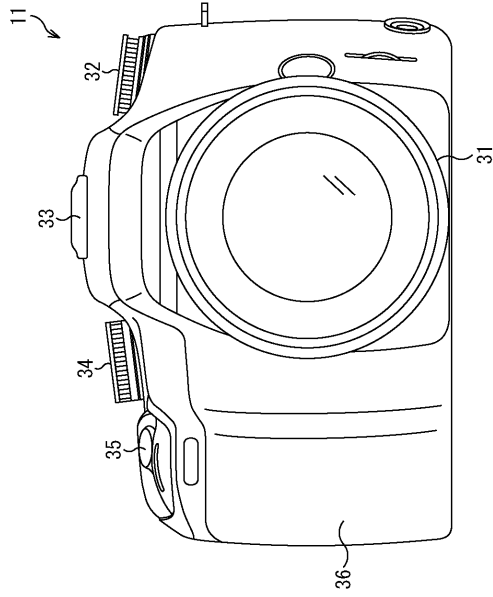
10

20

30

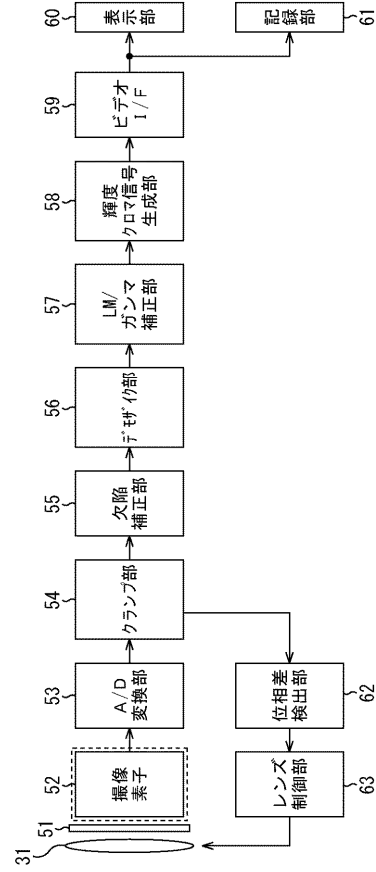
【図1】

図1



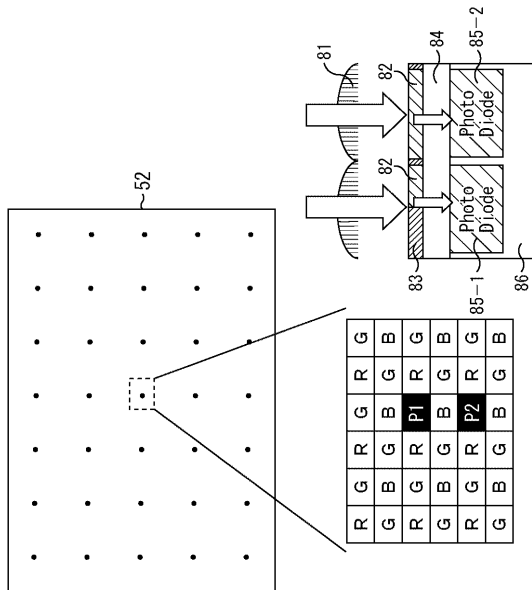
【図2】

図2



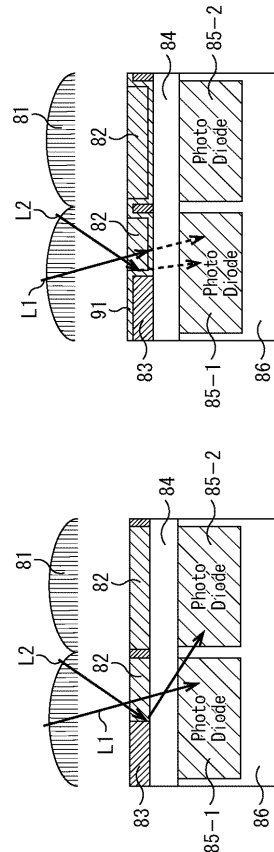
【図3】

図3



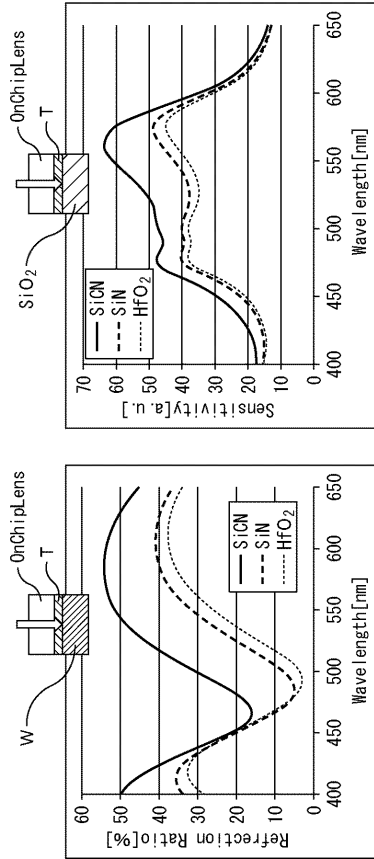
【図4】

図4



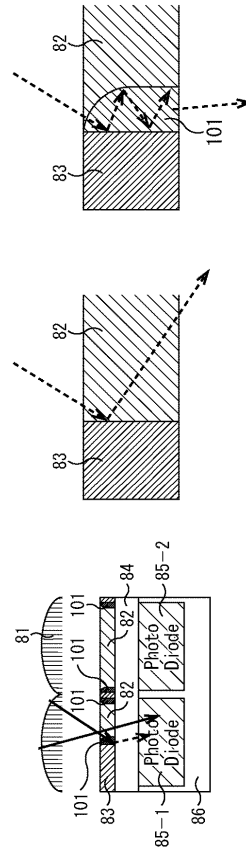
【図5】

図5



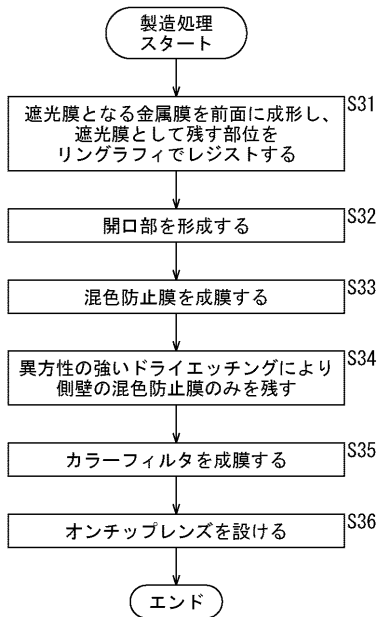
【図6】

図6



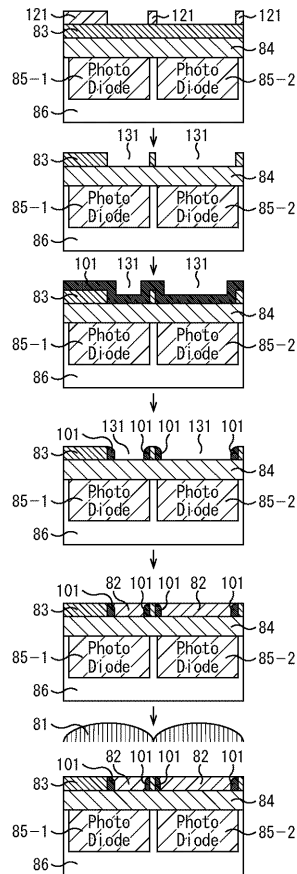
【図7】

図7



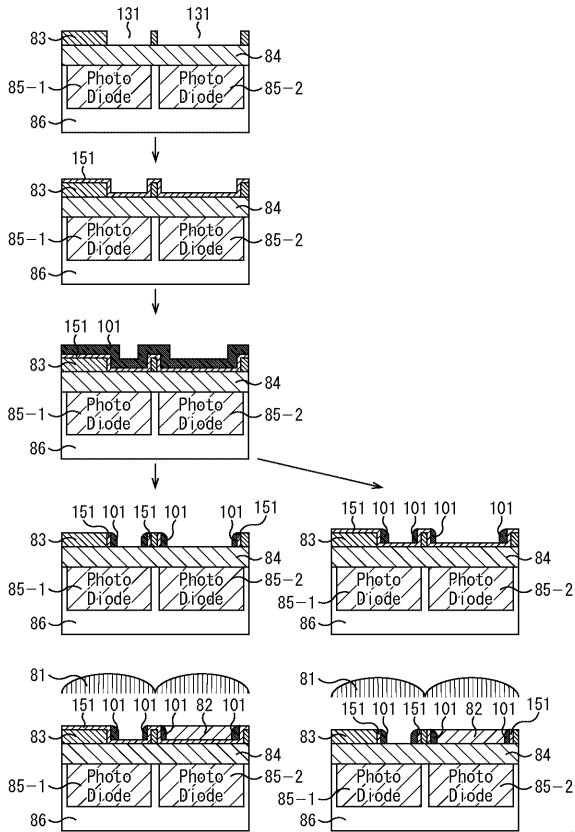
【図8】

図8



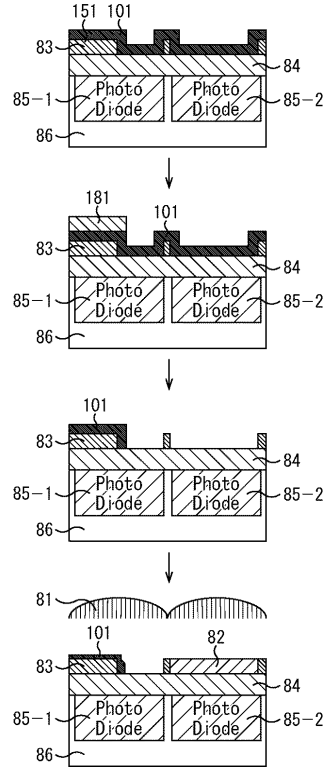
【図9】

図9



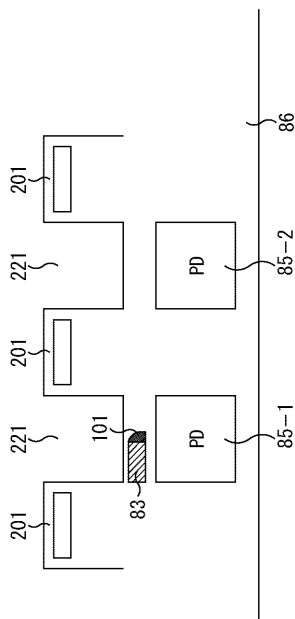
【図10】

図10



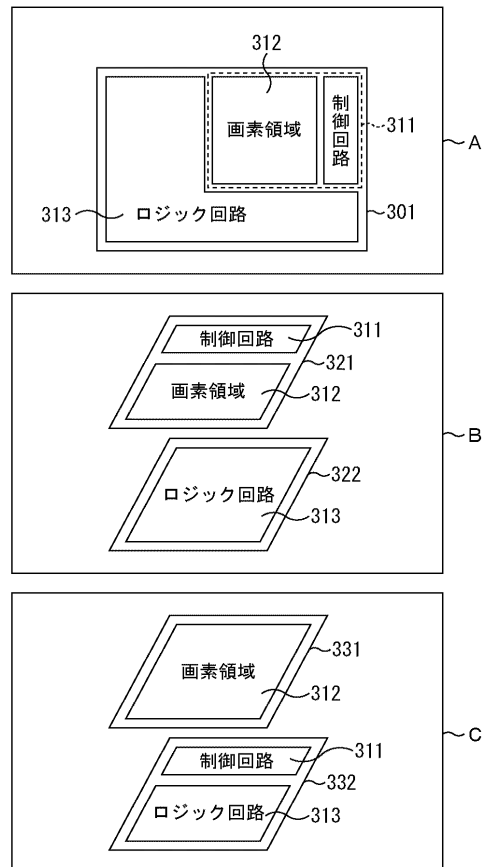
【図11】

図11

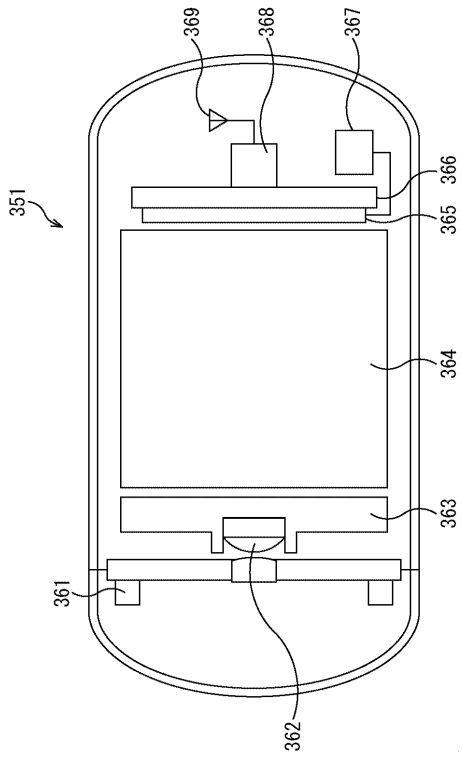


【図12】

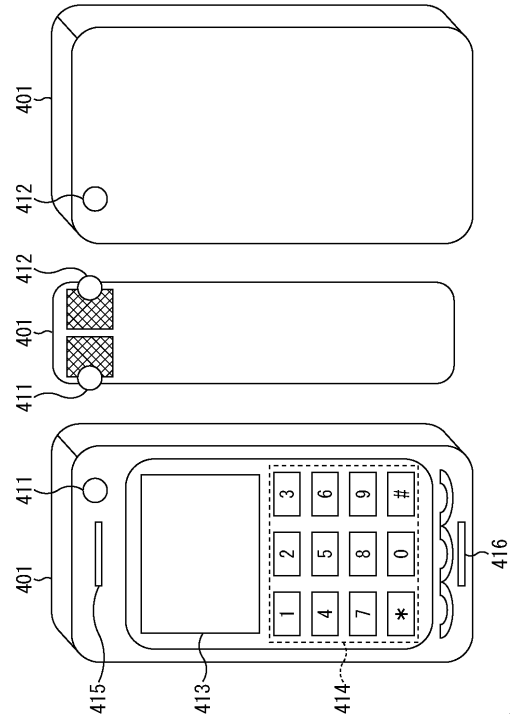
図12



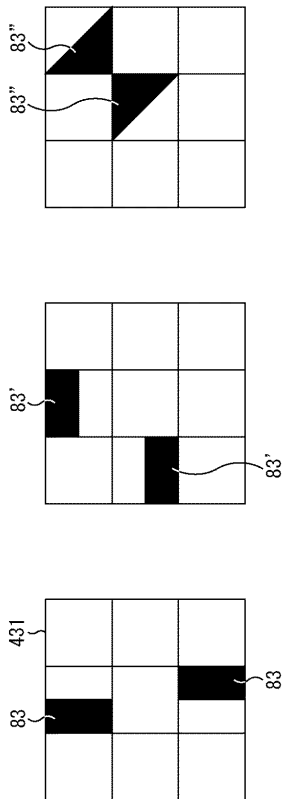
【 13 】
13



【 14 】
14



【 15 】
15



フロントページの続き

(56)参考文献 特開2012-038768(JP,A)
特開2004-104203(JP,A)
特開2002-313911(JP,A)
特開2003-332544(JP,A)
特開2012-248682(JP,A)
特開2012-242717(JP,A)
特開2013-175582(JP,A)
特開2013-115384(JP,A)
特開2008-305873(JP,A)
特開2010-263228(JP,A)
特開2014-067948(JP,A)
特開2011-023409(JP,A)
国際公開第2012/073402(WO,A1)

(58)調査した分野(Int.Cl., DB名)

H01L 27/14
H04N 5/335