

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2009年5月22日 (22.05.2009)

PCT

(10) 国際公開番号
WO 2009/063755 A1

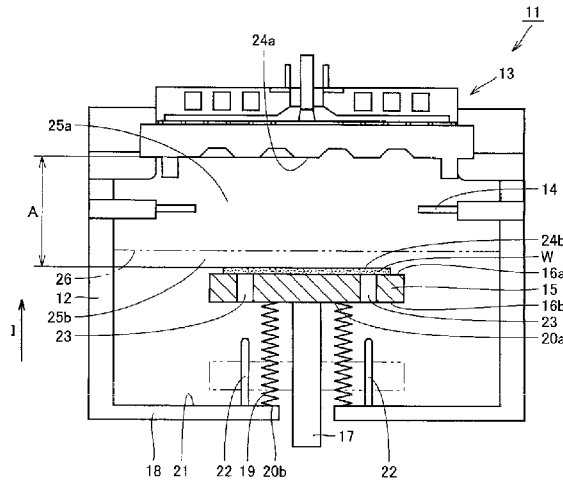
- (51) 国際特許分類:
H01L 21/3065 (2006.01) H05H 1/46 (2006.01)
C23C 16/511 (2006.01)
- (71) 出願人(米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED) [JP/JP]; 〒1076325 東京都港区赤坂五丁目3番1号 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2008/069773
- (72) 発明者; および
- (22) 国際出願日: 2008年10月30日 (30.10.2008) (75) 発明者/出願人(米国についてのみ): 上田 博一 (UEDA, Hirokazu) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロン技術研究所株式会社内 Hyogo (JP). 西塚 哲也 (NISHIZUKA, Tetsuya) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロン技術研究所株式会社内 Hyogo (JP). 野沢 俊久 (NOZAWA, Toshihisa) [JP/JP]; 〒6600891 兵庫県尼崎市扶桑町1-8 東京エレクトロン技術研究所株式会社内 Hyogo (JP). 松岡 孝明 (MATSUOKA, Takaaki)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2007-295278
2007年11月14日 (14.11.2007) JP

[続葉有]

(54) Title: PLASMA PROCESSING APPARATUS AND METHOD FOR PLASMA PROCESSING SEMICONDUCTOR SUBSTRATE

(54) 発明の名称: プラズマ処理装置および半導体基板のプラズマ処理方法

[図1]



(57) Abstract: Disclosed is a plasma processing apparatus (11) comprising an antenna unit (13) for generating plasmas by using microwaves a plasma source so that there are formed within a chamber a first region (25a) wherein the electron temperature of plasmas is relatively high and a second region (25b) wherein the electron temperature of plasmas is lower than that in the first region (25a), a first arrangement means for arranging a semiconductor substrate (W) in the first region (25a), a second arrangement means for arranging the semiconductor substrate (W) in the second region (25b), and a plasma generation stopping means for stopping plasma generation by the plasma generating means, while having the semiconductor substrate (W) arranged in the second region (25b).

(57) 要約: プラズマ処理装置 11 は、マイクロ波をプラズマ源とし、チャンバー内に相対的にプラズマの電子温度が高い第一の領域 25 a と、第一の領域 25 a よりもプラズマの電子温度が低い第二の領域 25 b とを形成するようにプラズマを発生させるアンテナ部 13 と、半導体基板 W を第一の領域 25 a 内に位置させる第一の配置手段と、半導体

[続葉有]



WO 2009/063755 A1



[JP/JP]; 〒1076325 東京都港区赤坂五丁目3番1号 赤坂Bizタワー東京エレクトロン技術研究所株式会社内 Tokyo (JP).

NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(74) 代理人: 伊藤 英彦, 外(ITO, Hidehiko et al.); 〒5420082 大阪府大阪市中央区島之内1丁目21番19号 オリエンタル堺筋ビル アイミー国際特許事務所 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

明 細 書

プラズマ処理装置および半導体基板のプラズマ処理方法

技術分野

[0001] この発明は、プラズマ処理装置および半導体基板のプラズマ処理方法に関し、特に、プラズマによるエッチング処理やCVD処理を行うプラズマ処理装置および半導体基板のプラズマ処理方法に関するものである。

背景技術

[0002] LSI(Large Scale Integrated circuit)等の半導体装置は、半導体基板(ウェーハ)にエッチングやCVD(Chemical Vapor Deposition)、スパッタリング等の複数の処理を施して製造される。エッチングやCVD、スパッタリング等の処理については、そのエネルギー供給源としてプラズマを用いた処理方法、すなわち、プラズマエッチングやプラズマCVD、プラズマスパッタリング等がある。

[0003] 近年のLSIの微細化や多層配線化に伴い、半導体装置を製造する各工程において、上記したプラズマ処理が有効に利用される。例えば、MOS(Metal Oxide Semiconductor)トランジスタなどの半導体装置の製造工程におけるプラズマ処理には、平行平板型プラズマ、ICP(Inductively-coupled Plasma)、ECR(Electron Cyclotron Resonance)プラズマ等、種々の装置で発生させるプラズマが利用される。

[0004] ここで、上記した各プラズマを使用して半導体基板に対してプラズマ処理を行うときに、MOSトランジスタに含まれるゲート酸化膜(ゲート絶縁膜)や周辺の層に電荷が蓄積され、チャージアップなどのプラズマダメージを受けてしまう。

[0005] ここで、平行平板型プラズマ処理装置において、プラズマによるチャージアップダメージを減少させる技術が、特開2001-156051号公報に開示されている。特開2001-156051号公報によると、処理室と、処理室中に設けられ、被処理基板を担持する電極と、処理室中に設けられたプラズマ発生部とを備えたプラズマ処理方法において、プラズマ発生部によりプラズマが点火されるよりも前に、プラズマが点火しない周波数で被処理基板を担持する電極に電力を供給している。こうすることにより、

プラズマ処理を行う前に、電極の表面にイオンシースを形成し、このイオンシースにより、プラズマの点火時における被処理基板へのチャージアップダメージを低減することになっている。

[0006] 半導体基板をプラズマ処理する際、例えば、高い成膜レートが要求される場合には、処理効率の向上の観点から、プラズマの電子温度の高い領域でプラズマ処理を行うことが好ましい。しかし、従来のプラズマ処理方法において、例えば、単にプラズマの発生源に半導体基板を近づけ、プラズマの電子温度を高くした状態でプラズマ処理を行うと、半導体基板が受けるチャージアップダメージが大きくなる恐れがある。

発明の開示

[0007] この発明の目的は、プラズマ処理の効率を上げ、かつ、プラズマによるチャージアップダメージを低減することができるプラズマ処理装置を提供することである。

[0008] この発明の他の目的は、プラズマ処理の効率を上げ、かつ、プラズマによるチャージアップダメージを低減することができる半導体基板のプラズマ処理方法を提供することである。

[0009] この発明に係るプラズマ処理装置は、チャンバー内に配置された半導体基板をプラズマ処理するためのプラズマ処理装置である。プラズマ処理装置は、マイクロ波をプラズマ源とし、チャンバー内に相対的にプラズマの電子温度が高い第一の領域と、第一の領域よりもプラズマの電子温度が低い第二の領域とを形成するようにプラズマを発生させるプラズマ発生手段と、半導体基板を第一の領域内に位置させる第一の配置手段と、半導体基板を第二の領域内に位置させる第二の配置手段と、半導体基板を第二の領域に位置させた状態で、プラズマ発生手段によるプラズマの発生を停止させるプラズマ発生停止手段とを備える。

[0010] このようなプラズマ処理装置によると、プラズマ処理時において、プラズマの電子温度が高い第一の領域に半導体基板を位置させて、プラズマ処理の効率を上げることができる。また、プラズマの発生の停止時において、プラズマの電子温度の低い第二の領域に半導体基板を位置させることにより、プラズマ発生の停止時に受けるプラズマダメージを小さくして、プラズマによるチャージアップダメージを低減することができる。

- [0011] 好ましくは、半導体基板を第一および第二の領域に位置させる半導体基板移動手段を備える。半導体基板移動手段は、第一および第二の配置手段を含む。こうすることにより、半導体基板移動手段により、容易に半導体基板を第一および第二の領域に位置させることができる。
- [0012] さらに好ましい実施形態では、チャンバー内の圧力を制御する圧力制御手段を備える。圧力制御手段は、チャンバー内の圧力を相対的に低くして第一の領域に半導体基板を位置させる第一の配置手段、およびチャンバー内の圧力を相対的に高くして第二の領域に半導体基板を位置させる第二の配置手段を含む。こうすることにより、圧力制御手段によりチャンバー内の圧力を制御して、半導体基板を第一および第二の領域に位置させることができる。
- [0013] さらに好ましい実施形態では、第一の領域のプラズマの電子温度は、1.5eVよりも高く、第二の領域のプラズマの電子温度は、1.5eV以下である。
- [0014] この発明の他の局面において、半導体基板のプラズマ処理方法は、チャンバー内に配置された半導体基板をプラズマ処理するための半導体基板のプラズマ処理方法である。半導体基板のプラズマ処理方法は、マイクロ波をプラズマ源とし、チャンバー内に相対的にプラズマの電子温度が高い第一の領域と、第一の領域よりもプラズマの電子温度が低い第二の領域とを形成するようにプラズマを発生させる工程と、半導体基板を第一の領域内に位置させて半導体基板をプラズマ処理する工程と、プラズマ処理された半導体基板を第二の領域内に位置させる工程と、プラズマ処理された半導体基板を第二の領域に位置させた状態で、プラズマの発生を停止させる工程とを備える。
- [0015] このような半導体基板のプラズマ処理方法は、プラズマ処理時において、プラズマの電子温度の高い第一の領域に半導体基板を位置させてプラズマ処理することができ、プラズマ処理の効率を上げることができる。また、プラズマの発生の停止時には、プラズマの電子温度の低い第二の領域に位置させることにより、プラズマの発生の停止時に受けるプラズマダメージを小さくして、プラズマによるチャージアップダメージを低減することができる。
- [0016] すなわち、このようなプラズマ処理装置および半導体基板のプラズマ処理方法によ

ると、プラズマ処理時において、プラズマの電子温度が高い第一の領域に半導体基板を位置させて、プラズマ処理の効率を上げることができる。また、プラズマの発生の停止時において、プラズマの電子温度の低い第二の領域に半導体基板を位置させることにより、プラズマ発生の停止時に受けるプラズマダメージを小さくして、プラズマによるチャージアップダメージを低減することができる。

図面の簡単な説明

- [0017] [図1]この発明の一実施形態に係るプラズマ処理装置を示す概略断面図である。
- [図2]図1に示すプラズマ処理装置において、載置台上を上方に移動させた状態を示す図である。
- [図3]この発明の一実施形態に係る半導体基板のプラズマ処理方法のうち、代表的な工程を示すフローチャートである。
- [図4]プラズマの電子温度とTEG収量との関係を示す図である。
- [図5]プラズマの電子温度が1.5eVの領域でプラズマの発生を停止した場合において評価したTEGのプラズマダメージを示す図である。
- [図6]プラズマの電子温度が3eVの領域でプラズマの発生を停止した場合において評価したTEGのプラズマダメージを示す図である。
- [図7]プラズマの電子温度が7eVの領域でプラズマの発生を停止した場合において評価したTEGのプラズマダメージを示す図である。
- [図8]チャンバー内の各圧力におけるプラズマの電子温度と載置台上の位置との関係を示すグラフである。
- [図9]チャンバー内の各圧力におけるプラズマの電子密度と載置台上の位置との関係を示すグラフである。
- [図10]載置台の中心Pからの距離Xを示す図である。

発明を実施するための最良の形態

- [0018] 以下、この発明の実施の形態を、図面を参照して説明する。
- [0019] 図1は、この発明の一実施形態に係るプラズマ処理装置の一部を示す概略断面図である。なお、以下に示す図面においては、紙面上を上方とする。また、処理対象となる半導体基板Wは、MOSトランジスタを含むものとしている。

- [0020] 図1を参照して、プラズマ処理装置11は、処理対象となる半導体基板Wを収容して、半導体基板Wにプラズマ処理を施すための密封可能なチャンバー(容器)12と、導波管から給電されるマイクロ波によるプラズマをチャンバー12内に発生させるプラズマ発生手段としてのアンテナ部13と、チャンバー12内へのエッチングガスの流入路となるガス流入部14とを含む。
- [0021] チャンバー12内には、その上面16aに半導体基板Wを載置可能な円板状の載置台15が設けられている。載置台15は、その下面16bの中央から下方に延びる支柱17によって支持されている。支柱17の下部は、チャンバー12の底部18を貫通している。この支柱17は、昇降機構(図示せず)により上下方向、すなわち、図1中に示す矢印Iの方向またはその逆の方向に移動可能である。支柱17の上下方向の移動により、載置台15を上下方向に移動させることができる。
- [0022] プラズマ処理装置11には、支柱17を囲むようにして、上下方向に伸縮可能な蛇腹状の金属ベローズ19が設けられている。金属ベローズ19の上端部20aは、載置台15の下面16bに気密に接合されている。また、金属ベローズ19の下端部20bは、チャンバー12の底部18の上面21に、気密に接合されている。金属ベローズ19は、チャンバー12内の気密性を維持したまま、載置台15を上下方向に移動させることができる。載置台15を上方向に移動させた状態を、図2に示す。
- [0023] 底部18には、上方に向かって延びる複数のピン22が設けられている。載置台15には、これらのピン22が設けられた位置に対応させて、挿通孔23が設けられている。載置台15を下方方向に移動させた際に、挿通孔23を挿通したピン22の上端部で、半導体基板Wを受け取ることができる。受け取られた半導体基板Wは、チャンバー12の外部から進入する搬送部(図示せず)によって、搬送される。
- [0024] アンテナ部13は、下方側から見た場合にT字状に形成された複数のスロット孔を有する円板状のスロット板を備える。導波管から給電されたマイクロ波を、この複数のスロット孔からチャンバー12内に放射する。こうすることにより、均一な電子密度分布を有するプラズマを発生させることができる。
- [0025] アンテナ部13の下部側には、マイクロ波をプラズマ源とするプラズマが発生する。ここで、発生させたプラズマの電子温度は、アンテナ部13の下面24aが最も高く、アン

テナ部13の下面24aからの距離が長くなるにつれ、プラズマの電子温度は低くなる。すなわち、このようなアンテナ部13は、チャンバー12内において、相対的にプラズマの電子温度が高い第一の領域25aと、第一の領域25aよりもプラズマの電子温度が低い第二の領域25bとを形成することができる。なお、図1および図2において、第一の領域25aと第二の領域25bの境界26を、二点鎖線で示している。ここで、境界26は、チャンバー12内におけるプラズマの電子温度の境界部分を示すものであり、図示するように、左右方向に真直なものに限定されるものではない。

[0026] なお、このようなプラズマ処理装置11の構成の一例としては、例えば、載置台15上に載置された半導体基板Wの上面24bとアンテナ部13の下面24aとの間の最大距離として、約120mmを選び、載置台15とガス流入部14との間の距離として、約40mmを選ぶ。また、放電条件として、周波数を2.45GHzとし、圧力は、0.5mTorr～5Torrを選択している。

[0027] このような構成のプラズマ処理装置11において、アンテナ部13の下面24aからの距離をA(mm)とすると、A=15の位置では、プラズマの電子温度は、7eVとなる。A=25の位置では、プラズマの電子温度は、3eVとなる。A=55の位置では、プラズマの電子温度は、1.5eVとなる。ここで、プラズマの電子温度が1.5eVよりも高い領域を第一の領域25aとすると、チャンバー12内における第一の領域25aは、 $A < 55$ の位置となる。プラズマの電子温度が1.5eV以下の領域を第二の領域25bとすると、チャンバー12内における第二の領域25bは、 $A \geq 55$ の位置となる。なお、図1は、A=55の状態を示し、図2は、A=15の状態を示している。

[0028] 次に、図1および図2に示すプラズマ処理装置11を用いて、この発明の一実施形態に係る半導体基板のプラズマ処理方法について説明する。図3は、この発明の一実施形態に係る半導体基板のプラズマ処理方法の代表的な工程を示すフローチャートである。

[0029] 図1～図3を参照して、まず、処理対象となる半導体基板Wを、チャンバー12内の載置台15上に載置する。そして、第一の配置手段としての支柱17や金属ベローズ19等により載置台15を上方向に移動させて、図2に示す状態とする。次に、チャンバー12内を上記したマイクロ波プラズマの放電条件となる圧力となるまで減圧する。そ

の後、高周波電源によってマイクロ波を発生させ、導波管を介してアンテナ部13に給電する。このようにして、アンテナ部13からプラズマを発生させる。発生させたプラズマは、チャンバー12内において、プラズマの電子温度が1.5eVよりも高い第一の領域25aと、プラズマの電子温度が1.5eV以下である第二の領域25bとを形成する。ここで、半導体基板Wは、第一の領域25aに配置される(図3(A))。

[0030] 次に、ガス流入部14から供給される材料ガスとプラズマとが反応し、半導体基板Wに対して、CVD等のプラズマ処理を行う(図3(B))。半導体基板Wのプラズマ処理が終わった後に、第二の配置手段としての支柱17や金属ベローズ19等により載置台15を下方向に下げて、プラズマ処理を施した半導体基板Wを、プラズマの電子温度が低い第二の領域25bに配置させる(図3(C))。その後、アンテナ部13への給電を停止して、プラズマの発生を停止させる(図3(D))。すなわち、プラズマ処理を施した半導体基板Wを、プラズマの電子温度が低い第二の領域25bに位置させた状態で、プラズマの発生を停止させる。

[0031] このように構成することにより、プラズマ処理時において、プラズマの電子温度が1.5eVよりも高い第一の領域25aに半導体基板Wを位置させてプラズマ処理することができ、プラズマ処理の効率を上げることができる。また、プラズマの発生の停止時においては、プラズマの電子温度が1.5eV以下である第二の領域25bに半導体基板Wを位置させることにより、プラズマ発生の停止時に受けるプラズマダメージを小さくして、プラズマによるチャージアップダメージを低減することができる。

[0032] 図4は、プラズマの電子温度とプラズマによるチャージアップダメージ評価用のTEG(Test Element Group)収量との関係を示す図である。図4において、縦軸はTEG収量(%)、すなわち、プラズマダメージを受けていないTEGの割合を示し、横軸はプラズマの発生を停止させたときの電子温度(eV)を示す。条件としては、20mTorrの圧力下において、 N_2 プラズマを用い、出力電力を3kW、バイアス電力を0Wとし、 N_2 ガスを1000sccm、Arガスを100sccmの流速で流した条件とし、各アンテナ比については、図4中に示している。ここで、アンテナ比とは、被測定用トランジスタのプラズマに露出する配線の荷電粒子が流入する部分の総面積とこの配線に繋がるゲート電極の面積の比をいう。アンテナ比が大きいほど、プラズマに曝される確率が高

くなる。なお、 $A=15$ の場合の電子密度は、 $3.7 \times 10^{11} \text{ cm}^{-3}$ 、 $A=25$ の場合は、 $3.9 \times 10^{11} \text{ cm}^{-3}$ 、 $A=55$ の場合は、 $3.4 \times 10^{11} \text{ cm}^{-3}$ であり、いずれも高電子密度であって、プラズマの電子密度としては、ほぼ同等である。

[0033] 図5は、図4中のaで示す場合、すなわち、プラズマの電子温度が1.5eVの領域でプラズマの発生を停止した場合において評価したアンテナ比1MのTEG50aのプラズマダメージを示している。図6は、図4中のbで示す場合、すなわち、プラズマの電子温度が3eVの領域でプラズマの発生を停止した場合において評価したアンテナ比1MのTEG50bのプラズマダメージを示している。図7は、図4中のcで示す場合、すなわち、プラズマの電子温度が7eVの領域でプラズマの発生を停止した場合において評価したアンテナ比1MのTEG50cのプラズマダメージを示している。図5～図7中の領域51、52は、プラズマダメージの小さい部分を示し、領域53、54、55は、プラズマダメージの大きい部分を示す。また、領域53、領域54、領域55の順にプラズマダメージが大きくなっている。

[0034] 図4～図7を参照して、プラズマの電子温度が7eVの領域でプラズマの発生を停止した場合には、プラズマダメージを受けていない部分が85%よりも少なく、プラズマダメージを多く受けている。また、プラズマの電子温度が3eVの領域でプラズマを停止した場合についても、プラズマダメージを受けていない部分が95%よりも少ない。一方、プラズマの電子温度が1.5eVの領域でプラズマの発生を停止した場合には、プラズマダメージを受けていない部分が、ほぼ100%である。

[0035] 以上より、このようなプラズマ処理装置11および半導体基板のプラズマ処理方法によって、プラズマ処理の効率を上げ、かつ、プラズマによるチャージアップダメージを低減することができる。

[0036] なお、上記の実施の形態においては、半導体基板Wを載置する載置台15を上下させることにより、半導体基板Wを第一または第二の領域に配置させる構成としたが、これに限らず、半導体基板Wを所定の位置に固定して配置し、チャンバー内の圧力を制御することにより、半導体基板Wを第一または第二の領域25a、25bに配置させるようにしてもよい。

[0037] 図8は、チャンバー12内の各圧力におけるプラズマの電子温度と載置台15上の位

置との関係を示すグラフである。図9は、チャンバー12内の各圧力におけるプラズマの電子密度と載置台15上の位置との関係を示すグラフである。図10は、載置台15の中心Pからの距離Xを示す図である。図8および図9中、横軸は、載置台15の中心Pからの距離Xを示す。図8中の縦軸は、載置台15上のプラズマの電子温度(eV)を示し、図9中の縦軸は、プラズマの電子密度(cm^{-3})を示す。図8および図9において、チャンバー12内の圧力が10mTorrの状態をaで示し、20mTorrの状態をbで示し、30mTorrの状態をcで示している。また、 N_2 ガスの流量は、200sccmとし、マイクロ波を発生させる電源のパワーを2000Wとしている。

[0038] 図8～図10を参照して、a～cのいずれにおいても、プラズマの電子温度および電子密度は、半導体基板Wの処理を施す面内でほぼ均一である。ここで、チャンバー12内の圧力を10mTorrよりも小さくすることにより、載置台15上のプラズマの電子温度を約1.7eVとして、第一の領域25aとすることができる。また、チャンバー12内の圧力を20mTorrよりも大きくすることにより、載置台15上のプラズマの電子温度を約1.3eVとすることができる。すなわち、上記したように載置台15を上下方向に移動させなくとも、チャンバー12内の圧力を制御することにより、載置台15上の半導体基板Wを第一および第二の領域25a、25bに配置させることができる。

[0039] 具体的には、チャンバー12内の圧力を10mTorr以下とし、プラズマの電子温度を1.7eVとして第一の領域25aに半導体基板Wを配置させてから、半導体基板Wのプラズマ処理を行う。プラズマ処理を行った後、チャンバー12内の圧力を20mTorr以上とし、プラズマの電子温度を1.3eVとして第二の領域25bに半導体基板Wを配置させてから、プラズマの発生を停止させる。

[0040] すなわち、上記の記載から明らかであるが、これを図1を用いて詳しく説明すると、第一の配置手段としてチャンバー12内の圧力を相対的に低くして、境界26を下の領域に移動させた状態で半導体基板Wのプラズマ処理を行う。そして、プラズマ処理を行った後、第二の配置手段としてチャンバー12内の圧力を相対的に高くして、境界26を半導体基板Wから上の領域に遠ざけた状態でプラズマの発生を停止させる。

[0041] このように構成することによっても、プラズマ処理の効率を上げ、かつ、プラズマによ

るチャージアップダメージを低減することができる。

- [0042] この場合、プラズマ処理装置11に駆動部を設ける必要がないため、より安価に、かつ、より容易に構成することができる。また、載置台15を上下動させることがないため、載置台15の上下動に伴うゴミの発生を防止し、チャンバー12内をクリーンな状態に保ちながら処理を行うことができる。また、チャンバー12内の圧力を調整するのみで、すなわち、マイクロ波の周波数等を変更することなく、容易に、固定された載置台15を第一および第二の領域に位置させることができる。
- [0043] なお、一般的にプラズマは、チャンバー12内の圧力を高くすると、電子温度が低くなり、チャンバー12内の圧力を低くすると、電子温度が高くなる。これは、平均自由工程からも理解できることであるが、平行平板型のプラズマによると、チャンバー12内を高圧としても全体としてプラズマの電子温度が低くなるのみであり、チャンバー12内の各位置におけるプラズマの電子温度は同じである。すなわち、チャンバー12内において、プラズマの電子温度の分布は生じない。
- [0044] しかし、上記の記載から明らかであるが、マイクロ波プラズマによると、アンテナ部13の直下の近傍領域が、電子温度の高い領域（いわゆるプラズマ生成領域）となり、アンテナ部13からの距離が長くなるに従い、プラズマが拡散していき、電子温度の低い領域が形成される。したがって、チャンバー12内において、アンテナ部13の直下の近傍領域においてプラズマの電子温度が高く、アンテナ部13からの距離が長くなるにつれ、プラズマの電子温度が低くなる。この発明に係るプラズマ処理装置11においては、このようなプラズマの電子温度の分布が形成される。この発明によると、チャンバー12内の圧力を調整することにより、プラズマの電子温度の分布を制御して、固定された載置台15が位置する領域を、プラズマの電子温度が高い第一の領域としたり、プラズマの電子温度が低い第二の領域としている。
- [0045] ここで、上記したプラズマ処理装置11におけるエッチング処理よりも、CVD処理の方が相対的にチャンバー12内のプラズマの電子温度が、例えば、半導体基板W近傍で3eV程度にまで高くなる傾向がある。これは、成膜処理に用いるガスによる影響であると考えられる。このように、成膜処理に用いるガス等により、プラズマの電子温度が変わり、また、その分布も変わるため、エッチング処理やCVD処理に応じて、チ

チャンバー12内の圧力の制御や、載置台15の上下方向の移動量等が定められる。

[0046] なお、上記の実施の形態においては、第一の領域と第二の領域の境界となるプラズマの電子温度を1.5eVとしたが、これに限らず、他の値を用いることにしてもよい。

[0047] また、上記の実施の形態においては、半導体基板のプラズマ処理方法において、半導体基板Wを上方向に移動させてからプラズマを発生させることにしたが、これに限らず、プラズマを発生させてから半導体基板Wを上方向に移動させて、第一の領域に配置させるようにしてもよい。

[0048] なお、上記の実施の形態においては、プラズマ処理装置11に含まれるアンテナ部13は、T字状の複数のスロット孔を有する円板状のスロット板を備えることとしたが、これに限らず、くし型のアンテナ部を有するマイクロ波プラズマ処理装置を用いてもよい。さらに、ICPのような拡散プラズマを発生するプラズマ処理装置においても適用されるものである。

[0049] また、上記の実施の形態においては、半導体基板としてMOSトランジスタを用いた例について説明したが、これに限らず、CCD等を製造する際にも適用される。

[0050] 以上、図面を参照してこの発明の実施形態を説明したが、この発明は、図示した実施形態のものに限定されない。図示した実施形態に対して、この発明と同一の範囲内において、あるいは均等の範囲内において、種々の修正や変形を加えることが可能である。

産業上の利用可能性

[0051] この発明に係るプラズマ処理装置および半導体基板のプラズマ処理方法は、プラズマ処理の効率を上げると共に、プラズマによるチャージアップダメージの低減が要求される場合に、有効に利用される。

請求の範囲

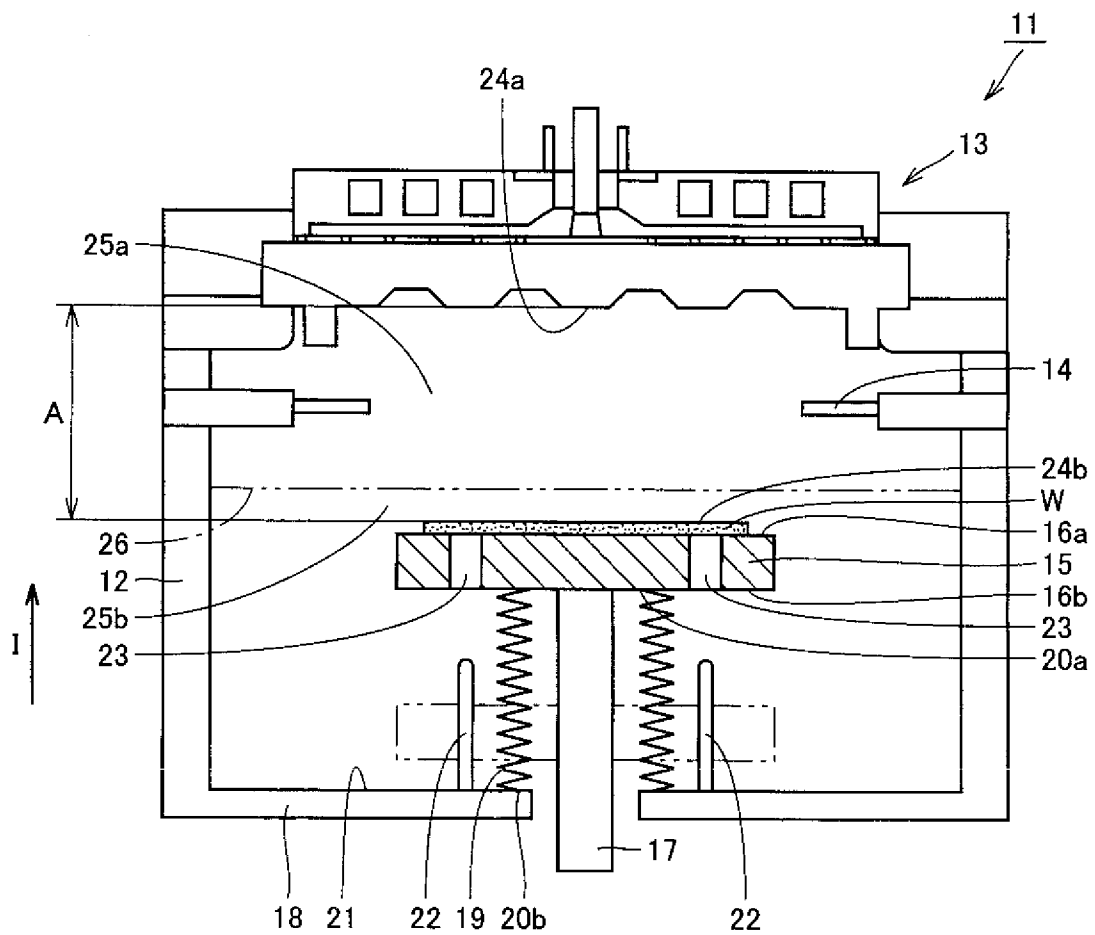
- [1] チャンバー内に配置された半導体基板をプラズマ処理するためのプラズマ処理装置であって、
- マイクロ波をプラズマ源とし、前記チャンバー内に相対的にプラズマの電子温度が高い第一の領域と、前記第一の領域よりもプラズマの電子温度が低い第二の領域とを形成するようにプラズマを発生させるプラズマ発生手段と、
- 前記半導体基板を前記第一の領域内に位置させる第一の配置手段と、
- 前記半導体基板を前記第二の領域内に位置させる第二の配置手段と、
- 前記半導体基板を前記第二の領域に位置させた状態で、前記プラズマ発生手段による前記プラズマの発生を停止させるプラズマ発生停止手段とを備える、プラズマ処理装置。
- [2] 前記半導体基板を前記第一および第二の領域に位置させる半導体基板移動手段を備え、
- 前記半導体基板移動手段は、前記第一および第二の配置手段を含む、請求項1に記載のプラズマ処理装置。
- [3] 前記チャンバー内の圧力を制御する圧力制御手段を備え、
- 前記圧力制御手段は、前記チャンバー内の圧力を相対的に低くして前記第一の領域に前記半導体基板を位置させる前記第一の配置手段、および前記チャンバー内の圧力を相対的に高くして前記第二の領域に前記半導体基板を位置させる前記第二の配置手段を含む、請求項1に記載のプラズマ処理装置。
- [4] 前記第一の領域のプラズマの電子温度は、1.5eVよりも高く、
- 前記第二の領域のプラズマの電子温度は、1.5eV以下である、請求項1に記載のプラズマ処理装置。
- [5] チャンバー内に配置された半導体基板をプラズマ処理するための半導体基板のプラズマ処理方法であって、
- マイクロ波をプラズマ源とし、前記チャンバー内に相対的にプラズマの電子温度が高い第一の領域と、前記第一の領域よりもプラズマの電子温度が低い第二の領域とを形成するようにプラズマを発生させる工程と、

前記半導体基板を前記第一の領域内に位置させて前記半導体基板をプラズマ処理する工程と、

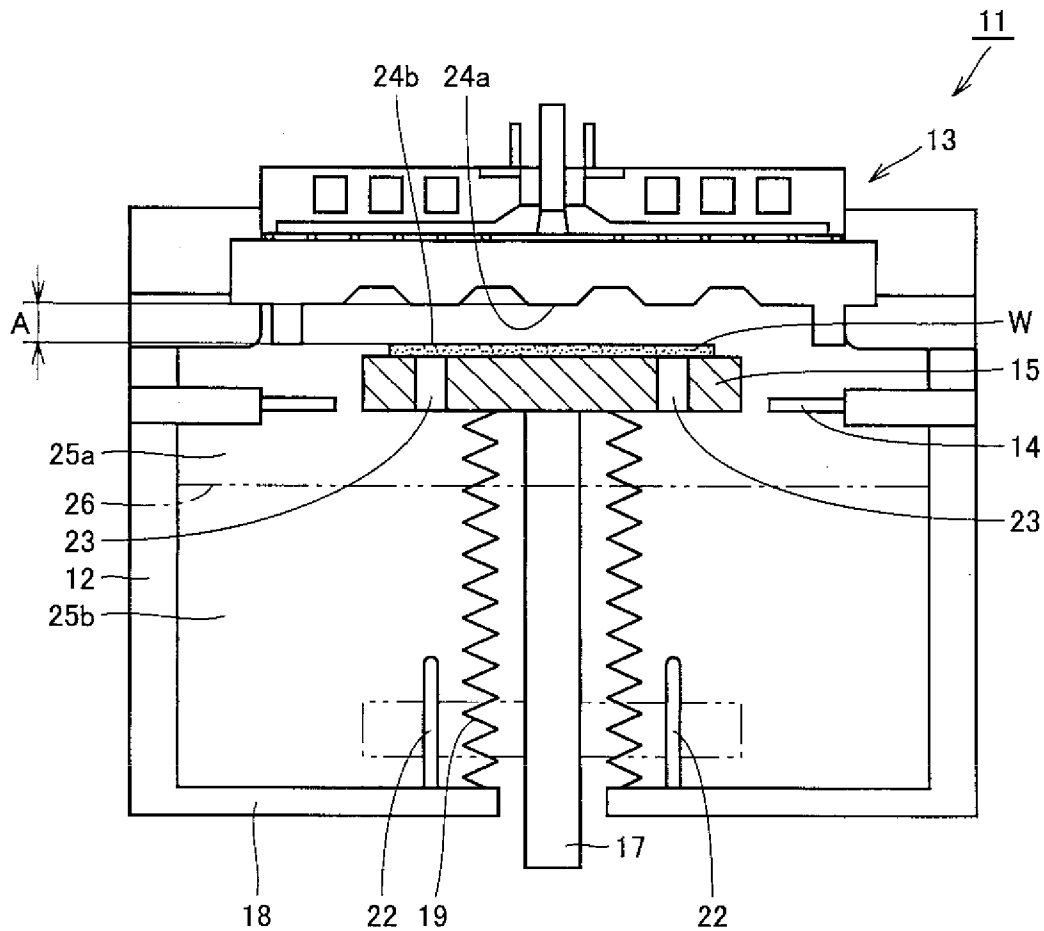
プラズマ処理された前記半導体基板を前記第二の領域内に位置させる工程と、

プラズマ処理された前記半導体基板を前記第二の領域に位置させた状態で、前記プラズマの発生を停止させる工程とを備える、半導体基板のプラズマ処理方法。

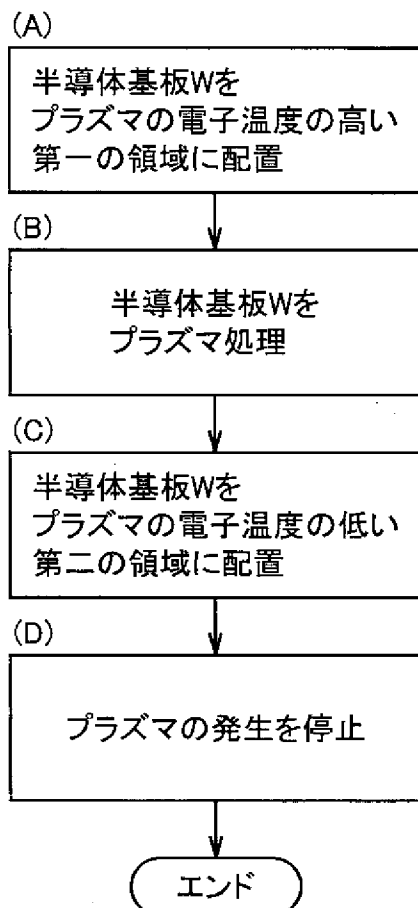
[図1]



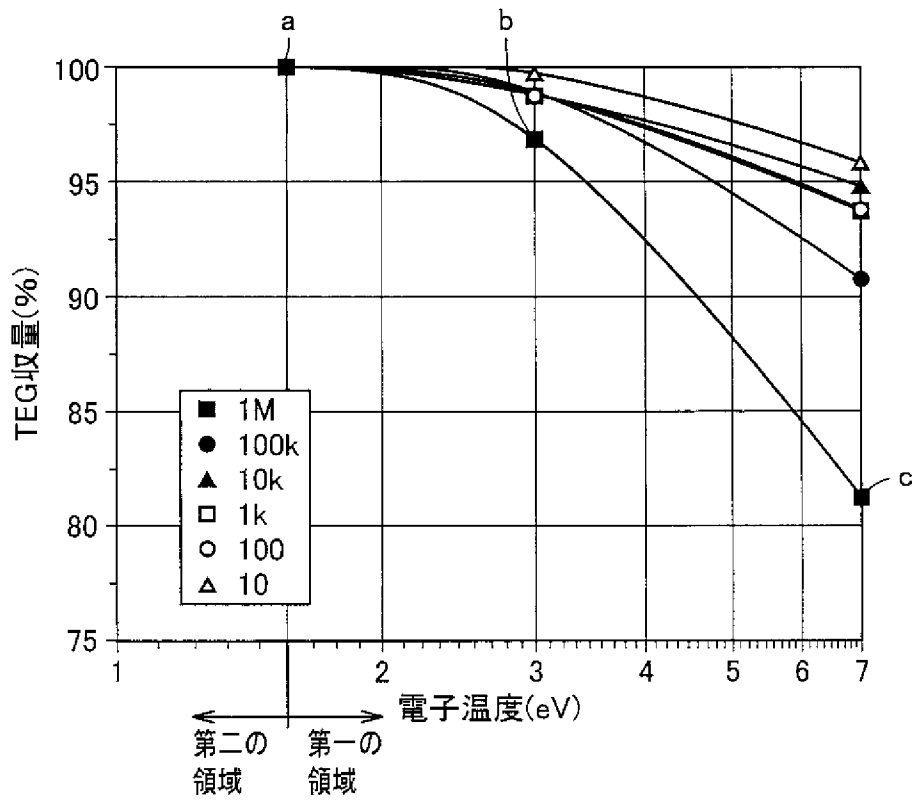
[図2]



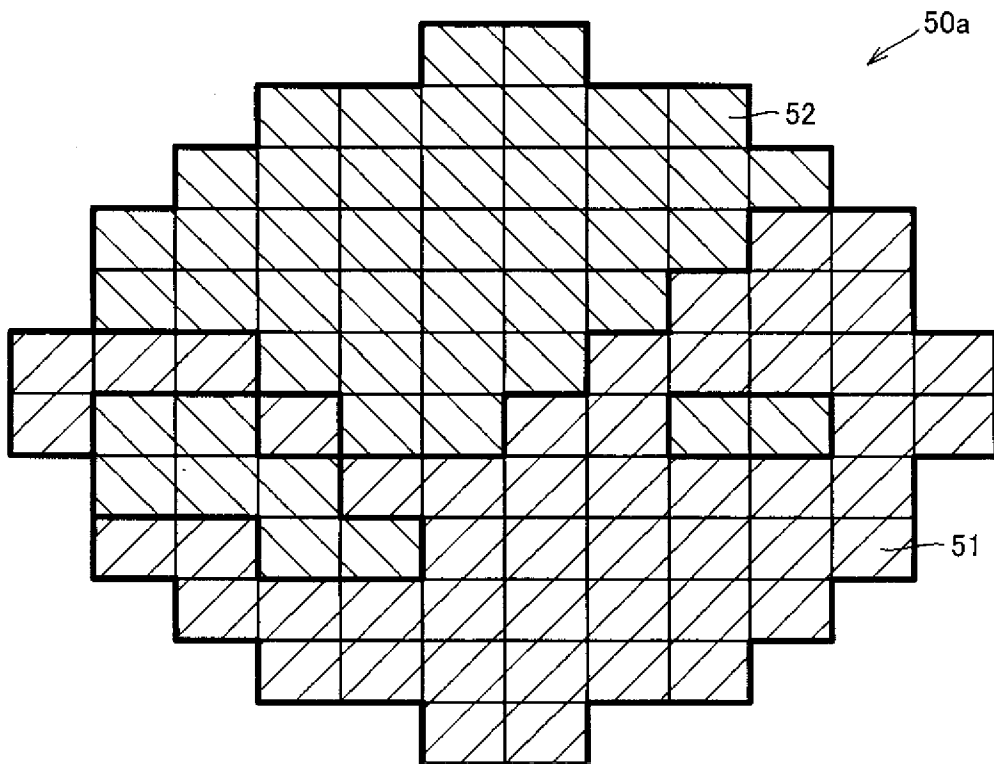
[図3]



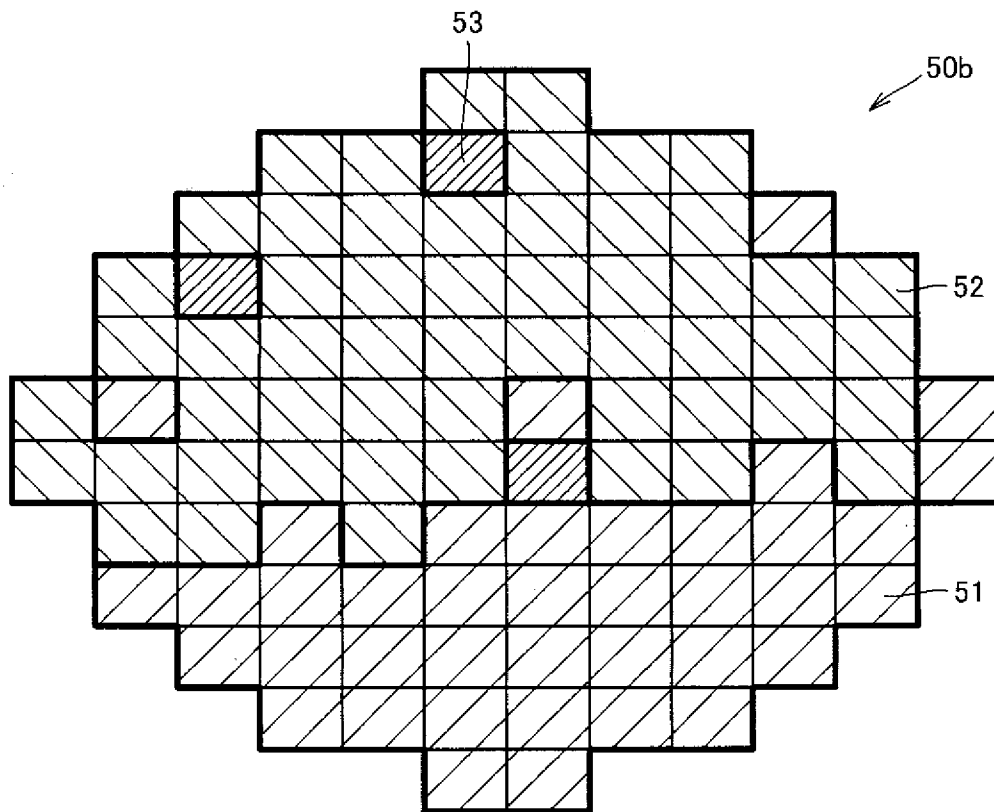
[図4]



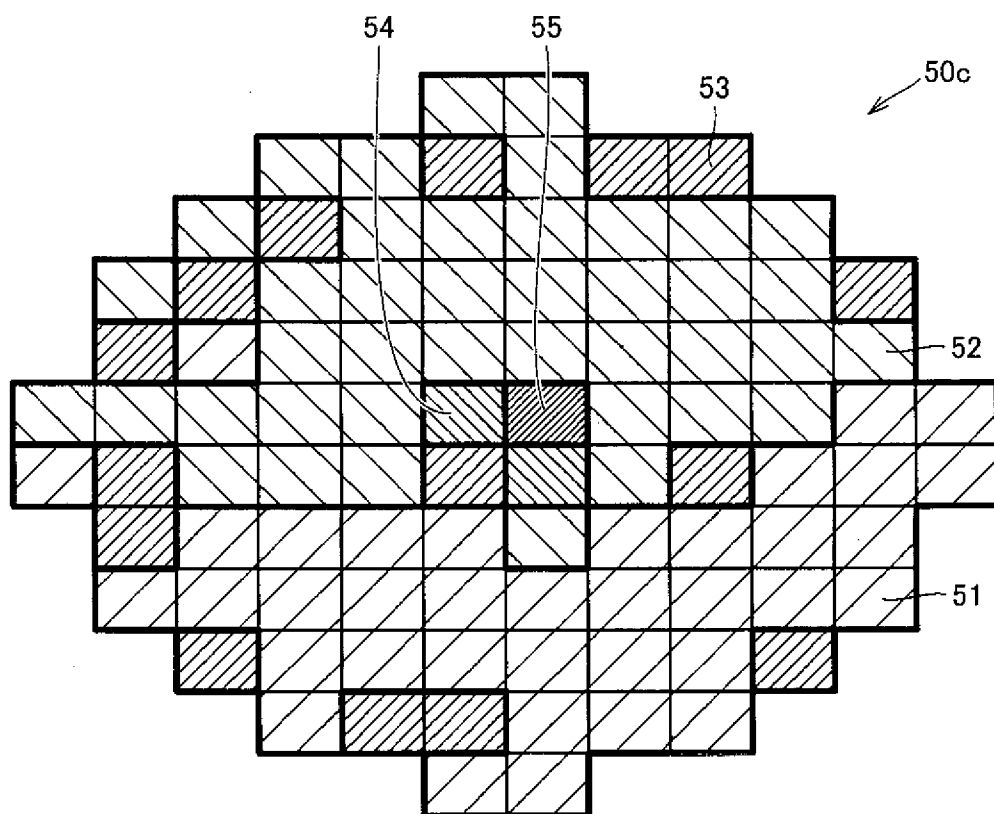
[図5]



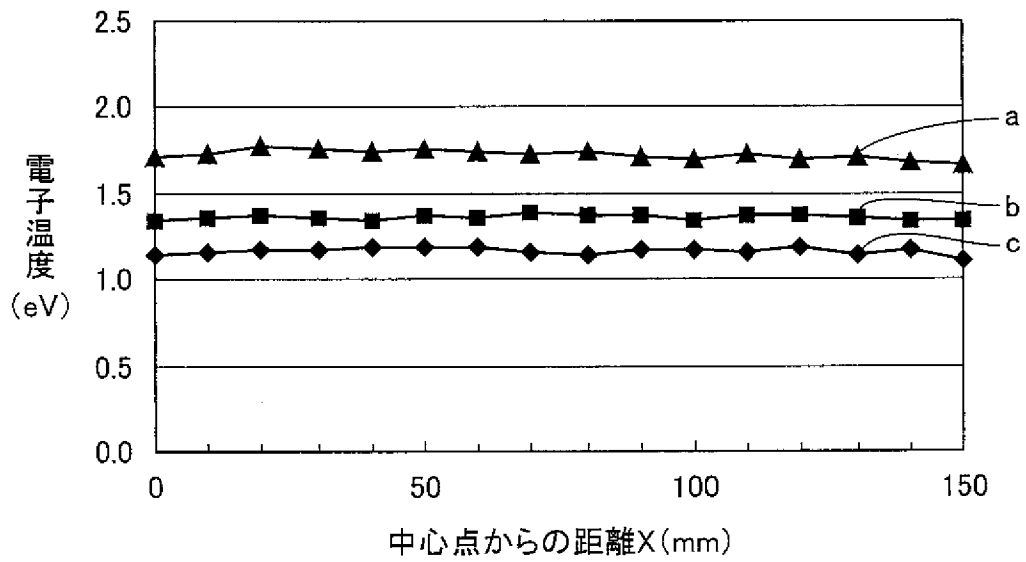
[図6]



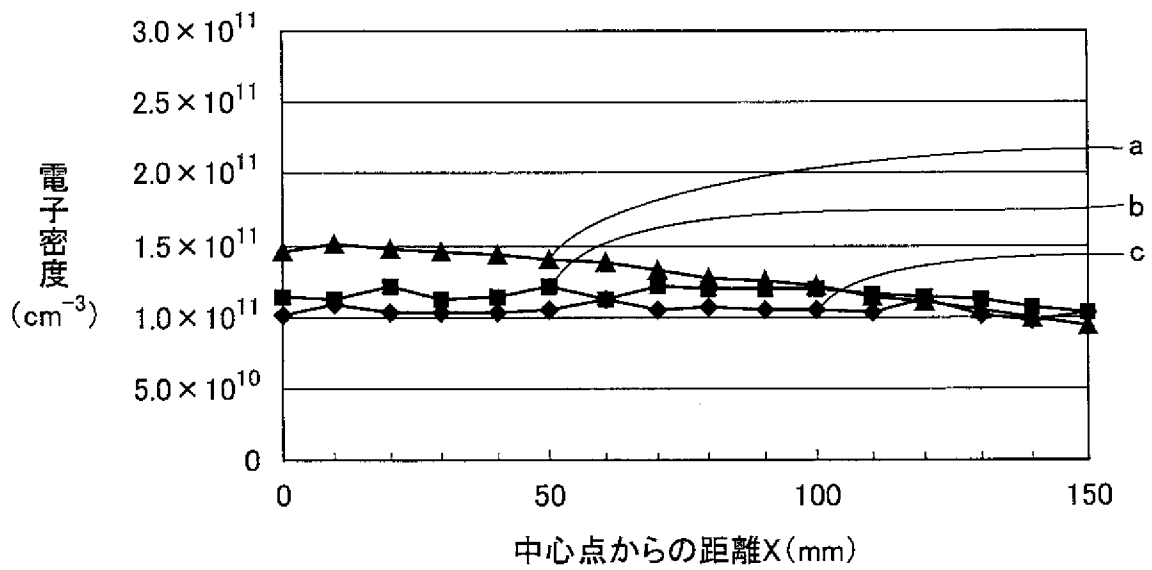
[図7]



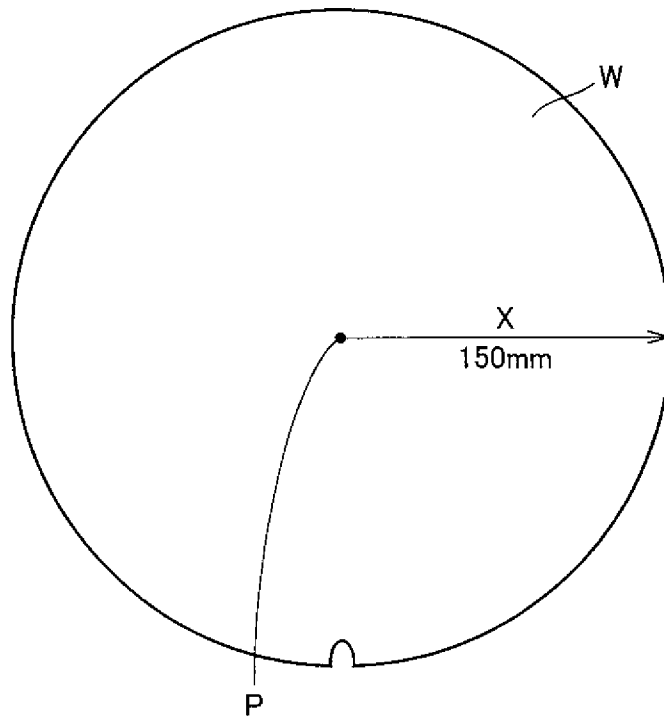
[図8]



[図9]



[図10]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2008/069773

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/3065(2006.01) i, C23C16/511(2006.01) i, H05H1/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/3065, C23C16/511, H05H1/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2009
Kokai Jitsuyo Shinan Koho	1971-2009	Toroku Jitsuyo Shinan Koho	1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2-191325 A (Fujitsu Ltd.), 27 July, 1990 (27.07.90), Page 6, upper right column, lines 2 to 18 & US 5478403 A & EP 367568 A1 & DE 68920283 C & KR 10-1993-0004115 B	1, 2, 5 4
Y A	WO 2006/038672 A1 (Tokyo Electron Ltd.), 13 April, 2006 (13.04.06), Par. Nos. [0020] to [0054] & JP 2006-107994 A & US 2007/0283887 A1 & KR 10-2007-0088589 A & CN 101036420 A	4 3

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
20 January, 2009 (20.01.09)

Date of mailing of the international search report
03 February, 2009 (03.02.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01L21/3065(2006.01)i, C23C16/511(2006.01)i, H05H1/46(2006.01)i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01L21/3065, C23C16/511, H05H1/46

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2009年
 日本国実用新案登録公報 1996-2009年
 日本国登録実用新案公報 1994-2009年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2-191325 A (富士通株式会社) 1990.07.27, 第6頁右上欄第2～18行 & US 5478403 A & EP 367568 A1 & DE 68920283 C & KR	1, 2, 5
Y	10-1993-0004115 B	4
Y	WO 2006/038672 A1 (東京エレクトロン株式会社) 2006.04.13, [0020] - [0054] & JP 2006-107994 A & US 2007/0283887 A1	4
A	& KR 10-2007-0088589 A & CN 101036420 A	3

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
 「A」特に関連のある文献ではなく、一般的な技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日
 20.01.2009

国際調査報告の発送日
 03.02.2009

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/J P)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 今井 淳一
 電話番号 03-3581-1101 内線 3471