

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ H02J 9/00	(11) 공개번호 특2001-0001317	(43) 공개일자 2001년01월05일
(21) 출원번호 10-1999-0020453		
(22) 출원일자 1999년06월03일		
(71) 출원인 주식회사 챔프전원기술 이용승		
(72) 발명자 김기철	서울특별시 금천구 가산동 219-8 4F	
	인천광역시계양구효성1동24-49현대아파트201동503호	
	이상범	
	경기도안산시일동630-6	
	박찬백	
	경기도파주시조리면봉일천9리187-10	
	황동하	
	서울특별시강동구성내동550-10	
(74) 대리인 이화익		

심사청구 : 있음

(54) 디지털 제어방식의 무정전 전원장치 및 무정전 전원장치의 디지털 제어방법

요약

본 발명은 디지털 제어방식의 UPS(무정전 전원장치) 및 UPS의 디지털 제어방법에 관한 것이다. 이는 UPS의 입출력 아날로그 신호들을 디지털 신호로 변환시키는 A/D 컨버터(19)와, 입력 전원을 바이패스시에 디지털적으로 소자 구동신호를 받아 정류 및 변환 처리하는 신호 처리부(21), 상기 소자에 구동신호를 제공하고, 소자가 턴-오프되기 전의 상태를 감지하여 소자를 보호해주고, 상기 소자로부터의 실시간 응답신호를 디지털 신호로 변환하여 출력하고, 모든 가동중인 데이터를 통신 연결부를 통해 PC에 전달하여 기능고장을 미연에 방지시키는 마이크로프로세서(20)와, 원거리에서 상기 마이크로프로세서(20)와 시리얼 통신을 하기 위한 통신 연결부(22); 및 상기 마이크로프로세서(20)의 제어에 따른 UPS의 장애요인을 디지털신호로 표시하여 주는 디스플레이(23)로 구성되어 있다.

대표도

도3

명세서

도면의 간단한 설명

- 도 1은 일반적인 UPS의 구성도,
- 도 2는 본 발명에 따른 UPS의 구성도,
- 도 3은 외부 신호로부터 UPS를 동작시키기 위한 제어방법을 나타낸 개념도,
- 도 4는 IGBT 반도체의 온, 오프시 발생하는 데드 타이밍(dead time) 도,
- 도 5는 인버터 전원과 한전 전원 절체시 발생하는 절체 지점을 나타낸 타이밍도,
- 도 6은 인버터 구성 및 그 구성요소의 동작 파형도,
- 도 7 및 도 8은 도 6의 파형을 스코우프(Scope)로 관측한 결과도,
- 도 9는 아날로그와 디지털신호의 변환 및 계통도,
- 도 10은 도 9에 따른 본 발명의 흐름도.

<도면의 주요 부분에 대한 부호의 설명>

- 12, 15 : 제 1 및 제 2 정류기
- 13, 16 : 제 1 및 제 2 인버터
- 14 : 고주파 트랜스
- 17 : 스택 스위치

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 무정전 전원장치(Uninterruptible Power Supply, 이하 'UPS'라 칭함)에 관한 것으로서, 특히 디스플레이 부분을 제외한 모든 제어방식을 원 칩(One-Chip)화 하여 디지털적으로 제어가능토록 하여서, 외부의 모든 장애요인(각 종 노이즈(Noise), 써어지(Surge), 새그(Sag) 등)에 의해 발생하는 순간적인 기계의 오동작으로 인한 데이터를 보호하고, 또 부피가 큰 종래 아날로그 제어방식의 UPS를 경량화시키고, 상기 장애 요인들에 의한 악영향을 응답속도를 조절하여 각 종 반도체 소자 등의 손실(loss)율을 최소화시키는 디지털 제어방식의 UPS 및 그 UPS의 디지털 제어방법에 관한 것이다.

최근 첨단 산업의 발달로 각 종 반도체 소자들이 더욱 정밀화됨으로서, 이에 따른 전원의 불안정 요인이 많이 발생되었다. 예를 들면, 전압 및 주파수 변동, 순시전압 강화, 써어지, 순간 정전 등이 있다.

이러한 전원 불안정 요인으로 인해 부하기기가 오동작하고, 중요한 자료가 손실되고 파손되는 등 시간 및 경제적으로 막대한 손실을 초래하였다.

이와 같이 전원의 불안정으로 발생하는 문제점들을 막기 위해 부하기기에 양질의 전원을 공급하는 고신뢰성의 전원장치인 UPS가 필요하게 되었다.

이러한 UPS의 제어방식은, 아날로그 제어방식과 디지털 제어방식이 있는데, 현재의 UPS 시장은 디스플레이 부분을 제외한 모든 제어방식이 아날로그 제어방식을 채택하여 사용하고 있다.

이러한 아날로그 방식을 채용하는 일반적인 UPS의 구성은 도 1에 도시된 바와 같이, 입력 교류 전원을 변압하기 위한 입력 트랜스(1), 변압된 교류를 직류로 변환하는 정류기(2)와, 이 정류기(2)와 병렬연결된 배터리(7)로부터 출력된 직류전원과 정류기에서 변환된 직류 전원을 받아 교류 전원으로 변환하는 인버터(3)와, 이 변환된 교류전원을 변압하는 출력 트랜스(4)와, 최종적으로 안정된 전원을 공급해주는 2차 인버터 스위치(5)와, 그리고 인버터 스위치와 상기 입력 트랜스(1)의 입력단 사이에 연결되는 바이패스 스위치(6)로 구성되어 있다.

그러나, 이와 같이 구성되어 사용되고 있는 종래에 아날로그 제어방식의 UPS는, 여러가지 소자로 구성되어 있기 때문에 UPS의 크기가 커지게 되는 문제점이 있다. 즉, 입력 및 출력 트랜스(1, 4)가 60Hz 필터링을 하기 때문에 전용량을 기준으로 하여 설계되어지므로 부피가 커지게 되어, 결국 UPS의 크기가 커진다는 문제점이 되었다. 즉, 용량 확장시 많은 어려움이 있다.

아울러, 순간적인 기계의 오동작으로 인해 중요한 각 소자의 파손을 초래할 수 있고, 외부적인 장애요인에 의해 응답속도가 늦게 되어 UPS의 동작이 불안정한 문제점이 있다.

그리고, 아날로그 방식의 UPS는, 시스템 자가진단 기능이 있지만 고장원인에 대한 규명이 되지 않고, 노이즈에 매우 민감하게 반응하는 문제점이 있다.

또한, 아날로그 방식의 UPS는, 부품의 오랜 사용 및 주위 온도, 습도 등과 같은 영향에 따른 부품특성이 바뀌어 제어기의 오동작 등이 발생할 수 있으며 수명과 신뢰성에 치명적인 영향을 주는 드리프트(Drift)가 있다.

발명이 이루고자하는 기술적 과제

상기와 같은 문제점들을 해결하기 위해 본 발명은, UPS의 크기를 경량화 시키고, 아날로그 방식의 UPS에서 발생된 순간적인 기계의 오동작으로부터 중요 소자들을 보호하고, 외부 장애 요인이 발생되어도 소자의 응답속도를 빠르게 또는 늦게 디지털적으로 제어하여 반도체 등의 손실율을 최소화시키는데 그 목적이 있다. 더 나아가서 본 발명은 부하의 다변화로 인한 아날로그방식으로는 해결할 수 없는 소자보호(예를 들면, 아날로그 방식을 사용할 경우 인지할 수 없는 써어지로부터 소자를 보호한다) 및 PC 통신을 통한 UPS 상태 감시 및 전원계통의 정전 및 이상상태를 PC 모니터를 통해 수시로 감시, 제어할 수 있는 통제 시스템을 갖출 수 있게 한다.

이 목적을 달성하기 위한 본 발명의 디지털 제어방식의 UPS는, 실시간 제어가 가능하도록 디지털화한 신호로 도 2의 진행과정을 순차적으로 확인후 다음의 과정이 진행하도록 하여 장애요인(순간과전압, 저전압, 써어지, 새그 정전)에 대한 상태를 보여주고, 소자(싸이리스터, IGBT등.....)의 불량상태를 바로 확인하여 다음의 진행 사항이 이루어지지 않도록 하는 것을 특징으로 한다.

발명의 구성 및 작용

이하, 본 발명을 첨부된 도면을 참조하여 상세히 설명하면 다음과 같다.

먼저, 도 2는 상기 도 1과 대비되는 부분을 명확히 나타내기 위한 본 발명의 디지털 제어방식의 UPS 구성도로서, 이는 디지털 방식에 의한 PWM(펄스폭 변조) 신호 제어방식을 채택한 경우의 예시도이고, 그 UPS의 전체 구성은 후술할 도 3과 같다.

도 2에 도시된 UPS는, 교류 전원을 입력 받아 직류로 변환하는 제 1 정류기(일례로서, 실리콘 제어 정류기(SCR)사용)(12)와, 제 1 정류기와 병렬연결된 충전부인 배터리(18)로부터 출력된 직류 전원과 상기 정

류된 직류 전원을 받아 교류 전원으로 변환하는 제 1 인버터(13)와, 이 변환된 교류 전원을 받아 약 50KHz의 고주파 PWM 사인파를 발생하는 고주파 트랜스(14)와, 이 교류 전원을 직류로 변환하는 제 2 정류기(SCR 사용)(15)와, 상기 발생된 고주파로 인한 노이즈를 방지하기 위해 직류전원을 다시 60 Hz의 교류 전원으로 재변환하는 제 2 인버터(16)와, 그리고 이 제 2 인버터(16)에서 재변환된 교류전원에 따라 스위칭되어 그 출력을 상기 제 1 정류기(12)에 궤환시키는 싸이리스터 등과 같은 반도체인 스테틱(static) 스위치(17)로 구성되어 있다. 위에서, 제 1 및 제 2 인버터(13, 16)는 IGBT 를 사용한다.

이러한 본 발명의 UPS 에서는 입출력 트랜스(1, 4)를 사용하지 않고 제 1 인버터(13)와 제 2 정류기(15) 사이에 고주파 트랜스(14)를 사용함으로써, 기존의 UPS 의 중량이 단상의 경우에는 종래의 도 1의 UPS에 비해서 약 1/3 정도로 가벼워지고, 3상의 경우에는 2/3정도로 경량화 및 소형화가 될 수 있다. 즉, 본 발명은 고주파 PWM 스위칭 방식(50KHz)으로 UPS의 최소화 및 경량화를 이룰 수가 있다. 이때, UPS를 소형화하는데 있어서 본 발명에서는 트랜스 용량 선정 기준인 전압, 전류 및 주파수 중에서 주파수를 고주파로 함으로써 UPS의 부피를 줄였다. 그리고, 상기한 고주파 트랜스(14)는 트랜스 선정 기준을 60 Hz가 아닌 25.6KHz 로 설정하고, 트랜스의 발열 문제를 해결하기 위해 자속 밀도가 높은 페라이트 코어를 사용하였다.

도 3은 도 2의 구성요소와 연결시킨 본 발명에 따른 디지털 제어방식의 UPS 를 나타낸 블록 구성도이다.

도 3의 구성은, 배터리 전류, DC 전압, 온도(가동시 0~40 도, 이상적 온도는 15~25도), 동기(Synchronization), 입출력 전류, 입출력 전압 등의 UPS 입출력 아날로그 신호들을 디지털 신호로 변환시키는 A/D 컨버터(19)와, 상기 도 2 에 도시된 제 1 및 제 2 정류기(12, 15), 제 1 및 제 2 인버터(13, 16) 및 SCR 스테틱(Static) 스위치(17)를 포함하여 입력전원을 디지털적으로 제어 받아 정류하고 변환하는 신호 처리부(21)와, 상기 신호 처리부(21)의 각 소자에 구동신호를 제공하고, 이들 소자가 턴-오프되기 전에 그에 대한 실시간 응답을 감지하여 그 반도체 소자를 보호해주고, 이 신호를 디지털 신호로 변환하여 출력하고, 상기 배터리(18)의 효율시험을 자동적으로 일정 시간 마다 수행하고, 모든 가동중인 데이터를 통신연결부를 통해 PC에 전달하여 기능고장을 미연에 방지시키는 3 RISC(축소 명령형 컴퓨터) 타입의 마이크로프로세서(20)와, 원거리에서 외부의 PC 또는 네트워크를 이용한 모든 파라미터 설정으로 동작실험시 상기 마이크로프로세서(20)와 시리얼(Serial) 통신을 하기 위한 RS-232C 통신연결부(22)와, 마이크로프로세서(20)의 입출력 디지털 신호의 상태(예를 들면, 를 표시하여 주기 위한 디스플레이(23)으로 구성되어 있다.

위에서, 마이크로프로세서(20)는, 신뢰도와 성과에 대한 자가테스트와 진단을 수행하고 그 외에도 조작을 시작할 때마다 위치, 배터리에 대한 완벽한 자가테스트를 하여 철저한 진단정보를 제공해준다.

이와 같이 구성에 의거한 도 3의 작용을 살펴보면, UPS내의 상술한 바와 같은 아날로그화된 신호들을 A/D 컨버터(19)를 통해 마이크로프로세서(20)에 보내주고 이 신호를 디지털 신호로 변환하여 모든 응답신호를 실시간으로 응답하도록 설계하였다. 따라서 응답시간을 매우 빠르게 할 수 있다. 예를들면, 본 발명에서는 수 ms~수 ns까지 반도체의 응답속도보다 빨리 신호처리가 가능하므로 UPS 소자의 보호가 완벽하다. 또한 도 3에서 보듯이 모든 신호가 마이크로프로세서(20)를 통해 운영되므로 PC 통신도 매우 용이하게 이루어진다.

그러나, 현재 UPS의 실질적인 제어부분이 아날로그 방식이므로 PC통신을 위해서 별도의 A/D컨버터와 별도의 마이크로 칩을 설계하여 사용해야 하는 부품의 추가 및 원가적인 면에 많은 영향을 준다. 즉, 마이크로프로세서(20)는, 도 3에 도시된 바와 같이, 모든 데이터를 PC가 읽을 수 있는 디지털 신호로 보내주기 때문에 통신연결부인 시리얼 포트(22)로 통신을 할 경우 실질적인 값들과 병렬 형태로 통신을 하므로 별도의 회로의 구성없이 통신이 가능하기 때문에 PC 통신을 위한 부품을 추가하지 않아도 된다는 것이다.

도 4는 도 2에 제 1 인버터(IGBT)(13) 소자의 스위칭 타임(Turn-ON, OFF)을 나타낸 파형도이다. 이는 상술한 아날로그 방식의 UPS가 PC 통신을 위해 별도의 A/D 컨버터와 별도의 마이크로칩을 설계하여 사용해야 하는 부품의 추가 및 원가적인 면에 영향을 주었던 문제를 제어신호를 원 칩화하여 디지털 신호로 변경하므로 가능해진다. 그리고 IGBT 게이트(반도체소자)의 턴-오프 타임을 소자 카타로그를 확인해보면 최대 0.8 μ s-1.0 μ s 안에 턴-오프되어야 IGBT를 보호할 수 있다. 즉, 빠른 시간안에 소자를 턴-오프시켜야 한다. 따라서 마이크로프로세서 방식으로 제어하면 이보다 빠른 100ns의 응답속도를 가지므로 IGBT 및 반도체가 어떤 외부에 의한 영향을 받을 경우 이보다 빠르게 제 1 인버터(IGBT)(13) 및 SCR 스테틱 스위치(17)를 오프시키거나 바이패스로 스위칭시키기 때문에 매우 안정되게 외부요인으로부터 소자를 보호해 줄 수 있다는 것이다.

도 5는 인버터와 한전 사이의 절체 시간(Transfer Time)을 나타낸 것으로서, 도 5는 도 2의 SCR 스테틱 스위치(17)에 관한 설명으로 인버터에서 한전으로 전이할 때를 설명한다.

일반적으로 바이패스에서 인버터로, 인버터에서 바이패스로 절체시 약 4ms 이내에 절체가 이루어지면 전기적으로 볼 때 한전 전원이 순간적으로 끊어졌을 때 이것을 기계적으로나 시각적으로 보여지거나 끊어짐을 감지하지 못하였다. 그러나 기기문명의 발달로 인하여 좀더 정밀을 요하는 기기 등의 등장으로 절체 시간이 빨라야 하는 것들이 필요하게 되었다. 이러한 문제의 해결을 위해 절체 시간을 20 μ s까지 앞당겨 거의 식별 및 인지가 불가능하도록 할 수 있다(절체 시간은 완벽하게 없어지지 않는 시간이다).

도 6은 도 2에 도시된 인버터(16)의 구성도와 동작 타이밍도이다.

고주파 트랜스(14)에서 발생된 PWM 주파수가 제 2 인버터(16) 구동시 DC(+)와 DC(-)가 동시에 턴-온 되는 것이 통상적이다. 이러한 경우에, PWM 형성과정에서 DC(+), DC(-) 불균형 상태가 발생할 수 있다. 이러한 소자의 불균형 전압 편차는 IGBT를 비롯한 반도체 소자들을 파괴하는 치명적인 요인이라고 볼 수 있다.

이러한 인버터(16)의 내부 구성은, 도 6에 도시된 바와 같이, 트랜지스터 Q1과 Q3로 구성된 하이 드라이버(16a)와, 트랜지스터 Q2와 Q4로 구성된 로우 드라이버(16b)로 구성된다.

이와 같은 구성을 갖는 인버터의 불균형 전압 편중의 문제점을 최소화하기 위해 디지털 방식으로 정확한 시간에 다음의 진행상태의 명령을 마이크로프로세서(20)에서 약속된 데이터에 의해 이루어지므로 도 7이 가능해진다.

즉, 도 7에서와 같이, 로우 드라이버(16b)를 먼저 '0' 포인트로 프로그램이 미리 정해놓은 값과 비교하여 정해놓는다. 이러한 경우 50KHz로 형성되는 주파수의 반주기, 즉 25KHz의 고주파수를 인버터의 턴-온 전에 살아있도록 한다. 이렇게 이미 '0' 포인트로 정해짐으로써 도 7에 도시된 파형과 같이 인버터의 불균형 상태는 일어나지 않는다.

그리고, 도 8에서, 상기 불균형 상태에서 하이 드라이버(16a)내 IGBT Q1 및 Q3의 게이트 쪽만 턴-온하여 게이트 PWM을 형성함으로써 인버터가 구동된다.

상술한 도 6에 도시된 인버터의 PWM 사인파 신호의 발생방법에 있어서 하위 드라이버(또는 하위 인버터)(16b)의 트랜지스터 Q2 및 Q4가 항상 온(on) 상태에서 상위 드라이버(또는 상위 인버터)(16a)의 트랜지스터 Q1 및 Q3에 의한 반주기 온/오프 방법을 사용한다. 보다 구체적으로는, 도 6에서와 같이 인버터 구동상태의 순서가 Q1 및 Q3가 동작을 하는데 있어서 종래의 방법은 Q1, Q3가 동시에 스위칭을 하는 방식을 선택하여 사용하였다. 이러한 방법은 별도의 '0' 포인트 즉, DC(+), DC(-)의 균등상태를 유지하기 위한 회로가 추가되어야 하는 번거로움이 있다. 또한 아날로그 신호로 구동시킴으로써 인해서 사용된 부품의 불량발생 및 오차에 따라 도 2에 도시된 제 1 인버터(13)의 IGBT소자의 손실을 가져다 줄 수 있다(즉, DC(+), DC(-)의 불균형에 따라 발생함).

이러한 문제를 해결하기 위해 도 6에서 처럼 하위 드라이버(16b)쪽의 펄스를 하나의 펄스 방식으로 구동시켜 PWM이 스위칭하는 동안에도 Q4가 개방상태에서 항상 '0' 포인트를 유지할 수 있도록 하고, 위상 반전을 통해 Q2 및 Q4의 동작 상태도 Q1 및 Q3의 동작과 마찬가지로 하여 그 문제를 해결할 수 있다. 즉, DC(+), DC(-)의 불균형 상태를 해결하였다. 따라서, 실질적인 IGBT 스위칭 주파수는 50KHz(기존의 것은 약 20KHz)로 스위칭을 하지만 실질적으로 25KHz만 스위칭을 한다. 이와 같이 할 수 있는 것은 디지털 제어방식의 정확한 실시간 명령에 의해서만이 가능하다.

이와 같이 본 발명의 UPS의 디지털 제어방법을 위해서는 도 2에 도시된 바와 같은 소자들에서 출력되는 아날로그 신호를 디지털 신호로 변환하여야 한다. 즉, 이 아날로그 신호를 디지털 신호로 변환하기 위한 계통을 도 9에 도시하였다. 도 9를 도 10과 같이 플로우차트로 설명한다.

도 10을 참조하면, 입력전압을 감지(30)하여 미리 설정된 기준치(X)와 비교(31)한다. 비교 결과, 감지된 입력전압이 기준치 보다 크지 않으면 다시 입력전압을 감지(32)하고, 크면 그 입력전압 신호를 디지털 신호로 변환시킨다(33). 그리고 나서, 마이크로프로세서(20)가 실시간을 지정(34)하고, 제 1 및 제 2 정류기(12)(15)를 기동시켜(35) DC 전원을 감지하여 그 감지된 DC 전원이 미리 설정된 기준치(X) 보다 크지 않으면(36) 제 2 정류기(15)를 정지시키고(37) 상기 변환 단계(33)로 진행함과 동시에 디스플레이에 그 상태를 나타낸다(38). 그리고 마이크로프로세서의 실시간 지정(34) 후, 제 1 인버터(13)중 하위 인버터(16b)를 기동(39)시키고, 그 지정된 실시간이 상기 하위 인버터에 구비된 IGBT 임의의 구동값(Y) 보다 크면(40) 제 2 인버터(16)를 기동시키고(41) 기동되지 않으면 제 2 정류기(15)를 정지시킨다(37). 그 실시간 비교후, 상기 제 1 인버터와 제 2 인버터의 IGBT 실시간(A)이 스택 스위치(17)의 절체 시간(B) 보다 작고(43) PWM 사인파가 감지(42)되면 스택 스위치(17)를 기동하고(47) 그 PWM 사인파를 제 2 인버터를 통해 출력한다(48). 한편, 상기한 IGBT 실시간(A)이 스택 스위치 절체시간(B) 보다 작지 않으면 스택 스위치와 인버터를 정지시키고 재기동한다(44, 45, 46). 이러한 일련의 과정을 제어하는 기능을 원-집화된 프로세서 전 과정에서 확인후 다음의 진행이 이루어지도록 시간적으로 나누어 진행하도록 하였다. 또한 부하 즉, 외부원인에 이상이 발생할 경우 1차로 스택 스위치가 정지하고 인버터를 정지시키고, 이를 통해 이상이 없을 경우 상기 과정을 다시 되풀이한다.

이상에서와 같이 본 발명의 도 2에서는 실질적인 스택 스위치로서 SCR(싸이리스터)를 한개만 사용하여 절체시키고자 할 때 한전과의 충돌없이 절체가 가능하도록 한 것은 실시간 절체방식이므로, 스택 스위치의 온(ON), 오프(OFF) 시간을 디지털을 이용하여 인버터 구동시간과 정확히 맞추어 주어 UPS가 정상적으로 자기진단을 마치고, 인버터의 정상동작이 정확히 이루어질 때 스택 스위치가 오프를 실시하여 한전전원을 차단할 수 있도록 해주는 방법으로, 디지털 실시간 제어방법이기 때문에 가능하다.

즉, UPS가 도 2의 과정을 실행하도록 하기 위해서는 실시간 제어가 가능하도록 해야 하는데 이러한 과정에 대한 제어를 마이크로프로세서에서 명령하도록 프로그램할 수 있으며, 도 2에 도시된 제 1 정류기(12), 제 1 인버터(13), 고주파 트랜스(14), 제 2 정류기(15), 제 2 인버터(IGBT 60Hz 스위치)(16) 및 SCR 스택 스위치(17) 동작 진행중의 이상 유무를 확인하고 정상동작이 이루어지도록 하는데 걸리는 시간이 20ms 걸린다고 볼 때 정확히 인버터 구동후 20ms 시간에 한전전원에서 인버터 전원으로 절체가 가능하도록 SCR 스택 스위치(17)의 턴-오프 시간을 맞추는 것이다.

발명의 효과

이상과 같은 본 발명에 따른 UPS의 디지털 제어방법을 이용하면, 외부의 모든 장애요인에 의해 발생하는 순간적인 기계의 오동작으로 인한 데이터를 보호하고, UPS 크기를 경량화시키고, 장애 요인들에 의한 악영향을 응답속도를 빠르거나 늦게 조절하여 각 중 반도체 소자 등의 손실(loss)율을 최소화시킬 수가 있다.

또한, 본 발명은 종래 아날로그 방식에 비해서 드리프트 현상이 없고, 노이즈에도 강하며, 별도의 하드웨어 추가없이 고장원인을 디스플레이를 통해 바로 알 수 있고, PC 통신을 할 수 있고, 또한 용량 확장이 매우 용이하며, 전체적인 구조를 단순화시킬 수 있는 효과가 있다.

(57) 청구의 범위

청구항 1

UPS(무정전 전원장치)의 입출력 아날로그 신호들을 디지털 신호로 변환시키는 A/D 컨버터(19);
 입력 전원을 바이패스시에 디지털적으로 소자 구동신호를 받아 정류 및 변환 처리하는 신호 처리부(21);
 상기 소자에 구동신호를 제공하고, 소자가 턴-오프되기 전의 상태를 감지하여 소자를 보호해주고, 상기 소자로부터의 실시간 응답신호를 디지털 신호로 변환하여 출력하고, 모든 가동중인 데이터를 통신 연결부를 통해 PC에 전달하여 기능고장을 미연에 방지시키는 마이크로프로세서(20);
 원격거리에서 외부의 PC 또는 네트워크를 이용한 모든 파라미터 설정으로 동작실험시 상기 마이크로프로세서(20)와 시리얼 통신을 하기 위한 통신 연결부(22); 및
 상기 마이크로프로세서(20)의 제어에 따른 UPS의 장애요인을 디지털신호로 표시하여 주는 디스플레이(23)로 구성된 것을 디지털 제어방식의 무정전 전원장치.

청구항 2

제 1 항에 있어서,
 상기 신호 처리부(21)는,
 교류 전원을 입력 받아 직류로 변환하는 제 1 정류기(12);
 제 1 정류기와 병렬연결된 배터리(18)로부터 출력된 직류 전원과 상기 정류된 직류 전원을 받아 교류 전원으로 변환하는 제 1 인버터(13);
 이 변환된 교류 전원을 받아 약 50KHz의 고주파 PWM 사인파를 발생하는 고주파 트랜스(14);
 이 교류 전원을 직류로 변환하는 제 2 정류기(15);
 상기 발생된 고주파로 인한 노이즈를 방지하기 위해 직류전원을 다시 60 Hz의 교류 전원으로 재변환하는 제 2 인버터(16); 및
 상기 제 2 인버터(16)에서 재변환된 교류전원에 따라 스위칭되어 그 출력을 상기 제 1 정류기(12)에 귀환시키는 스택 스위치(17)로 구성된 것을 특징으로 하는 디지털 제어방식의 무정전 전원장치.

청구항 3

제 2 항에 있어서,
 상기 제 1 및 제 2 인버터는,
 두개의 트랜지스터(Q1,Q3)로 구성된 상위 인버터(16a);
 두개의 트랜지스터(Q2,Q4)로 구성된 하위 인버터(16b); 및
 상기 인버터 사이의 트랜스(L)로 각각 조합 구성되어, 하위 인버터의 항시 온 상태에서 상위 인버터에 의한 반주기로 온/오프 동작을 하는 것을 특징으로 하는 디지털 제어방식의 무정전 전원장치.

청구항 4

무정전 전원장치(UPS)의 상태를 나타내는 입출력 아날로그신호들을 A/D 컨버터(19)를 거쳐 변환된 디지털 신호로 받아 원격거리 통신수단으로부터의 통신연결부를 통한 감시 제어신호에 따라 마이크로프로세서(20)가 제 1 정류기(12), 제 1 인버터(13), 고주파 PWM 사인파 신호를 발생하는 고주파 트랜스(14), 제 2 정류기(15), 제 2 인버터(16), 스택 스위치(17)를 통해 입력되는 전원을 한전 전원으로 바이패스하도록 제어하고, 그 제어결과를 디스플레이를 통해 나타내는 무정전 전원장치(UPS)에서,
 상기 입력전원을 감지하여 미리 설정된 기준치(X)와 비교하는 제 1 단계(30,31);
 상기 비교 결과, 감지된 입력전원이 기준치 보다 크지 않으면 다시 입력전원을 감지하고, 크면 그 입력전원 신호를 디지털 신호로 변환시키는 제 2 단계(32,33);
 마이크로프로세서가 실시간을 지정하고, 제 1 및 제 2 정류기를 기동시켜 DC 전원을 감지하여 그 감지된 DC 전원이 미리 설정된 기준치(X) 보다 크지 않으면 제 2 정류기를 정지시키고 상기 변환 단계(33)로 진행함과 동시에 디스플레이에 그 상태를 나타내는 제 3 단계(34~38);
 상기 마이크로프로세서의 실시간 지정 후 제 1 인버터중 하위 인버터를 기동시키고, 그 지정된 실시간이 상기 하위 인버터에 구비된 IGBT 임의의 구동값(Y) 보다 크면 제 2 인버터를 기동시키고 기동되지 않으면 제 2 정류기를 정지시키는 제 4 단계(34,39~41,37);
 상기 실시간 비교 후, 상기 제 1 인버터와 제 2 인버터의 실시간(A)이 스택 스위치의 절체 시간(B) 보다 작고 PWM 사인파가 감지되면 스택 스위치를 기동하고 그 PWM 사인파를 제 2 인버터를 통해 출력하는 제 5 단계(43,42,47,48); 및
 상기 실시간(A)이 절체시간(B) 보다 작지 않으면 스택 스위치와 인버터를 정지시키고 재기동하는 제 6 단계(44,45,46)로 이루어진 것을 특징으로 하는 무정전 전원장치의 디지털 제어방법.

청구항 5

제 4 항에 있어서,

상기 마이크로프로세서는, 상기 2개의 트랜지스터로 구성된 하위 인버터쪽의 펄스를 하나의 펄스 방식으로 구동시켜 PWM이 스위칭하는 동안에 어느 하나의 트랜지스터가 개방상태에서 항상 '0' 포인트를 유지할 수 있도록 제어하는 것을 특징으로 하는 무정전 전원장치의 디지털 제어방법.

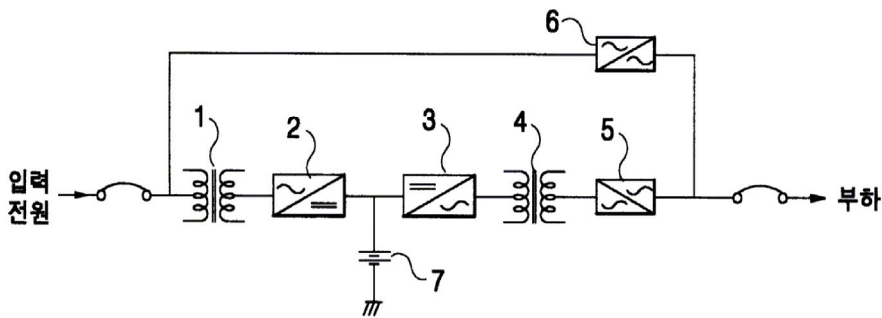
청구항 6

제 4 항에 있어서,

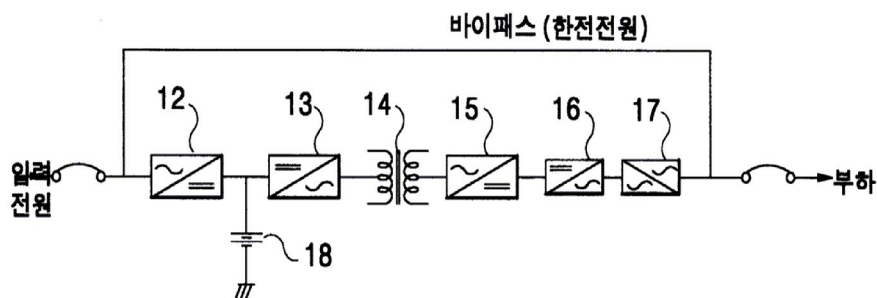
상기 마이크로프로세서는 UPS의 동작시 인버터의 PWM 사인파 신호를 하위 인버터의 항시 온(ON) 상태에서 상위 인버터에 의한 반주기 온/오프 방식으로 발생하는 것을 특징으로 하는 무정전 전원장치의 디지털 제어방법.

도면

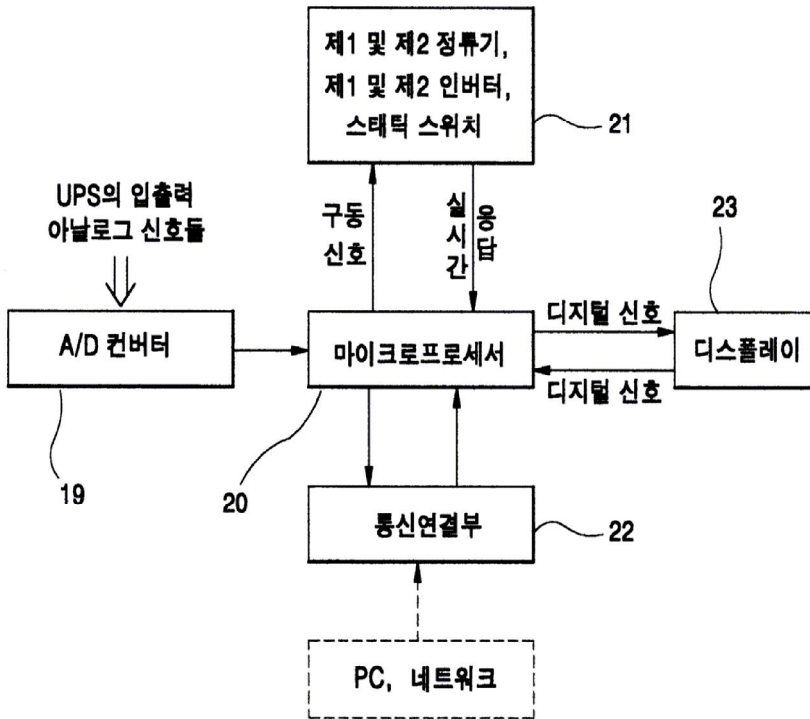
도면1



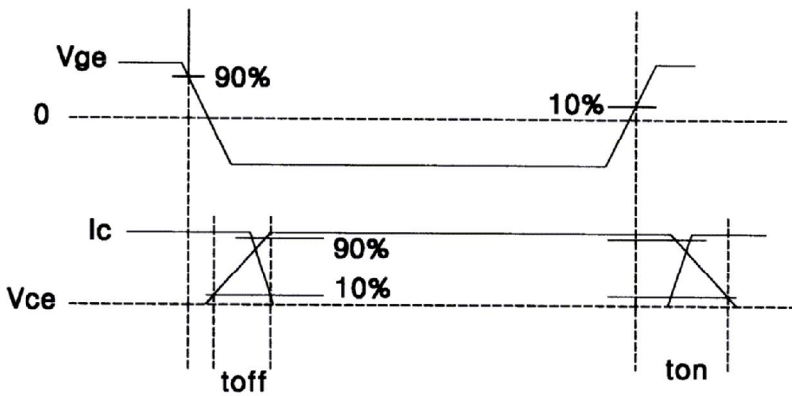
도면2



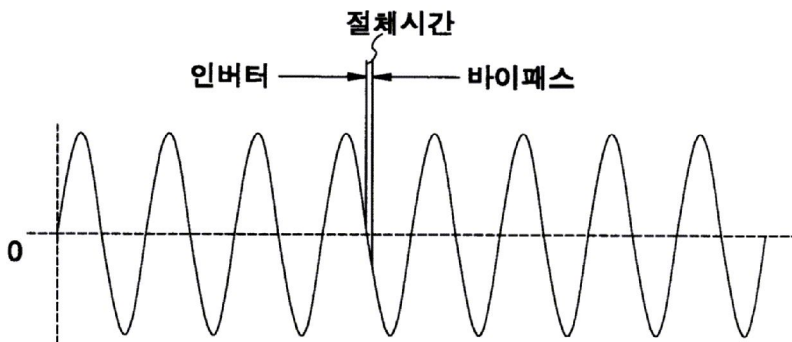
도면3



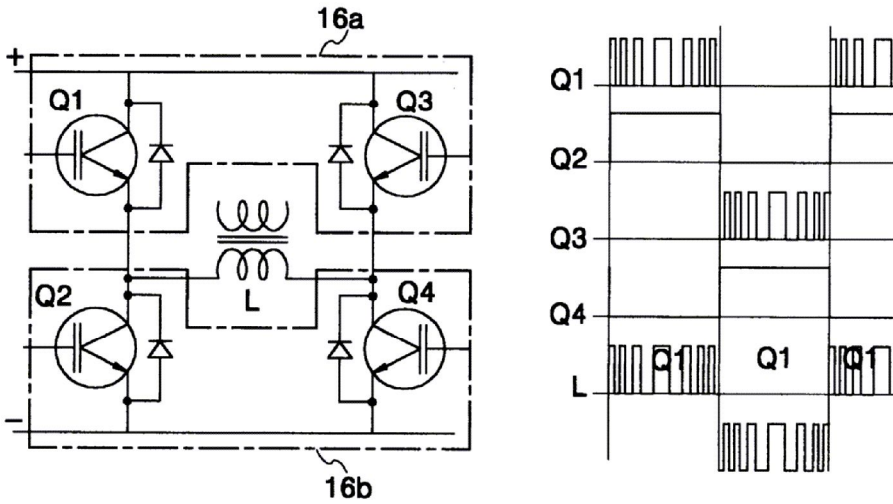
도면4



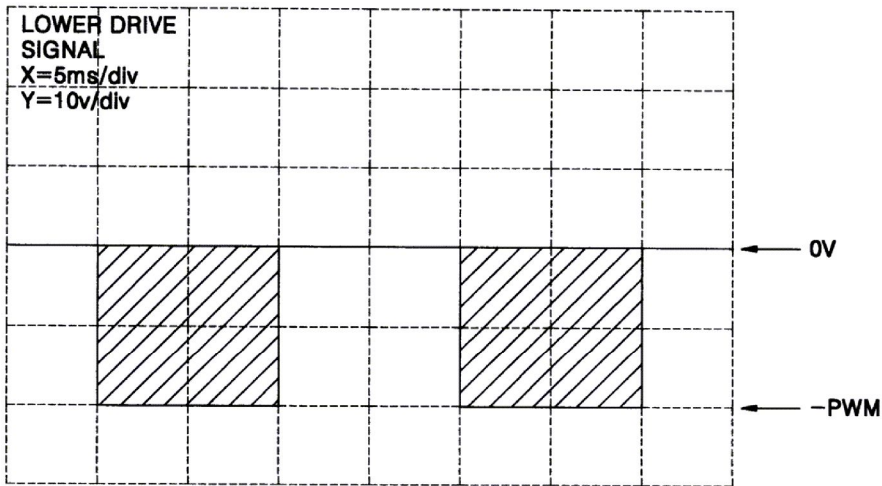
도면5



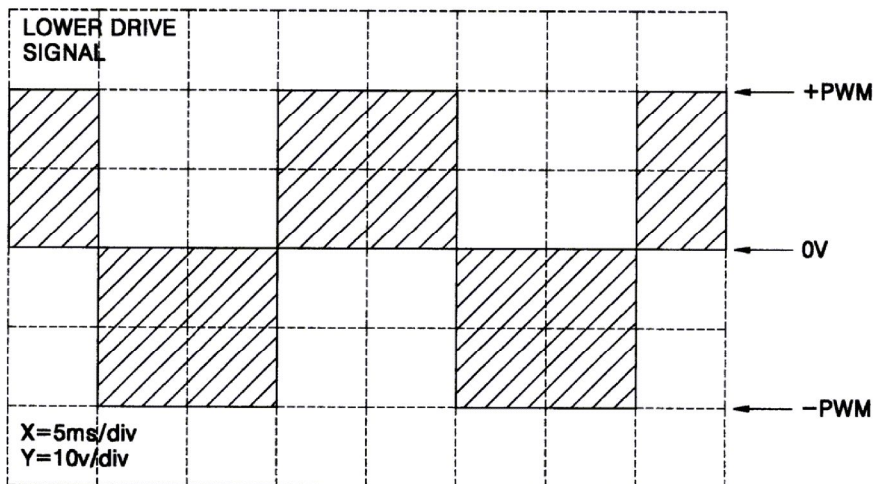
도면6



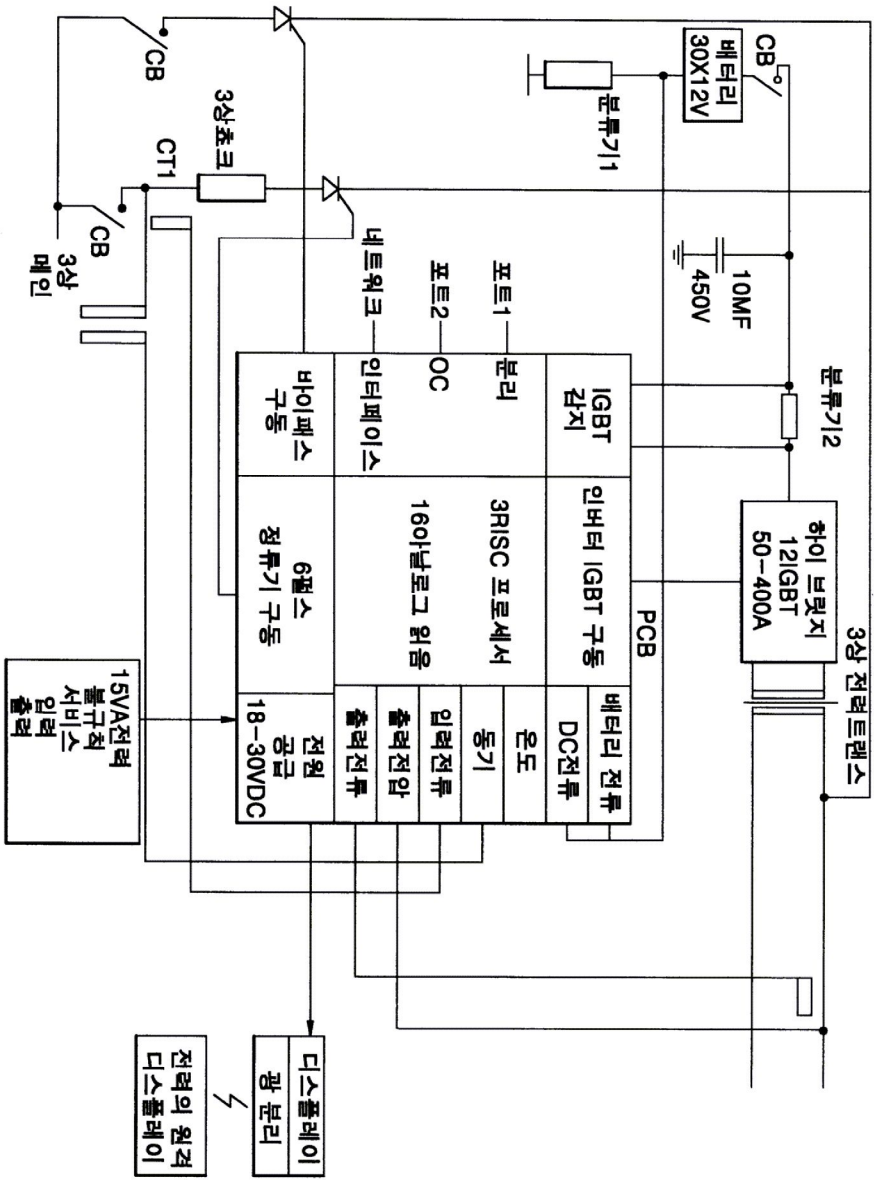
도면7



도면8



6면도



도면10

