



(12)发明专利申请

(10)申请公布号 CN 113035931 A

(43)申请公布日 2021.06.25

(21)申请号 202010113782.5

(22)申请日 2020.02.24

(30)优先权数据

108147542 2019.12.25 TW

(71)申请人 杰力科技股份有限公司

地址 中国台湾新竹县竹北市台元街22号4楼之1

(72)发明人 刘莒光 罗祎仑

(74)专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 罗英 臧建明

(51)Int.Cl.

H01L 29/06(2006.01)

H01L 29/78(2006.01)

H01L 21/336(2006.01)

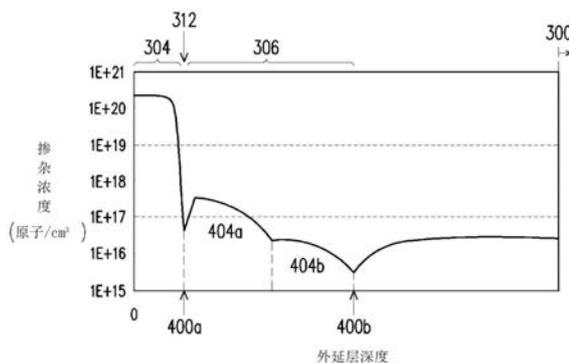
权利要求书2页 说明书5页 附图3页

(54)发明名称

沟槽式金属氧化物半导体场效应管器件及其制造方法

(57)摘要

本发明提供一种沟槽式金属氧化物半导体场效应管器件及其制造方法。所述器件包括基板、具有第一导电型的外延层、位于外延层中的沟槽内的栅极、栅氧化层、具有第一导电型的源极区、具有第二导电型的本体区与抗击穿掺杂区。抗击穿掺杂区是位于本体区与源极区的界面，且其掺杂浓度高于本体区的掺杂浓度。外延层具有接近源极区的第一pn结和接近基板的第二pn结。以两个pn结之间划分为N等分的N个区域，N是大于1的整数。所述N个区域内的掺杂浓度愈接近第一pn结愈大。所述N个区域分别具有一掺杂浓度积分面积，且所述N个区域中愈接近第一pn结的区域的掺杂浓度积分面积愈大。通过抗击穿掺杂区使该处具有陡峭的浓度分布，因此改善器件的UIS能力。



1. 一种沟槽式金属氧化物半导体场效应管器件,其特征在于,包括:
基板;
具有第一导电型的外延层,形成于所述基板上,且所述外延层具有沟槽;
栅极,位于所述沟槽内;
栅氧化层,位于所述栅极与所述沟槽之间;
具有所述第一导电型的源极区,位于所述沟槽两侧的所述外延层的表面;
具有第二导电型的本体区,位于所述源极区下方的部分所述外延层内;以及
具有所述第二导电型的抗击穿掺杂区,位于所述本体区与所述源极区的界面,其中所述抗击穿掺杂区的掺杂浓度高于所述本体区的掺杂浓度,
其中所述外延层具有接近所述源极区的第一pn结以及接近所述基板的第一pn结,且以所述第一pn结与所述第二pn结之间划分为N等分的N个区域,N是大于1的整数,
其中所述N个区域内的掺杂浓度愈接近所述第一pn结愈大,且
其中所述N个区域分别具有一掺杂浓度积分面积,且所述N个区域中愈接近所述第一pn结的区域的所述掺杂浓度积分面积愈大。
2. 根据权利要求1所述的沟槽式金属氧化物半导体场效应管器件,其中所述抗击穿掺杂区的掺杂浓度介于 $5E+16$ 原子/ $\text{cm}^3 \sim 5E+17$ 原子/ cm^3 。
3. 根据权利要求1所述的沟槽式金属氧化物半导体场效应管器件,其中N为2,且所述N个区域包括接近所述第一pn结的第一区域与接近所述第二pn结的第二区域,所述第一区域内的掺杂浓度均大于所述第二区域内的掺杂浓度,所述第一区域的所述掺杂浓度积分面积大于所述第二区域的所述掺杂浓度积分面积。
4. 根据权利要求1所述的沟槽式金属氧化物半导体场效应管器件,其中N为3,且所述N个区域包括接近所述第一pn结的第一区域、接近所述第二pn结的第三区域与介于所述第一区域与所述第三区域之间的第二区域,所述第一区域内的掺杂浓度均大于所述第二区域内的掺杂浓度、所述第二区域内的掺杂浓度均大于所述第三区域内的掺杂浓度,且所述第一区域的所述掺杂浓度积分面积大于所述第二区域的所述掺杂浓度积分面积,所述第二区域的所述掺杂浓度积分面积大于所述第三区域的所述掺杂浓度积分面积。
5. 根据权利要求1所述的沟槽式金属氧化物半导体场效应管器件,其中所述第一导电型为N型,所述第二导电型为P型。
6. 根据权利要求1所述的沟槽式金属氧化物半导体场效应管器件,其中所述第一导电型为P型,所述第二导电型为N型。
7. 一种沟槽式金属氧化物半导体场效应管器件的制造方法,其特征在于,包括:
在基板上的具有第一导电型的外延层内形成沟槽式栅极;
以注入剂量往所述基板的方向逐渐减少的方式,对所述外延层进行多数道注入具有第二导电型的掺杂物的步骤;
进行第一驱入步骤,使具有所述第二导电型的所述掺杂物在所述外延层的上半部扩散,形成具有所述第二导电型的本体区;
在所述外延层的表面注入具有所述第一导电型的掺杂物;
进行第二驱入步骤,使具有所述第一导电型的所述掺杂物扩散形成源极区;以及
在形成所述源极区之后,在所述本体区与所述源极区的界面全面地注入具有所述第二

导电型的掺杂物,以形成抗击穿掺杂区,其中所述抗击穿掺杂区的掺杂浓度高于所述本体区的掺杂浓度。

8.根据权利要求7所述的沟槽式金属氧化物半导体场效应管器件的制造方法,其中所述多数道注入具有第二导电型的掺杂物的步骤包括两道或三道注入具有所述第二导电型的掺杂物的步骤。

9.根据权利要求7所述的沟槽式金属氧化物半导体场效应管器件的制造方法,其中所述抗击穿掺杂区的掺杂浓度介于 $5E+16$ 原子/ cm^3 ~ $5E+17$ 原子/ cm^3 。

10.根据权利要求7所述的沟槽式金属氧化物半导体场效应管器件的制造方法,其中所述第一导电型为N型,所述第二导电型为P型。

11.根据权利要求7所述的沟槽式金属氧化物半导体场效应管器件的制造方法,其中所述第一导电型为P型,所述第二导电型为N型。

12.根据权利要求7所述的沟槽式金属氧化物半导体场效应管器件的制造方法,其中所述注入具有所述第一导电型的掺杂物的能量在 $20KeV$ ~ $45KeV$ 之间。

13.根据权利要求7所述的沟槽式金属氧化物半导体场效应管器件的制造方法,其中所述第二驱入步骤包括快速热处理。

14.根据权利要求1所述的沟槽式金属氧化物半导体场效应管器件,其中形成所述沟槽式栅极的步骤包括:

在所述外延层形成沟槽;

在所述沟槽的表面形成栅氧化层;以及

在所述沟槽内沉积导体作为栅极。

沟槽式金属氧化物半导体场效应管器件及其制造方法

技术领域

[0001] 本发明涉及一种功率半导体器件,尤其涉及一种沟槽式金属氧化物半导体场效应管元件及其制造方法。

背景技术

[0002] 在功率半导体器件中,垂直设置于沟槽的功率半导体器件因为能大幅增加单元密度,所以已成为各界发展的重点之一。

[0003] 图1是已知的一种沟槽式金属氧化物半导体场效应管器件的示意图。在图1中,基板100上的外延层102内有源极区104和本体(body)区106,而沟槽式栅极108则是设置于外延层102中,内层介电层(ILD)110覆盖外延层102与沟槽式栅极108。另外,沟槽式栅极108表面会有栅氧化层112。

[0004] 图2是沿着图1的沟槽式栅极结构108的侧壁108a的掺杂浓度曲线图,其中显示源极区104和本体区106之间的掺杂浓度分布平缓,而使本体电阻(body resistance)变高。一旦本体电阻变高,将容易造成寄生N(源极104)-P(本体106)-N(外延层102)双极性晶体管导通,MOSFET发生二次崩溃(Secondary breakdown),使得器件温度上升,造成器件永久损伤,即非箝位电感开关(Unclamped Inductive Switching,UIS)的性能变差。

发明内容

[0005] 本发明是针对一种沟槽式金属氧化物半导体场效应管器件,其本体与源极之间设有特定掺杂浓度范围的抗击穿掺杂区(anti-punch through region),能降低本体电阻率,藉此改善沟槽式金属氧化物半导体场效应管器件的UIS能力。

[0006] 本发明还针对一种沟槽式金属氧化物半导体场效应管器件的制造方法,可使本体与源极之间产生高掺杂浓度区域,以降低本体电阻率(R_{S_Body}),以抑制寄生双极性晶体管开启。

[0007] 根据本发明的实施例,一种沟槽式金属氧化物半导体场效应管器件,包括基板、具有第一导电型的外延层、栅极、栅氧化层、具有第一导电型的源极区、具有第二导电型的本体区与具有第二导电型的抗击穿掺杂区。外延层是形成于基板上。外延层则具有沟槽,栅极位于所述沟槽内,栅氧化层位于栅极与沟槽之间。源极区是位于沟槽两侧的外延层的表面,本体区是位于源极区下方的部分外延层内,且抗击穿掺杂区是位于本体区与源极区的界面,其中所述抗击穿掺杂区的掺杂浓度高于本体区的掺杂浓度。所述外延层具有接近源极区的一个第一pn结(pn junction)与接近基板的一个第二pn结,且以第一pn结与第二pn结之间划分为N等分的N个区域,N是大于1的整数。所述N个区域内的掺杂浓度愈接近第一pn结愈大。所述N个区域分别具有一掺杂浓度积分面积,且所述N个区域中愈接近第一pn结的区域的掺杂浓度积分面积愈大。

[0008] 在根据本发明的实施例的沟槽式金属氧化物半导体场效应管器件中,上述N为2,且所述N个区域包括接近第一pn结的第一区域与接近第二pn结的第二区域,所述第一区域

内的掺杂浓度均大于所述第二区域内的掺杂浓度,所述第一区域的所述掺杂浓度积分面积大于所述第二区域的所述掺杂浓度积分面积。

[0009] 在根据本发明的实施例的沟槽式金属氧化物半导体场效应管器件中,上述N为3,且所述N个区域包括接近第一pn结的第一区域、接近第二pn结的第三区域与介于第一区域与第三区域之间的第二区域,所述第一区域内的掺杂浓度均大于所述第二区域内的掺杂浓度、所述第二区域内的掺杂浓度均大于所述第三区域内的掺杂浓度,且所述第一区域的所述掺杂浓度积分面积大于所述第二区域的所述掺杂浓度积分面积,所述第二区域的所述掺杂浓度积分面积大于所述第三区域的所述掺杂浓度积分面积。

[0010] 根据本发明的另一实施例,一种沟槽式金属氧化物半导体场效应管器件的制造方法,包括在一基板上的具有第一导电型的外延层内形成沟槽式栅极;以注入剂量往所述基板的方向逐渐减少的方式,对所述外延层进行多道注入具有第二导电型的掺杂物的步骤;进行第一驱入(drive-in)步骤,使具有所述第二导电型的所述掺杂物在所述外延层的上半部扩散,形成具有所述第二导电型的本体区;在所述外延层的表面注入具有所述第一导电型的掺杂物;进行第二驱入步骤,使具有所述第一导电型的所述掺杂物扩散形成源极区;以及在形成所述源极区之后,在本体区与源极区的界面全面地注入具有第二导电型的掺杂物,以形成一抗击穿掺杂区,其中所述抗击穿掺杂区的掺杂浓度高于所述本体区的掺杂浓度。

[0011] 在根据本发明的另一实施例的制造方法中,上述进行多道注入具有第二导电型的掺杂物的步骤包括两道或三道注入步骤。

[0012] 在根据本发明的另一实施例的制造方法中,上述注入具有第一导电型的掺杂物的能量例如在20KeV~45KeV之间。

[0013] 在根据本发明的另一实施例的制造方法中,上述第二驱入步骤包括快速热处理(RTP)。

[0014] 在根据本发明的另一实施例的制造方法中,形成上述沟槽式栅极的步骤包括:在上述外延层先形成沟槽,在所述沟槽的表面形成栅氧化层,再在上述沟槽内沉积导体作为栅极。

[0015] 在根据本发明的各个实施例中,上述第一导电型为N型,上述第二导电型为P型。

[0016] 在根据本发明的各个实施例中,上述第一导电型为P型,上述第二导电型为N型。

[0017] 基于上述,本发明通过本体与源极之间形成的抗击穿掺杂区,使该处具有陡峭的浓度分布并因而降低本体电阻率,以抑制寄生双极性晶体管开启,改善沟槽式金属氧化物半导体场效应管器件的UIS能力。

附图说明

[0018] 包含附图以便进一步理解本发明,且附图并入本说明书中并构成本说明书的一部分。附图说明本发明的实施例,并与描述一起用于解释本发明的原理。

[0019] 图1是已知的一种沟槽式金属氧化物半导体场效应管器件的示意图;

[0020] 图2是沿着图1的沟槽式栅极结构的侧壁的掺杂浓度曲线图;

[0021] 图3是依照本发明的第一实施例的一种沟槽式金属氧化物半导体场效应管器件的示意图;

- [0022] 图4是沿着图3的沟槽式栅极结构的侧壁的一种掺杂浓度曲线图；
- [0023] 图5是沿着图3的沟槽式栅极结构的侧壁的另一掺杂浓度曲线图；
- [0024] 图6是依照本发明的第二实施例的一种沟槽式金属氧化物半导体场效应管器件的制造流程步骤图。
- [0025] 附图标号说明
- [0026] 100、300:基板；
- [0027] 102、302:外延层；
- [0028] 104、304:源极区；
- [0029] 106、306:本体区；
- [0030] 108:沟槽式栅极；
- [0031] 108a:侧壁；
- [0032] 110、316:内层介电层；
- [0033] 112、310:栅氧化层；
- [0034] 302a:表面；
- [0035] 308:栅极；
- [0036] 312:抗击穿掺杂区；
- [0037] 314:沟槽；
- [0038] 400a:第一pn结；
- [0039] 400b:第二pn结；
- [0040] 404a、500a:第一区域；
- [0041] 404b、500b:第二区域；
- [0042] 500c:第三区域；
- [0043] S600、S602、S604、S606、S608、S610:步骤。

具体实施方式

[0044] 现将详细地参考本发明的示范性实施例,示范性实施例的实例说明于附图中。以下揭示内容提供许多不同的实施方式或范例,用于实施本发明的不同特征。当然这些实施例仅为范例,并非用于限制本发明的范围与应用。再者,为了清楚起见,各个构件、膜层或区域的相对厚度及位置可能缩小或放大。只要有可能,相同元件符号在附图和描述中用来表示相同或相似部分。

[0045] 图3是依照本发明的第一实施例的一种沟槽式金属氧化物半导体场效应管器件的示意图。

[0046] 请参照图3,第一实施例的沟槽式金属氧化物半导体场效应管器件包括基板300、具有第一导电型的外延层302、具有第一导电型的源极区304、具有第二导电型的本体区306、栅极308、栅氧化层310与具有第二导电型的抗击穿掺杂区312。在本实施例中,第一导电型为N型,第二导电型为P型。但是本发明并不限于此,于另一实施例中,第一导电型可为P型,第二导电型可为N型。外延层302是形成于基板300上,且外延层302具有沟槽314。虽然图3只显示一个沟槽314,但是应知用于功率装置的沟槽式金属氧化物半导体场效应管器件实际上具有多个沟槽314。

[0047] 请继续参照图3,栅极308位于沟槽314内,且栅氧化层310位于栅极308与沟槽314之间。源极区304是位于沟槽314两侧的外延层302的表面302a,本体区306则是位于源极区304下方的部分外延层302内。一般来说,外延层302若是N型外延,则源极区304是N+区。抗击穿掺杂区312则是位于本体区306与源极区304的界面,其中抗击穿掺杂区312的掺杂浓度需高于本体区306的掺杂浓度。也就是说,相对于本体区306若是P型井区,则抗击穿掺杂区312是P+区。在一实施例中,抗击穿掺杂区312的掺杂浓度例如介于 $5E+16$ 原子/cm³~ $5E+17$ 原子/cm³。此外,可形成一内层介电层316覆盖外延层302与栅极308。

[0048] 图4是沿着图3的沟槽式栅极结构的侧壁的一种掺杂浓度曲线图。

[0049] 在图4中,外延层具有接近源极区304的一个第一pn结(pn junction)400a以及接近基板300的一个第二pn结400b,且以第一pn结400a与第二pn结400b之间划分为2个等分,接近第一pn结400a的设为第一区域404a、接近第二pn结400b的设为第二区域404b。然而本发明并不限于此,第一pn结400a与第二pn结400b之间可划分为N等份,N除了2以外也可以是大于1的其他整数。在图4中,所述第一区域404a内的掺杂浓度均大于第二区域404b内的掺杂浓度,且第一区域404a具有一第一掺杂浓度积分面积、第二区域404b具有一第二掺杂浓度积分面积,所述第一掺杂浓度积分面积大于所述第二掺杂浓度积分面积。而且位于本体区306与源极区304的界面的抗击穿掺杂区312具有陡峭的浓度分布,使得此处的本体电阻率变低,进而改善沟槽式金属氧化物半导体场效应管器件的UIS能力。也就是说,本发明中的上述区域内的掺杂浓度愈接近第一pn结400a愈大,愈接近第一pn结400a的区域的掺杂浓度积分面积也愈大。关于这样特别的掺杂浓度分布的制作方式,将于下文描述。

[0050] 图5是图3的器件的沟槽侧壁的另一掺杂浓度曲线图,其中使用与图4相同的器件符号来表示相同或近似的区域,且相同或近似的区域内容也可参照上述,不再赘述。

[0051] 在图5中与图4不同的地方在于,第一pn结400a与第二pn结400b之间划分为3等分,即包含接近第一pn结400a的第一区域500a、接近第二pn结400b的第三区域500c与介于第一区域500a与第三区域500c之间的第二区域500b。第一区域500a内的掺杂浓度均大于第二区域500b内的掺杂浓度、第二区域500b内的掺杂浓度均大于第三区域500c内的掺杂浓度,且第一区域500a的掺杂浓度积分面积大于第二区域500b的掺杂浓度积分面积,第二区域500b的掺杂浓度积分面积大于第三区域500c的掺杂浓度积分面积。所述掺杂浓度分布的制作方式,也会于下文描述。

[0052] 图6是依照本发明的第二实施例的一种沟槽式金属氧化物半导体场效应管器件的制造流程步骤图。而且,根据第二实施例的步骤,可制作出如图4或图5的掺杂浓度分布。

[0053] 请参照图6,先进行步骤S600,在一基板上的具有第一导电型的外延层内形成沟槽式栅极。在本实施例中,上述第一导电型为N型,第二导电型为P型;反之亦然。形成沟槽式栅极的步骤可列举但不限于:在N型外延层先形成沟槽,在沟槽的表面形成栅氧化层,再在沟槽内沉积导体作为栅极,其中所述导体例如多晶硅。

[0054] 接着,在步骤S602中,以注入剂量往基板的方向逐渐减少的方式,对外延层进行多道注入具有第二导电型的掺杂物的步骤;在本实施例中,上述注入步骤可为两道或三道注入P型的掺杂物的步骤。

[0055] 然后,在步骤S604中,进行第一驱入(drive-in)步骤,使上述P型掺杂物在N型外延层的上半部扩散,形成P型本体区。而且,为避免源极区底部趋近平缓的N型浓度与本体区平

缓的P型浓度,在第一pn结处相互抵消彼此的浓度,导致本体区的电阻率增加,本发明的工艺通过降低热预算(thermal budget),使本体区的掺杂浓度分布接近步骤S602的注入步骤后的浓度分布。举例来说,若是已知的驱入步骤是高温长时间的工艺(如高于1000℃一小时),则步骤S604则是采取高温短时间(如高于1000℃30分钟以下)或者采取同时降低温度与缩短时间(如1000℃以下且短于一小时)的驱入。也就是说,当步骤S602的注入步骤是两道,则所形成的本体区的杂浓度分布如图4所示;另一方面,若是步骤S602的注入步骤是三道,则所形成的本体区的掺杂浓度分布会如图5所示。

[0056] 随后,在步骤S606中,在外延层的表面注入具有第一导电型(如N型)的掺杂物。而且,为了后续所形成的源极区具有较陡峭的掺杂浓度分布,上述注入步骤的能量要比已知形成源极区所进行的注入要低,例如在20KeV~45KeV之间。然而,本发明并不限于此。依据沟槽式金属氧化物半导体场效应管器件的设计准则(design rule),上述注入步骤的能量可进行变更。

[0057] 之后,在步骤S608中,进行第二驱入步骤,使具有第一导电型(如N型)的掺杂物扩散形成源极区。同样地,为了使源极区具有较陡峭的掺杂浓度分布,本发明的工艺需进一步降低热预算,因此第二驱入步骤的时间要比已知的驱入步骤短,例如在5分钟以下。举例来说,第二驱入步骤可采用快速热处理(RTP)。

[0058] 然后,在步骤S608之后再进行步骤S610,在不需要任何光阻遮罩的情况下,在本体区与源极区的界面全面地注入具有第二导电型(如P型)的掺杂物,以形成抗击穿掺杂区,其中所述抗击穿掺杂区的掺杂浓度高于本体区的掺杂浓度,且后续将不再进行高温的驱入步骤,使得本体区与源极区的界面形成陡峭的浓度分布,如图4与图5中第一pn结400a左侧(往源极区304)的直线。在本实施例中,抗击穿掺杂区的掺杂浓度例如介于 $5E+16$ 原子/cm³~ $5E+17$ 原子/cm³。然而,本发明并不限于此。根据本体区的掺杂浓度大小,抗击穿掺杂区的掺杂浓度也可作变更。后续的工艺可按照既有技术进行,故不赘述。

[0059] 综上所述,本发明通过工艺的控制在本体与源极之间形成特别的掺杂浓度分布,而降低本体电阻率,并藉此改善沟槽式金属氧化物半导体场效应管器件的UIS能力。

[0060] 最后应说明的是:以上各实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述各实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分或者全部技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

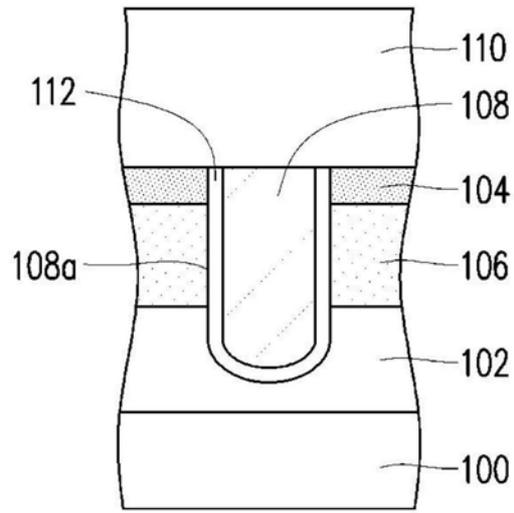


图1

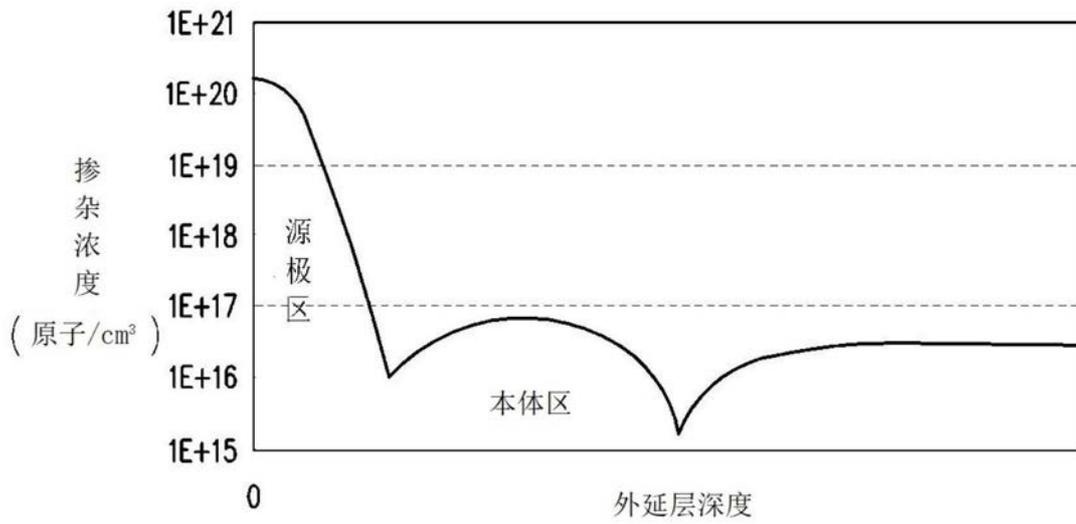


图2

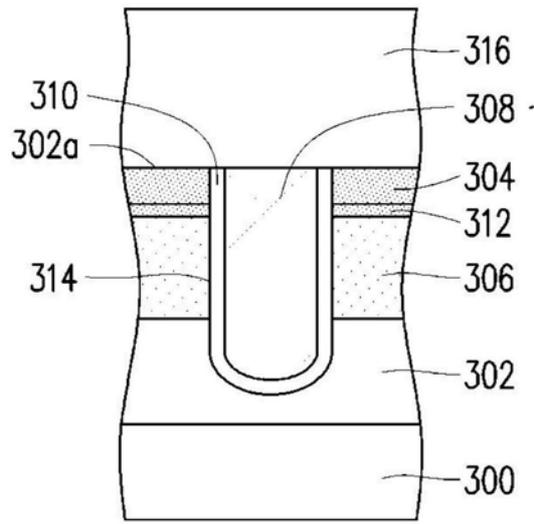


图3

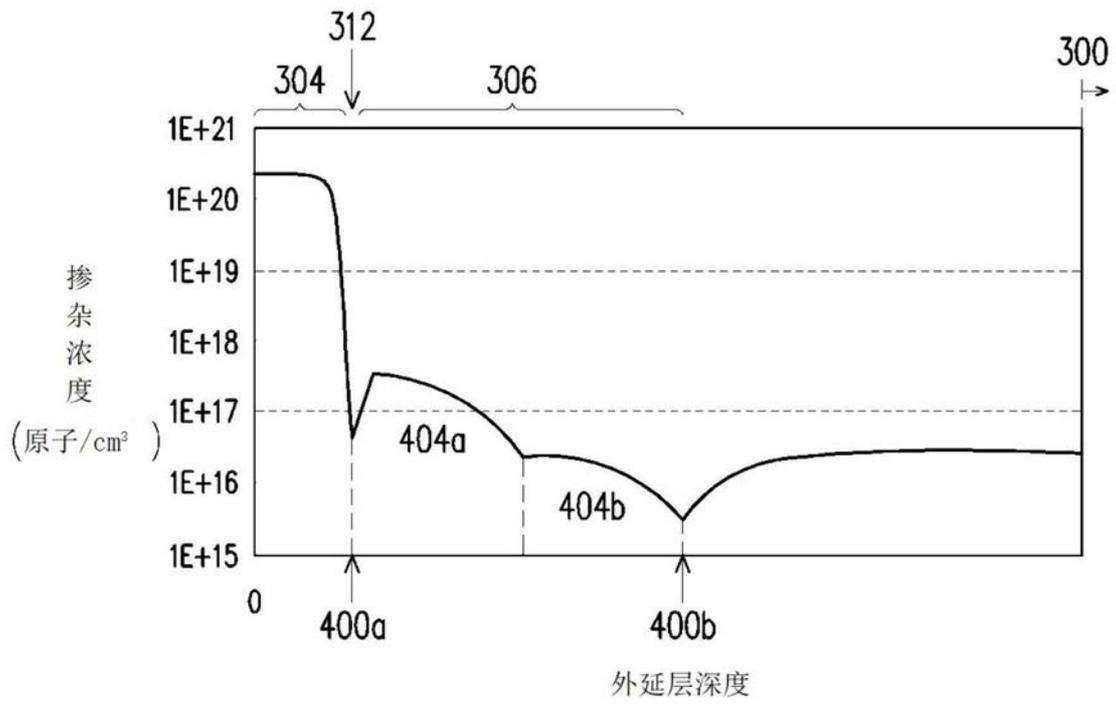


图4

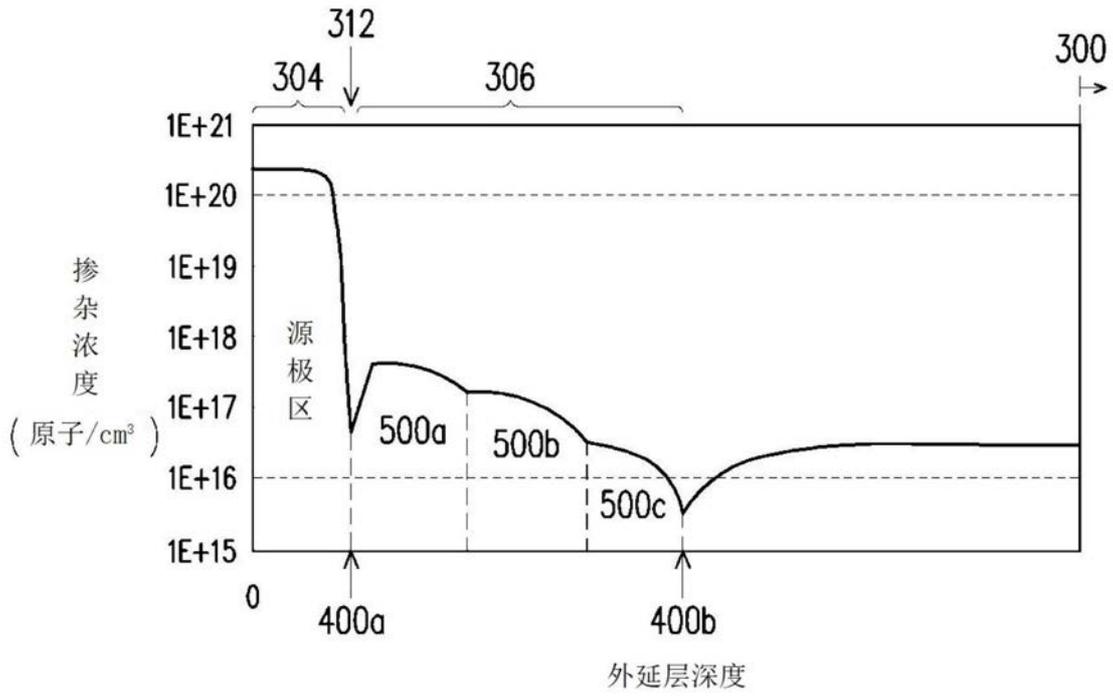


图5

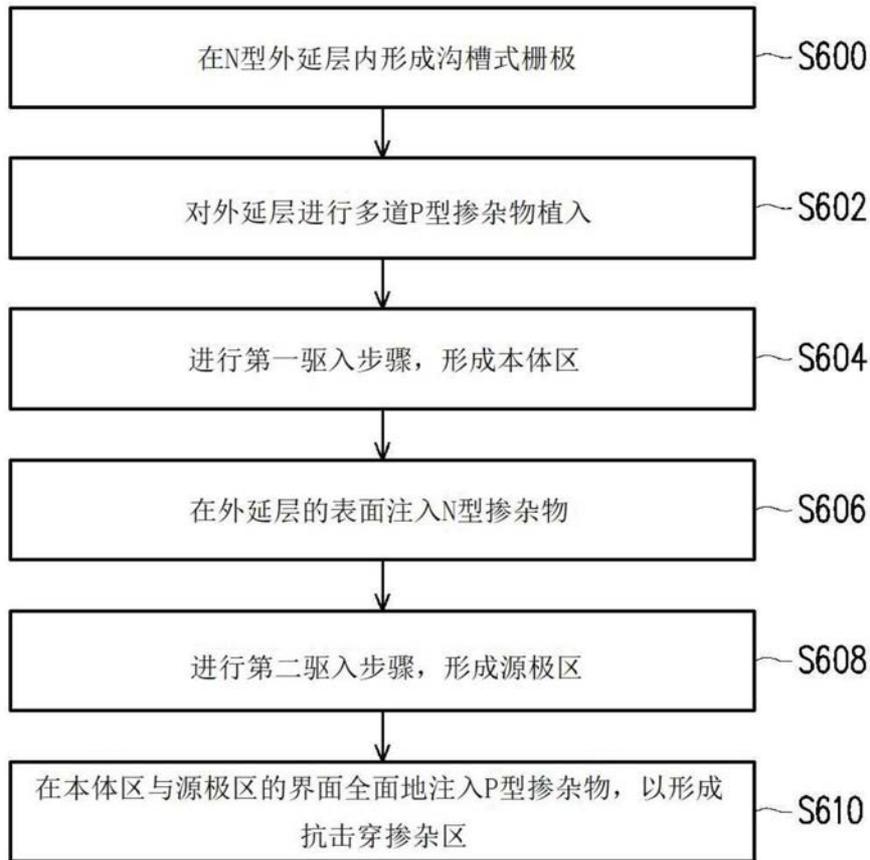


图6