

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-205518
(P2008-205518A)

(43) 公開日 平成20年9月4日(2008.9.4)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/56 (2006.01)	HO 1 L 21/56 R	4 M 1 0 9
HO 1 L 23/28 (2006.01)	HO 1 L 23/28 A	5 F 0 6 1

審査請求 有 請求項の数 3 O L (全 17 頁)

(21) 出願番号	特願2008-144604 (P2008-144604)	(71) 出願人	000005049 シャープ株式会社
(22) 出願日	平成20年6月2日 (2008.6.2)		大阪府大阪市阿倍野区長池町22番22号
(62) 分割の表示	特願2005-171730 (P2005-171730) の分割	(74) 代理人	110000338 特許業務法人原謙三国際特許事務所
原出願日	平成17年6月10日 (2005.6.10)	(72) 発明者	矢野 祐司 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	石原 誠治 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		Fターム(参考)	4M109 AA01 BA03 CA21 DA10 DB15 EA01 5F061 AA01 BA03 CA21 DA01 DB01

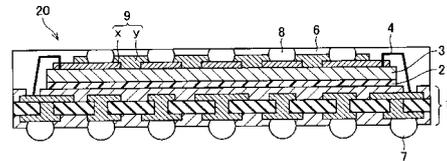
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】半導体装置同士を積層するにあたり、上段に搭載する半導体装置の接続端子高さが低くても上段との接合信頼性が高く、かつ容易に製造可能な下段の半導体装置および積層型半導体装置を提供する。

【解決手段】半導体装置20は、ベース基板1と、このベース基板1上に接着層2を介して搭載された半導体チップ3と、半導体チップ3の少なくとも一部を覆う樹脂層6と、ベース基板1に配線層9を介して電気的に接続された外部接続端子8とを備えている。外部接続端子8は、樹脂層6の表面と同一面において樹脂層6から露出している。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

ベース基板と、上記ベース基板と電氣的に接続された半導体チップと、上記半導体チップの少なくとも一部を覆う樹脂層と、上記ベース基板と電氣的に接続された第 1 の外部接続端子とを備えた半導体装置の製造方法であって、

第 1 の外部接続端子に金型を押し付けて金型と第 1 の外部接続端子周囲との間に間隙を形成して、この間隙に樹脂を封入する封入工程を有することを特徴とする半導体装置の製造方法。

【請求項 2】

上記封入工程は、

金型を押し付けて上記第 1 の外部接続端子の表面を平坦にする工程と、

上記平坦にした第 1 の外部接続端子が樹脂層の表面と同一面において樹脂層から露出するように樹脂を封入する工程とを有することを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

上記金型に上記第 1 の外部接続端子の融点以下の熱を加える加熱工程をさらに有することを特徴とする請求項 2 に記載の半導体装置の製造方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、半導体チップを搭載した半導体装置、複数の半導体装置を積層してなる積層型半導体装置、および半導体装置の製造方法に関するものである。

【背景技術】**【0002】**

近年、電子機器の小型化・軽量化かつ高機能化が進むに伴い、半導体装置の高密度実装化が要求されている。この要求に応えるべく、半導体装置同士を積層し高密度化を図る方法が提案されている（例えば、特許文献 1、2 を参照）。

【特許文献 1】特開平 10 - 135267 号（1998 年 5 月 22 日公開）

【特許文献 2】特開 2004 - 172157 号（2004 年 6 月 17 日公開）

【発明の開示】**【発明が解決しようとする課題】****【0003】**

従来構成では、半導体装置同士を積層するにあたり、上段の半導体装置の接続端子高さとは下段の半導体装置の樹脂封止高さとの関係が重要になる。

【0004】

この点につき、図 15 ~ 図 17 を参照しながら説明する。図 15 は、従来の半導体装置が 2 つ積層された状態を示す断面図である。

【0005】

図 15 では、半導体装置 100 上に半導体装置 200 が積層されている。このうち、半導体装置 100 は、ベース基板 101 と、このベース基板 101 上に搭載された半導体チップ 103 と、ベース基板 101 の下面に設けられた外部接続端子 107 と、ベース基板 101 の上面に設けられた外部接続端子 108 とを備えている。半導体チップ 103 とベース基板 101 とは、ワイヤ 104 により電氣的に接続されている。また、半導体チップ 103 とワイヤ 104 とは、樹脂層 106 によって覆われている。一方、ベース基板 101 上の、外部接続端子 108 が設けられている領域は、樹脂層 106 によって覆われておらず、露出している。

【0006】

半導体装置 200 は、半導体チップ 103 とワイヤ 104 とが形成されている領域だけでなく、ベース基板 101 上の全ての領域が樹脂層 106 によって覆われている点を除いて、半導体装置 100 と同様に構成されている。

10

20

30

40

50

【0007】

例えば、図15に示す2つの半導体装置100・200を積層する場合、半導体装置200の外部接続端子107の高さsが半導体装置100の樹脂層106の高さtよりも低いと、半導体装置200の外部接続端子107と、半導体装置100の外部接続端子108との間に隙間uが生じ、半導体装置100と半導体装置200とが接続されなくなる。したがって、半導体装置100と半導体装置200とを接続するためには、「半導体装置200の外部接続端子107の高さs > 半導体装置100の樹脂層106の高さt」の関係が必要になる。

【0008】

よって、半導体装置200の外部接続端子107の高さsを低くするならば、半導体装置100の樹脂層106の高さtも低くする必要がある。しかし、半導体装置100の樹脂層106の高さtを低くするためには、半導体チップ103の薄型化、ワイヤ104の低ループ化など、半導体装置100の薄型化の技術が要求され、半導体装置100の製造における技術的な難易度が増すという問題がある。同様の問題は、図16に示すような半導体装置を積層する場合にも生ずる。

10

【0009】

図16は、従来の半導体装置が2つ積層された状態を示す断面図である。図16では、半導体装置300上に半導体装置400が積層されている。半導体装置300では、外部接続端子108が半導体チップ103上に形成されており、外部接続端子108が形成されている領域は、樹脂層106によって覆われておらず、露出している。それ以外の構成については、上述した半導体装置100と同様である。また、半導体装置400は、上述した半導体装置200と同様の構成を有している。

20

【0010】

図17は、従来の半導体装置の製造プロセスにおける樹脂封止工程を示す断面図である。上述した半導体装置300を製造する際には、樹脂封止工程において以下のような問題が生じる。すなわち、半導体チップ103の外部接続端子108が形成されている領域は樹脂106によって被覆せず、それ以外の領域のみを被覆しようとする、例えばトランスファーマールドにより樹脂封止する場合、図17に示すように、半導体チップ103上に形成された、導電層xと絶縁層yとから構成される配線層108を金型50が直接押さえることになる。通常配線層108の厚みは50um程度と薄く、また変形しにくい材質のため、金型50によって加えられる応力は、配線層108では吸収しきれない。このため、半導体チップ103に強いストレスが印加され、半導体チップ103にダメージを与える恐れがある。

30

【0011】

本発明は、上記の問題点を鑑みてなされたものであり、その目的の1つは、半導体装置同士を積層するにあたり、上段に搭載する半導体装置の接続端子高さが低くても上段との接合信頼性が高く、かつ容易に製造可能な下段の半導体装置および積層型半導体装置を提供し、半導体装置の高密度実装化に貢献することにある。

【0012】

また、本発明の他の目的は、外部接続端子が樹脂層から露出した構造を持つ半導体装置において、半導体チップ等へのダメージを、簡単なプロセスによって低減することにある。

40

【課題を解決するための手段】

【0013】

本発明の半導体装置は、上記課題を解決するために、ベース基板と、上記ベース基板と電氣的に接続された半導体チップと、上記半導体チップの少なくとも一部を覆う樹脂層と、上記ベース基板と電氣的に接続された第1の外部接続端子とを備え、上記第1の外部接続端子は、上記樹脂層の表面と同一面において上記樹脂層から露出していることを特徴とする。

【0014】

50

上記の構成によれば、第1の外部接続端子が樹脂層の表面と同一面において樹脂層から露出しているため、本発明の半導体装置の上に半導体装置を積層するにあたって、上段の半導体装置の外部接続端子の高さが低くても、第1の外部接続端子と上段の半導体装置の外部接続端子との接続を確保できる。つまり、上段半導体装置の外部接続端子が狭ピッチで配列される場合、外部接続端子の高さが低くなるが、この場合でも、樹脂層に阻まれて第1の外部接続端子に届かなくなるという問題は生じない。このため、接続確保のために樹脂層の高さを低くする必要がないので、本発明の半導体装置は、上段との接合信頼性が高く、かつ、半導体チップの薄型化、ワイヤの低ループ化など半導体装置の薄型化の技術を要することなく簡単に製造できる。

【0015】

また、上段の半導体装置との接続のために半導体チップ表面に形成された配線層を露出させる代わりに、上記のような第1の外部接続端子を用いれば、例えばトランスフォーマーにより、半導体装置を樹脂封止する場合であっても、半導体チップへのダメージを低減できる。

【0016】

本発明の半導体装置では、上記第1の外部接続端子が、配線層を介して上記ベース基板と電気的に接続されていてもよい。

【0017】

このように、第1の外部接続端子を、配線層を介してベース基板と電気的に接続することにより、本発明の半導体装置と上段の半導体装置との電気的接続を容易に確保できる。

【0018】

また、本発明の半導体装置では、上記配線層が、上記半導体チップの、上記第1の外部接続端子側の面に形成されていてもよい。

【0019】

配線層を、半導体チップの、第1の外部接続端子側の面に直接形成することにより、後述する支持体、接着層を介する構造に比べ半導体装置の薄型化が図れる。

【0020】

また、本発明の半導体装置では、上記配線層が支持体上に形成され、上記半導体チップ上に搭載されていてもよい。

【0021】

配線層を支持体上に形成し、接着層を介して上記半導体チップ上に搭載することにより、半導体チップにかかる応力が支持体および接着層により軽減されるので、半導体チップへのダメージをさらに低減できる。

【0022】

また、本発明の半導体装置では、上記配線層が設けられている領域の面積は、上記半導体チップの面積よりも大きくてもよい。換言すれば、上記配線層が上記半導体チップよりも大きなサイズであってもよい。

【0023】

このように配線層を半導体チップよりも広い領域に亘って形成することにより、上段半導体装置の外部接続端子配列エリアが下段半導体チップよりも大きくても上下段の半導体装置が積層可能となる。

【0024】

また、本発明の半導体装置では、上記第1の外部接続端子がベース基板上に形成されていてもよい。

【0025】

第1の外部接続端子を、半導体チップの上方ではなくベース基板上に形成することにより、樹脂封止の際に金型によって第1の外部接続端子に対して加えられる応力が半導体チップにかかることを防止できるので、半導体チップへのダメージをさらに低減できる。また、半導体装置の高さを低くできるというメリットがある。

【0026】

10

20

30

40

50

また、本発明の半導体装置では、上記半導体チップが、上記ベース基板の開口部に設けられていてもよい。

【0027】

このように、半導体チップをベース基板の開口部に設けることにより、半導体チップをベース基板上に設ける場合と比較して、半導体チップをより高密度に実装できる。

【0028】

また、本発明の半導体装置では、上記半導体チップが、上記ベース基板の凹部に設けられていてもよい。

【0029】

このように、半導体チップをベース基板の凹部に設けることにより、半導体チップをベース基板上に設ける場合と比較して、半導体チップをより高密度に実装できる。

【0030】

また、本発明の半導体装置では、上記第1の外部接続端子が設けられている領域における樹脂層の表面が、それ以外の領域における樹脂層の表面に対してベース基板側に窪んでいてもよい。換言すれば、上記第1の外部接続端子を配列した領域の樹脂面が、その他の領域の樹脂面よりも低くなっているもよい。

【0031】

このように、第1の外部接続端子が設けられている領域における樹脂層の表面を窪ませることにより、本発明の半導体装置の上に半導体装置を積層する際に、上段の半導体装置の外部接続端子の一部をこの窪みに収容でき、さらなる高密度化が可能となる。

【0032】

また、本発明の半導体装置では、上記第1の外部接続端子が半田からなっているもよい。

【0033】

変形しやすい材料である半田から第1の外部接続端子を形成することにより、第1の外部接続端子を容易に変形でき、樹脂層の表面と同一面において樹脂層から露出させることがより容易となる。

【0034】

また、本発明の半導体装置では、上記半田の融点温度が200以上であることが好ましい。

【0035】

樹脂封止の際の金型温度は、一般的には150~200の間であるから、上記半田の融点温度が200以上であれば、金型温度が半田の融点を超えて半田が融解し、流れてしまう危険性を低減できる。

【0036】

また、本発明の半導体装置では、上記第1の外部接続端子が銅からなっているもよい。

【0037】

変形しやすい材料である銅から第1の外部接続端子を形成することにより、第1の外部接続端子を容易に変形でき、樹脂層の表面と同一面において樹脂層から露出させることがより容易となる。

【0038】

また、本発明の半導体装置は、上記半導体チップを複数個備え、各半導体チップがベース基板と電氣的に接続されていてもよい。

【0039】

半導体チップを樹脂層内に複数個搭載することにより、より一層の高密度化を図ることが可能になる。

【0040】

また、本発明の積層型半導体装置は、上記課題を解決するために、上記のいずれかの半導体装置に、第2の外部接続端子をさらに備えた上記のいずれかの半導体装置が積層され、これら半導体装置が、第1の外部接続端子と第2の外部接続端子との接合により互いに

10

20

30

40

50

電氣的に接続されていることを特徴とする。

【0041】

上記の構成によれば、半導体装置同士を、第1の外部接続端子と第2の外部接続端子との接合により互いに電氣的に接続することによって、さらなる高密度化を実現できる。

【0042】

また、本発明の積層型半導体装置は、上記課題を解決するために、上記のいずれかの半導体装置に、第2の外部接続端子を備えた他の半導体装置が積層され、これら半導体装置が、第1の外部接続端子と第2の外部接続端子との接合により互いに電氣的に接続されていることを特徴とする。

【0043】

上記の構成によれば、半導体装置同士を、第1の外部接続端子と第2の外部接続端子との接合により互いに電氣的に接続することによって、さらなる高密度化を実現できる。

【0044】

また、本発明の半導体装置の製造方法は、上記課題を解決するために、ベース基板と、上記ベース基板と電氣的に接続された半導体チップと、上記半導体チップの少なくとも一部を覆う樹脂層と、上記ベース基板と電氣的に接続された第1の外部接続端子とを備えた半導体装置の製造方法であって、第1の外部接続端子が樹脂層の表面と同一面において上記樹脂層から露出するように樹脂を封入する封入工程を有することを特徴とする。

【0045】

上記の構成によれば、第1の外部接続端子が、樹脂層の表面と同一面において樹脂層から露出した半導体装置を製造できる。このため、この半導体装置の上に半導体装置を積層するにあたって、上段の半導体装置の外部接続端子の高さが低くても、外部接続端子同士の接続を確保できる。つまり、上段半導体装置の外部接続端子が狭ピッチで配列される場合、外部接続端子の高さが低くなるが、この場合でも、この製造方法により得られた半導体装置の外部接続端子に届かなくなるという問題は生じない。したがって、本発明の半導体装置の製造方法では、上段の半導体装置との接続確保のために樹脂層の高さを低くする必要がないので、上段との接合信頼性の高い半導体装置を、半導体チップの薄型化、ワイヤの低ループ化など半導体装置の薄型化の技術を要することなく簡単に製造できる。

【0046】

また、上段の半導体装置との接続のために半導体チップ表面に形成された配線層を露出させる代わりに、上記のように、外部接続端子を形成し、変形させてから樹脂封止を行えば、半導体チップへのダメージを低減できる。

【0047】

また、本発明の半導体装置の製造方法は、上記課題を解決するために、上記封入工程は、金型を押し付けて上記第1の外部接続端子の表面を平坦にする工程と、上記平坦にした第1の外部接続端子が樹脂層の表面と同一面において樹脂層から露出するように樹脂を封入する工程とを有することを特徴とする。

【0048】

上記の構成によれば、金型を押し付けて外部接続端子を変形させてから樹脂を封入する、という簡単な工程によって、外部接続端子を樹脂層の表面と同一面において樹脂層から露出させることができるため、半導体装置を容易に製造できる。

【0049】

また、本発明の半導体装置の製造方法では、上記金型に上記外部接続端子の融点以下の熱を加える工程をさらに有していてもよい。

【0050】

金型に加える熱を外部接続端子の融点以下とすることにより、金型温度が半田の融点を超えて半田が融解し、流れてしまう危険性を低減できる。

【発明の効果】

【0051】

本発明の半導体装置は、以上のように、第1の外部接続端子が樹脂層の表面と同一面に

10

20

30

40

50

において樹脂層から露出しているため、本発明の半導体装置の上に半導体装置を積層するにあたって、上段の半導体装置の外部接続端子の高さが低くても、第1の外部接続端子と上段の半導体装置の外部接続端子との接続を確保できる。このため、接続確保のために樹脂層の高さを低くする必要がないので、本発明の半導体装置は、上段との接合信頼性が高く、かつ、半導体チップの薄型化、ワイヤの低ループ化など半導体装置の薄型化の技術を要することなく簡単に製造できるという効果を奏する。

【0052】

また、上段の半導体装置との接続のために半導体チップ表面に形成された配線層を露出させる代わりに、上記のような第1の外部接続端子を用いれば、例えばトランスファーマールドにより樹脂封止する場合であっても、半導体チップへのダメージを低減できるという効果を奏する。

10

【発明を実施するための最良の形態】

【0053】

本発明の一実施の形態について図1ないし図14に基づいて説明すると、以下の通りである。なお、以下の説明では、図面における上下を基準として「上面」「下面」「上方」「下方」という表現を用いるが、これは説明の便宜のためであり、いずれの面を上（あるいは下に）するかという点につき限定する趣旨ではない。

【0054】

図1は、本実施の形態の半導体装置の構成を示す断面図である。また、図2は、この半導体装置を上から見た状態を示す平面図である。

20

【0055】

図1に示すように、本実施の形態の半導体装置20は、ベース基板1と、このベース基板1上に接着層2を介して搭載された半導体チップ3と、ベース基板1の下面に設けられた外部接続端子（第2の外部接続端子）7とを備えている。ベース基板1と半導体チップ3とは、ワイヤ4により電氣的に接続されている。

【0056】

半導体チップ3の上面には配線層9が形成されており、配線層9の上には、導電性突起物である外部接続端子（第1の外部接続端子）8が形成されている。この外部接続端子8は、図2に示すように、エリアレイ状に配列されている。配線層9とベース基板1とは、ワイヤ4により接続されている。

30

【0057】

また、半導体装置20は、樹脂層6により封止されている。具体的には、樹脂層6は、ベース基板1の上面と、接着層2と、半導体チップ3と、ワイヤ4と、配線層9とを覆っている。樹脂層6の材料としては、例えば、エポキシ樹脂、シリコン樹脂等が好適に用いられるが、特に限定されない。

【0058】

本実施の形態の半導体装置20の特徴は、外部接続端子8が、樹脂層6の表面と同一面において樹脂層6から露出している点にある。これは、換言すれば、外部接続端子8の表面と樹脂層6の表面とが同一面を形成しているということである。また、外部接続端子8の表面と樹脂層6の表面とが同じ高さにあるということもできる。

40

【0059】

ここで、「同一面」とは、厳密に同一でなければならないわけではなく、以下に説明する効果を得るためには、略同一面であればよい。

【0060】

外部接続端子8の表面を、上記のように樹脂層6から露出させることによって、半導体装置20の表面に外部接続端子8が形成される。このため、半導体装置20の上に半導体装置を積層した場合に、上段の半導体装置の外部接続端子の高さが低くても、半導体装置20の外部接続端子8と上段の半導体装置の外部接続端子との接続を確保できる。つまり、より高密度に集積するために上段の半導体装置の外部接続端子の高さを低くしても、樹脂層6に阻まれて外部接続端子8に届かなくなるという問題は生じない。このため、接続

50

確保のために樹脂層 6 の高さを低くする必要がないので、本実施の形態の半導体装置 20 は、上段との接合信頼性が高く、かつ、半導体チップ 3 の薄型化、ワイヤ 4 の低ループ化など半導体装置 20 の薄型化の技術を要することなく簡単に製造できる。

【0061】

また、本実施の形態の半導体装置 20 によれば、半導体チップ 3 の表面に形成された配線層 9 は、樹脂層 6 から露出していない（樹脂層 6 によって覆われている）。このため、樹脂封止の際に、半導体チップ 3 の表面に形成された配線層 9 を金型によって塞ぐ必要がない。したがって、樹脂封止の際の半導体チップ 3 へのダメージを低減できる。

【0062】

また、本実施の形態の半導体装置 20 では、外部接続端子 8 が、配線層 9 を介してベース基板 1 と電氣的に接続されているため、半導体装置 20 と上段の半導体装置との電氣的接続を容易に確保できる。

10

【0063】

また、本実施の形態の半導体装置 20 では、配線層 9 が半導体チップ 3 の上面に形成されているため、半導体装置 20 の薄型化が図れる。

【0064】

次に、本実施の形態の半導体装置 20 の製造方法について説明する。図 3 (a) ~ 図 3 (c) は、本実施の形態の半導体装置 20 の製造プロセスを示す断面図である。

【0065】

まず、図 3 (a) に示すように、ベース基板 1 上に、あらかじめ配線層 9 と外部接続端子 8 とが形成された半導体チップ 3 を、接着層 2 を介して搭載する。なお、あらかじめ配線層 9 が形成された半導体チップ 3 をベース基板 1 上に搭載した後に、外部接続端子 8 を搭載してもよい。その後、ワイヤ 4 により半導体チップ 3 とベース基板 1 とを電氣的に接続し、同じくワイヤ 4 により、配線層 9 とベース基板 1 とも電氣的に接続する。

20

【0066】

次に、外部接続端子 8 が樹脂層 6 の表面と同一面において樹脂層 6 から露出するように樹脂を封入する（封入工程）。ここでは、図 3 (b) に示すように、金型 50 を押し付けて外部接続端子 8 を変形させる。すなわち、外部接続端子 8 と接触する面が平坦な金型 50 を押し付けることにより、外部接続端子 8 の上面を平坦にする。この工程を容易に行うために、外部接続端子 8 は、変形しやすい材料からなることが好ましい。変形しやすい材料としては、例えば半田や銅が挙げられる。

30

【0067】

外部接続端子 8 の材料として半田を用いる場合、金型温度が半田の融点を超えると、樹脂を封入する際に半田が融解して流れてしまう。樹脂封止の際の金型温度は、一般的には 150 ~ 200 の間である。したがって、融点が 200 以上である半田を採用することが好ましい。

【0068】

その後、図 3 (c) に示すように、外部接続端子 8 が樹脂層 6 の表面と同一面において樹脂層 6 から露出するように、樹脂を封入する。

【0069】

最後に、ベース基板 1 の下面に外部接続端子 7 を形成する。なお、外部接続端子 7 の形成は、樹脂封止後に限られるわけではなく、樹脂封止前に予め形成しておくことも可能である。

40

【0070】

このように、本実施形態の半導体装置 20 の製造方法は、封入工程を含んでおり、この封入工程を、金型 50 を用いて行っている。上記の製造方法によれば、半導体装置 20 の外部接続端子 8 を、樹脂層 6 の表面と同一面において樹脂層から露出させることが容易にできるため、半導体装置 20 を容易に製造できる。なお、上記の説明では、金型 50 を用いているが、上記の製造方法は、外部接続端子 8 が樹脂層 6 から露出していれば（すなわち、半導体装置 20 の表面に外部接続端子 8 が形成されていれば）、金型 50 を用いるこ

50

とに限定されるものではない。

【0071】

以下に、本実施の形態の半導体装置20の変形例を示す。なお、上述した部材と同じ機能を有する部材については、同じ符号を付し、その説明を省略する。

【0072】

(変形例1)

図4は、変形例1の半導体装置20aの構成を示す断面図である。図4に示すように、半導体装置20aでは、半導体チップ3とベース基板1とが、ワイヤ4による代わりに、パンプ10によるフリップチップボンドにより接続されている。

【0073】

以上の点を除いて、半導体装置20aは、上述した半導体装置20と同様の構成を有している。

【0074】

このように、本変形例の半導体装置20aでは、フリップチップボンドを用いることにより、半導体チップ3が、より高密度にベース基板1に実装されている。

【0075】

この半導体装置20aは、半導体チップ3とベース基板1とをフリップチップボンドにより接続する以外は、上述した半導体装置20の製造方法と同じ方法により製造できる。

【0076】

(変形例2)

図5は、変形例2の半導体装置20bの構成を示す断面図である。上述した半導体装置20・20aでは、配線層9が半導体チップ3上に直接形成されていたが、半導体装置20bでは、図5に示すように、配線層9が支持体11上に形成され、半導体チップ3上に接着層12を介して搭載されている。配線層9を支持体11上に形成し、接着層12を介して上記半導体チップ3上に搭載することにより、半導体チップ3にかかる応力が支持体11および接着層12により軽減されるので、半導体チップ3へのダメージをさらに低減できる。支持体11および接着層12は絶縁体であり、弾性率の低い材料を採用すれば、より応力吸収し半導体チップ3へのダメージを低減できる。

【0077】

支持体11と、支持体11上の配線層9の形成領域とは、半導体チップ3よりも大きな面積を有していてもよい。換言すれば、配線層9は、半導体チップ3よりも大きなサイズとなってもよい。配線層9を半導体チップ3よりも広い領域に亘って形成すれば、上段半導体装置の外部接続端子配列エリアが下段半導体チップよりも大きくても上下段の半導体装置が積層可能となる。

【0078】

半導体チップ3とベース基板1とは、ワイヤ4によって接続されている。一方、配線層9とベース基板1とは、ワイヤ5によって接続されている。

【0079】

半導体チップ3と接着層12との間にはワイヤ4を設けるために十分な空間がないので、ワイヤ4は接着層12の内部を通るように設けられている。換言すれば、ワイヤ4は接着層12に包み込まれている。ワイヤ4が接着層12に包み込まれているため、樹脂封止時のワイヤ変形を抑制できるというメリットがある。

【0080】

以上の点を除いて、半導体装置20bは、上述した半導体装置20と同様の構成を有している。したがって、外部接続端子8を形成・変形し、樹脂封止する方法としては、上述した半導体装置20の製造方法と同じ方法を用いることができる。

【0081】

(変形例3)

図6は、変形例3の半導体装置20cの構成を示す断面図である。半導体装置20cの構成は、変形例2の半導体装置20bとほぼ同じであるが、図6に示すように、半導体チ

10

20

30

40

50

チップ 3 上に、接着層 1 8 を介してスペーサ層 1 3 が設けられている点異なる。

【0082】

スペーサ層 1 3 を設けることにより、半導体チップ 3 と接着層 1 2 との間に、ワイヤ 4 を設けるために十分な空間を確保できるため、本変形例の半導体装置 2 0 c では、ワイヤ 4 が接着層 1 2 の内部を通らなく、半導体チップ 3 とワイヤ 4 との接続の信頼性が向上する。さらに、支持体 1 1 およびスペーサ層 1 3 に導電性材料を適用可能となり、放熱性が向上する。

【0083】

この半導体装置 2 0 c についても、外部接続端子 8 を形成・変形し、樹脂封止する方法としては、上述した半導体装置 2 0 の製造方法と同じ方法を用いることができる。

10

【0084】

(変形例 4)

図 7 は、変形例 4 の半導体装置 2 0 d の構成を示す断面図である。図 7 に示すように、変形例 2 の半導体装置 2 0 b と異なり、半導体装置 2 0 d では、半導体チップ 3 とベース基板 1 とが、パンプ 1 0 によるフリップチップボンドにより接続されている。それ以外の構成については、変形例 2 の半導体装置 2 0 b と同様である。

【0085】

このように、本変形例の半導体装置 2 0 d では、フリップチップボンドを用いることにより、半導体チップ 3 が、より高密度にベース基板 1 に実装されている。すなわち、変形例 2 のように接着層 1 2 を厚くしたり、変形例 3 のようにスペーサ層 1 3 を設ける必要がないので、半導体装置の薄型化が実現されている。

20

【0086】

この半導体装置 2 0 d についても、半導体チップ 3 とベース基板 1 とをフリップチップボンドにより接続する以外は、上述した半導体装置 2 0 の製造方法と同じ方法により製造できる。

【0087】

(変形例 5)

図 8 は、変形例 5 の半導体装置 2 0 e の構成を示す断面図である。上述した半導体装置 2 0 ~ 2 0 d では、外部接続端子 8 が配線層 9 を介して半導体チップ 3 上に設けられていた。これに対し、半導体装置 2 0 e では、図 8 に示すように、外部接続端子 8 が直接ベース基板 1 上に設けられており電氣的に接続されている。

30

【0088】

以上の点を除いて、半導体装置 2 0 e は、上述した半導体装置 2 0 と同様の構成を有している。

【0089】

このように、本変形例の半導体装置 2 0 d では、外部接続端子 8 が、半導体チップ 3 の上方ではなく、ベース基板 1 上に形成されている。このため、樹脂封止の際に金型によって外部接続端子 8 に加えられる応力は半導体チップ 3 にはかからないので、半導体チップ 3 へのダメージをさらに低減できる。また、半導体装置の高さを低くできるというメリットがある。

40

【0090】

この半導体装置 2 0 d についても、外部接続端子 8 を形成・変形し、樹脂封止する方法としては、上述した半導体装置 2 0 の製造方法と同じ方法を用いることができる。

【0091】

(変形例 6)

図 9 は、変形例 6 の半導体装置 2 0 f の構成を示す断面図である。半導体装置 2 0 f においても、変形例 5 の半導体装置 2 0 e と同様に、外部接続端子 8 が直接ベース基板 1 上に設けられており電氣的に接続されている。

【0092】

半導体装置 2 0 e と異なる点は、図 9 に示すように、(1)半導体チップ 3 がベース基

50

板 1 の開口部 1 6 に設けられている点と、(2) 半導体チップ 3 が 2 つ積層されており、それぞれがワイヤ 4 と配線層 9 とを介してベース基板 1 に電氣的に接続されている点である。

【 0 0 9 3 】

以上の点を除いて、半導体装置 2 0 f は、変形例 5 の半導体装置 2 0 e と同様の構成を有している。

【 0 0 9 4 】

このように、本変形例の半導体装置 2 0 f は、半導体チップ 3 がベース基板 1 の開口部 1 6 に設けられているため、半導体チップ 3 をベース基板 1 上に設ける場合と比較して、半導体チップ 3 をより高密度に実装できる。

10

【 0 0 9 5 】

なお、本変形例では半導体チップ 3 を 2 つ積層しているが、搭載する半導体チップ 3 の数は、2 つに限られない。半導体チップ 3 を 1 つ搭載する場合には、半導体チップ 3 をベース基板 1 上に設ける場合と比較して半導体装置を薄型化できるため、やはり高密度化を達成できる。また、半導体チップ 3 を 3 つ以上積層する場合にも、同じ数の半導体チップ 3 をベース基板 1 上に設ける場合と比較して、半導体チップ 3 をより高密度に実装できる。

【 0 0 9 6 】

この半導体装置 2 0 f についても、外部接続端子 8 を形成・変形し、樹脂封止する方法としては、上述した半導体装置 2 0 の製造方法と同じ方法を用いることができる。

20

【 0 0 9 7 】

(変形例 7)

図 1 0 は、変形例 7 の半導体装置 2 0 g の構成を示す断面図である。半導体装置 2 0 g においても、変形例 5 の半導体装置 2 0 e と同様に、外部接続端子 8 が直接ベース基板 1 上に設けられており電氣的に接続されている。

【 0 0 9 8 】

半導体装置 2 0 e と異なる点は、図 1 0 に示すように、(1) 半導体チップ 3 がベース基板 1 の凹部 1 7 に設けられている点と、(2) 半導体チップ 3 が 2 つ積層されており、それぞれがワイヤ 4 を介してベース基板 1 に電氣的に接続されている点である。本変形例では、下段の半導体チップ 3 とベース基板 1 とは、配線層 9 を介さずワイヤ 4 によって直接電氣的に接続されているが、配線層 9 を介してもよい。また、上段の半導体チップ 3 とベース基板 1 とは、配線層 9 を介してワイヤ 4 によって電氣的に接続されているが、配線層 9 を介さず直接ベース基板 1 と電氣的に接続されていてもよい。

30

【 0 0 9 9 】

以上の点を除いて、半導体装置 2 0 g は、変形例 5 の半導体装置 2 0 e と同様の構成を有している。

【 0 1 0 0 】

このように、本変形例の半導体装置 2 0 f は、半導体チップ 3 がベース基板 1 の凹部 1 7 に設けられているため、半導体チップ 3 を凹部 1 7 以外のベース基板 1 上に設ける場合と比較して、半導体チップ 3 をより高密度に実装できる。

40

【 0 1 0 1 】

また、ベース基板 1 に開口部 1 6 を設ける変形例 6 の構成と比較して、ベース基板 1 に凹部 1 7 を設ける方が、半導体装置の機械的強度の低下がより小さい。

【 0 1 0 2 】

この半導体装置 2 0 g についても、外部接続端子 8 を形成・変形し、樹脂封止する方法としては、上述した半導体装置 2 0 の製造方法と同じ方法を用いることができる。

【 0 1 0 3 】

(変形例 8)

図 1 1 は、変形例 8 の半導体装置 2 0 h の構成を示す断面図である。図 1 1 に示すように、半導体装置 2 0 h においては、樹脂層 6 の表面は平坦ではなく、外部接続端子 8 が設

50

けられている領域 14 における樹脂層 6 の表面が、それ以外の領域 15 における樹脂層 6 の表面よりも低くなって（すなわち、ベース基板 1 側に窪んで）いる。それ以外の構成については、半導体装置 20 と同様である。

【0104】

このように、外部接続端子 8 が設けられている領域における樹脂層 6 の表面を窪ませることにより、半導体装置 20 h の上に半導体装置を積層する際に、上段の半導体装置の外部接続端子の一部をこの窪みに収容でき、さらなる高密度化が可能となる。

【0105】

この半導体装置 20 h についても、外部接続端子 8 を形成・変形し、樹脂封止する方法としては、上述した半導体装置 20 の製造方法と同じ方法を用いることができる。ただし、金型 50 としては、例えば図 17 に示したような、樹脂層 6 の表面の窪みに対応する部分を突出させた形状のものを用いる。

【0106】

（変形例 9）

図 12 は、変形例 9 の半導体装置 20 i の構成を示す断面図である。図 12 に示すように、半導体装置 20 i においても、変形例 8 の半導体装置 20 h と同様に、外部接続端子 8 が設けられている領域 14 における樹脂層 6 の表面が、それ以外の領域 15 における樹脂層 6 の表面よりも低くなって（すなわち、ベース基板 1 側に窪んで）いる。

【0107】

半導体装置 20 i では、外部接続端子 8 が直接ベース基板 1 上に設けられており電氣的に接続されている。このため、半導体装置 20 h では外部接続端子 8 が設けられている領域 14 の両側にそれ以外の領域 15 があるが、半導体装置 20 i においては、外部接続端子 8 が設けられている領域 14 が、それ以外の領域 15 の両側にある。

【0108】

以上の点を除いて、半導体装置 20 i は、変形例 8 の半導体装置 20 h と同様の構成を有している。

【0109】

このように、外部接続端子 8 を、半導体チップ 3 の上方ではなくベース基板 1 上に形成することにより、樹脂封止の際に金型によって外部接続端子 8 に対して加えられる応力が半導体チップ 3 にかかることを防止できるので、半導体チップ 3 へのダメージをさらに低減できる。

【0110】

また、外部接続端子 8 が設けられている領域における樹脂層 6 の表面を窪ませることにより、半導体装置 20 i の上に半導体装置を積層する際に、上段の半導体装置の外部接続端子の一部をこの窪みに収容でき、さらなる高密度化が可能となる。

【0111】

この半導体装置 20 i についても、外部接続端子 8 を形成・変形し、樹脂封止する方法としては、上述した半導体装置 20 の製造方法と同じ方法を用いることができる。ただし、金型 50 としては、樹脂層 6 の表面の窪みに対応する部分を突出させた形状のものを用いる。

【0112】

（変形例 10）

図 13 は、変形例 10 の半導体装置 20 j の構成を示す断面図である。図 13 に示すように、半導体装置 20 j は、ベース基板 1 と、このベース基板 1 上に積層された 3 つの半導体チップ 3 a ~ 3 c と、ベース基板 1 の下面に設けられた外部接続端子（第 2 の外部接続端子）7 とを備えている。

【0113】

下段の半導体チップ 3 a は、接着層を介してベース基板 1 上に設けられており、バンプ 10 によるフリップチップボンドによってベース基板 1 と電氣的に接続されている。

【0114】

10

20

30

40

50

中段の半導体チップ3 bは、接着層を介して下段の半導体チップ3 a上に設けられており、ワイヤ4によりベース基板1と電氣的に接続されている。中段の半導体チップ3 bとベース基板1とを接続するワイヤ4は、中段の半導体チップ3 b上に設けられた接着層の内部を通っている。

【0115】

上段の半導体チップ3 cは、接着層を介して中段の半導体チップ3 b上に設けられており、ワイヤ4によりベース基板1と電氣的に接続されている。上段の半導体チップ3 c上には、接着層を介してスペーサ層13が設けられているので、上段の半導体チップ3 cとベース基板1とを接続するワイヤ4は、接着層の内部を通っていない。

【0116】

スペーサ層13上には、接着層を介して支持体11が設けられており、この支持体11上に、配線層9を介して、導電性突起物である外部接続端子(第1の外部接続端子)8が形成されている。この外部接続端子8は、図2に示したものと同様に、エリアレイ状に配列されている。配線層9とベース基板1とは、ワイヤ5により接続されている。

【0117】

また、半導体装置20 jは、樹脂層6により封止されている。具体的には、樹脂層6は、ベース基板1の上面側に形成された各部材のうち、外部接続端子8を除く全てを覆っている。

【0118】

半導体装置20 jにおいても、上述した半導体装置20と同様に、外部接続端子8が、樹脂層6の表面と同一面において樹脂層6から露出している。換言すれば、外部接続端子8の表面と樹脂層6の表面とが同一面を形成している。また、外部接続端子8の表面と樹脂層6の表面とが同じ高さにあるということもできる。ここで、「樹脂層6の表面と同一面」とは、厳密に同一でなければならないわけではなく、略同一面であればよい。

【0119】

以上のように、本変形例の半導体装置20 jには、3つの半導体チップ3 a~3 cを搭載しているので、より一層の高密度化を図ることが可能になる。

【0120】

なお、本変形例では半導体チップ3が3つ積層されているとしたが、積層する半導体チップ3の数は3つに限らず、2つでもよいし、4つ以上でもよい。また、半導体チップ3の実装の仕方についても、特に限定されない。

【0121】

この半導体装置20 jについても、外部接続端子8を形成・変形し、樹脂封止する方法としては、上述した半導体装置20の製造方法と同じ方法を用いることができる。

【0122】

次に、積層型半導体装置について説明する。図14は、本実施の形態の積層型半導体装置40の構成を示す断面図である。

【0123】

図14に示すように、積層型半導体装置40は、上述の半導体装置20の上に上述の半導体装置20 iが積層され、さらにその上に他の半導体装置30が積層されている。

【0124】

半導体装置20の外部接続端子8は、半導体装置20 iの外部接続端子7と接合されており、これによって半導体装置20と半導体装置20 iとが電氣的に接続されている。

【0125】

半導体装置30は、下面に外部接続端子7を備えている。半導体装置20 iの外部接続端子8は、半導体装置30の外部接続端子7と接合されており、これによって半導体装置20 iと半導体装置30とが電氣的に接続されている。

【0126】

上述のように、半導体装置20の外部接続端子8は、樹脂層6の表面と同一面において樹脂層6から露出している。このため、上段の半導体装置20 iの外部接続端子7の高さ

10

20

30

40

50

が低くても、半導体装置 20 の外部接続端子 8 と半導体装置 20 i の外部接続端子 7 との接続を確保できる。同様に、半導体装置 20 i の外部接続端子 8 も、樹脂層 6 の表面と同一面において樹脂層 6 から露出している。このため、上段の半導体装置 30 の外部接続端子 7 の高さが低くても、半導体装置 20 i の外部接続端子 8 と半導体装置 30 の外部接続端子 7 との接続を確保できる。

【0127】

したがって、半導体装置 20、20 i、30 を上記のように積層し、互いに電氣的に接続して積層型半導体装置 40 とすれば、接続安定性を損なうことなく外部接続端子 7 を低くできるので、半導体装置の高密度化が達成される。

【0128】

なお、上記の説明では積層する半導体装置の数を 3 つとしたが、これに限らず、2 つでも 4 つ以上でもよい。

【0129】

また、上記の説明では半導体装置 20、20 i、30 を積層しているが、半導体装置 20 ~ 20 j から選択した 1 つまたは複数の半導体装置の上に、半導体装置 30 を積層してもよい。あるいは、半導体装置 20 ~ 20 j から選択した複数の半導体装置同士を積層してもよい。

【0130】

本発明は上述した実施の形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能である。すなわち、請求項に示した範囲で適宜変更した技術的手段を組み合わせ得られる実施の形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

【0131】

本発明は、半導体装置の製造に利用できる。

【図面の簡単な説明】

【0132】

【図 1】本発明の実施の形態にかかる半導体装置の構成を示す断面図である。

【図 2】図 1 の半導体装置を上から見た状態を示す平面図である。

【図 3】(a) ~ (c) は、本発明の実施の形態にかかる半導体装置の製造プロセスを示す断面図である。

【図 4】本発明の実施の形態にかかる、変形例 1 の半導体装置の構成を示す断面図である。

。

【図 5】本発明の実施の形態にかかる、変形例 2 の半導体装置の構成を示す断面図である。

。

【図 6】本発明の実施の形態にかかる、変形例 3 の半導体装置の構成を示す断面図である。

。

【図 7】本発明の実施の形態にかかる、変形例 4 の半導体装置の構成を示す断面図である。

。

【図 8】本発明の実施の形態にかかる、変形例 5 の半導体装置の構成を示す断面図である。

。

【図 9】本発明の実施の形態にかかる、変形例 6 の半導体装置の構成を示す断面図である。

。

【図 10】本発明の実施の形態にかかる、変形例 7 の半導体装置の構成を示す断面図である。

。

【図 11】本発明の実施の形態にかかる、変形例 8 の半導体装置の構成を示す断面図である。

。

【図 12】本発明の実施の形態にかかる、変形例 9 の半導体装置の構成を示す断面図である。

。

【図 13】本発明の実施の形態にかかる、変形例 10 の半導体装置の構成を示す断面図である。

。

10

20

30

40

50

【図14】本発明の実施の形態にかかる積層型半導体装置の構成を示す断面図である。

【図15】従来の半導体装置が2つ積層された状態を示す断面図である。

【図16】従来の半導体装置が2つ積層された状態を示す断面図である。

【図17】従来の半導体装置の製造プロセスにおける樹脂封止工程を示す断面図である。

【符号の説明】

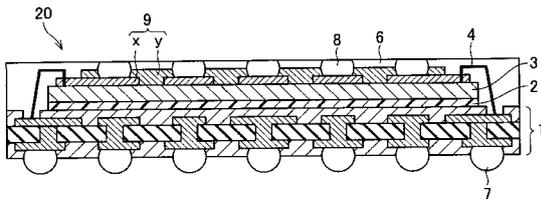
【0133】

- 1 ベース基板
- 3 半導体チップ
- 6 樹脂層
- 7 外部接続端子（第2の外部接続端子）
- 8 外部接続端子（第1の外部接続端子）
- 9 配線層
- 11 支持体
- 12 接着層
- 14 外部接続端子を設けた領域
- 15 外部接続端子を設けた領域以外の領域
- 20 ~ 20j 半導体装置
- 30 半導体装置
- 40 積層型半導体装置
- 50 金型

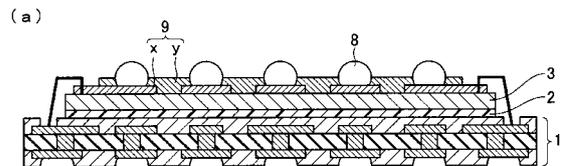
10

20

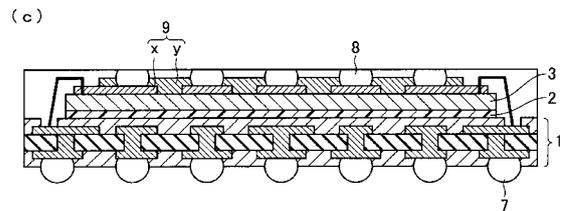
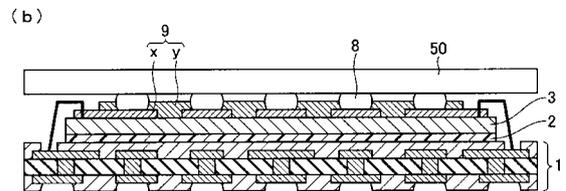
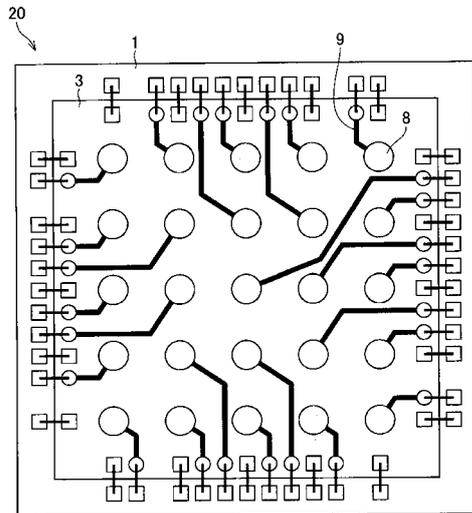
【図1】



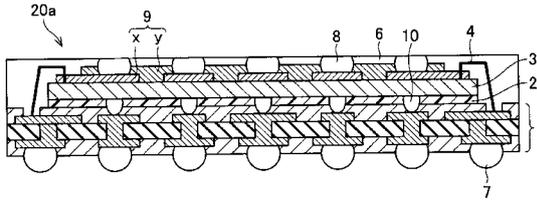
【図3】



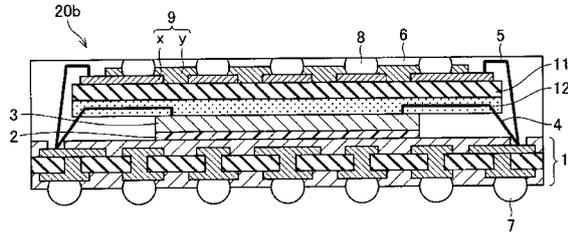
【図2】



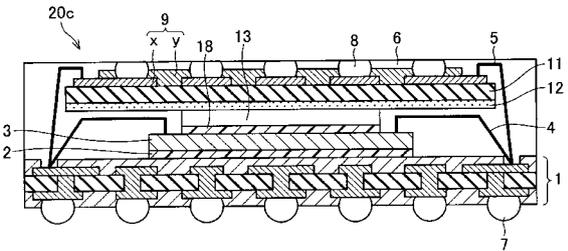
【 図 4 】



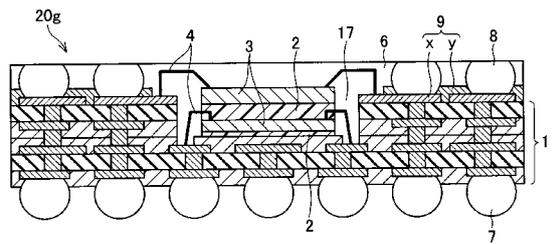
【 図 5 】



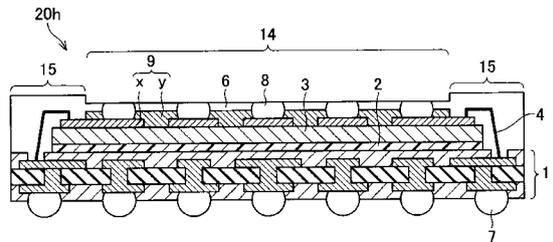
【 図 6 】



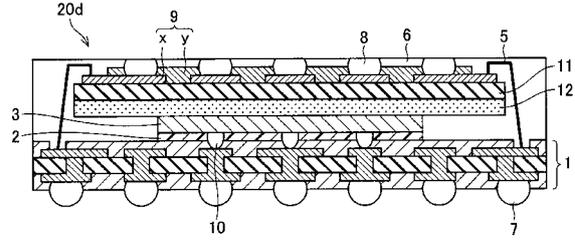
【 図 10 】



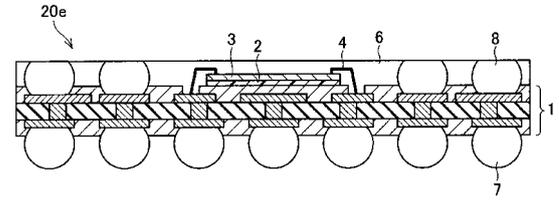
【 図 11 】



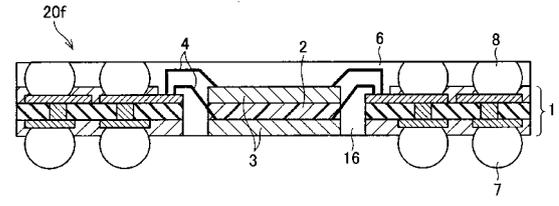
【 図 7 】



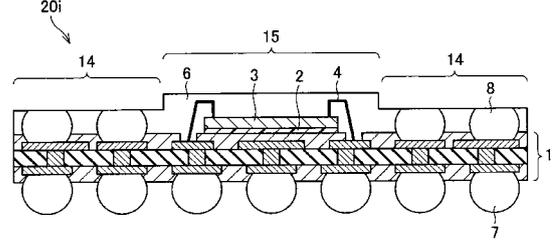
【 図 8 】



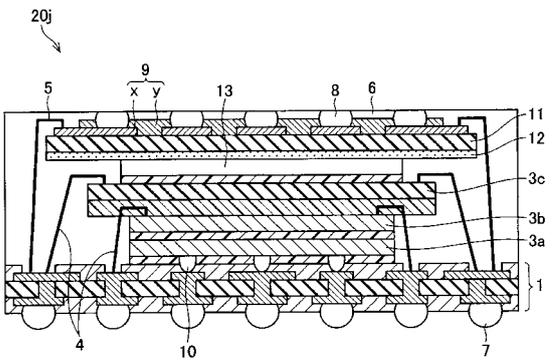
【 図 9 】



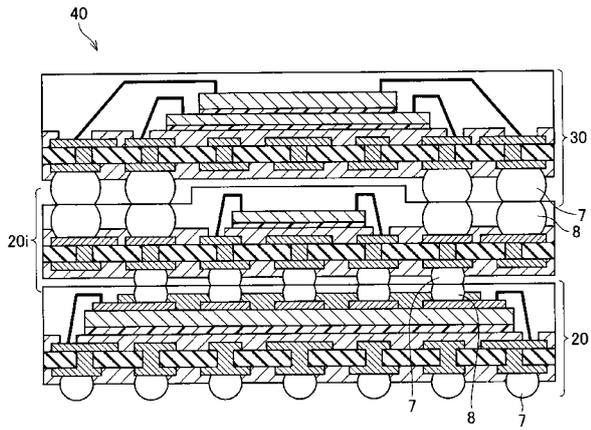
【 図 12 】



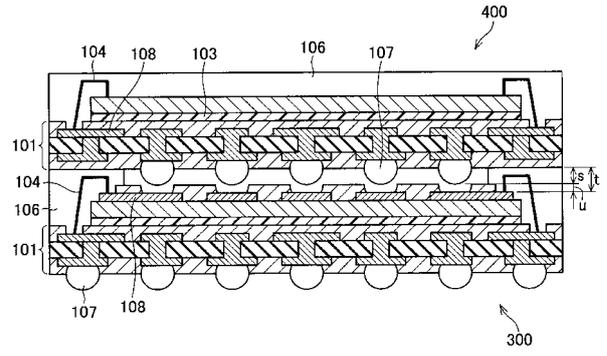
【 図 13 】



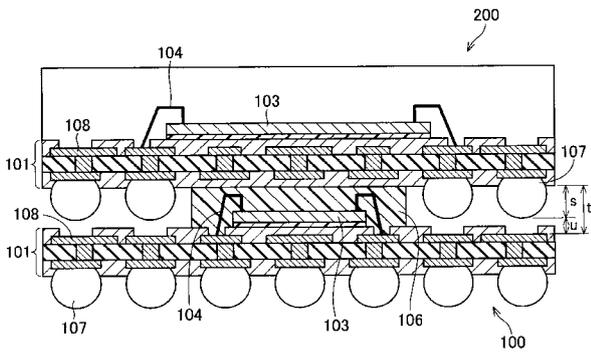
【 図 1 4 】



【 図 1 6 】



【 図 1 5 】



【 図 1 7 】

