



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I630614 B

(45) 公告日：中華民國 107 (2018) 年 07 月 21 日

(21) 申請案號：103120931 (22) 申請日：中華民國 103 (2014) 年 06 月 17 日

(51) Int. Cl. : G11C13/00 (2006.01) H04L29/02 (2006.01)

(30) 優先權：2013/10/07 南韓 10-2013-0119336

(71) 申請人：韓商愛思開海力士有限公司 (南韓) SK HYNIX INC. (KR)
南韓

(72) 發明人：朴海贊 PARK, HAE CHAN (KR)

(74) 代理人：賴安國；王立成

(56) 參考文獻：

JP	2009-217701A	US	7605700B2
US	7966447B2	US	2010/0058018A1
US	2010/0253479A1	US	2012/0099364A1

K. K. A. Devi et al., "Design of an RF-DC conversion circuit for energy harvesting", 2012 IEEE International Conference on Electronics Design, Systems and Applications (ICEDSA), 5-6 Nov. 2012,

審查人員：蕭明椿

申請專利範圍項數：22 項 圖式數：13 共 27 頁

(54) 名稱

電阻式記憶體裝置、其操作方法以及具有該裝置的系統

RESISTIVE MEMORY APPARATUS, OPERATING METHOD THEREOF, AND SYSTEM HAVING THE SAME

(57) 摘要

本發明揭示一種電阻式記憶體裝置，包含：一記憶體單元，包含一電阻式記憶胞陣列；一電壓產生單元，適用於接收一射頻(radio frequency, RF)訊號，並且將該 RF 訊號轉換成一直流(direct current, DC)電壓；以及一控制單元，適用於控制要在該電阻式記憶胞陣列上執行的一刷新操作，其中該已提高的 DC 電壓用來當成該刷新操作的操作電壓。

A resistive memory apparatus includes a memory unit including a resistive memory cell array, a voltage generation unit suitable for receiving a radio frequency (RF) signal, and converting the RF signal into a direct current (DC) voltage, and a control unit suitable for controlling a refresh operation to be performed on the resistive memory cell array, wherein the boosted DC voltage is used as an operation voltage for the refresh operation.

指定代表圖：

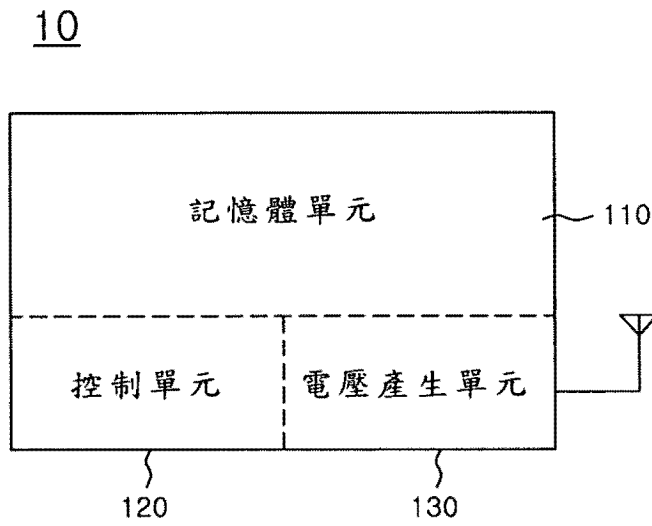
符號簡單說明：

10 . . . 電阻式記憶體裝置

110 . . . 記憶體單元

120 . . . 控制單元

130 . . . 電壓產生單元



第 2 圖

發明專利說明書

【發明名稱】 電阻式記憶體裝置、其操作方法以及具有該裝置的系統
RESISTIVE MEMORY APPARATUS, OPERATING METHOD
THEREOF, AND SYSTEM HAVING THE SAME

【技術領域】

【0001】 本概念的各種具體實施例係關於一種半導體積體電路，尤其係關於一種電阻式記憶體裝置、其操作方法以及一種具有該裝置的系統。

【先前技術】

【0002】 半導體記憶體裝置大多數分成揮發性記憶體裝置與非揮發性記憶體裝置。

【0003】 揮發性記憶體裝置的典型範例為動態隨機存取記憶體(dynamic random access memory, DRAM)。DRAM會定期刷新由一單位記憶胞構成的一胞電容器之一狀態，以保留儲存的資料。DRAM可高速執行讀取/寫入操作，但是DRAM非常耗電。

【0004】 另一方面，非揮發性記憶體可包含快閃記憶體裝置以及電阻式記憶體裝置，快閃記憶體裝置具備非揮發性屬性，即使在電源關閉之下也能保存資料，但是該等快閃記憶體裝置的使用壽命較短，且具有程式編輯次數的限制。

【0005】 電阻式記憶體裝置具備DRAM以及快閃記憶體裝置的優點。

【0006】 電阻式記憶體裝置的典型範例為使用硫族化合物的相變隨機存取記憶體(phase-change random access memory, PCRAM)、使用鐵電電容器的鐵電RAM(ferroelectric RAM, FRAM)、使用金屬氧化物的電阻式RAM(resistive RAM, ReRAM)以及使用鈣鈦礦的磁阻式RAM(magnetoresistive RAM, MRAM)。

【0007】 在電阻式記憶體裝置之間，根據相變材料的結晶程度，PCRAM

可決定資料要儲存在選取的記憶體單元內。利用加熱該相變材料，相變材料的相位會改變，如此可控制電阻狀態。該PCRAM具有內含一存取裝置的單位記憶體單元以及當成電阻式裝置用來儲存資料的相變材料。該相變材料的電阻會因為許多原因而增加，並且這種現象稱為電阻飄移，隨著該相變材料的電阻變高，該電阻飄移會加劇。

【0008】 第1圖為說明由於電阻飄移所造成失敗之示意圖。

【0009】 在一個記憶胞內可儲存二個以上位元的記憶胞可稱為多層晶胞 (multilevel cell, MLC)。第1圖例示儲存四個位準R1、R2、R3和R4的資料之多層晶胞隨時間經過的電阻改變。

【0010】 當記憶胞具有高電阻狀態(即是 $R_4 > R_3 > R_2 > R_1$ 的順序)，則該電阻飄移現象嚴重。該記憶體單元程式編輯成R3電阻超過一參考電阻Ref時，從時間點「A」開始會發生失敗情況。

【0011】 換言之，標示為「A」的時間稱為該記憶胞的資料維持時間(或飄移維持時間)。

【0012】 所以需要一種避免因為該電阻飄移造成失敗之方法。

【發明內容】

【0013】 根據一個具體實施例，一電阻式記憶體裝置可包含：一記憶體單元，包含一電阻式記憶胞陣列；一電壓產生單元，適用於接收一射頻(radio frequency, RF)訊號，並且將該RF訊號轉換成直流(direct current, DC)電壓；以及一控制單元，適用於控制要在該電阻式記憶胞陣列上執行的一刷新操作，其中該已提高的DC電壓用來當成該刷新操作的操作電壓。

【0014】 根據一個具體實施例，一電阻式記憶體裝置的操作方法可包含：接收一射頻(RF)訊號；以及根據該RF訊號，在包含該電阻式記憶體裝置的記憶胞上執行一刷新操作。

【0015】 根據一個具體實施例，一電子系統可包含：一處理器，適用於在來自一外部裝置的一指令輸入上執行解碼；以及一電阻式記憶體裝置，包含由該處理器存取的一記憶胞陣列之一記憶體單元、適用於接收一射頻(RF)訊號的一電壓產生單元，以及適用於控制該記憶胞陣列上一刷新操作的一控制單元，以回應根據該RF訊號產生的一刷新指令。

【0016】 根據一個具體實施例，一電子系統可包含：一電阻式記憶體裝置，適用於接收一射頻(RF)訊號，並且根據該RF訊號在包含該電阻式記憶體裝置的記憶體單元上執行一刷新操作；一記憶體控制器，適用於控制該記憶體裝置的一操作；以及一卡介面，適用於執行一主機與該記憶體控制器之間的資料交換。

【0017】 底下將參閱名為「實施方式」的段落來說明這些與其他特徵、態樣以及具體實施例。

【圖式簡單說明】

【0018】 從下列參考附圖的詳細說明中，將會更清楚了解到本發明主題的上述與其他態樣、特徵與其他優點，其中：

第1圖為說明由於電阻飄移所造成失敗之示意圖。

第2圖為例示根據本發明的具體實施例的一電阻式記憶體裝置之示意圖。

第3圖為第2圖內所示控制單元的詳細示意圖。

第4圖為第2圖內所示電壓產生單元的詳細示意圖。

第5圖為說明第2圖內所示整合在一個晶片上的電阻式記憶體裝置之剖面圖。

第6圖至第8圖為例示根據本發明其他具體實施例的電阻式記憶體裝置之示意圖。

第9A圖和第9B圖為根據本發明具體實施例用於說明刷新方法的流程圖。S

第10圖為用於說明第9A圖和第9B圖內所示該等刷新方法的時序圖。

第11圖為根據本發明具體實施例用於說明電阻飄移電阻式記憶體裝置之示意圖。

第12圖和第13圖為例示根據本發明具體實施例的電子系統之示意圖。

【實施方式】

【0019】 以下，將參照附圖來詳細說明示例性具體實施例。在此將參考示例性具體實施例(以及中間結構)的示意圖之剖面圖，來說明示例性具體實施例。如此，圖式的形狀變化為可預期的製造技術以及/或公差之結果。因此示例性具體實施例並不應該受限於此處說明的特定區域形狀，而是包含製造結果的各種形狀變化。在圖式中，為了清晰起見所以誇大了層與區域的長度與尺寸。在整個揭露事項中，元件符號直接對應至本發明的許多圖式與具體實施例中相同之符號部分。吾人也可了解到，一層位於其他層或基板「之上」時，其可為直接位於其他層或基板上或也可存在中間層。另請注意，在本說明書中，「已連接/已耦合」表示一個組件不僅直接耦合另一個組件，也透過中間組件間接耦合另一個組件。此外，句子當中沒有特別提到時，單數型態可包含複數型態。

【0020】 雖然將顯示並描述本發明的一些具體實施例，不過精通技術人士將了解，在不背離本發明原理與精神之下，可對這些示例性具體實施例進行修改。

【0021】 第2圖為例示根據本發明的具體實施例的一電阻式記憶體裝置10之圖式。

【0022】 如第2圖內所示，該電阻式記憶體裝置10可包含一記憶體單元110、一控制單元120以及一電壓產生單元130，該記憶體單元110形成於一半導體基板的一第一區域內，該控制單元120形成於該半導體基板的第二區域內，該電壓產生單元130形成於該半導體基板的第三區域內的。該記憶體單元110、該

控制單元120以及該電壓產生單元130可整合在單一晶片(或一個晶片)內。

【0023】 該記憶體單元110可包含一記憶胞陣列(即是一電阻式記憶胞陣列)、一位址解碼器、一輸入/輸出電路單體等等。在此，包含在該記憶胞陣列內的每一個記憶胞可包含一存取裝置以及一電阻裝置(例如一相變材料)。

【0024】 該電壓產生單元130接收一射頻(RF)訊號。在提供一刷新指令當成該RF訊號的情況下，該電壓產生單元130可將該刷新指令傳輸至該控制單元120。

【0025】 該控制單元120可控制該電阻式記憶體裝置10的整體操作。尤其是該控制單元120可接收來自該電壓產生單元130的刷新指令，並且在該記憶體單元110內的記憶胞陣列上執行一刷新操作。

【0026】 進一步，該電壓產生單元130產生一操作電壓，以回應提供當成該RF訊號的刷新指令。當在該控制單元120的控制之下執行該刷新指令時，可將該操作電壓當成一刷新電壓提供給該記憶胞陣列。

【0027】 雖然未顯示，不過該電阻式記憶體裝置10可更包含一主電源供應單元(圖未示)。當該電阻式記憶體裝置10包含該主電源供應單元時，該電壓產生單元130可將接收的刷新指令當成該RF訊號提供給該控制單元120，並且允許使用由該主電源供應單元提供的一電壓來執行該刷新操作。

【0028】 當該電阻式記憶體裝置10不包含該主電源供應單元時，該電壓產生單元130可產生一操作電壓以回應該刷新指令，並且允許使用該操作電壓來執行該刷新操作。即使當該電阻式記憶體裝置10包含該主電源供應單元時，也可使用並非該主電源供應單元內，而是該電壓產生單元130內產生的操作電壓來執行該刷新操作。

【0029】 第3圖為第2圖內所示控制單元120的詳細示意圖。

【0030】 請參閱第3圖，該控制單元120可包含一控制器1201、一訊號處理

器1203以及一時脈產生器1205。

【0031】 該控制器1201允許執行該記憶體單元110內該記憶胞陣列上的一程式編輯操作、一讀取操作以及一刷新操作，以分別回應一程式編輯指令、一讀取指令以及一刷新指令。

【0032】 該訊號處理器1203將自該電壓產生單元130提供的RF訊號解碼，以產生該刷新指令，並且將該刷新指令提供給該控制器1201。

【0033】 該時脈產生器1205根據該訊號處理器1203提供的刷新指令，啓用或停用該控制器1201。該時脈產生器1205產生一刷新時脈訊號，給具有一預設週期的刷新操作。

【0034】 因此，當根據該訊號處理器1203內解碼的刷新指令啓用該控制器1201，並且已經在該時脈產生器1205內產生該刷新時脈訊號時，則在該記憶胞陣列上之附有一刷新讀取操作與一刷新寫入操作的一刷新操作重複執行預定次數。當根據該訊號處理器1203內解碼的刷新指令停用控制器1201時，則完成該刷新操作。

【0035】 第4圖為第2圖內所示電壓產生單元130的詳細示意圖。

【0036】 請參閱第4圖，該電壓產生單元130包含一電壓乘法器1301以及一充電器1303，該電壓乘法器1301可接收該RF訊號，並且產生加乘(或提高)至一預定位準的一直流(DC)電壓，以及該充電器1303可儲存該電壓乘法器1301內該已加乘的電壓。該充電器1303的一輸出端OUT內所產生之一輸出電壓DCPWR可提供給該記憶體單元110或該主電源供應單元。

【0037】 該電壓乘法器1301可當成一RF轉DC轉換器，可接收來自一輸入端IN的RF訊號，並且將該RF訊號轉換成該DC電壓。當該RF訊號供應至該輸入端IN，該電壓通過二極體的整流以及電容器的電壓提高而被加乘，並且根據二極體與電容器的連接級數來控制一電壓位準。

【0038】 在該電壓乘法器1301內提高的DC電壓儲存在包含一儲存電容器的充電器1303內，並且該充電器1303的輸出電壓PWR可用來當成一數位電路單元的操作電源，其中該數位電路單元構成該記憶體單元110或該控制單元120。

【0039】 當使用具有與該電壓乘法器1301和該充電器1303的輸出電壓PWR不同之位準之其他電壓時，則在該電壓乘法器1301的中間級上擷取一電壓。因此，當該電壓乘法器1301內的級數為N，則產生具有不同位準的N個DC電壓。

【0040】 該RF訊號可從一行動通訊系統的一基地台或一中繼站發出。在另一個具體實施例中，該RF訊號可從一無線資料通訊系統的一核心網路或一無線資料通訊系統的一中繼站或存取點發出。包含該刷新指令的RF訊號發射方法並不限於此，並且可使用例如Zigbee、近場通訊(near field communication, NFC)或藍牙(Bluetooth)這些短距離無線通訊網路。

【0041】 當如第1圖所例示實施一個晶片電阻式記憶體裝置時，會在形成該記憶體單元110的記憶胞陣列以及一週邊電路單元時，同時形成該電壓產生單元130。

【0042】 第5圖為說明第2圖內所示整合在一個晶片上的電阻式記憶體裝置之剖面圖。

【0043】 請參閱第5圖，在其中定義一單元區域C以及一週邊電路區域P的一半導體基板上形成一記憶體單元、一週邊電路以及一電壓產生單元。

【0044】 該記憶體單元110形成於該單元區域C和該週邊電路區域P上。該週邊電路區域P分成一數位電路區域T以及一類比電路區域PG。一記憶胞MC形成於該單元區域C上。該週邊電路的數位電路，例如一電晶體TR，形成於該數位電路區域T內。包含一二極體D以及一電容器CAP的電壓產生單元可形成於該類比電路區域PG內。

【0045】 當該記憶體單元110形成於該半導體基板上時，可同時形成該電壓產生單元130，如此簡化該製造程序，並且將晶片大小縮至最小。

【0046】 第6圖至第8圖為例示根據本發明其他具體實施例的電阻式記憶體裝置之示意圖。

【0047】 在如第6圖例示的一電阻式記憶體裝置10-1內，一記憶體單元110A和一充電器1303A形成為一單一晶片。一控制單元120A與一電壓乘法器1301A可形成於一晶片內，該晶片與其中形成該記憶體單元110A和該充電器1303A的一第一晶片分開。此時，該控制單元120A和該電壓乘法器1301A可形成於相同晶片內或不同晶片內。

【0048】 在如第7圖例示的一電阻式記憶體裝置10-2內，一記憶體單元110B、一控制單元120B和一充電器1303B形成為一單一晶片。一電壓乘法器1301B可形成於不同晶片內。

【0049】 在如第8圖例示的一電阻式記憶體裝置10-3內，一記憶體單元110C和一電壓產生單元130C形成為一單一晶片。該控制單元120C可形成於不同晶片內。

【0050】 例如：第6圖至第8圖內例示的控制單元120A、120B和120C都可為第3圖內所例示控制單元120之設置。該電壓產生單元130C以及構成該電壓產生單元的電壓乘法器1301A和1301B以及充電器1303A和1303B都可為第4圖內所例示的電壓產生單元130之設置。

【0051】 第9A圖和第9B圖為根據本發明其他具體實施例用於說明刷新方法的流程圖；並且第10圖為用於說明第9A圖和第9B圖內所示該等刷新方法的時序圖。

【0052】 在步驟S101中，在該電壓產生單元130的輸入端IN內接收一RF訊號RF，並且在步驟S103中，由該電壓產生單元130的一RF轉DC轉換操作將一輸

出電壓PWR供應至該輸出端OUT。

【0053】 該控制單元120的訊號處理器1203將一刷新指令提供給該時脈產生器1205和該控制器1201，其中該刷新指令為已經解碼供應給該輸入端IN的RF訊號。因此，在步驟S105中，由該時脈產生器1205內產生的一控制器啟用訊號EN_CON來啟用該控制器，並且在步驟S107中，由該控制器1201的控制來執行該刷新操作。

【0054】 針對該刷新操作，該控制器1201控制該時脈產生器1205來產生一刷新時脈訊號，並且該控制器1201重複執行一刷新讀取操作以及一刷新寫入操作，以回應該刷新時脈訊號。該刷新讀取操作以及該刷新寫入操作可由該電壓產生單元130提供的輸出電壓PWR來執行。

【0055】 當該時脈產生器1205產生一控制器停用訊號DIS_CON時，則終止該刷新操作。

【0056】 第9A圖內描述的刷新方法可適用於當該電阻式記憶體裝置接收來自該主電源供應單元的電源時，或當該電阻式記憶體裝置不接收來自該主電源供應單元的電源時。

【0057】 僅供參考，第10圖內的「RD_REF」表示對應至該刷新讀取操作的一讀取脈衝，並且第10圖內的「WT_REF」表示對應至該刷新寫入操作的一寫入脈衝。

【0058】 第9B圖為例示根據本發明另一個具體實施例的刷新方法之流程圖，並且可在該電阻式記憶體裝置接收來自該主電源供應單元的電源時適用。

【0059】 為了執行該刷新操作，該電壓產生單元130的輸入端IN可相互連接至該控制單元120，尤其是連接至該訊號處理器1203。

【0060】 在步驟S201中，當該電壓產生單元130的輸入端IN內已經接收一RF訊號時，則連接至該輸入端IN的訊號處理器1203將一刷新指令提供給該時脈

產生器1205和該控制器1201，其中該刷新指令為已經解碼供應給該輸入端IN的RF訊號。因此，在步驟S203中，由該時脈產生器1205內產生的一控制器啟用訊號EN_CON來啟用一控制器，並且在步驟S205中，由該控制器1201的控制來執行一刷新操作。

【0061】 針對該刷新操作，該控制器1201控制該時脈產生器1205來產生一刷新時脈訊號，並且該控制器1201重複執行一刷新讀取操作的讀取脈衝RD_REF以及一刷新寫入操作的寫入脈衝WT_REF預定次數，以回應該刷新時脈訊號。該刷新操作可由從該主電源供應單元提供的一電壓來執行。

【0062】 當該時脈產生器1205產生該控制器停用訊號DIS_CON時，則終止該刷新操作。

【0063】 第11圖為用於說明根據本發明具體實施例改善電阻飄移的示意圖。

【0064】 在本發明的具體實施例中，包含該刷新指令的RF訊號可在一預設週期或一任一週期內發射。

【0065】 當根據接收當成該RF訊號的刷新指令，定期刷新該電阻式記憶體裝置的記憶胞陣列，一記憶胞的電阻狀態R1、R2、R3和R4可維持在所要的位準。因此，也可增加一資料維持時間，並且改善一感應裕度。

【0066】 第12圖和第13圖為例示根據本發明具體實施例的電子系統之示意圖。

【0067】 請參閱第12圖，一電子系統20可包含一處理器201、一記憶體控制器203、一記憶體裝置205、一輸入/輸出裝置207以及一通訊模組209。

【0068】 該記憶體控制器203可根據該處理器201的控制，控制該記憶體裝置205的一資料處理操作，例如一程式編輯操作、一讀取操作、一刷新操作等等。

【0069】 在該記憶體裝置205內程式編輯的資料可根據該處理器201以及

該記憶體控制器203的控制，並透過該輸入/輸出裝置207而輸出。如此，該輸入/輸出裝置207可包含一顯示裝置、一揚聲器裝置等等。

【0070】 該輸入/輸出裝置207可更包含一輸入裝置，並且該輸入/輸出裝置207可透過該輸入裝置，而輸入一控制訊號以控制該處理器201的操作，或輸入要由該處理器201處理之資料。

【0071】 在另一個具體實施例中，該記憶體控制器203可與該處理器201的一部分執行，或為一獨立晶片組而與該處理器201分開執行。

【0072】 該記憶體裝置205可為例如第2圖、第6圖、第7圖和第8圖內所例示任一個電阻式記憶體裝置。如此，該記憶體裝置205可包含該電壓產生單元130以及該控制單元120，該電壓產生單元130可接收該RF訊號，該控制單元120可根據來自該RF訊號已解碼的刷新指令來控制該記憶胞陣列上之刷新操作。該電壓產生單元130可根據該刷新指令，另產生一刷新電壓。

【0073】 該通訊模組209提供一通訊環境，其中該電子系統20連接至有線或無線通訊網路，並且使用該有線或無線通訊網路交換資料與一控制訊號。

【0074】 當該電子系統20包含該通訊模組209時，第12圖的電子系統20可為一可攜式通訊裝置，例如一無線通訊終端機。該通訊模組209的一天線2091可與該記憶體裝置205中該電壓產生單元的一天線2051一體成型，或可與該記憶體裝置205中該電壓產生單元的天線2051分開形成。

【0075】 第13圖內例示的電子系統30可包含一卡介面301、一記憶體控制器303以及一記憶體裝置305。

【0076】 第13圖內例示的電子系統30為一記憶卡或一智慧卡的示例性具體實施例。該電子系統30可為一個人電腦記憶卡國際協會(personal computer memory card international association, PCMCIA)卡、一多媒體卡、一嵌入式多媒體卡、一安全數位(secure digital, SD)卡以及一通用序列匯流排(universal serial

bus, USB)磁碟之任一者。

【0077】 該卡介面301可根據主機協定，在該主機與該記憶體控制器303之間介接。在一個具體實施例中，該卡介面301表示支援該主機內所使用協定的硬體、安裝在該硬體內支援該主機所使用協定的軟體或訊號傳輸方法。

【0078】 該記憶體控制器303控制該記憶體裝置305與該卡介面301之間的資料交換。

【0079】 該記憶體裝置305可為例如第2圖、第6圖、第7圖和第8圖內所例示任一個電阻式記憶體裝置。如此，該記憶體裝置205可包含該電壓產生單元130以及該控制單元120，該電壓產生單元130可接收該RF訊號，該控制單元120可根據來自該RF訊號已解碼的刷新指令來控制該記憶胞陣列上之刷新操作。該電壓產生單元130可根據該刷新指令，另產生一刷新電壓。

【0080】 上面本發明的具體實施例用於例示並且不做限制，許多替代品和同等項都是可能的，本發明並不受限於本說明書內的具體實施例範例。本發明也不受限於任何半導體裝置的特定類型。鑒於本揭露事項，其他增、減或修改都是顯而易見的，並且都落在申請專利範圍的範疇內。

【符號說明】

【0081】

10	電阻式記憶體裝置
110	記憶體單元
120	控制單元
1201	控制器
1203	訊號處理器
1205	時脈產生器
130	電壓產生單元

1301	電壓乘法器
1303	充電器
10-1	電阻式記憶體裝置
110A	記憶體單元
120A	控制單元
1301A	電壓乘法器
1303A	充電器
10-2	電阻式記憶體裝置
110B	記憶體單元
120B	控制單元
1301B	電壓乘法器
1303B	充電器
10-3	電阻式記憶體裝置
110C	記憶體單元
120C	控制單元
130C	電壓產生單元
20	電子系統
201	處理器
203	記憶體控制器
205	記憶體裝置
2051	天線
207	輸入/輸出裝置
209	通訊模組
2091	天線

30	電子系統
301	卡介面
303	記憶體控制器
305	記憶體裝置
R1~R4	電阻狀態
Ref	參考電阻
A	資料維持時間
C	單元區域
P	週邊電路區域
T	數位電路區域
PG	類比電路區域
CAP	電容器
D	二極體
MC	記憶胞
TR	電晶體
IN	輸入端
OUT	輸出端
DCPWR	輸出電壓
PWR	輸出電壓
RF	射頻訊號
DIS_CON	控制器停用訊號
EN_CON	控制器啓用訊號
RD_REF	讀取脈衝
WT_REF	寫入脈衝

發明摘要

※ 申請案號：

※ 申請日：

※IPC 分類：

【發明名稱】 電阻式記憶體裝置、其操作方法以及具有該裝置的系統
RESISTIVE MEMORY APPARATUS, OPERATING METHOD
THEREOF, AND SYSTEM HAVING THE SAME

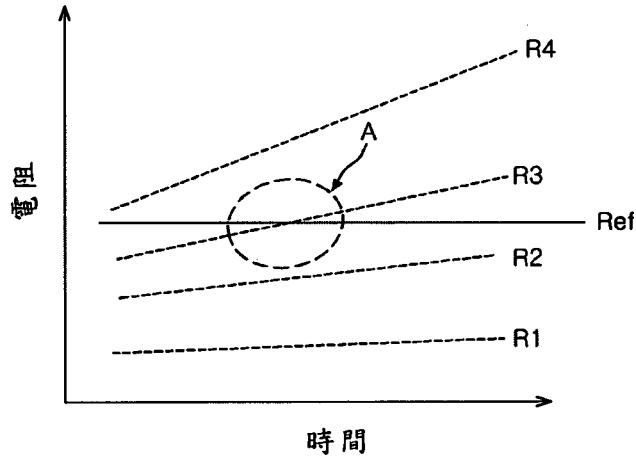
【中文】

本發明揭示一種電阻式記憶體裝置，包含：一記憶體單元，包含一電阻式記憶體胞陣列；一電壓產生單元，適用於接收一射頻(radio frequency, RF)訊號，並且將該 RF 訊號轉換成一直流(direct current, DC)電壓；以及一控制單元，適用於控制要在該電阻式記憶體胞陣列上執行的一刷新操作，其中該已提高的 DC 電壓用來當成該刷新操作的操作電壓。

【英文】

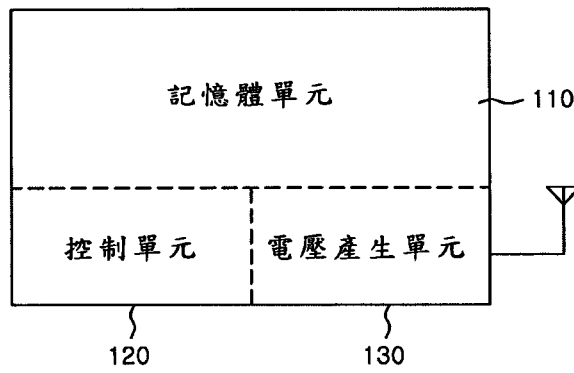
A resistive memory apparatus includes a memory unit including a resistive memory cell array, a voltage generation unit suitable for receiving a radio frequency (RF) signal, and converting the RF signal into a direct current (DC) voltage, and a control unit suitable for controlling a refresh operation to be performed on the resistive memory cell array, wherein the boosted DC voltage is used as an operation voltage for the refresh operation.

圖式

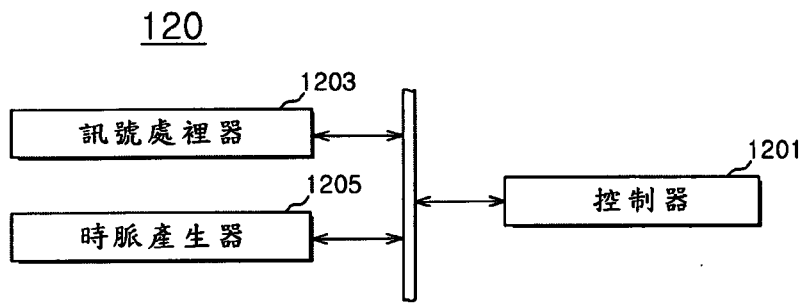


第 1 圖

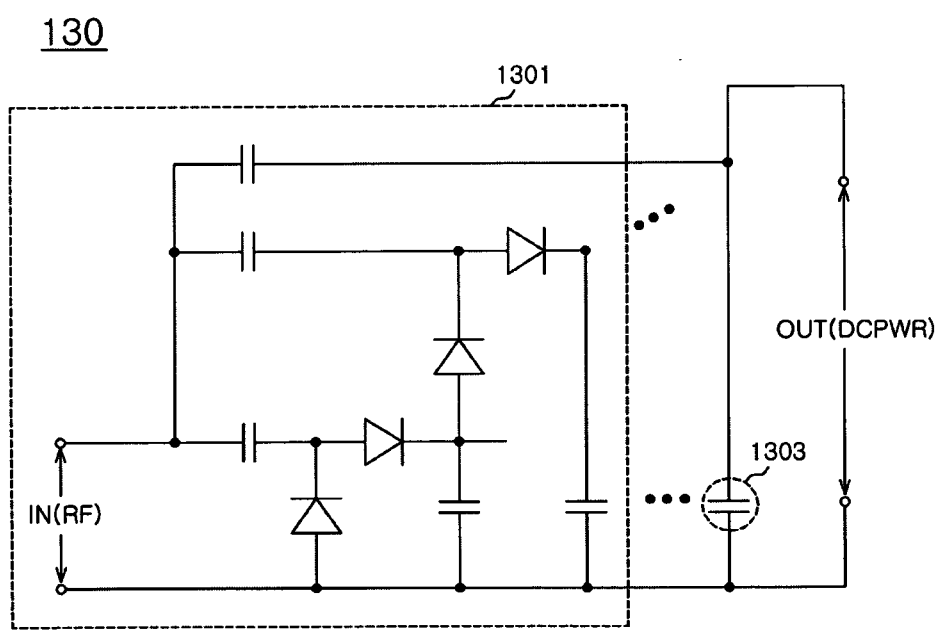
10



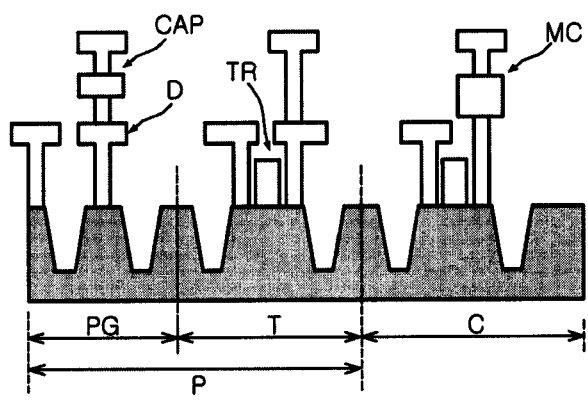
第 2 圖



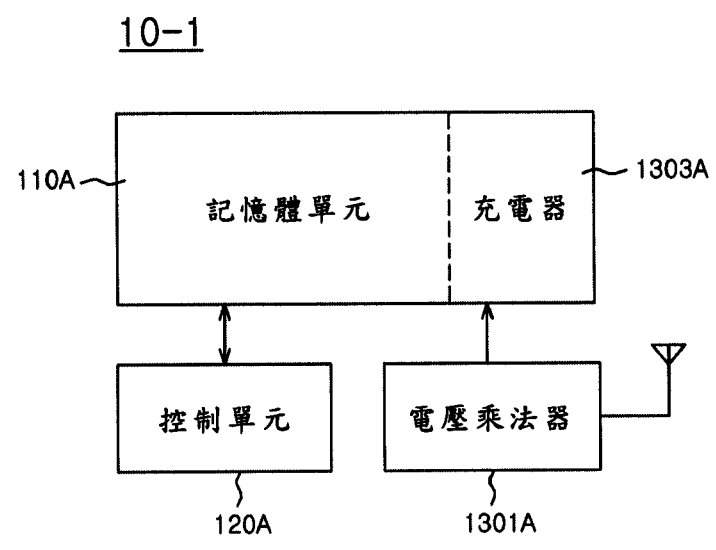
第 3 圖



第 4 圖

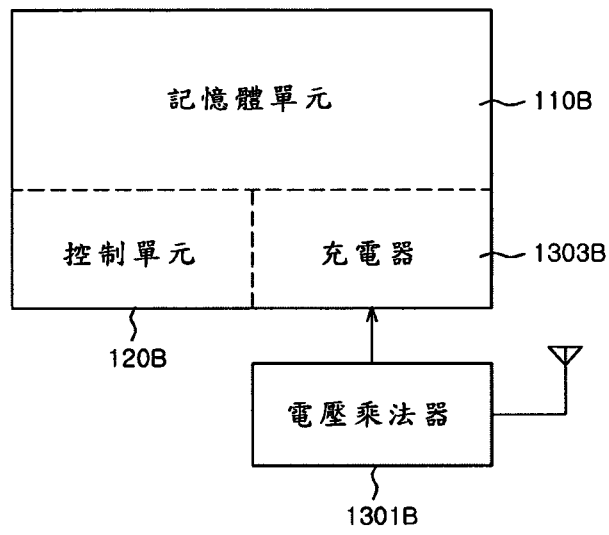


第 5 圖



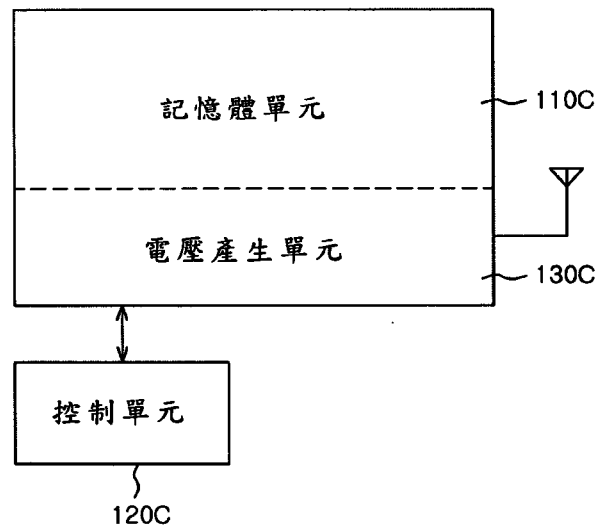
第 6 圖

10-2

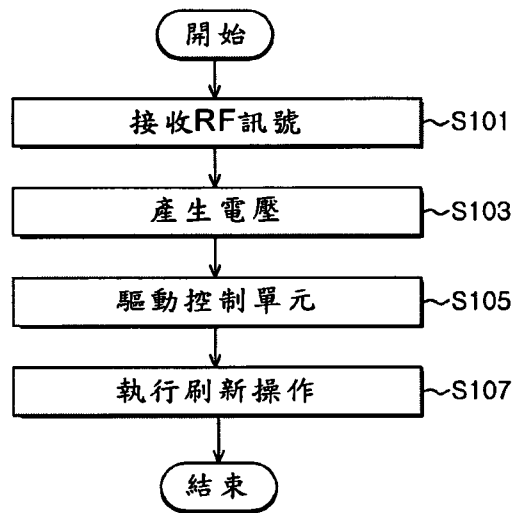


第 7 圖

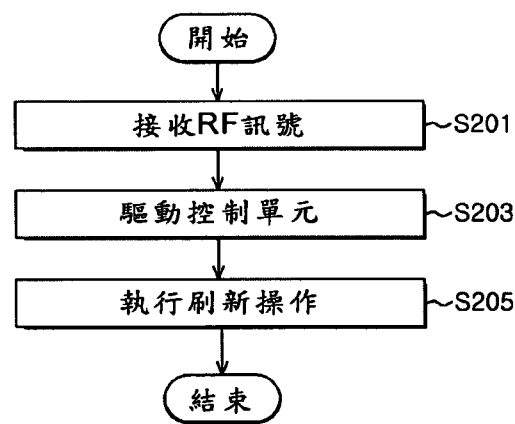
10-3



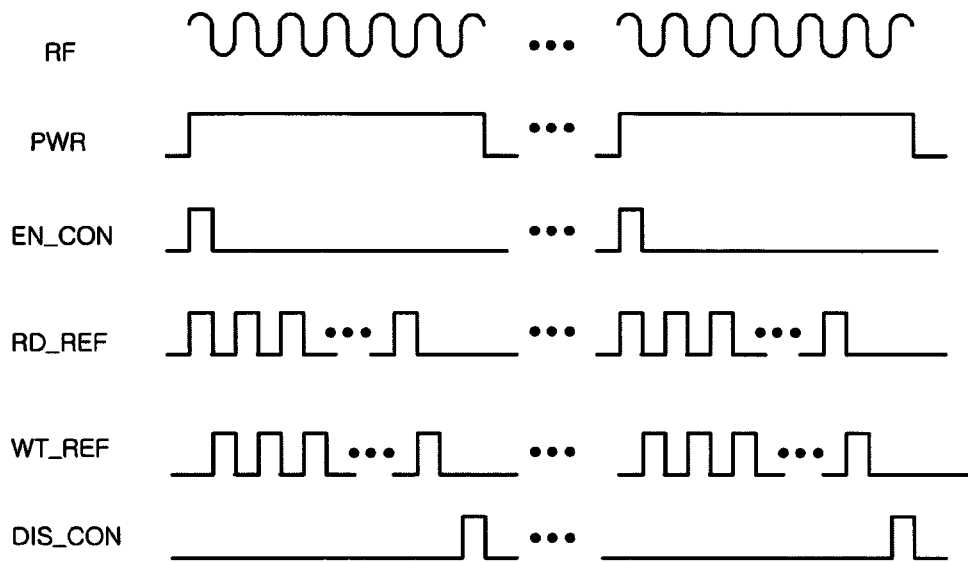
第 8 圖



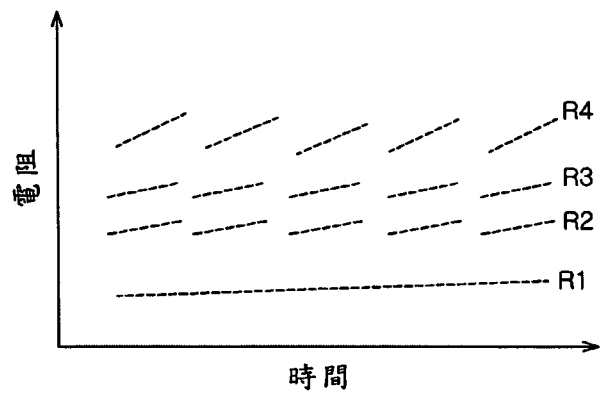
第 9A 圖



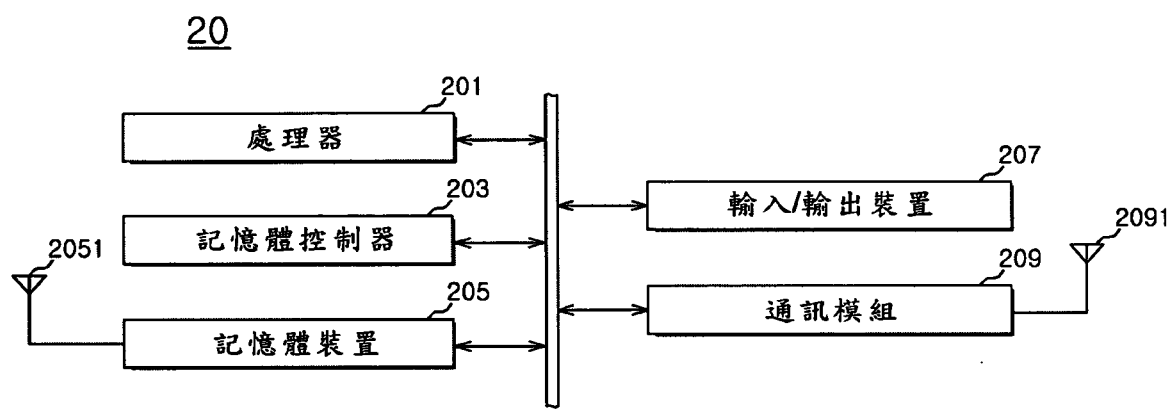
第 9B 圖



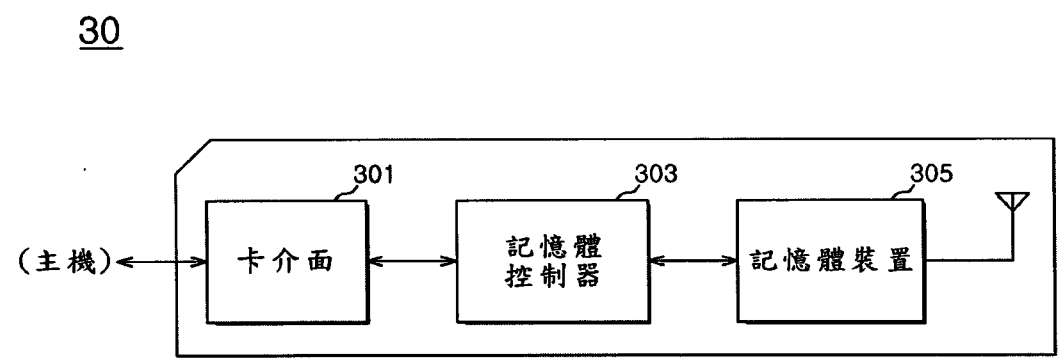
第 10 圖



第 11 圖



第 12 圖



第 13 圖

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

10 電阻式記憶體裝置

110 記憶體單元

120 控制單元

130 電壓產生單元

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無。

申請專利範圍

1. 一種電阻式記憶體裝置，包含：
 - 一記憶體單元，包含一電阻式記憶胞陣列；
 - 一電壓產生單元，適用於接收一射頻(radio frequency, RF)訊號，並且將該 RF 訊號轉換成一直流(direct current, DC)電壓，其中一刷新指令被提供為該 RF 訊號；以及
 - 一控制單元，適用於基於該刷新指令，控制要在該電阻式記憶胞陣列上執行的一刷新操作，其中該 DC 電壓用來當成該刷新操作的操作電壓。
2. 如請求項 1 所述之電阻式記憶體裝置，其中該控制單元以及該電壓產生單元係與該記憶單元一同被整合。
3. 如請求項 1 所述之電阻式記憶體裝置，其中該電壓產生單元係與該記憶單元一同被整合，並且該控制單元係與該記憶單元分隔。
4. 如請求項 1 所述之電阻式記憶體裝置，其中該電壓產生單元包含：
 - 一電壓乘法器，適用於利用將透過一天線輸入的該 RF 訊號轉換來產生該 DC 電壓，並且將該 DC 電壓提高至一預定位準；以及
 - 一充電器，適用於儲存一已提高的 DC 電壓，並且將一已儲存的電壓提供為該操作電壓。
5. 如請求項 4 所述之電阻式記憶體裝置，其中該充電器係與該記憶單元一同被整合，並且該控制單元以及該電壓乘法器係與該記憶單元分隔。
6. 如請求項 4 所述之電阻式記憶體裝置，其中該控制單元以及該充電器係與該記憶單元一同被整合，並且該電壓乘法器係與該記憶單元分隔。
7. 如請求項 1 所述之電阻式記憶體裝置，其中該控制單元包含：

一控制器，適用於在該電阻式記憶胞陣列上執行一程式編輯操作、一讀取操作以及該刷新操作；

一訊號處理器，適用於解碼該 RF 訊號來產生該刷新指令，並且將該刷新指令提供給該控制器；以及

一時脈產生器，適用於接收該刷新指令、啟用/停用該控制器以及產生具有一預設週期的一刷新時脈訊號。

8. 如請求項 1 所述之電阻式記憶體裝置，更包含一主電源供應單元，適用於供應一電源給該記憶體單元。

9. 一種電子系統，包含：

一處理器，適用於在來自一外部裝置的一指令輸入上執行解碼；以及

一電阻式記憶體裝置，包含內有由該處理器存取的一記憶胞陣列之一記憶體單元、適用於接收一射頻(radio frequency, RF)訊號的一電壓產生單元，以及適用於控制該記憶胞陣列上一刷新操作的一控制單元，以回應根據該 RF 訊號產生的一刷新指令，其中該刷新指令被提供為該 RF 訊號。

10. 如請求項 9 所述之電子系統，其中該控制單元以及該電壓產生單元係與該記憶單元一同被整合。

11. 如請求項 9 所述之電子系統，其中該電壓產生單元包含：

一電壓乘法器，適用於利用將透過一天線輸入的該 RF 訊號轉換來產生一直流(direct current, DC)電壓，並且將該 DC 電壓提高至一預定位準；以及

一充電器，適用於儲存一已提高的 DC 電壓，並且將一已儲存的電壓提供為一操作電壓。

12.如請求項 9 所述之電子系統，其中該電壓產生單元接收該 RF 訊號，以產生用於該刷新操作的一操作電壓，以及

該控制單元將該操作電壓供應至該記憶胞陣列，以執行該刷新電壓。

13.如請求項 9 所述之電子系統，其中該控制單元將該電阻式記憶體裝置內含的一主電源供應單元所提供之電源供應給該記憶胞陣列，以執行該刷新操作。

14.如請求項 9 所述之電子系統，更包含一通訊模組，適用於允許該電子系統連接至一有線或無線通訊網路。

15.一種電子系統，包含：

一電阻式記憶體裝置，適用於接收一射頻(RF)訊號，並且根據該 RF 訊號在包含該電阻式記憶體裝置的記憶體單元上執行一刷新操作，其中一刷新指令被提供為該 RF 訊號；

一記憶體控制器，適用於控制該記憶體裝置的一操作；以及

一卡介面，適用於執行一主機與該記憶體控制器之間的資料交換。

16.如請求項 15 所述之電子系統，其中該電阻式記憶體裝置包含：

一記憶體單元，包含一電阻式記憶胞陣列；

一電壓產生單元，適用於接收該射頻(radio frequency, RF)訊號，並且將該 RF 訊號轉換成直流(direct current, DC)電壓；以及

一控制單元，適用於控制要在該電阻式記憶胞陣列上執行的一刷新操作，其中一已提高的 DC 電壓用來當成該刷新操作的操作電壓。

17.如請求項 16 所述之電子系統，其中該控制單元以及該電壓產生單元係與該記憶單元一同被整合。

18.如請求項 16 所述之電子系統，其中該電壓產生單元包含：

一電壓乘法器，適用於利用將透過一天線輸入的該 RF 訊號轉換來產生該 DC 電壓，並且將該 DC 電壓提高至一預定位準；以及

一充電器，適用於儲存一已提高的 DC 電壓，並且將一已儲存的電壓提供為該操作電壓。

19.如請求項 16 所述之電子系統，更包含一主電源供應單元，適用於供應一電源給該記憶體單元。

20.一種電阻式記憶體裝置之操作方法，該操作方法包含：

接收一射頻(RF)訊號；以及

根據該 RF 訊號，在包含該電阻式記憶體裝置的記憶體單元上執行一刷新操作，其中一刷新指令被提供為該 RF 訊號。

21.如請求項 20 所述之操作方法，更包含：

將該 RF 訊號轉換成一直流(DC)電壓；以及

提高該 DC 電壓，

其中藉由使用一已提高的 DC 電壓當成一操作電壓，來執行該刷新操作。

22.如請求項 20 所述之操作方法，更包含：

利用將該 RF 訊號解碼來產生該刷新指令，其中執行該刷新操作以回應該刷新指令。