



(12) 发明专利

(10) 授权公告号 CN 103500701 B

(45) 授权公告日 2016. 03. 16

(21) 申请号 201310491769. 3

(22) 申请日 2013. 10. 18

(73) 专利权人 中国科学院微电子研究所
地址 100083 北京市朝阳区北土城西路 3 号

(72) 发明人 龙世兵 张美芸 王国明 李阳
王明 许晓欣 刘若愚 李丛飞
刘红涛 孙鹏霄 刘琦 吕杭炳
刘明

(74) 专利代理机构 中科专利商标代理有限责任
公司 11021

代理人 任岩

(51) Int. Cl.

H01L 21/02(2006. 01)

B82Y 40/00(2011. 01)

(56) 对比文件

CN 101657875 A, 2010. 02. 24,
US 8410467 B2, 2013. 04. 02,
US 2007/0267622 A1, 2007. 11. 22,

审查员 林敏

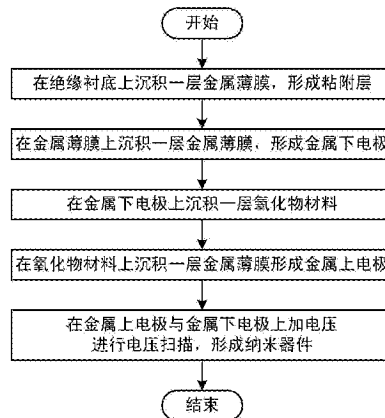
权利要求书1页 说明书4页 附图3页

(54) 发明名称

一种制备纳米器件的方法

(57) 摘要

本发明公开了一种制备纳米器件的方法,包括:在绝缘衬底上沉积一层金属薄膜,形成粘附层;在金属薄膜上沉积一层金属薄膜,形成金属下电极;在金属下电极上沉积一层氧化物材料;在氧化物材料上沉积一层金属薄膜,形成金属上电极;在金属上电极与金属下电极上加电压进行电压扫描,在氧化物材料中形成导电细丝,器件处于低阻态;在金属上电极与金属下电极上重新加相同方向或者反方向电压进行电压扫描,使氧化物材料中的导电细丝逐渐变细直至断裂,器件由低阻态向高阻态转化,器件在低阻态与高阻态之间存在一个中间态,选择合适的停止电压,使器件的中间态处于量子电导附近,形成纳米器件。利用本发明,简化了制备工艺、提高了与传统 CMOS 工艺的兼容性。



1. 一种制备纳米器件的方法,其特征在于,包括:

- A、在绝缘衬底上沉积一层金属薄膜,形成粘附层;
- B、在金属薄膜上沉积一层金属薄膜,形成金属下电极;
- C、在金属下电极上沉积一层氧化物材料;
- D、在氧化物材料上沉积一层金属薄膜,形成金属上电极;

E、在金属上电极与金属下电极上加电压进行电压扫描,在氧化物材料中形成导电细丝,器件处于低阻态;在金属上电极与金属下电极上重新加相同方向或者反方向电压进行电压扫描,由于焦耳热或者氧化还原反应使氧化物材料中的导电细丝逐渐变细直至断裂,器件由低阻态向高阻态转化,器件在低阻态与高阻态之间存在一个中间态,选择合适的停止电压,使器件的中间态处于量子电导附近,形成纳米器件。

2. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤A中所述绝缘衬底为平整、洁净的绝缘衬底 SiO_2 、 Si_3N_4 或 Al_2O_3 ;步骤A中所述沉积采用磁控溅射、离子束溅射或电子束蒸发方法;步骤A中所述金属薄膜厚度为5-10nm;步骤A中所述金属薄膜采用单质金属Ti。

3. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤B中所述沉积采用磁控溅射、离子束溅射或电子束蒸发方法;步骤B中所述金属薄膜厚度为50-70nm;步骤B中所述金属薄膜采用单质金属Pt、Ti、Cu或Au。

4. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤C中所述沉积采用原子层沉积法(ALD)、磁控溅射或离子束溅射;步骤C中所述氧化物材料的厚度为5-100nm;步骤C中所述的原子层沉积温度为100-400℃;步骤C中所述氧化物材料为二元过渡金属氧化物材料或复杂氧化物材料。

5. 根据权利要求4所述的制备纳米器件的方法,其特征在于,所述二元过渡金属氧化物材料包括 TaO_x 、 HfO_2 、 TiO_2 、NiO或 ZrO_2 ,所述复杂氧化物材料为 SrTiO_3 。

6. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤D中所述沉积采用磁控溅射、离子束溅射或电子束蒸发;步骤D中所述金属薄膜厚度为50-70nm;步骤D中所述的金属薄膜采用单质金属Pt、Ti、Cu或Au。

7. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤E中所述电压扫描采用恒定电压扫描(CVS)或斜坡电压扫描(RVS)。

8. 根据权利要求7所述的制备纳米器件的方法,其特征在于,所述恒定电压扫描是电压恒定的扫描方式;所述斜坡电压扫描是等变台阶电压扫描方式,电压每次增加的大小一定。

9. 根据权利要求7所述的制备纳米器件的方法,其特征在于,所述斜坡电压扫描是连续性斜坡电压扫描,该连续性斜坡电压扫描是不断增加电压的最大值进行扫描,每增加一次都需要对器件进行电压由小到大的重新扫描。

10. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤E中所述在金属上电极与金属下电极上加电压时,下电极始终接地。

11. 根据权利要求1所述的制备纳米器件的方法,其特征在于,步骤E中所述选取合适的停止电压是在中间态的范围内选取,根据测试的器件的电流-电压关系得到中间态的电导范围,对电导范围进行筛选得到属于纳米器件的电导范围,即为合适的停止的电压范围。

一种制备纳米器件的方法

技术领域

[0001] 本发明属于纳米器件及纳米加工技术领域,尤其涉及一种制备纳米器件的方法。

背景技术

[0002] 随着当代集成电路工艺技术的长足发展,集成化器件的特征尺寸已进入 nm 级层,器件的特征尺寸的等比例缩小,使得器件物理特性分析也进入量子力学的分析层次。纳米器件在电学方面与传统器件有很大的不同,其性能大大优于传统电子器件。主要体现在工作速度快、功耗低、信息存储量大、体积小、重量轻,集成密度高的特点。随着工艺水平的提高,纳米器件将成为电子器件的主流。

[0003] 目前,制备纳米器件的方法多为化学方法。申请号为 201210452073.5 的中国发明专利公开了一种采用物理与化学方式结合制备的三维金属微纳米器件方法;申请号为 200610113196.0 的中国发明专利公开了一种采用化学方法制备多级硅纳米器件的方法;申请号 200910073166.5 中国发明专利公开了一种采用化学方法制备聚苯胺纳米纤维的乳液聚合物;申请号为 201210331608.3 的中国发明专利公开了一种采用倒置工艺制备二维材料纳米器件的方法;利用上述方法制备的纳米器件存在制备工艺复杂、或反应难以控制、或制备的器件难以应用的缺点。

发明内容

[0004] (一) 要解决的技术问题

[0005] 针对上述现有技术的不足,本发明的主要目的在于提供一种制备纳米器件的方法,以简化制备工艺、降低制备成本、提高制备效率、并提高与传统的 CMOS 工艺的兼容性。

[0006] (二) 技术方案

[0007] 为达到上述目的,本发明提供了一种制备纳米器件的方法,包括:A、在绝缘衬底上沉积一层金属薄膜,形成粘附层;B、在金属薄膜上沉积一层金属薄膜,形成金属下电极;C、在金属下电极上沉积一层氧化物材料;D、在氧化物材料上沉积一层金属薄膜,形成金属上电极;E、在金属上电极与金属下电极上加电压进行电压扫描,在氧化物材料中形成导电细丝,器件处于低阻态;在金属上电极与金属下电极上重新加相同方向或者反方向电压进行电压扫描,由于焦耳热或者氧化还原反应使氧化物材料中的导电细丝逐渐变细直至断裂,器件由低阻态向高阻态转化,器件在低阻态与高阻态之间存在一个中间态,选择合适的停止电压,使器件的中间态处于量子电导附近,形成纳米器件。

[0008] 上述方案中,步骤 A 中所述绝缘衬底为平整、洁净的绝缘衬底 SiO_2 、 Si_3N_4 或 Al_2O_3 ;步骤 A 中所述沉积采用磁控溅射、离子束溅射或电子束蒸发方法;步骤 A 中所述金属薄膜厚度为 5-10nm;步骤 A 中所述金属薄膜采用单质金属 Ti。

[0009] 上述方案中,步骤 B 中所述沉积采用磁控溅射、离子束溅射或电子束蒸发方法;步骤 B 中所述金属薄膜厚度为 50-70nm;步骤 B 中所述金属薄膜采用单质金属 Pt、Ti、Cu 或 Au。

[0010] 上述方案中,步骤 C 中所述沉积采用原子层沉积法 (ALD)、磁控溅射或离子束溅射;步骤 C 中所述氧化物材料的厚度为 5-100nm;步骤 C 中所述的原子层沉积温度为 100-400℃;步骤 C 中所述氧化物材料为二元过渡金属氧化物材料或复杂氧化物材料。所述二元过渡金属氧化物材料包括 TaO_x 、 HfO_2 、 TiO_2 、 NiO 或 ZrO_2 ,所述复杂氧化物材料为 $SrTiO_3$ 。

[0011] 上述方案中,步骤 D 中所述沉积采用磁控溅射、离子束溅射或电子束蒸发;步骤 D 中所述金属薄膜厚度为 50-70nm;步骤 D 中所述的金属薄膜采用单质金属 Pt、Ti、Cu 或 Au。

[0012] 上述方案中,步骤 E 中所述电压扫描采用恒定电压扫描 (CVS)、斜坡电压扫描 (RVS) 或连续性斜坡电压扫描 (SVS)。所述恒定电压扫描是电压恒定的扫描方式;所述斜坡电压扫描是等变台阶电压扫描方式,电压每次增加的大小一定;所述连续性斜坡电压扫描是不断增加电压的最大值进行扫描,每增加一次都需要对器件进行电压由小到大的重新扫描。

[0013] 上述方案中,步骤 E 中所述在金属上电极与金属下电极上加电压时,下电极始终接地。步骤 E 中所述选取合适的停止电压是在中间态的范围内选取,根据测试的器件的电流-电压关系得到中间态的电导范围,对电导范围进行筛选得到属于纳米器件的电导范围,即为合适的停止的电压范围。

[0014] (三) 有益效果

[0015] 从上述技术方案可以看出,本发明具有以下有益效果:

[0016] 1、利用本发明提供的制备纳米器件的方法,因其使用的氧化物材料具有工艺简单,能够与传统的 CMOS 工艺兼容的特点,因此易于集成。

[0017] 2、利用本发明提供的制备纳米器件的方法,因器件结构简单,易于操作,容易实现,因此大大简化了制备工艺,降低了制备成本,提高了工艺稳定性与制备效率,非常有利于本发明的广泛推广和应用。

[0018] 3、利用本发明提供的制备纳米器件的方法,操作简单,工艺步骤较少,大大简化了制备工艺、降低了制备成本、提高了制备效率、并提高了与传统的 CMOS 工艺的兼容性。

附图说明

[0019] 图 1 为依照本发明实施例的制备纳米器件的方法流程图;

[0020] 图 2 为依照图 1 所示流程制备的纳米器件的结构示意图;

[0021] 图 3 为加电压扫描时器件内导电细丝的变化示意图;

[0022] 图 4 为 Pt/ HfO_2 /Pt 器件达到量子电导时的示意图;

[0023] 图 5 为 NiO 器件达到量子电导时的示意图。

具体实施方式

[0024] 为使本发明的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照附图,对本发明进一步详细说明。

[0025] 如同 1 所示,图 1 为依照本发明实施例的制备纳米器件的方法流程图,该方法包括以下工艺步骤:

[0026] A、在绝缘衬底上沉积一层金属薄膜,形成粘附层;

[0027] B、在金属薄膜上沉积一层金属薄膜,形成金属下电极;

[0028] C、在金属下电极上沉积一层氧化物材料；

[0029] D、在氧化物材料上沉积一层金属薄膜，形成金属上电极；

[0030] E、在金属上电极与金属下电极上加电压进行电压扫描，在氧化物材料中形成导电细丝，器件处于低阻态；在金属上电极与金属下电极上重新加相同方向或者反方向电压进行电压扫描，由于焦耳热或者氧化还原反应使氧化物材料中的导电细丝逐渐变细直至断裂，器件由低阻态向高阻态转化，器件在低阻态与高阻态之间存在一个中间态，选择合适的停止电压，使器件的中间态处于量子电导附近，形成纳米器件。

[0031] 其中，步骤A中所述绝缘衬底为平整、洁净的绝缘衬底例如 SiO_2 、 Si_3N_4 或 Al_2O_3 等；步骤A中所述沉积采用磁控溅射、离子束溅射或电子束蒸发方法；步骤A中所述金属薄膜厚度为 5-10nm；步骤A中所述金属薄膜采用单质金属例如 Ti。

[0032] 步骤B中所述沉积采用磁控溅射、离子束溅射或电子束蒸发方法等；步骤B中所述金属薄膜厚度为 50-70nm；步骤B中所述金属薄膜采用单质金属例如 Pt、Ti、Cu 或 Au 等。

[0033] 步骤C中所述沉积采用原子层沉积法 (ALD)、磁控溅射或离子束溅射；步骤C中所述氧化物材料的厚度为 5-100nm；步骤C中所述的原子层沉积温度为 100-400℃；步骤C中所述氧化物材料为二元过渡金属氧化物材料或复杂氧化物材料，其中二元过渡金属氧化物材料包括 TaO_x 、 HfO_2 、 TiO_2 、NiO 或 ZrO_2 等，复杂氧化物材料为 SrTiO_3 。

[0034] 步骤D中所述沉积采用磁控溅射、离子束溅射或电子束蒸发等；步骤D中所述金属薄膜厚度为 50-70nm；步骤D中所述的金属薄膜采用单质金属例如 Pt、Ti、Cu 或 Au 等。

[0035] 步骤E中所述电压扫描采用恒定电压扫描 (CVS)、斜坡电压扫描 (RVS) 或连续性斜坡电压扫描 (SVS) 等方式，其中恒定电压扫描是电压恒定的扫描方式；斜坡电压扫描是等变台阶电压扫描方式，电压每次增加的大小一定；连续性斜坡电压扫描是不断增加电压的最大值进行扫描，每增加一次都需要对器件进行电压由小到大的重新扫描。

[0036] 步骤E中所述在金属上电极与金属下电极上加电压时，下电极始终接地。所述选取合适的停止电压是在中间态的范围内选取，根据测试的器件的电流-电压关系得到中间态的电导范围，对电导范围进行筛选得到属于纳米器件的电导范围，即为合适的停止的电压范围。形成导电细丝的偏压大小是根据氧化物材料的类型、厚度，器件的限流来决定的；器件由低阻向高阻转化的电压主要取决于氧化物材料的类型、厚度与细丝的大小。

[0037] 利用图1所示流程制备的纳米器件结构图如图2所示，图2为依照图1所示流程制备的纳米器件的结构示意图，该纳米器件中自下而上分别是衬底、粘附层、下电极、氧化物层和上电极，其中氧化物层形成于上电极和下电极之间。

[0038] 实施例一

[0039] 利用电子束蒸发在绝缘衬底 SiO_2 上沉积一层 Ti 金属薄膜，厚度为 5 至 10nm，然后同样利用电子束蒸发在 Ti 金属上沉积一层 Pt 电极，作为下电极，厚度在 50 至 70nm，再利用原子层沉积法在 Pt 电极上沉积一层 HfO_2 氧化物材料，再利用电子束蒸发在 HfO_2 氧化物材料上沉积 50 至 70nm 的 Pt 电极，作为上电极，在形成的器件上加恒定电压形成导电细丝，电压大小为 0.4V-0.5V 左右，图3示出了加电压扫描时器件内导电细丝的变化示意图。最后在制备的器件上加同向的连续斜坡扫描电压。

[0040] 图4所示为对 Pt/ HfO_2 /Pt 器件进行 5 次连续性斜坡电压扫描的电学特性示意图。每次扫描之前都以 0.1V 的大小增加扫描电压的最大值直至 1V 停止，然后对器件进行最大

电压增加后由 0V 到 1V 的扫描。由图可以看出在最大电压低于 0.6V 时,电导基本不变,而在最大电压为 0.7V 时,电导会发生突变。依次类推,每扫描一次, HfO_2 中的导电细丝尺寸减小一次,使得导电细丝逐渐变窄,在最后细丝彻底断裂之前,导电细丝的尺寸达到量子级别,根据所得到的电流 - 电压关系得到电导大小,选择合适的停止电压,使器件的最终状态停止在量子电导附近,即获得量子线器件。图 3 中在 0.7V 左右器件开始处于量子结构。

[0041] 实施例二

[0042] 利用电子束蒸发在绝缘衬底 SiO_2 上沉积一层 Ti 金属薄膜,厚度为 5 至 10nm,然后同样利用电子束蒸发在 Ti 金属上沉积一层 W 电极,作为下电极,厚度在 50-70nm,再利用原子层沉积法在 W 电极上沉积一层 NiO 氧化物材料,再利用电子束蒸发在 NiO 氧化物材料上沉积 50 至 70nm 的 Pt 电极,作为上电极,在形成的器件上加恒定电压形成导电细丝,电压大小为 0.4V-0.5V 左右,最后在制备的器件上加斜坡扫描电压。图 5 所示为斜坡电压扫描时, NiO 氧化物材料中的导电细丝逐渐变化的示意图。当电压由 0V 至 1V 不断增加时, NiO 氧化物材料中的导电细丝逐渐变窄,在最后细丝电导达到 G_0 或者几倍的 G_0 时停止扫描,此时导电细丝的尺寸达到量子级别。根据所得到的电流 - 电压关系得到电导大小,选择合适的停止电压,使器件的最终状态停止在量子电导附近,即获得量子线器件。图 5 中在 0.7V 左右器件开始处于量子结构。

[0043] 以上所述的具体实施例,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施例而已,并不用于限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

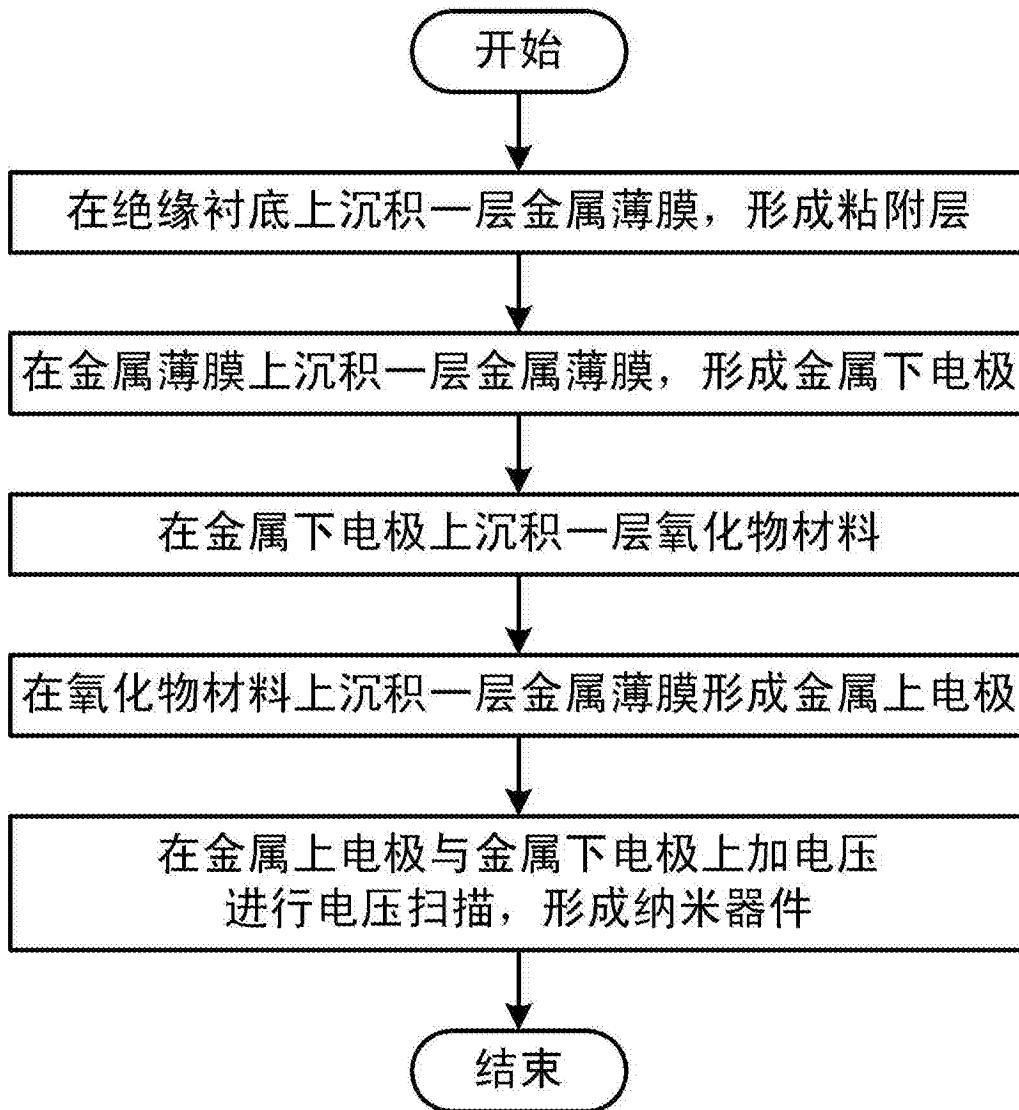


图 1



图 2

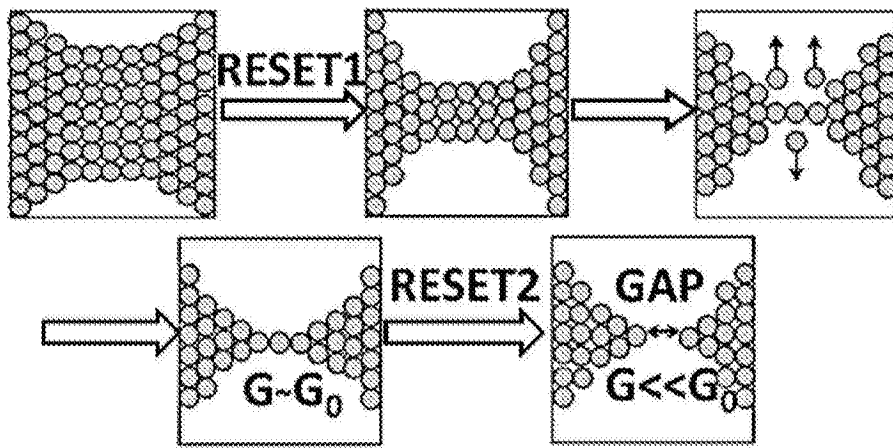


图 3

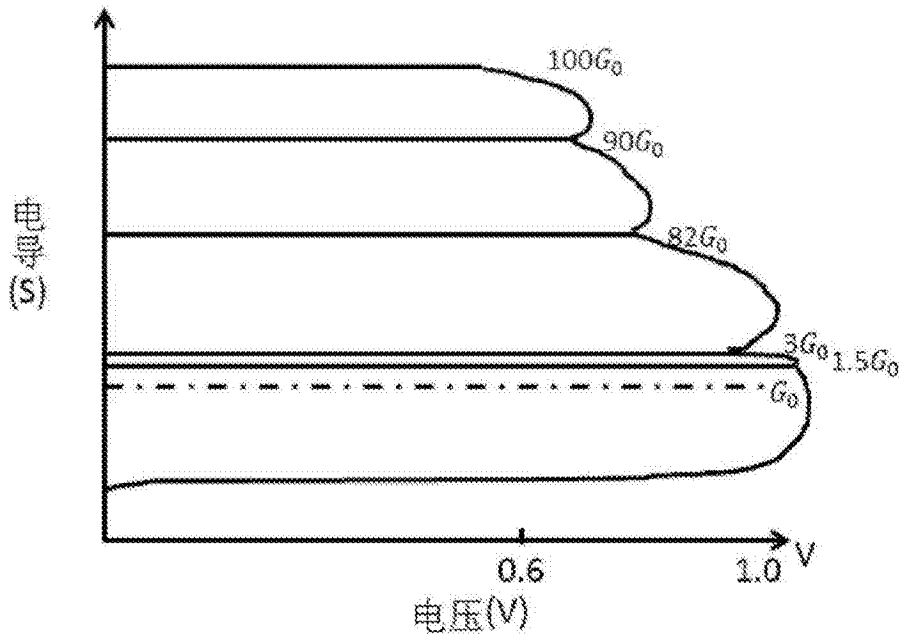


图 4

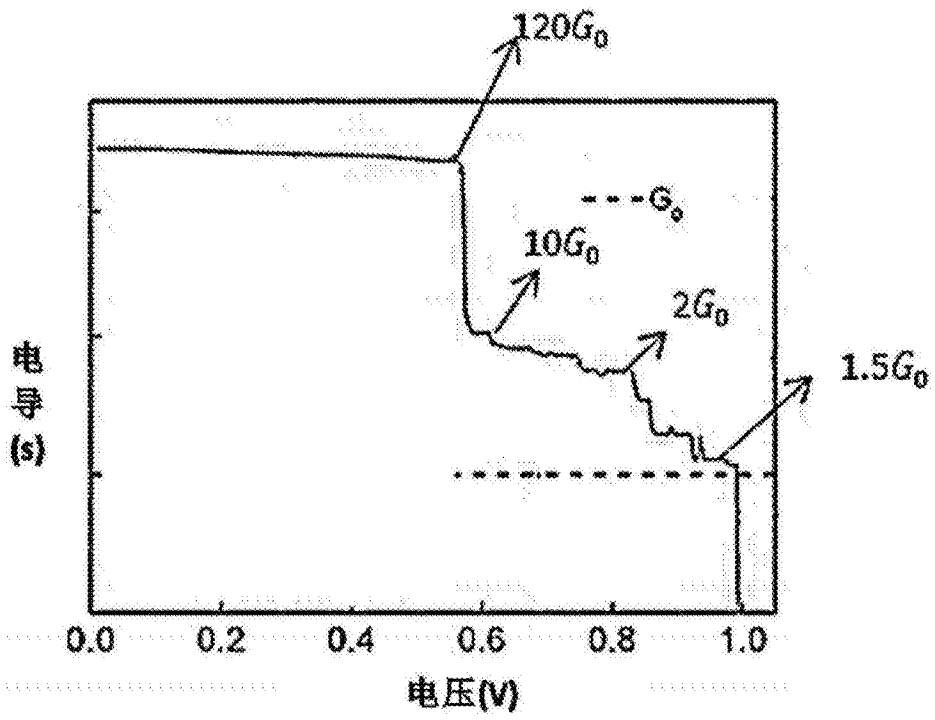


图 5