



(12) 发明专利

(10) 授权公告号 CN 112838121 B

(45) 授权公告日 2023. 03. 31

(21) 申请号 202110084428.9

H01L 29/10 (2006.01)

(22) 申请日 2021.01.21

H01L 29/20 (2006.01)

(65) 同一申请的已公布的文献号

H01L 29/423 (2006.01)

申请公布号 CN 112838121 A

H01L 29/778 (2006.01)

H01L 21/335 (2006.01)

(43) 申请公布日 2021.05.25

(56) 对比文件

(73) 专利权人 西安电子科技大学

CN 107919397 A, 2018.04.17

地址 710000 陕西省西安市雁塔区太白南路2号

审查员 吴艳艳

(72) 发明人 马晓华 何云龙 郝跃 杨凌
王冲 郑雪峰

(74) 专利代理机构 西安嘉思特知识产权代理事务
所(普通合伙) 61230

专利代理师 刘长春

(51) Int. Cl.

H01L 29/06 (2006.01)

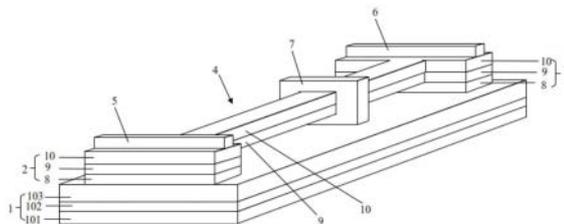
权利要求书2页 说明书7页 附图4页

(54) 发明名称

环栅全控型AlGa_N/Ga_N毫米波HEMT器件及其制备方法

(57) 摘要

本发明涉及一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件及其制备方法,其中,HEMT器件包括:衬底;源区部分,设置在衬底上的一侧;漏区部分,设置在衬底上的另一侧,且与源区部分相对设置;若干纳米沟道,间隔设置在源区部分与漏区部分之间,且悬空设置在衬底的上方;源电极,设置在源区部分上;漏电极,设置在漏区部分上;栅电极,位于源电极与漏电极之间,且包覆在纳米沟道的外周。本发明的环栅全控型AlGa_N/Ga_N毫米波HEMT器件,采用四周包络的环形栅结构,提高了AlGa_N/Ga_N器件的栅电极控制力,降低了射频器件小栅长带来的短沟道效应,提高了器件的可靠性。



1. 一种环栅全控型AlGaIn/GaN毫米波HEMT器件的制备方法,其特征在于,包括:
 - S1: 选取衬底基片,在所述衬底基片上依次生长AlN成核层、GaN缓冲层、NbN层、GaN沟道层和AlGaIn势垒层;
 - S2: 在所述AlGaIn势垒层上制备源电极和漏电极;
 - S3: 刻蚀所述源电极和所述漏电极之间的AlGaIn势垒层、GaN沟道层和NbN缓冲层,形成若干沟道;
 - S4: 去除沟道下方的NbN层,形成底部悬空的AlGaIn/GaN纳米沟道;
 - S5: 淀积栅金属,形成包覆在所述AlGaIn/GaN纳米沟道外周的环形的栅电极;
 - S6: 在电极上制备金属互联。
2. 根据权利要求1所述的制备方法,其特征在于,所述S3包括:
 - S31: 采用电子束光刻机对源区部分和漏区部分以外的有源区进行光刻掩模;
 - S32: 采用电感耦合等离子体刻蚀机在等离子体中进行深槽刻蚀,刻蚀所述源电极和所述漏电极之间的AlGaIn势垒层、GaN沟道层和NbN缓冲层,形成若干所述沟道,深槽刻蚀的深度为50-230nm,所述沟道的宽度为50-300nm。
3. 根据权利要求1所述的制备方法,其特征在于,所述S4包括:将器件放入电感耦合等离子体刻蚀机,通入XeF₂气体,将所述沟道下方的NbN层刻蚀完全,将器件取出,形成底部悬空的AlGaIn/GaN纳米沟道。
4. 根据权利要求1所述的制备方法,其特征在于,所述S5包括:采用电子束蒸发台以0.1nm/s的蒸发速率进行栅金属的蒸发,栅金属依次选用Ni/Au,蒸发完成后进行金属剥离,形成包覆在所述AlGaIn/GaN纳米沟道外周的环形的栅电极。
5. 一种环栅全控型AlGaIn/GaN毫米波HEMT器件,其特征在于,通过权利要求1-4任一项所述的环栅全控型AlGaIn/GaN毫米波HEMT器件的制备方法制备得到,所述环栅全控型AlGaIn/GaN毫米波HEMT器件包括:
 - 衬底;
 - 源区部分,设置在所述衬底上的一侧;
 - 漏区部分,设置在所述衬底上的另一侧,且与所述源区部分相对设置;
 - 若干纳米沟道,间隔设置在所述源区部分与所述漏区部分之间,且悬空设置在所述衬底的上方;
 - 源电极,设置在所述源区部分上;
 - 漏电极,设置在所述漏区部分上;
 - 栅电极,位于所述源电极与所述漏电极之间,且包覆在所述纳米沟道的外周。
6. 根据权利要求5所述的环栅全控型AlGaIn/GaN毫米波HEMT器件,其特征在于,所述源区部分和所述漏区部分均包括自下而上依次层叠设置的NbN层、GaN沟道层和AlGaIn势垒层。
7. 根据权利要求6所述的环栅全控型AlGaIn/GaN毫米波HEMT器件,其特征在于,所述纳米沟道包括自下而上依次层叠设置的所述GaN沟道层和所述AlGaIn势垒层。
8. 根据权利要求6所述的环栅全控型AlGaIn/GaN毫米波HEMT器件,其特征在于,所述衬底包括自下而上依次层叠设置的衬底基片、AlN成核层和GaN缓冲层,其中,所述衬底基片为Si衬底、蓝宝石衬底或SiC衬底。
9. 根据权利要求6所述的环栅全控型AlGaIn/GaN毫米波HEMT器件,其特征在于,所述NbN

层的厚度为20-100nm,所述GaN沟道层的厚度为20-100nm,所述AlGaN势垒层的厚度为10-30nm,其中,Al的组份为15%-35%。

环栅全控型AlGaN/GaN毫米波HEMT器件及其制备方法

技术领域

[0001] 本发明属于半导体器件技术领域,具体涉及一种环栅全控型AlGaN/GaN毫米波HEMT器件及其制备方法。

背景技术

[0002] 近年来,GaN基高电子迁移率晶体管在射频功率领域已经取得了众多令人瞩目的研究成果。然而,随着应用频段的提升,器件的尺寸在不断的缩小,器件尺寸的缩小尤其是栅极长度的减小会产生短沟道效应,严重影响器件的可靠性。

[0003] 目前,Fin-HEMT器件已经成为解决短沟道效应的措施之一,但是面对更小尺寸栅极长度,尤其是60nm以下栅长的AlGaN/GaN异质结器件,短沟道效应依然存在,这也限制了GaN基器件向着更高频领域的发展。

发明内容

[0004] 为了解决现有技术中存在的上述问题,本发明提供了一种环栅全控型AlGaN/GaN毫米波HEMT器件及其制备方法。本发明要解决的技术问题通过以下技术方案实现:

[0005] 本发明提供了一种环栅全控型AlGaN/GaN毫米波HEMT器件,包括:

[0006] 衬底;

[0007] 源区部分,设置在所述衬底上的一侧;

[0008] 漏区部分,设置在所述衬底上的另一侧,且与所述源区部分相对设置;

[0009] 若干纳米沟道,间隔设置在所述源区部分与所述漏区部分之间,且悬空设置在所述衬底的上方;

[0010] 源电极,设置在所述源区部分上;

[0011] 漏电极,设置在所述漏区部分上;

[0012] 栅电极,位于所述源电极与所述漏电极之间,且包覆在所述纳米沟道的外周。

[0013] 在本发明的一个实施例中,所述源区部分和所述漏区部分均包括自下而上依次层叠设置的NbN层、GaN沟道层和AlGaN势垒层。

[0014] 在本发明的一个实施例中,所述纳米沟道包括自下而上依次层叠设置的所述GaN沟道层和所述AlGaN势垒层。

[0015] 在本发明的一个实施例中,所述衬底包括自下而上依次层叠设置的衬底基片、AlN成核层和GaN缓冲层,其中,所述衬底基片为Si衬底、蓝宝石衬底或SiC衬底。

[0016] 在本发明的一个实施例中,所述NbN层的厚度为20-100nm,所述GaN沟道层的厚度为20-100nm,所述AlGaN势垒层的厚度为10-30nm,其中,Al的组份为15%-35%。

[0017] 在本发明的一个实施例中,所述纳米沟道的宽度为50-300nm。

[0018] 本发明提供了一种环栅全控型AlGaN/GaN毫米波HEMT器件的制备方法,包括:

[0019] S1:选取衬底基片,在所述衬底基片上依次生长AlN成核层、GaN缓冲层、NbN层、GaN沟道层和AlGaN势垒层;

- [0020] S2:在所述AlGa_N势垒层上制备源电极和漏电极;
- [0021] S3:刻蚀所述源电极和所述漏电极之间的AlGa_N势垒层、Ga_N沟道层和Nb_N缓冲层,形成若干沟道;
- [0022] S4:去除沟道下方的Nb_N层,形成底部悬空的AlGa_N/Ga_N纳米沟道;
- [0023] S5:淀积栅金属,形成包覆在所述AlGa_N/Ga_N纳米沟道外周的环形的栅电极;
- [0024] S6:在电极上制备金属互联。
- [0025] 在本发明的一个实施例中,所述S3包括:
- [0026] S31:采用电子束光刻机对源区部分和漏区部分以外的有源区进行光刻掩模;
- [0027] S32:采用电感耦合等离子体刻蚀机在等离子体中进行深槽刻蚀,刻蚀所述源电极和所述漏电极之间的AlGa_N势垒层、Ga_N沟道层和Nb_N缓冲层,形成若干所述沟道,深槽刻蚀的深度为50-230nm,所述沟道的宽度为50-300nm。
- [0028] 在本发明的一个实施例中,所述S4包括:将器件放入电感耦合等离子体刻蚀机,通入XeF₂气体,将所述沟道下方的Nb_N层刻蚀完全,将器件取出,形成底部悬空的AlGa_N/Ga_N纳米沟道。
- [0029] 在本发明的一个实施例中,所述S5包括:采用电子束蒸发台以0.1nm/s的蒸发速率进行栅金属的蒸发,栅金属依次选用Ni/Au,蒸发完成后进行金属剥离,形成包覆在所述AlGa_N/Ga_N纳米沟道外周的环形的栅电极。
- [0030] 与现有技术相比,本发明的有益效果在于:
- [0031] 1.本发明的环栅全控型AlGa_N/Ga_N毫米波HEMT器件,采用四周包络的环形栅结构,提高了AlGa_N/Ga_N器件的栅电极控制力,降低了射频器件小栅长带来的短沟道效应,提高了器件的可靠性;
- [0032] 2.本发明的环栅全控型AlGa_N/Ga_N毫米波HEMT器件的制备方法,采用Nb_N作为牺牲层,利用XeF₂与其反应去除沟道下方的Nb_N层,形成底部悬空的AlGa_N/Ga_N纳米沟道,方法简单易实现。
- [0033] 上述说明仅是本发明技术方案的概述,为了能够更清楚了解本发明的技术手段,而可依照说明书的内容予以实施,并且为了让本发明的上述和其他目的、特征和优点能够更明显易懂,以下特举较佳实施例,并配合附图,详细说明如下。

附图说明

- [0034] 图1是本发明实施例提供的一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件的立体结构图;
- [0035] 图2是本发明实施例提供的另一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件的纳米沟道剖面图;
- [0036] 图3是本发明实施例提供的一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件制备方法示意图;
- [0037] 图4a-图4e是本发明实施例提供的一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件的制备工艺图。

具体实施方式

[0038] 为了进一步阐述本发明为达成预定发明目的所采取的技术手段及功效,以下结合附图及具体实施方式,对依据本发明提出的一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件及其制备方法进行详细说明。

[0039] 有关本发明的前述及其他技术内容、特点及功效,在以下配合附图的具体实施方式详细说明中即可清楚地呈现。通过具体实施方式的说明,可对本发明为达成预定目的所采取的技术手段及功效进行更加深入且具体地了解,然而所附附图仅是提供参考与说明之用,并非用来对本发明的技术方案加以限制。

[0040] 实施例一

[0041] 请结合参见图1和图2,图1是本发明实施例提供的一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件的立体结构图;图2是本发明实施例提供的另一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件的纳米沟道剖面图。如图所示,本实施例的环栅全控型AlGa_N/Ga_N毫米波HEMT器件,包括:衬底1、源区部分2、漏区部分3、若干纳米沟道4、源电极5、漏电极6和栅电极7。其中,源区部分2设置在衬底1上的一侧;漏区部分3设置在衬底1上的另一侧,且与源区部分2相对设置;若干纳米沟道4间隔设置在源区部分2与漏区部分3之间,且悬空设置在衬底1的上方;源电极5设置在源区部分2上;漏电极6设置在漏区部分3上;栅电极7位于源电极5与漏电极6之间,且包覆在纳米沟道4的外周。

[0042] 在本实施例中,如图1所示的环栅全控型AlGa_N/Ga_N毫米波HEMT器件,设置有一个纳米沟道4。如图2所示的环栅全控型AlGa_N/Ga_N毫米波HEMT器件,设置有三个纳米沟道4,栅电极7的底部相互连接。

[0043] 进一步地,源区部分2和漏区部分3均包括自下而上依次层叠设置的NbN层8、Ga_N沟道层9和AlGa_N势垒层10。纳米沟道4包括自下而上依次层叠设置的Ga_N沟道层9和AlGa_N势垒层10。

[0044] 在本实施例中,Ga_N沟道层9和AlGa_N势垒层10形成AlGa_N/Ga_N异质结,栅电极7呈环形结构,包覆在AlGa_N/Ga_N异质结的外周,可以从四个面包围住AlGa_N/Ga_N纳米沟道4,栅电极的控制力得到显著提高,可以有效地降低短沟道效应,非常适合栅长较小的射频频率器件。

[0045] 进一步地,衬底1包括自下而上依次层叠设置的衬底基片101、Al_N成核层102和Ga_N缓冲层103,其中,衬底基片101为Si衬底、蓝宝石衬底或SiC衬底。

[0046] 在本实施例中,NbN层8的厚度为20-100nm,Ga_N沟道层9的厚度为20-100nm,AlGa_N势垒层10的厚度为10-30nm,其中,Al的组份为15%-35%。

[0047] 在本实施例中,纳米沟道4的宽度为50-300nm。

[0048] 本实施例的环栅全控型AlGa_N/Ga_N毫米波HEMT器件,采用四周包络的环形栅结构,提高了AlGa_N/Ga_N器件的栅电极控制力,降低了射频器件小栅长带来的短沟道效应,提高了器件的可靠性。

[0049] 实施例二

[0050] 本实施例提供了一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件的制备方法,请参见图3,图3是本发明实施例提供的一种环栅全控型AlGa_N/Ga_N毫米波HEMT器件制备方法示意图,如图所示,该方法包括:

- [0051] S1:选取衬底基片,在衬底基片上依次生长AlN成核层、GaN缓冲层、NbN层、GaN沟道层和AlGaN势垒层;
- [0052] S2:在AlGaN势垒层上制备源电极和漏电极;
- [0053] S3:刻蚀源电极和漏电极之间的AlGaN势垒层、GaN沟道层和NbN缓冲层,形成若干沟道;
- [0054] S4:去除沟道下方的NbN层,形成底部悬空的AlGaN/GaN纳米沟道;
- [0055] S5:淀积栅金属,形成包覆在AlGaN/GaN纳米沟道外周的环形的栅电极;
- [0056] S6:在电极上制备金属互联。
- [0057] 具体地,步骤S3包括:
- [0058] S31:采用电子束光刻机对源区部分和漏区部分以外的有源区进行光刻掩模;
- [0059] S32:采用电感耦合等离子体刻蚀机在等离子体中进行深槽刻蚀,刻蚀源电极和漏电极之间的AlGaN势垒层、GaN沟道层和NbN缓冲层,形成若干沟道,深槽刻蚀的深度为50-230nm,沟道的宽度为50-300nm。
- [0060] 具体地,步骤S4包括:
- [0061] 将器件放入电感耦合等离子体刻蚀机,通入XeF₂气体,将沟道下方的NbN层刻蚀完全,将器件取出,形成底部悬空的AlGaN/GaN纳米沟道。
- [0062] 进一步地,步骤S5包括:
- [0063] 采用电子束蒸发台以0.1nm/s的蒸发速率进行栅金属的蒸发,栅金属依次选用Ni/Au,蒸发完成后进行金属剥离,形成包覆在所述AlGaN/GaN纳米沟道外周的环形的栅电极。
- [0064] 进一步地,给出以下三种具体实施例,对本实施例的环栅全控型AlGaN/GaN毫米波HEMT器件的制备方法进行详细描述。请结合参见图4a-图4e,图4a-图4e是本发明实施例提供的一种环栅全控型AlGaN/GaN毫米波HEMT器件的制备工艺图。
- [0065] (1)制备纳米沟道宽度为50nm的环栅全控型AlGaN/GaN毫米波HEMT器件:
- [0066] 步骤1:选取Si衬底001,在Si衬底001上依次生长AlN成核层002、GaN缓冲层003、NbN层004、GaN沟道层005和AlGaN势垒层006,如图4a所示。
- [0067] 其中,GaN缓冲层003的厚度为1 μ m,NbN层004的厚度为20nm,GaN沟道层005的厚度为20nm,AlGaN势垒层006的厚度为10nm,Al组份为15%,GaN沟道层005与AlGaN势垒层006形成AlGaN/GaN异质结。
- [0068] 步骤2:制备源电极和漏电极(图中为示出)。
- [0069] a)采用Stepper光刻机进行曝光,形成源、漏区域掩模图形;
- [0070] b)采用电子束蒸发台制备源、漏欧姆接触金属,源、漏欧姆接触金属蒸发完成后进行金属剥离;
- [0071] 其中,源、漏金属均依次选用Ti/Al/Ni/Au,Ti厚度为20nm,Al厚度为120nm,Ni厚度为45nm,Au厚度为55nm;
- [0072] c)在870 $^{\circ}$ C的N₂气氛中进行30s的快速热退火,对源、漏欧姆接触金属进行合金,完成源电极和漏电极的制备。
- [0073] 步骤3:制备AlGaN/GaN纳米沟道。
- [0074] a)首先采用甩胶机进行甩胶,得到光刻胶掩模;再采用电子束光刻机进行曝光,形成条状图形;

[0075] b) 将做好掩模的基片采用感应耦合等离子体刻蚀机在 Cl_2 等离子体中进行深槽结构刻蚀,刻蚀AlGaIn势垒层006、GaIn沟道层005和NbIn缓冲层004,深槽刻蚀深度为50nm,形成宽度为50nm的沟道,采用 Cl_2 等离子体刻蚀进行台面隔离,刻蚀深度超过100nm,如图4b所示;

[0076] c) 将基片放入感应耦合等离子体刻蚀机,通入 XeF_2 气体,恰好将沟道下方的NbIn层刻蚀完全,形成底部悬空的AlGaIn/GaIn纳米沟道,将基片取出,如图4c和图4d所示。

[0077] 步骤4:制备栅电极007,采用电子束蒸发台以0.1nm/s的蒸发速率进行栅金属的蒸发,蒸发完成后进行金属剥离,得到栅电极007,其中,栅电极007完全包裹住AlGaIn/GaIn纳米沟道,如图4e所示。

[0078] 其中,栅金属依次选用Ni/Au,其中Ni厚度为20nm,Au厚度为200nm。

[0079] 步骤5:制备钝化层以及开孔互联(图中未示出)。

[0080] a) 采用PECVD工艺以 NH_3 为N源, SiH_4 源为Si源,在最上层AlGaIn势垒层006上淀积厚度为60nm的SiIn钝化层;

[0081] b) 采用感应耦合等离子体刻蚀机在 CF_4 等离子体中刻蚀去除电极区域的SiIn层,形成互联开孔;

[0082] c) 采用电子束蒸发台以0.3nm/s的蒸发速率对制作好掩模的基片进行引线电极金属蒸发,最后在引线电极金属蒸发完成后进行剥离,得到完整的引线电极。其中,金属依次选用Ti/Au,选用Ti厚度为20nm,Au厚度为200nm。

[0083] (2) 制备纳米沟道宽度为175nm的环栅全控型AlGaIn/GaIn毫米波HEMT器件:

[0084] 步骤1:选取Si衬底001,在Si衬底001上依次生长AlIn成核层002、GaIn缓冲层003、NbIn层004、GaIn沟道层005和AlGaIn势垒层006,如图4a所示。

[0085] 其中,GaIn缓冲层003的厚度为 $3\mu\text{m}$,NbIn层004的厚度为60nm,GaIn沟道层005的厚度为60nm,AlGaIn势垒层006的厚度为20nm,Al组份为25%,GaIn沟道层005与AlGaIn势垒层006形成AlGaIn/GaIn异质结。

[0086] 步骤2:制备源电极和漏电极(图中为示出)。

[0087] a) 采用Stepper光刻机进行曝光,形成源、漏区域掩模图形;

[0088] b) 采用电子束蒸发台制备源、漏欧姆接触金属,源、漏欧姆接触金属蒸发完成后进行金属剥离;

[0089] 其中,源、漏金属均依次选用Ti/Al/Ni/Au,Ti厚度为20nm,Al厚度为120nm,Ni厚度为45nm,Au厚度为55nm;

[0090] c) 在 870°C 的 N_2 气氛中进行30s的快速热退火,对源、漏欧姆接触金属进行合金,完成源电极和漏电极的制备。

[0091] 步骤3:制备AlGaIn/GaIn纳米沟道。

[0092] a) 首先采用甩胶机进行甩胶,得到光刻胶掩模;再采用电子束光刻机进行曝光,形成条状图形;

[0093] b) 将做好掩模的基片采用感应耦合等离子体刻蚀机在 Cl_2 等离子体中进行深槽结构刻蚀,刻蚀AlGaIn势垒层006、GaIn沟道层005和NbIn缓冲层004,深槽刻蚀深度为140nm,形成宽度为175nm的沟道,采用 Cl_2 等离子体刻蚀进行台面隔离,刻蚀深度超过200nm,如图4b所示;

[0094] c) 将基片放入感应耦合等离子体刻蚀机, 通入 XeF_2 气体, 恰好将沟道下方的NbN层刻蚀完全, 形成底部悬空的AlGaN/GaN纳米沟道, 将基片取出, 如图4c和图4d所示。

[0095] 步骤4: 制备栅电极007, 采用电子束蒸发台以0.1nm/s的蒸发速率进行栅金属的蒸发, 蒸发完成后进行金属剥离, 得到栅电极007, 其中, 栅电极007完全包裹住AlGaN/GaN纳米沟道, 如图4e所示。

[0096] 其中, 栅金属依次选用Ni/Au, 其中Ni厚度为20nm, Au厚度为200nm。

[0097] 步骤5: 制备钝化层以及开孔互联(图中未示出)。

[0098] a) 采用PECVD工艺以 NH_3 为N源, SiH_4 源为Si源, 在最上层AlGaN势垒层006上淀积厚度为60nm的SiN钝化层;

[0099] b) 采用感应耦合等离子体刻蚀机在 CF_4 等离子体中刻蚀去除电极区域的SiN层, 形成互联开孔;

[0100] c) 采用电子束蒸发台以0.3nm/s的蒸发速率对制作好掩模的基片进行引线电极金属蒸发, 最后在引线电极金属蒸发完成后进行剥离, 得到完整的引线电极。其中, 金属依次选用Ti/Au, 选用Ti厚度为20nm, Au厚度为200nm。

[0101] (3) 制备纳米沟道宽度为300nm的环栅全控型AlGaN/GaN毫米波HEMT器件:

[0102] 步骤1: 选取Si衬底001, 在Si衬底001上依次生长AlN成核层002、GaN缓冲层003、NbN层004、GaN沟道层005和AlGaN势垒层006, 如图4a所示。

[0103] 其中, GaN缓冲层003的厚度为 $5\mu\text{m}$, NbN层004的厚度为100nm, GaN沟道层005的厚度为100nm, AlGaN势垒层006的厚度为30nm, Al组份为35%, GaN沟道层005与AlGaN势垒层006形成AlGaN/GaN异质结。

[0104] 步骤2: 制备源电极和漏电极(图中为示出)。

[0105] a) 采用Stepper光刻机进行曝光, 形成源、漏区域掩模图形;

[0106] b) 采用电子束蒸发台制备源、漏欧姆接触金属, 源、漏欧姆接触金属蒸发完成后进行金属剥离;

[0107] 其中, 源、漏金属均依次选用Ti/Al/Ni/Au, Ti厚度为20nm, Al厚度为120nm, Ni厚度为45nm, Au厚度为55nm;

[0108] c) 在 870°C 的 N_2 气氛中进行30s的快速热退火, 对源、漏欧姆接触金属进行合金, 完成源电极和漏电极的制备。

[0109] 步骤3: 制备AlGaN/GaN纳米沟道。

[0110] a) 首先采用甩胶机进行甩胶, 得到光刻胶掩模; 再采用电子束光刻机进行曝光, 形成条状图形;

[0111] b) 将做好掩模的基片采用感应耦合等离子体刻蚀机在 Cl_2 等离子体中进行深槽结构刻蚀, 刻蚀AlGaN势垒层006、GaN沟道层005和NbN缓冲层004, 深槽刻蚀深度为230nm, 形成宽度为300nm的沟道, 采用 Cl_2 等离子体刻蚀进行台面隔离, 刻蚀深度超过300nm, 如图4b所示;

[0112] c) 将基片放入感应耦合等离子体刻蚀机, 通入 XeF_2 气体, 恰好将沟道下方的NbN层刻蚀完全, 形成底部悬空的AlGaN/GaN纳米沟道, 将基片取出, 如图4c和图4d所示。

[0113] 步骤4: 制备栅电极007, 采用电子束蒸发台以0.1nm/s的蒸发速率进行栅金属的蒸发, 蒸发完成后进行金属剥离, 得到栅电极007, 其中, 栅电极007完全包裹住AlGaN/GaN纳米

沟道,如图4e所示。

[0114] 其中,栅金属依次选用Ni/Au,其中Ni厚度为20nm,Au厚度为200nm。

[0115] 步骤5:制备钝化层以及开孔互联(图中未示出)。

[0116] a) 采用PECVD工艺以 NH_3 为N源, SiH_4 源为Si源,在最上层AlGaIn势垒层006上淀积厚度为60nm的SiN钝化层;

[0117] b) 采用感应耦合等离子体刻蚀机在 CF_4 等离子体中刻蚀去除电极区域的SiN层,形成互联开孔;

[0118] c) 采用电子束蒸发台以0.3nm/s的蒸发速率对制作好掩模的基片进行引线电极金属蒸发,最后在引线电极金属蒸发完成后进行剥离,得到完整的引线电极。其中,金属依次选用Ti/Au,选用Ti厚度为20nm,Au厚度为200nm。

[0119] 本实施例的环栅全控型AlGaIn/GaN毫米波HEMT器件的制备方法,采用NbN作为牺牲层,利用 XeF_2 与其反应去除沟道下方的NbN层,形成底部悬空的AlGaIn/GaN纳米沟道,方法简单易实现。

[0120] 应当说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的物品或者设备中还存在另外的相同要素。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具有特定的方位、以特定的方位构造和操作,因此不能理解为对本发明的限制。

[0121] 以上内容是结合具体的优选实施方式对本发明所作的进一步详细说明,不能认定本发明的具体实施只局限于这些说明。对于本发明所属技术领域的普通技术人员来说,在不脱离本发明构思的前提下,还可以做出若干简单推演或替换,都应当视为属于本发明的保护范围。

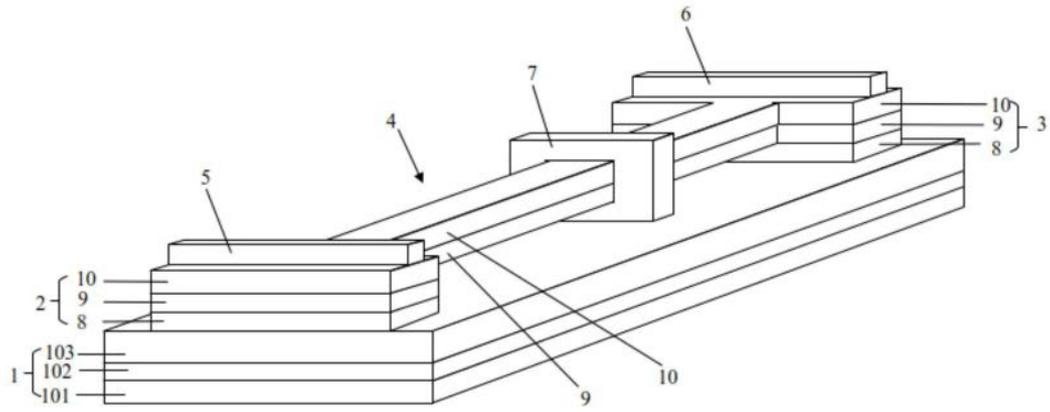


图1

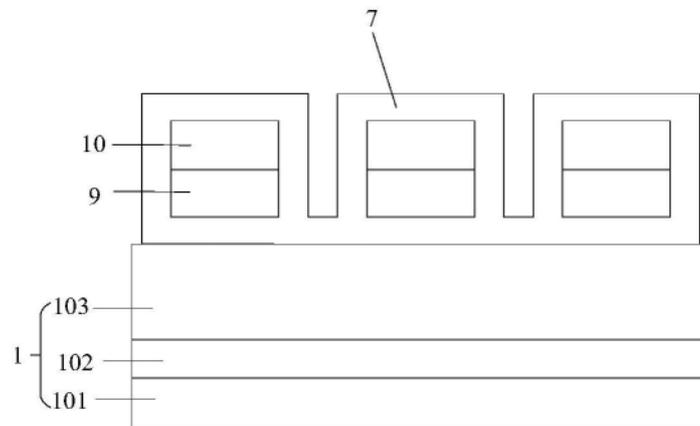


图2



图3

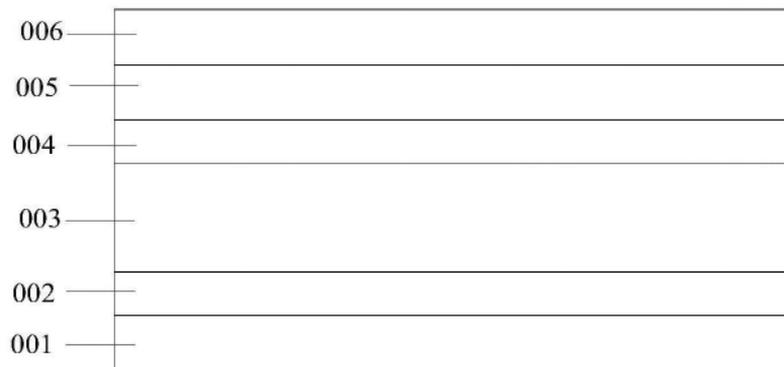


图4a

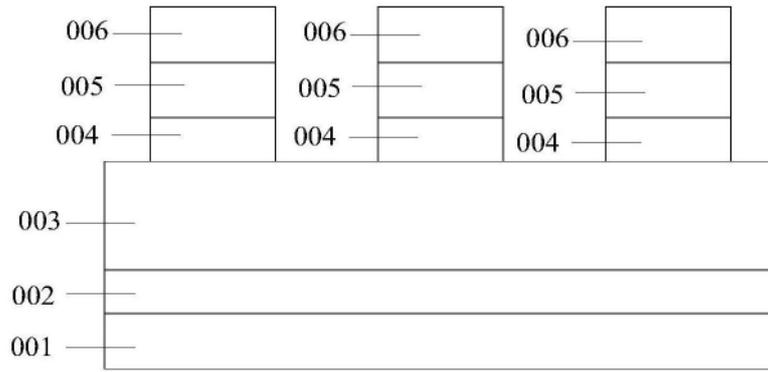


图4b

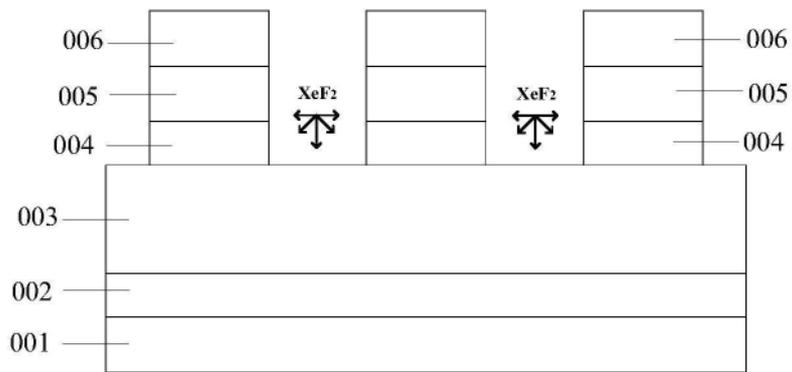


图4c

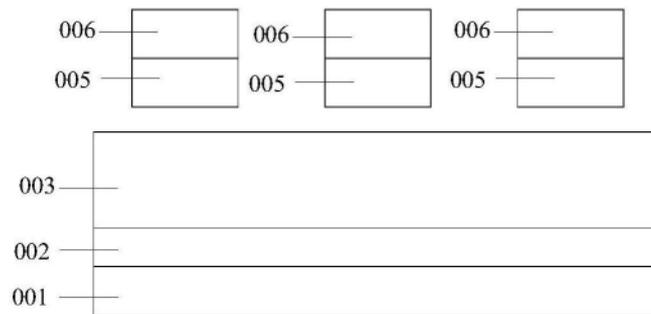


图4d

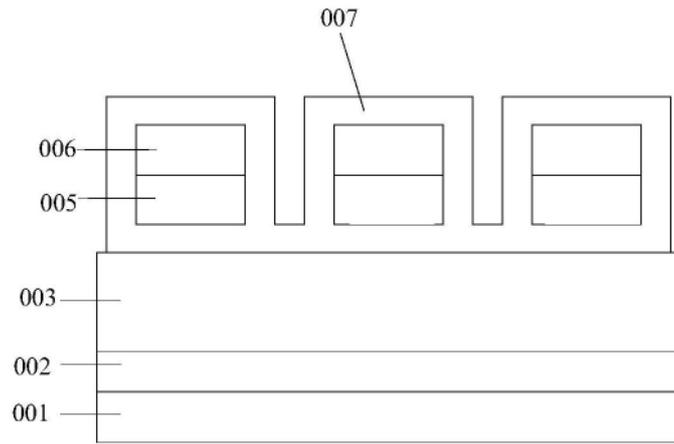


图4e