



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 304 757**

51 Int. Cl.:

H04L 27/26 (2006.01)

H03M 13/27 (2006.01)

H04N 5/44 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Número de solicitud europea: **06075518 .8**

86 Fecha de presentación : **23.03.2004**

87 Número de publicación de la solicitud: **1662740**

87 Fecha de publicación de la solicitud: **31.05.2006**

54

Título: **Intercalador para correlacionar símbolos en las portadoras de un sistema OFDM.**

30

Prioridad: **25.03.2003 EP 03290754**

45

Fecha de publicación de la mención BOPI:
16.10.2008

45

Fecha de la publicación del folleto de la patente:
16.10.2008

73

Titular/es: **SONY UNITED KINGDOM LIMITED**
The Heights, Brooklands
Weybridge KT13 0XW, GB

72

Inventor/es: **Peron, Jean-Luc**

74

Agente: **Elzaburu Márquez, Alberto**

ES 2 304 757 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Intercalador para correlacionar símbolos en las portadoras de un sistema OFDM.

5 **Campo de la invención**

La presente invención se refiere a un aparato de proceso de datos que funciona para correlacionar símbolos de entrada, en señales portadoras de un símbolo multiplexado por división ortogonal de frecuencia (OFDM = Orthogonal Frequency Division Multiplexed).

10 La presente invención también se refiere a un aparato de procesos de datos que funciona para descorrelacionar símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo OFDM, en una corriente de símbolos de salida.

15 **Antecedentes de la invención**

La norma de transmisión de vídeo digital terrestre (DVB-T = Digital Video Broadcasting-Terrestrial) (referencia [1]) utiliza multiplexación por división ortogonal de frecuencia (OFDM) para comunicar, a receptores, datos que representan imágenes de vídeo y sonido, mediante una señal de transmisión de comunicaciones por radio. Se sabe que 20 hay dos modos para la norma DVB-T que son conocidos como el modo 2k y el modo 8k. El modo 2k proporciona 2.048 subportadoras, mientras que el modo 8k proporciona 8.192 subportadoras.

Para mejorar la integridad de los datos comunicados por el modo 2k o por el modo 8k, se dispone un intercaldador de 25 símbolos para intercalar símbolos de datos de entrada cuando estos símbolos se correlacionan en las señales portadoras de un símbolo OFDM. Dicho intercaldador de símbolos comprende una memoria intercaladora en combinación con un generador de direcciones. El generador de direcciones genera una dirección para cada uno de los símbolos de entrada, indicando cada dirección una de las señales portadoras del símbolo OFDM, en la cual se ha de correlacionar el símbolo de dato. En la norma DVB-T se ha descrito una disposición para el modo 2k y para el modo 8k, que genera las direcciones para la correlación. Se sabe que el generador de direcciones comprende un registro de desplazamiento 30 lineal con realimentación que funciona para generar una secuencia pseudoaleatoria de bits, y un circuito de permutación. El circuito de permutación permuta el orden del contenido del registro de desplazamiento lineal con realimentación para generar una dirección. La dirección proporciona una indicación de una de las portadoras OFDM para llevar un símbolo de dato de entrada almacenado en la memoria de intercaladora, con el fin de correlacionar los símbolos de entrada en las señales portadoras del símbolo OFDM.

35 Al igual que el modo 2k y el modo 8k, también se ha propuesto proporcionar un modo 4k. El modo 4k se ha usado en la norma japonesa para transmisión de televisión digital, que es el sistema de transmisión digital de servicios integrados (Integrated Service Digital Broadcasting = ISDB).

40 **Resumen de la invención**

Según un aspecto de la presente invención, se proporciona un aparato de proceso de datos que funciona para correlacionar símbolos de entrada que han de ser comunicados en un número predeterminado de señales portadoras, de un símbolo multiplexado por división ortogonal de frecuencia (OFDM). El aparato de proceso de datos comprende 45 una memoria intercaladora que funciona para introducir en ella el número predeterminado de símbolos de datos con el fin de correlacionarlos en las señales portadoras OFDM, y leer los símbolos de datos para las portadoras OFDM con el fin de efectuar la correlación. La lectura se efectúa en un orden diferente a la introducción, estando determinado el orden mediante un conjunto de direcciones, con el efecto de que los símbolos de datos son intercalados en las señales portadoras. El conjunto de direcciones está determinado por un generador de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada, con el fin de indicar una de las señales portadoras en la cual se ha de correlacionar el símbolo de dato.

El generador de direcciones comprende un registro de desplazamiento lineal con realimentación que incluye un 55 número predeterminado de etapas de registro, y que funciona para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador, y un circuito de permutación y una unidad de control. El circuito de permutación funciona para recibir el contenido de las etapas del registro de desplazamiento y permutar los bits presentes en las etapas del registro según un orden de permutación, con el fin de formar una dirección de una de las portadoras OFDM. La unidad de control funciona en combinación con un circuito de comprobación de direcciones, para regenerar una dirección cuando una dirección generada supera el número máximo de portadoras. El aparato de proceso de datos está 60 caracterizado porque el número predeterminado de señales portadoras OFDM es, sustancialmente, cuatro mil, y el registro de desplazamiento lineal con realimentación tiene once etapas de registro con un polinomio generador para el registro de desplazamiento lineal con realimentación, de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$. El orden de permutación forma una dirección de once bits $R_i[n]$ para el símbolo de dato de orden i del bit presente en la n -ésima etapa de registro $R'_i[n]$, de acuerdo con la siguiente tabla:

65

$R'_i[0]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

5

Aunque, dentro de la norma DVB-T, se conoce proporcionar el modo 2k y el modo 8k, hay ventajas en proporcionar un modo 4k. Mientras que el modo 8k proporciona una disposición para establecer una red de una sola frecuencia con suficientes periodos de guarda para acomodar mayores retardos de propagación entre transmisores DVB, se sabe que el modo 2k proporciona una ventaja en aplicaciones móviles. Esto es debido a que el periodo de símbolo de 2k es solamente la cuarta parte del periodo de símbolo de 8k, permitiendo que la estimación de canal (basada en pilotos dispersos incorporados en cada símbolo) se actualice con más frecuencia, de modo que el receptor rastree con más exactitud la variación de tiempos del canal debida al efecto Doppler y otros efectos. Por lo tanto, el modo 2k es ventajoso para aplicaciones móviles. Sin embargo, el modo 2k requiere una red de múltiples frecuencias complicando, por ello, la disposición de transmisores para proporcionar un sistema de transmisión. Un modo 4k proporciona la ventaja de una recepción razonablemente buena para usuarios móviles, incluso a elevadas velocidades de conducción que causan, por ello, mayores desplazamientos Doppler, sin la necesidad de un esquema costoso de cancelación de interferencias entre portadoras. También se puede crear una realización práctica de una red de transmisión razonablemente económica. Sin embargo, para proporcionar el modo 4k, se debe disponer un intercalador de símbolos para correlacionar los símbolos de datos de entrada en las señales portadoras del símbolo OFDM.

Realizaciones de la presente invención pueden proporcionar un aparato de proceso de datos que funciona como un intercalador de símbolos para correlacionar símbolos de datos que han de ser comunicados en un símbolo OFDM que tiene, sustancialmente, cuatro mil señales portadoras. En una realización, el número de señales portadoras es tres mil veinticuatro. Por ello, se puede proporcionar un modo 4k, por ejemplo, para una norma DVB, tal como la DVB-T o la DVB-H. La norma DVB-H (Digital Video Broadcasting-Handheld = transmisión de vídeo digital portátil) está relacionada con la norma DVB-T. La norma DVB-H era conocida anteriormente como DVB-X. Las señales DVB-H son adecuadas para la recepción por dispositivos portátiles tales como terminales móviles de bolsillo.

La correlación de símbolos de datos que se han de transmitir en señales portadoras de un símbolo OFDM, donde el número de señales portadoras es sustancialmente cuatro mil, representa un problema técnico sustancial que requiere análisis y pruebas de simulación para establecer un polinomio generador apropiado para el registro de desplazamiento lineal con realimentación y el orden de permutación. Esto es debido a que la correlación requiere que los símbolos sean intercalados en las señales portadoras con el efecto de que símbolos sucesivos de la corriente de datos de entrada estén separados en frecuencia lo más posible, con el fin de optimizar la actuación de los esquemas de codificación de corrección de errores.

Los esquemas de codificación de corrección de errores, tales como la codificación Reed-Solomon y la codificación convolucional, actúan mejor cuando el ruido y la degradación de los valores de símbolos resultantes de la comunicación no están correlacionados. Algunos canales de radio, tales como los usados para la norma DVB-T, pueden adolecer de debilitamiento correlacionado tanto en el dominio del tiempo como en el de la frecuencia. Por ello, separando los símbolos codificados en diferentes señales portadoras del símbolo OFDM, tanto como sea posible, se puede mejorar la actuación de los esquemas de codificación de corrección de errores.

Mediante el análisis de simulación de actuación, se ha descubierto que el polinomio generador para el registro de desplazamiento lineal con realimentación, en combinación con el circuito de permutación de orden indicado anteriormente, proporciona una buena actuación en presencia de condiciones típicas de ruido y debilitamiento de canal. Además, proporcionando una disposición que pueda crear generación de direcciones, tanto para el modo 2k como para el modo 8k, así como para el modo 4k, cambiando las tomas intermedias del polinomio generador para el registro de desplazamiento lineal con realimentación y el orden de permutación, se obtiene una realización práctica económica del intercalador de símbolos para el modo 4k. Además, se puede cambiar un transmisor y un receptor entre el modo 2k, el modo 4k y el modo 8k, cambiando el polinomio generador y los órdenes de permutación. Esto se puede efectuar por programación (o por el canal de señalización de parámetros de transmisión (TPS = Transmission Parameter Signaling) incorporado en el receptor), por lo que se proporciona una realización práctica flexible.

En las reivindicaciones adjuntas se definen varios aspectos y características de la presente invención. Otros aspectos de la presente invención incluyen un aparato de proceso de datos que funciona para decorrelacionar símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo multiplexado por división ortogonal de frecuencia (OFDM), en una corriente de símbolos de salida, así como un transmisor y un receptor.

Breve descripción de los dibujos

Ahora se describirán realizaciones de la presente invención, solamente a modo de ejemplo, con referencia a los dibujos adjuntos, en los que partes iguales están provistas de correspondientes números de referencia, y en los que:

la Figura 1 es un diagrama de bloques esquemático, de un transmisor OFDM Codificado, que se puede usar, por ejemplo, con la norma DVB-T;

ES 2 304 757 T3

la Figura 2 es un diagrama de bloques esquemático de un intercalador interior de símbolos y un procesador de correlación que aparecen en la Figura 1;

la Figura 3 es un diagrama de bloques esquemático del intercalador de símbolos mostrado en la Figura 2;

la Figura 4 es un diagrama de bloques esquemático de una memoria intercaladora mostrada en la Figura 3, y el correspondiente desintercalador de símbolos del receptor;

la Figura 5 es un diagrama de bloques esquemático de un generador de direcciones mostrado en la Figura 3 para el modo 2k;

la Figura 6 es un diagrama de bloques esquemático de un generador de direcciones como el mostrado en la Figura 3, en el modo 8k;

la Figura 7 es un diagrama de bloques esquemático de un generador de direcciones mostrado en la Figura 3, en el modo 4k;

la Figura 8 es un diagrama de bloques esquemático de un receptor OFDM Codificado, que se puede usar, por ejemplo, con la norma DVB-T; y

la Figura 9 es un diagrama de bloques esquemático de un desintercalador interior de símbolos que aparece en la Figura 8.

Descripción de realizaciones preferidas

La norma DVB-T existente, basada en OFDM, está compuesta de un modo 2k y un modo 8k, lo cual significa que la anchura de banda usada para transmitir la señal está dividida en 2.048 subportadoras (modo 2k) o en 8.192 subportadoras (modo 8k). El modo 2k presenta algunas características interesantes con respecto a la movilidad. En efecto, el corto tiempo de símbolo de este modo permite una buena actuación Doppler en entornos móviles. Por otra parte, el modo 8k proporciona a los planificadores de redes la posibilidad de construir una red poco densa y, por tanto, económica, de una sola frecuencia (SFN = Single Frequency Network). Las investigaciones llevadas a cabo sobre el tema mostraron que la introducción de un modo 4k sería un buen compromiso entre estos dos modos. Esto proporcionaría una recepción razonablemente buena para usuarios móviles, incluso a elevadas velocidades de conducción, sin la necesidad de un esquema de cancelación de interferencia entre portadoras (ICI = Inter Carrier Interference), complicado y costoso. Esto también ayudaría a mantener el coste de la red en un nivel razonable. Este documento describe un nuevo intercalador de símbolos para este modo 4k.

La Figura 1 proporciona un diagrama de bloques ejemplar de un transmisor OFDM Codificado (COFDM) que se puede usar, por ejemplo, para transmitir imágenes de vídeo y señales de audio de acuerdo con la norma DVB-T. En la Figura 1, una fuente de programas genera datos que han de ser transmitidos por el transmisor COFDM. Un codificador 2 de vídeo, un codificador 4 de audio y un codificador 6 de datos generan vídeo, audio y otros datos a transmitir, que son suministrados a un multiplexor 8 de programas. Una salida del multiplexor 8 de programas es suministrada a un multiplexor 10 de transporte que forma una corriente de transporte multiplexada con otra información necesaria para comunicar el vídeo, el audio y los otros datos. El multiplexor 10 de transporte proporciona una corriente de transporte en un canal de conexión 12, a un divisor 14. El divisor divide la corriente de transporte en diferentes ramas A y B, que proporcionan diferente codificación de corrección de errores hacia delante e intercalación. Por motivos de simplicidad, solamente se describirá la rama A.

Como se muestra en la Figura 1, un transmisor COFDM 20 recibe la corriente de transporte de datos en un bloque multiplexor 22 de adaptación y dispersión de energía. El bloque multiplexor 22 de adaptación y dispersión de energía convierte en aleatorios los datos de la corriente de transporte y suministra los datos apropiados a un codificador exterior 24 que efectúa una primera codificación exterior de los datos de transporte. Está dispuesto un intercalador exterior 26 para intercalar los símbolos de datos codificados que, para el ejemplo de la norma DVB-T, es el código Reed-Solomon (RS), de modo que el intercalador exterior intercala símbolos RS. Está dispuesto un codificador interior 28 para codificar convolucionalmente los datos del intercalador exterior usando un codificador convolucional, siendo suministrados los datos codificados a un intercalador interior 30. El intercalador interior 30 también puede recibir datos codificados desde la segunda rama codificadora B.

Una salida del intercalador interior es un conjunto de símbolos de datos que, después, son correlacionados en puntos de constelación de un esquema de modulación. Para el ejemplo de la DVB-T mostrada, el esquema de modulación es QPSK (Quadrature Phase Shift Keying = Manipulación de Desplazamiento de Fase en Cuadratura) (la DVB-T puede tener modulación de amplitud en cuadratura (QAM = Quadrature Amplitude Modulation) 16QAM de 4 bits/portadora o 64QAM de 6 bits/portadora, así como QPSK). Cada símbolo de dato del intercalador interior 30 es correlacionado, después, en una de las señales portadoras COFDM por un procesador 32 de correlación. El símbolo COFDM es generado, después, por un procesador 34 de adaptación de trama, que introduce señales piloto y de sincronización suministradas desde un formador 36 de señal. Después, un generador OFDM 38 forma el símbolo OFDM en el dominio del tiempo, que es suministrado a un procesador 40 de inserción de guarda para generar un intervalo

ES 2 304 757 T3

de guarda entre símbolos y, después a un convertidor 42 de digital a analógico y, finalmente, a un amplificador de RF dentro de un extremo frontal 44 de RF para una eventual transmisión por el transmisor COFDM desde una antena 46.

5 Para crear un nuevo modo 4k, hay que definir varios elementos, pero el principal es el intercalador de símbolos de 4k, que es parte del intercalador interior mostrado en la Figura 1.

El propio intercalador interior está compuesto de un intercalador de bits y un intercalador de símbolos, como se muestra en la Figura 2.

10

Como se explicó anteriormente, la presente invención aporta un dispositivo para proporcionar una correlación casi óptima de los símbolos de datos de entrada en las señales portadoras OFDM. Según la técnica ejemplar, el intercalador interior está dispuesto para efectuar la correlación óptima de símbolos de datos de entrada en señales portadoras COFDM. El intercalador interior 30 y el procesador 32 de correlación se muestran con mayor detalle en la Figura 2. En la Figura 2, el intercalador interior 30 comprende un procesador desmultiplexor 60 que recibe bits codificados convolucionalmente desde un canal de entrada 62. Después, el desmultiplexor divide los bits en dos corrientes de bits de entrada que son suministradas a los intercaladores 68 y 70 de bits mediante canales de conexión 64 y 66. Los intercaladores de bits intercalan los bits que, después, son formados en dos canales de conexión 72.1, 72.2 para conectar los bits de cada uno de los intercaladores 68 y 70 de bits a un intercalador 76 de símbolos. El intercalador de símbolos forma los símbolos de entrada de los canales de conexión 72.1, 72.2 en símbolos para ser correlacionados en las señales portadoras COFDM. Para la técnica ejemplar mostrada en la Figura 2, los símbolos intercalados procedentes del intercalador 76 de símbolos son correlacionados en puntos de constelación de una señal portadora QPSK para cada una de las señales del símbolo COFDM.

25 La especificación DVB-T existente define ya un intercalador de símbolos para los modos 2k y 8k. El propósito del intercalador de símbolos es correlacionar palabras de v bits (dependiendo v del esquema de modulación escogido) en las 1.512 (modo 2k) o 6.048 (modo 8k) portadoras activas por símbolo OFDM. El intercalador de símbolos actúa sobre bloques de 1.512 (modo 2k) o 6.048 (modo 8k) símbolos de datos. Realizaciones ejemplares de la presente invención utilizan el intercalador 76 de símbolos para proporcionar una correlación optimizada de los símbolos de datos de entrada suministrados desde los canales de conexión 72.1, 72.2, en las señales portadoras COFDM. En la Figura 3 se muestra un ejemplo del intercalador 76 de símbolos para efectuar la correlación de los símbolos de datos de entrada en las señales portadoras COFDM.

Memoria RAM intercaladora

35

En la Figura 3, los símbolos de datos de entrada del canal de conexión 72 son suministrados a una memoria intercaladora 100. La memoria intercaladora 100 correlaciona los símbolos de datos de entrada en las señales portadoras COFDM de acuerdo con direcciones de correlación proporcionadas por el generador 102 de direcciones. En la Figura 4 se muestra una realización práctica ejemplar de la memoria intercaladora 100.

40

La Figura 4 comprende una parte superior 100 que ilustra el funcionamiento de la memoria intercaladora en el transmisor, y una parte inferior 340 que ilustra el funcionamiento de la memoria desintercaladora en el receptor. El intercalador 100 y el desintercalador 340 se muestran juntos en la Figura 4 para facilitar la comprensión de su funcionamiento. Como se muestra en la Figura 4, una representación de la comunicación entre el intercalador 100 y el desintercalador 340, a través de otros servicios y a través de un canal de transmisión, ha sido simplificada y representada como una sección 140 entre el intercalador 100 y el desintercalador 340. El funcionamiento del intercalador 100 se describe en los párrafos siguientes:

45

Aunque la Figura 4 proporciona una ilustración de sólo cuatro símbolos de datos de entrada en un ejemplo de cuatro señales portadoras de un símbolo COFDM, se observará que la técnica ilustrada en la Figura 4 se puede extender a un número mayor de portadoras, tales como 1.512 para el modo 2k, 3.024 para el modo 4k y 6.048 para el modo 8k.

50

La asignación de direcciones de entrada y de salida de la memoria intercaladora 100 presentada en la Figura 4 se muestra para símbolos impares y pares. Para un símbolo COFDM par, los símbolos de datos se toman del canal de entrada 72 y se escriben en la memoria RAM intercaladora 124.1 de acuerdo con una secuencia de direcciones 120 generada para cada símbolo COFDM por el generador 102 de direcciones. Las direcciones de escritura son aplicadas para el símbolo par de modo que, como se ilustra, la intercalación se efectúe por la redistribución de las direcciones de escritura. Por lo tanto, para cada símbolo intercalado $y(h(q)) = y'(q)$.

55

Para símbolos impares se usa la misma memoria RAM intercaladora 124.2. Sin embargo, como se muestra en la Figura 4, para el símbolo impar, el orden 132 de escritura es en la misma secuencia de direcciones que la usada para leer los anteriores símbolos pares 126. Esta característica permite que las realizaciones prácticas de los intercaladores de símbolos impares y pares usen solamente una memoria RAM, con tal que la operación de lectura para una dirección dada se efectúe antes que la operación de escritura. Los símbolos de datos escritos en la memoria RAM intercaladora 124 durante los símbolos impares son leídos, después, en una secuencia 134 generada por el generador 102 de direcciones para el siguiente símbolo COFDM par, y así sucesivamente.

60

65

ES 2 304 757 T3

En resumen, como se representa en la Figura 4, una vez que se ha calculado el conjunto de direcciones $H(q)$ para todas las portadoras activas, se procesa el vector de entrada $Y' = (y_0', y_1', y_2', \dots, y_{N_{\max}-1}')$ para producir el vector intercalado $Y = (y_0, y_1, y_2, \dots, y_{N_{\max}-1})$ definido por:

$$y_{H(q)} = y'_q \text{ para s\u00edmbolos pares, para } q = 0, \dots, N_{\max}-1$$

$$y_q = y'_{H(q)} \text{ para s\u00edmbolos impares, para } q = 0, \dots, N_{\max}-1$$

En otras palabras, para s\u00edmbolos OFDM pares, las palabras de entrada se escriben de una manera permutada en una memoria, y se vuelven a leer de una manera secuencial, mientras que para s\u00edmbolos impares, se escriben secuencialmente y se vuelven a leer permutadas. En el caso anterior, la permutaci\u00f3n $H(q)$ est\u00e1 definida por la siguiente tabla:

TABLA 1

Permutaci\u00f3n para caso sencillo donde $N_{\max} = 4$

q	1	2	3	4
$H(q)$	1	3	0	2

Como se muestra en la Figura 4, el desintercalador 340 funciona para invertir la intercalaci\u00f3n aplicada por el intercalador 100, aplicando el mismo conjunto de direcciones que el generado por un generador de direcciones equivalentes, pero aplicando las direcciones de escritura y lectura a la inversa. Por tanto, para s\u00edmbolos pares, las direcciones de escritura 342 est\u00e1n en orden secuencial, mientras que las direcciones de lectura 344 son proporcionadas por el generador de direcciones. Correspondientemente, para los s\u00edmbolos impares, el orden de escritura 346 est\u00e1 determinado mediante el conjunto de direcciones generado por el generador de direcciones, mientras que la lectura 348 se efect\u00faa en orden secuencial.

Generaci\u00f3n de Direcciones

En la Figura 5 se representa un diagrama de bloques esquem\u00e1tico, del algoritmo usado para generar la funci\u00f3n de permutaci\u00f3n $H(q)$ para el modo 2k, y en la Figura 6 para el modo 8k.

En la Figura 5 se muestra una realizaci\u00f3n pr\u00e1ctica del generador 102.1 de direcciones para el modo 2k. En la Figura 5, un registro de desplazamiento lineal con realimentaci\u00f3n est\u00e1 formado por diez etapas de registro 200.1 y una puerta O-Exclusivo (XOR) 202.1, que est\u00e1 conectada a las etapas del registro de desplazamiento 200.1 de acuerdo con un polinomio generador. Por lo tanto, seg\u00fan el contenido del registro de desplazamiento 200.1, un siguiente bit del registro de desplazamiento es proporcionado desde la salida de la puerta O-Exclusivo 202.1, efectuando una operaci\u00f3n l\u00f3gica de O-Exclusivo entre el contenido del registro de desplazamiento $R[0]$ y la etapa de registro $R[3]$. De acuerdo con el polinomio generador, se genera una secuencia pseudoaleatoria de bits del contenido del registro de desplazamiento 200.1. Sin embargo, para generar una direcci\u00f3n para el modo 2k que se ilustra, se dispone un circuito de permutaci\u00f3n 210.1 que permuta efectivamente el orden de los bits dentro del registro de desplazamiento 200.1, de un orden $R'_i[n]$ a un orden $R_i[n]$ en la salida del circuito de permutaci\u00f3n 210.1. Despu\u00e9s, diez bits de la salida del circuito de permutaci\u00f3n 210.1 son suministrados en un canal de conexi\u00f3n 212.1, a los cuales se a\u00f1ade un bit m\u00e1s significativo, a trav\u00e9s de un canal 214.1, que es proporcionado por un circuito de conmutaci\u00f3n 218.1. Por lo tanto, en el canal 212.1 se genera una direcci\u00f3n de once bits. Sin embargo, para asegurar la autenticidad de una direcci\u00f3n, un circuito 216.1 de comprobaci\u00f3n de direcciones analiza la direcci\u00f3n generada para determinar si supera el n\u00famero m\u00e1ximo de se\u00f1ales portadoras. Si es as\u00ed, se genera una se\u00f1al de control y se suministra a una unidad de control 224.1 a trav\u00e9s de un canal de conexi\u00f3n 220.1. Si la direcci\u00f3n generada supera el n\u00famero m\u00e1ximo de se\u00f1ales portadoras, esta direcci\u00f3n es rechazada y se genera una nueva direcci\u00f3n para el s\u00edmbolo particular.

En la Figura 6 se muestra un generador 102.2 de direcciones para el modo 8k. Las partes del generador de direcciones para el modo 8k, mostradas en la Figura 6, corresponden a las mostradas para el modo 2k y, por tanto, para evitar repeticiones, s\u00f3lo se describir\u00e1n las diferencias esenciales entre la Figura 6 y la Figura 5. Esencialmente, la diferencia entre la Figura 6 y la Figura 5 es que el registro de desplazamiento lineal con realimentaci\u00f3n 200.2 tiene doce etapas de registro de desplazamiento para generar una direcci\u00f3n entre 0 y 8.191. De nuevo, el registro de desplazamiento est\u00e1 formado mediante la operaci\u00f3n l\u00f3gica de O-Exclusivo entre las etapas de registro de desplazamiento seleccionadas de acuerdo con el polinomio generador. Despu\u00e9s, la direcci\u00f3n se forma permutando el orden de los bits dentro del registro de desplazamiento 200.2, que es determinado seg\u00fan un orden predeterminado. De nuevo, se proporcionan el polinomio generador y el orden de permutaci\u00f3n para el modo 8k, que difieren del modo 2k.

En resumen, para los modos 2k y 8k se define una palabra R'_i de $(N_r - 1)$ bits, con $N_r = \log_2 M_{\max}$, donde $M_{\max} = 2.048$ en el modo 2k, y $M_{\max} = 8.192$ en el modo 8k, usando un LFSR (Lineal Feedback Shift Register = registro de desplazamiento lineal con realimentaci\u00f3n).

ES 2 304 757 T3

Los polinomios usados para generar esta secuencia son los siguientes:

Modo 2k: $R'_i[9] = R'_{i-1}[0] \oplus R'_{i-1}[3]$

Modo 8k: $R'_i[11] = R'_{i-1}[0] \oplus R'_{i-1}[1] \oplus R'_{i-1}[4] \oplus R'_{i-1}[6]$

donde i varía de 0 a $M_{\max} - 1$.

Una vez que se ha generado una palabra R'_i , se pasa por una permutación para producir otra palabra de $(N_r - 1)$ bits, denominada R_i . R_i se deriva de R'_i mediante las permutaciones de bits dadas en las Tablas 1 y 2.

TABLA 2

Permutación de bits para el modo 2k

Posiciones de bits de R'_i	9	8	7	6	5	4	3	2	1	0
Posiciones de bits de R_i	0	7	5	1	8	2	6	9	3	4

TABLA 3

Permutación de bits para el modo 8k

Posiciones de bits de R'_i	11	10	9	8	7	6	5	4	3	2	1	0
Posiciones de bits de R_i	5	11	3	0	10	8	6	9	2	4	1	7

Por ejemplo, esto significa que para el modo 2k, el bit número 9 de R'_i es enviado en la posición de bit número 0 de R_i .

Después, la dirección $H(q)$ se deriva de R_i mediante la siguiente ecuación:

$$H(q) = (i \bmod 2) \cdot 2^{N_r-1} + \sum_{j=0}^{N_r-2} R_i(j) \cdot 2^j$$

La parte $(i \bmod 2) \cdot 2^{N_r-1}$ de la ecuación anterior está representada en la Figura 5 y en la Figura 6 por el bloque de conmutación T218.

Después se efectúa una comprobación de dirección en $H(q)$ para verificar que la dirección generada está dentro del margen aceptable de direcciones: si $(H(q) < N_{\max})$, donde $N_{\max} = 1.512$ en el modo 2k y 6.048 en el modo 8k, entonces, la dirección es válida. Si la dirección no es válida, se informa a la unidad de control y ésta intentará generar una nueva $H(q)$ incrementado el índice i .

El papel del bloque de conmutación es asegurar que no se genera una dirección que supere N_{\max} dos veces en una fila. En efecto, si se hubiera generado un valor excesivo, esto significa que el bit más significativo (es decir, el bit conmutador) de la dirección $H(q)$ era uno. Así pues, el siguiente valor generado tendrá un bit más significativo puesto a cero, que asegura la producción de una dirección válida.

ES 2 304 757 T3

Las siguientes ecuaciones resumen el comportamiento global y ayuda a comprender la estructura de bucle de este algoritmo:

```

5      q = 0
      for (i = 0; i < Nmax; i = i + 1)
10     { H(q) = (i mod 2). 2Nr-1 + ∑j=0Nr-2 Ri(j).2j ;

      if (H(q) < Nmax) q = q + 1; }

```

Intercalador de símbolos para el modo 4k

En la Figura 7 se muestra un generador 102.3 de direcciones para el modo 4k, de acuerdo con la presente técnica. De nuevo, el generador de direcciones de la Figura 7 corresponde al generador de direcciones mostrado en las Figuras 5 y 6 y, por tanto, sólo se comentarán y explicarán las diferencias con estas Figuras. Como se muestra en la Figura 7, el registro de desplazamiento lineal con realimentación 200.3 tiene once etapas de registro de desplazamiento. De nuevo, está dispuesta una puerta O-Exclusivo 202.3 para generar la secuencia pseudoaleatoria de bits. La permutación del contenido del registro de desplazamiento para formar la dirección de un símbolo de entrada, que ha de ser correlacionado en una de las señales portadoras COFDM, es proporcionada por el circuito de permutación 210.3.

El intercaldador de símbolos actúa sobre bloques de $N_{\max} = 3.024$ símbolos de datos. ($M_{\max} = 4.096$).

El polinomio usado para generar la secuencia R'_i es:

$$R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$$

Del vector R'_i se deriva un vector R_i mediante la permutación de bits dada en la Tabla 4:

TABLA 4

Permutación de bits para el modo 4k

Posiciones de bits de R'_i	10	9	8	7	6	5	4	3	2	1	0
Posiciones de bits de R_i	7	10	5	8	1	2	4	9	0	3	6

La entrada del intercaldador está definida como el vector $Y' = (y'_0, y'_1, y'_2, \dots, y'_{N_{\max}-1})$.

El vector intercaldado $Y = (y_0, y_1, y_2, \dots, y_{N_{\max}-1})$ está definido por:

$$y_{H(q)} = y'_q \text{ para símbolos pares, para } q = 0, \dots, N_{\max}-1$$

$$y_q = y'_{H(q)} \text{ para símbolos impares, para } q = 0, \dots, N_{\max}-1$$

Receptor

La Figura 8 proporciona una ilustración ejemplar de un receptor que se puede usar con la técnica presente. Como se muestra en la Figura 8, una señal COFDM es recibida por una antena 300 y detectada por un sintonizador 302, y convertida a forma digital por un convertidor 304 de analógico a digital. Un procesador 306 de supresión de intervalo de guarda suprime el intervalo de guarda de un símbolo COFDM recibido, antes que los datos sean recuperados del símbolo COFDM, usando un procesador 308 de transformada rápida de Fourier (FFT = Fast Fourier Transform) en combinación con un circuito 310 de estimación y corrección de canales, en cooperación con una unidad decodificadora 311 de señalización de parámetros de transmisión (TPS = Transmission Parameter Signaling), según técnicas conocidas. Los datos demodulados son recuperados de un descorrelacionador 312 y suministrados a un desintercaldador interior 314 de símbolos, que funciona para efectuar la correlación inversa del símbolo de dato recibido con el fin de regenerar una corriente de datos de salida con los datos desintercaldados.

El desintercaldador 314 de símbolos está formado mediante un aparato de proceso de datos como se muestra en la Figura 9, con una memoria intercaldadora 340 y un generador 342 de direcciones. La memoria intercaldadora es como

la mostrada en la Figura 4, y funciona como ya se explicó anteriormente para efectuar la desintercalación utilizando conjuntos de direcciones generados por el generador 342 de direcciones. El generador 342 de direcciones está formado como se muestra en la Figura 7, y está dispuesto para generar correspondientes direcciones con el fin de correlacionar los símbolos de datos recuperados de cada señal subportadora COFDM, en una corriente de datos de salida.

5 Las restantes partes del receptor COFDM mostrado en la Figura 8 están dispuestas para efectuar decodificación de corrección de errores y desintercalación con el fin de corregir errores y recuperar una estimación de los datos de la fuente. En particular, un desintercalador interior 316 de códigos y un decodificador interior 318 funcionan para efectuar la decodificación del código convolucional interior introducido por el intercalador interior 30 y el codificador interior 28 del transmisor mostrado en la Figura 1. Un desintercalador exterior 320 y un codificador exterior 322
10 funcionan para efectuar la decodificación del código Reed-Solomon con el fin de recuperar una estimación de los datos de la fuente 1, después de que se ha recuperado la conversión aleatoria mediante un recuperador de conversión aleatoria 324.

15 Una ventaja proporcionada por la presente técnica, tanto para el receptor como para el transmisor, es que un intercalador de símbolos y un desintercalador de símbolos, que funcionan en los receptores y transmisores, se pueden conmutar entre el modo 2k, el 8k y el 4k cambiando los polinomios generadores y el orden de permutación. Por lo tanto, se proporciona una realización práctica flexible porque el intercalador y el desintercalador de símbolos pueden estar formados como se muestra en las Figuras 4 y 9, con un generador de direcciones como el ilustrado en cualquiera de las Figuras 5, 6 ó 7. Por lo tanto, el generador de direcciones se puede adaptar a los diferentes modos cambiando
20 los polinomios generadores y los órdenes de permutación indicados para cada uno de los modos 2k, 4k y 8k. Por ejemplo, esto se puede efectuar usando un cambio por programación. Alternativamente, en otras realizaciones, una señal TPS incorporada, que indica el modo de la transmisión DVB-T (transmisión de vídeo digital terrestre), puede ser detectada en el receptor, en la unidad 311 de proceso de canales TPS, y usada para configurar automáticamente el desintercalador de símbolos según el modo detectado.
25

A las realizaciones descritas anteriormente se pueden efectuar varias modificaciones sin apartarse del ámbito de la presente invención. En particular, la representación ejemplar del polinomio generador y del orden de permutación, que se han usado para representar aspectos de la invención, no están destinadas a ser limitativas, y se extienden a formas equivalentes del polinomio generador y del orden de permutación.
30

Como se observará, el transmisor y el receptor mostrados en las Figuras 1 y 8, respectivamente, se aportan únicamente como ilustraciones, y no están destinados a ser limitativos. Por ejemplo, se observará que se puede cambiar la posición del intercalador de símbolos y del desintercalador de símbolos con respecto, por ejemplo, al intercalador de bits y al correlacionador y descorrelacionador. Como se observará, el efecto del intercalador y del desintercalador no cambia por su posición relativa, aunque el intercalador puede estar intercalando símbolos I/Q (en fase/en cuadratura) en lugar de vectores de v-bits. Un cambio correspondiente se puede efectuar en el receptor. Por consiguiente, el intercalador y el desintercalador pueden estar trabajando sobre diferentes tipos de datos, y pueden estar situados de manera diferente a la posición descrita en las realizaciones ejemplares.
35
40

Como se mencionó anteriormente, realizaciones de la presente invención encuentran aplicación con normas DVB, tales como DVB-T y DVB-H. Por ejemplo, realizaciones de la presente invención se pueden usar en un transmisor o receptor que funcionen de acuerdo con la norma DVB-H en terminales móviles portátiles. Los terminales móviles pueden estar integrados con teléfonos móviles (ya sea de la segunda, tercera o superior generación) o asistentes digitales personales, u ordenadores personales pizarra, por ejemplo. Dichos terminales móviles pueden ser capaces de recibir señales compatibles DVB-H o DVB-T dentro de edificios o en movimiento, por ejemplo, en automóviles o trenes, incluso a velocidades elevadas. Los terminales móviles pueden estar alimentados, por ejemplo, mediante baterías, redes de electricidad o fuentes de alimentación de C.C. de bajo voltaje, o alimentados mediante una batería de automóvil. Los servicios que pueden ser proporcionados por la norma DVB-H pueden incluir voz, mensajería, búsqueda en Internet, radio, imágenes de vídeo estáticas y/o en movimiento, servicios de televisión, servicios interactivos, vídeo o vídeo inmediato a petición. Los servicios podrían funcionar unos en combinación con otros. Se observará que la presente invención no está limitada a la aplicación con la norma DVB, y se puede extender a otras normas para transmisión o recepción, tanto fijas como móviles.
45
50

55 Referencias

[1] EN 300 744, "Framing structure, channel coding and modulation for digital terrestrial television", ETSI (European Telecommunication Standard Institute).

60

65

REIVINDICACIONES

1. Un aparato de proceso de datos que funciona para correlacionar símbolos de entrada, que se han de comunicar en un número predeterminado de señales portadoras de un símbolo multiplexado por división ortogonal de frecuencia OFDM (Orthogonal Frequency Division Multiplexed), comprendiendo el aparato de proceso de datos:

una memoria intercaladora que funciona para introducir en ella el número predeterminado de símbolos de datos que han de ser correlacionados en las señales portadoras OFDM, y leer los símbolos de datos para las portadoras OFDM con el fin de efectuar la correlación, efectuándose la lectura en un orden diferente al de la introducción, estando determinado el orden mediante un conjunto de direcciones, con el efecto de que los símbolos de datos son intercalados en las señales portadoras;

un generador de direcciones que funciona para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada, con el fin de indicar una de las señales portadoras en la cual se ha de correlacionar el símbolo de dato, comprendiendo el generador de direcciones:

un registro de desplazamiento lineal con realimentación que incluye un número predeterminado de etapas de registro, y que funciona para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador;

un circuito de permutación que funciona para recibir el contenido de las etapas de registro de desplazamiento, y permutar los bits presentes en las etapas de registro según un orden de permutación, con el fin de formar una dirección de una de las portadoras OFDM; y

una unidad de control que funciona en combinación con un circuito de comprobación de direcciones, para regenerar una dirección cuando una dirección generada supera una dirección máxima válida predeterminada **caracterizado** porque

la dirección máxima válida predeterminada es tres mil veinticuatro;

el registro de desplazamiento lineal con realimentación tiene once etapas de registro con un polinomio generador para el registro de desplazamiento lineal con realimentación, de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección $R_i[n]$ de once bits para el símbolo de dato de orden i del bit presente en la n ésima etapa de registro, $R'_i[n]$, de acuerdo con la tabla:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

2. Un aparato de proceso de datos como el reivindicado en la reivindicación 1, en el que la memoria intercaladora funciona para efectuar la correlación de los símbolos de datos de entrada en las señales portadoras para símbolos OFDM pares, introduciendo los símbolos de datos de acuerdo con el conjunto de direcciones generado por el generador de direcciones y leyéndolos en un orden secuencial, y para símbolos OFDM impares, introduciendo los símbolos en la memoria en un orden secuencial y leyendo los símbolos de datos de la memoria de acuerdo con el conjunto de direcciones generado por el generador de direcciones.

3. Un transmisor para transmitir datos usando multiplexación por división ortogonal de frecuencia, OFDM, incluyendo el transmisor un aparato de proceso de datos según cualquier reivindicación precedente.

4. Un transmisor como el reivindicado en la reivindicación 3, en el que el transmisor funciona para transmitir datos de acuerdo con la norma de transmisión de vídeo digital terrestre (DVB-T) o la norma de transmisión de vídeo digital portátil (DVB-H).

5. Un aparato de proceso de datos que funciona para correlacionar símbolos recibidos desde un número predeterminado de señales portadoras de un símbolo multiplexado por división ortogonal de frecuencia, OFDM, en una corriente de símbolos de salida, comprendiendo el aparato de proceso de datos:

una memoria desintercaladora que funciona para introducir el número predeterminado de símbolos de datos de las señales portadoras OFDM, y para leer los símbolos de datos en la corriente de símbolos de salida para efectuar la correlación, efectuándose la lectura en un orden diferente al de la introducción, estando determinado el orden mediante un conjunto de direcciones, con el efecto de que los símbolos de datos son desintercalados de las señales portadoras OFDM;

un generador de direcciones que funciona para generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de datos recibido, con el fin de indicar la señal portadora OFDM, de la cual, el símbolo de dato recibido se ha de correlacionar en la corriente de símbolos de salida, comprendiendo el generador de direcciones:

ES 2 304 757 T3

un registro de desplazamiento lineal con realimentación que incluye un número predeterminado de etapas de registro, y que funciona para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador;

5 un circuito de permutación que funciona para recibir el contenido de las etapas de registro de desplazamiento, y permutar los bits presentes en las etapas de registro según un orden de permutación, con el fin de formar una dirección de una de las portadoras OFDM; y

una unidad de control que funciona en combinación con un circuito de comprobación de direcciones, para regenerar una dirección cuando una dirección generada supera una dirección máxima válida predeterminada **caracterizado** porque

la dirección máxima válida predeterminada es tres mil veinticuatro;

15 el registro de desplazamiento lineal con realimentación tiene once etapas de registro con un polinomio generador para el registro de desplazamiento lineal con realimentación, de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección $R_i[n]$ de once bits para el símbolo de dato de orden i del bit presente en la n -ésima etapa de registro $R'_i[n]$, de acuerdo con la tabla:

20

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

25 6. Un aparato de proceso de datos como el reivindicado en la reivindicación 5, en el que la memoria desintercaladora está dispuesta para efectuar la descorrelación de los símbolos de datos recibidos de las señales portadoras, en la corriente de datos de salida para símbolos OFDM pares, introduciendo los símbolos de datos según un orden secuencial y leyendo los símbolos de datos de la memoria de acuerdo con el conjunto de direcciones generado por el generador de direcciones, y para símbolos OFDM impares introduciendo los símbolos en la memoria de acuerdo con el conjunto de direcciones generado por el generador de direcciones y leyendo los símbolos de datos de la memoria según un orden secuencial.

30 7. Un receptor para recibir datos de señales moduladas mediante multiplexación por división ortogonal de frecuencia, OFDM, incluyendo el receptor un aparato de proceso de datos según cualquiera de las reivindicaciones 5 ó 6.

40 8. Un receptor como el reivindicado en la reivindicación 7, en el que el receptor funciona para recibir datos que han sido modulados según la norma de transmisión de vídeo digital terrestre o la norma de transmisión de vídeo digital portátil (DVB-T o DVB-H).

9. Un método para correlacionar símbolos de entrada que han de ser comunicados en un número predeterminado de señales portadoras de un símbolo multiplexado por división ortogonal de frecuencia, OFDM, comprendiendo el método:

45 introducir el número predeterminado de símbolos de datos para ser correlacionados en las señales portadoras OFDM;

50 leer los símbolos de datos para las portadoras OFDM, con el fin de efectuar la correlación, efectuándose la lectura en un orden diferente al de la introducción, estando determinado el orden mediante un conjunto de direcciones, con el efecto de que los símbolos de datos son intercalados en las señales portadoras;

55 generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos de entrada, con el fin de indicar una de las señales portadoras en la cual se ha de correlacionar el símbolo de dato, comprendiendo la generación del conjunto de direcciones:

usar un registro de desplazamiento lineal con realimentación que incluye un número predeterminado de etapas de registro, para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador;

60 usar un circuito de permutación que funciona para recibir el contenido de las etapas de registro de desplazamiento, y permutar los bits presentes en las etapas de registro según un orden de permutación, con el fin de formar una dirección y

65 regenerar una dirección cuando una dirección generada supera una dirección máxima válida predeterminada **caracterizado** porque

la dirección máxima válida predeterminada es tres mil veinticuatro;

ES 2 304 757 T3

el registro de desplazamiento lineal con realimentación tiene once etapas de registro con un polinomio generador para el registro de desplazamiento lineal con realimentación, de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección $R_i[n]$ de once bits para el símbolo de dato de orden i del bit presente en la n -ésima etapa de registro $R'_i[n]$, de acuerdo con la tabla:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

10. Un método para correlacionar símbolos recibidos de un número predeterminado de señales portadoras de un símbolo multiplexado por división ortogonal de frecuencia, OFDM, en una corriente de símbolos de salida, comprendiendo el método:

introducir el número predeterminado de símbolos de datos de las señales portadoras OFDM;

leer los símbolos de datos en la corriente de símbolos de salida, para efectuar la correlación, efectuándose la lectura en un orden diferente al de la introducción, estando determinado el orden mediante un conjunto de direcciones, con el efecto de que los símbolos de datos son desintercalados de señales portadoras OFDM;

generar el conjunto de direcciones, siendo generada una dirección para cada uno de los símbolos recibidos, con el fin de indicar la señal portadora OFDM, de la cual, el símbolo de dato recibido ha de ser correlacionado en la corriente de símbolos de salida, comprendiendo la generación del conjunto de direcciones:

usar un registro de desplazamiento lineal con realimentación que incluye un número predeterminado de etapas de registro, para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador;

usar un circuito de permutación para recibir el contenido de las etapas de registro de desplazamiento, y permutar los bits presentes en las etapas de registro según un orden de permutación, con el fin de formar una dirección y

regenerar una dirección cuando una dirección generada supera una dirección máxima válida predeterminada **caracterizado** porque

la dirección máxima válida predeterminada es tres mil veinticuatro;

el registro de desplazamiento lineal con realimentación tiene once etapas de registro con un polinomio generador para el registro de desplazamiento lineal con realimentación, de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección $R_i[n]$ de once bits para el símbolo de dato de orden i del bit presente en la n -ésima etapa de registro $R'_i[n]$, de acuerdo con la tabla:

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

11. Un generador de direcciones para usar con la transmisión o recepción de símbolos de datos intercalados en sub-portadoras de un símbolo multiplexado por división ortogonal de frecuencia, OFDM, funcionando el generador de direcciones para generar un conjunto de direcciones, siendo generada cada dirección para cada uno de los símbolos de datos, con el fin de indicar una de las señales portadoras en la cual ha de ser correlacionado o descorrelacionado el símbolo de dato, comprendiendo el generador de direcciones:

un registro de desplazamiento lineal con realimentación que incluye un número predeterminado de etapas de registro, y que funciona para generar una secuencia pseudoaleatoria de bits de acuerdo con un polinomio generador;

un circuito de permutación que funciona para recibir el contenido de las etapas de registro de desplazamiento, y permutar los bits presentes en las etapas de registro según un orden de permutación, con el fin de formar una dirección y

una unidad de control que funciona en combinación con un circuito de comprobación de direcciones, para regenerar una dirección cuando una dirección generada supera una dirección máxima válida predeterminada; **caracterizado** porque

la dirección máxima válida predeterminada es tres mil veinticuatro;

ES 2 304 757 T3

el registro de desplazamiento lineal con realimentación tiene once etapas de registro con un polinomio generador para el registro de desplazamiento lineal con realimentación, de $R'_i[10] = R'_{i-1}[0] \oplus R'_{i-1}[2]$, y el orden de permutación forma una dirección $R_i[n]$ de once bits para el símbolo de dato de orden i del bit presente en la n -ésima etapa de registro $R'_i[n]$, de acuerdo con la tabla:

5

$R'_i[n]$ para $n =$	10	9	8	7	6	5	4	3	2	1	0
$R_i[n]$ para $n =$	7	10	5	8	1	2	4	9	0	3	6

10

15

20

25

30

35

40

45

50

55

60

65

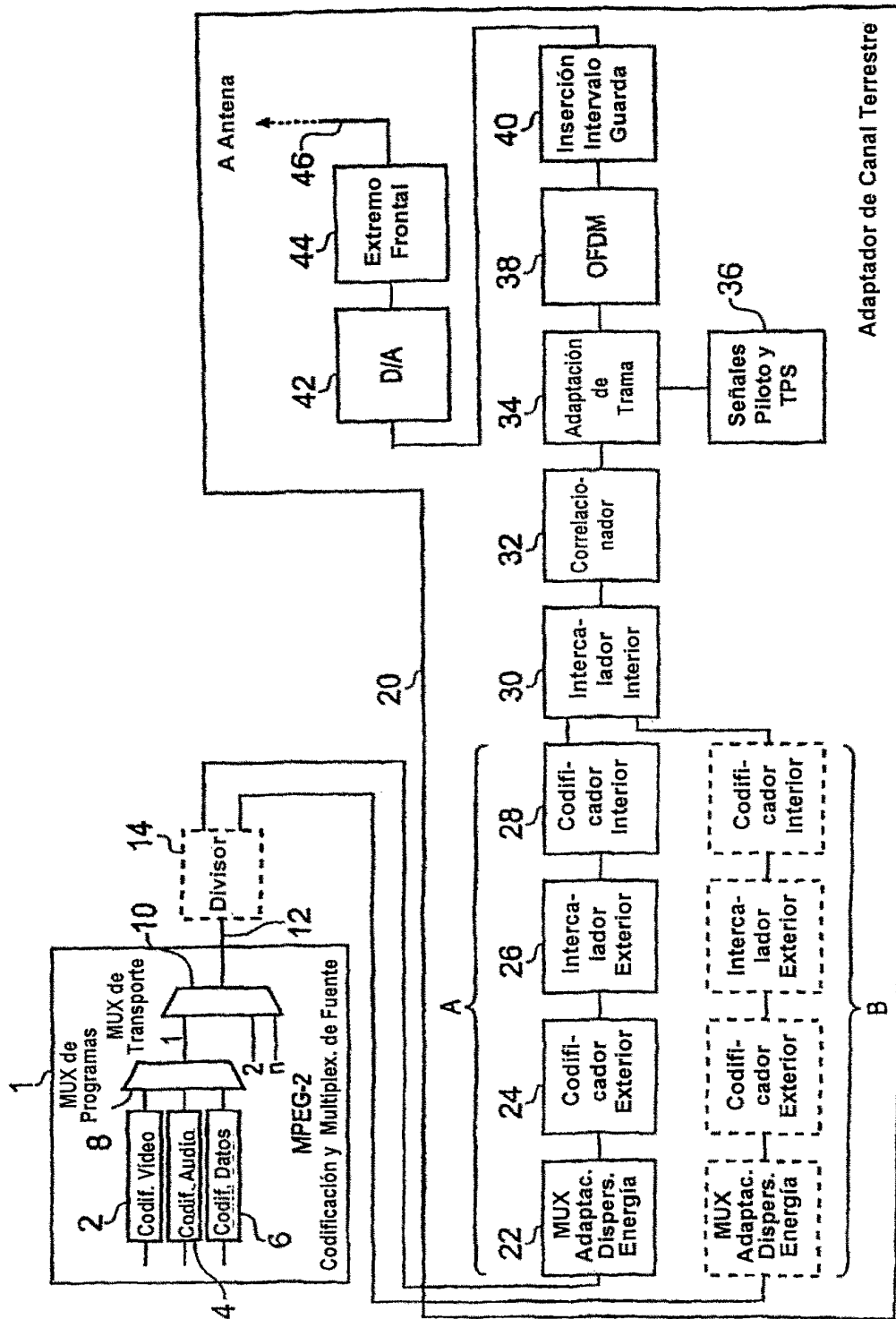


Fig. 1

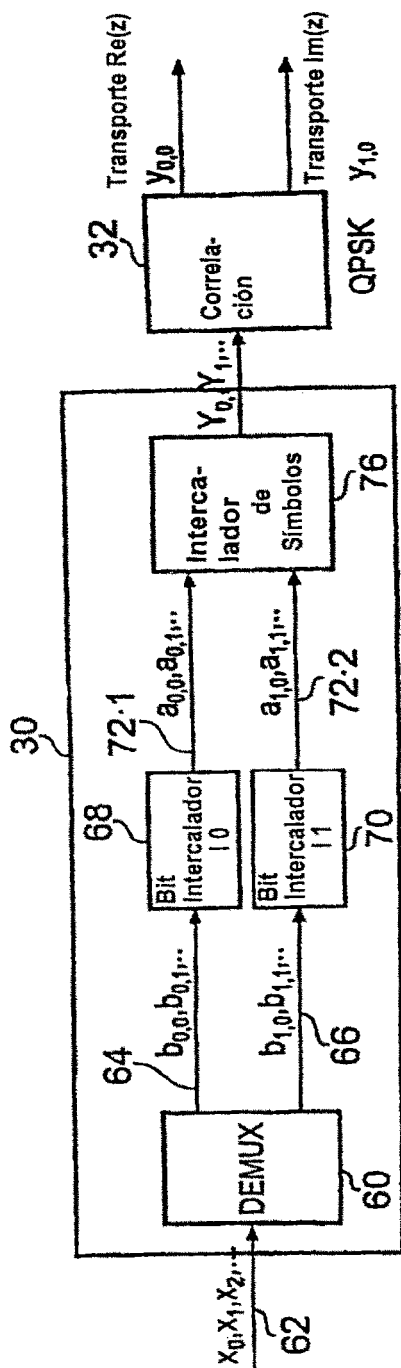


Fig. 2

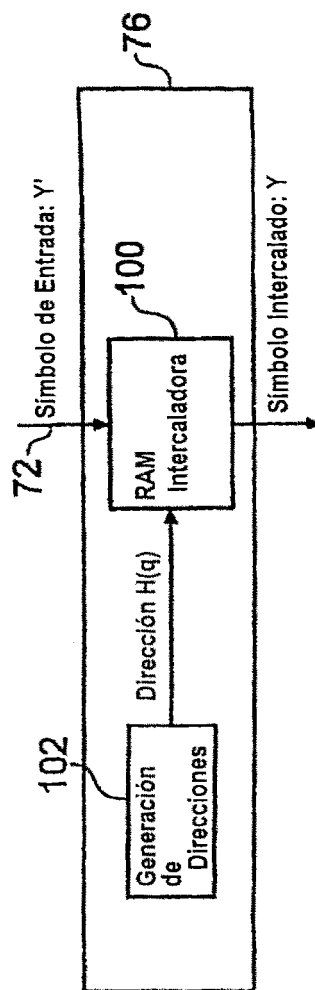


Fig. 3

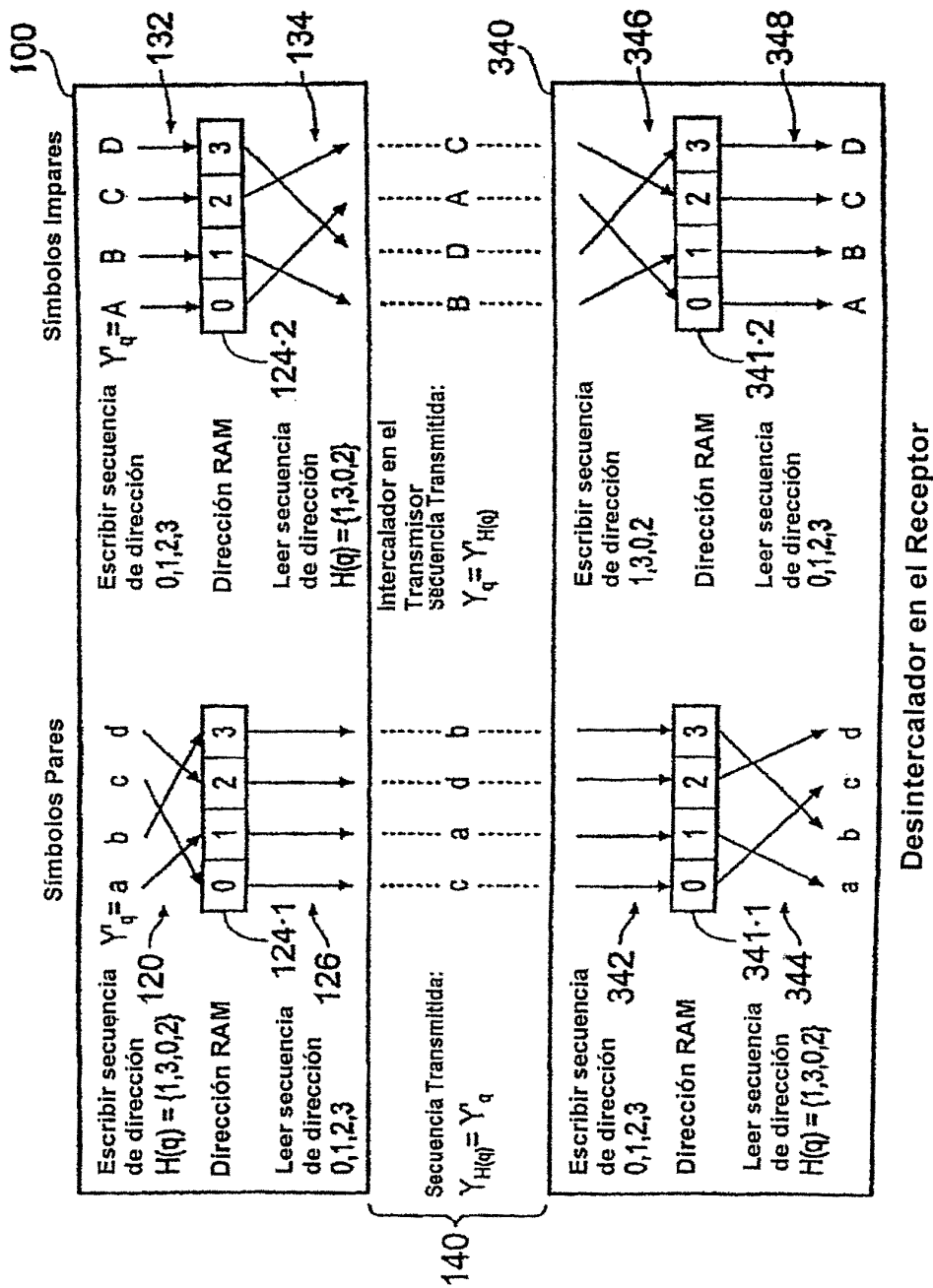


Fig. 4

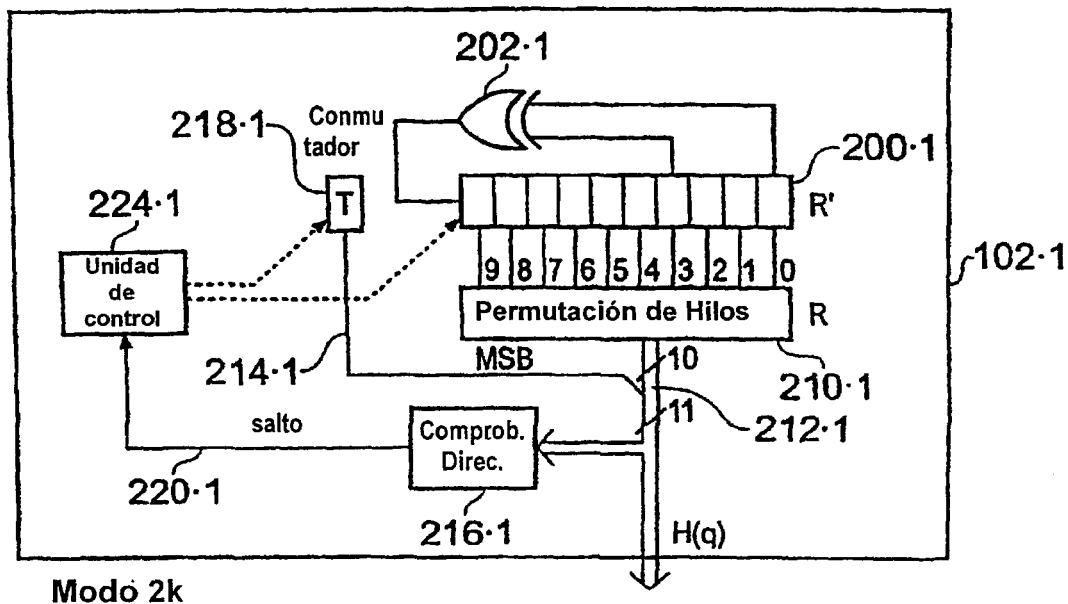


Fig. 5

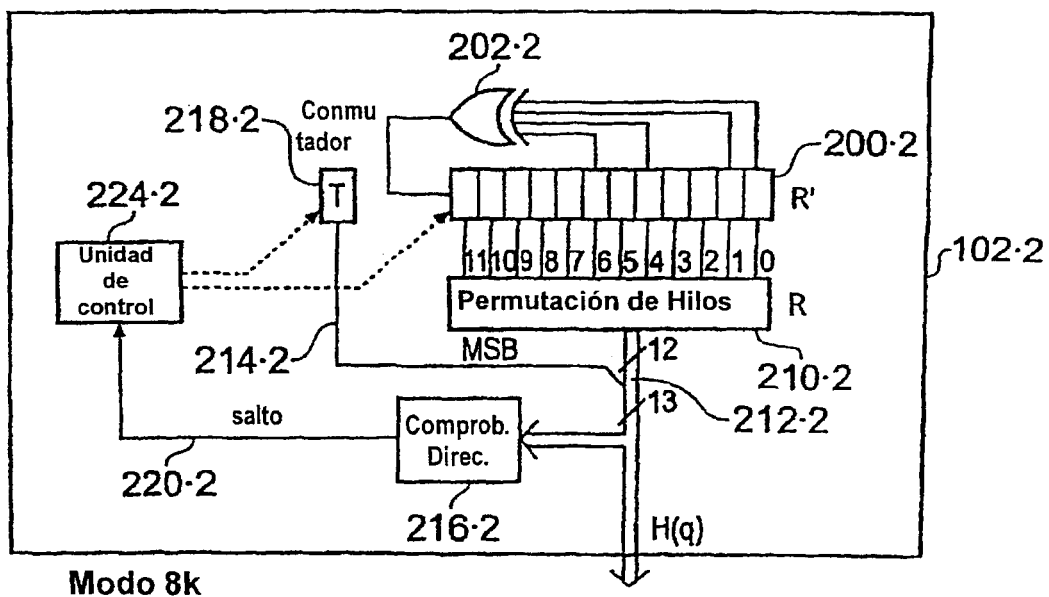


Fig. 6

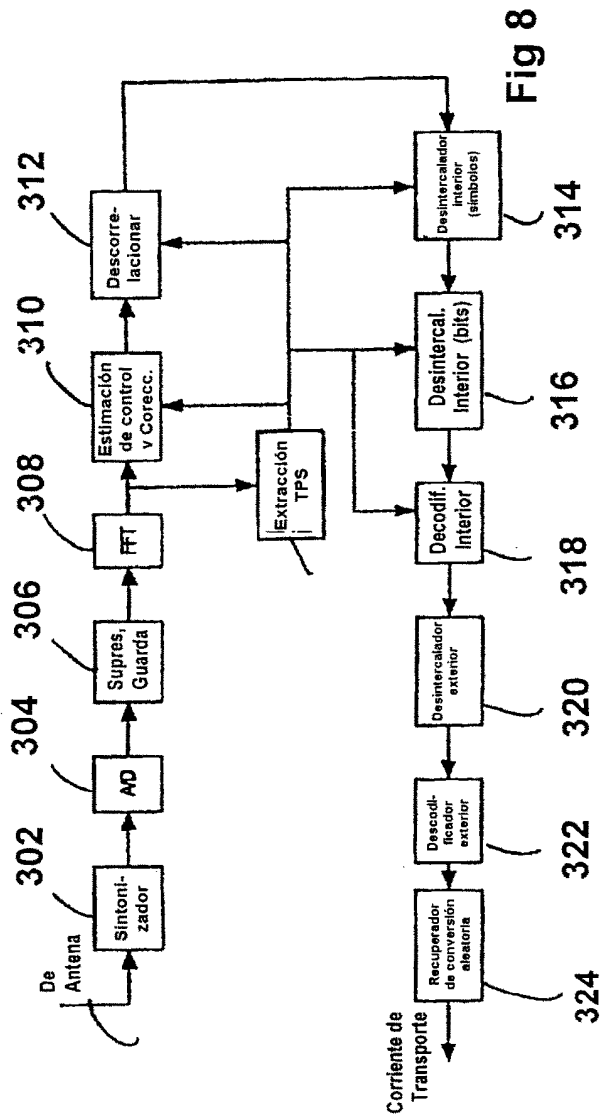


Fig. 8

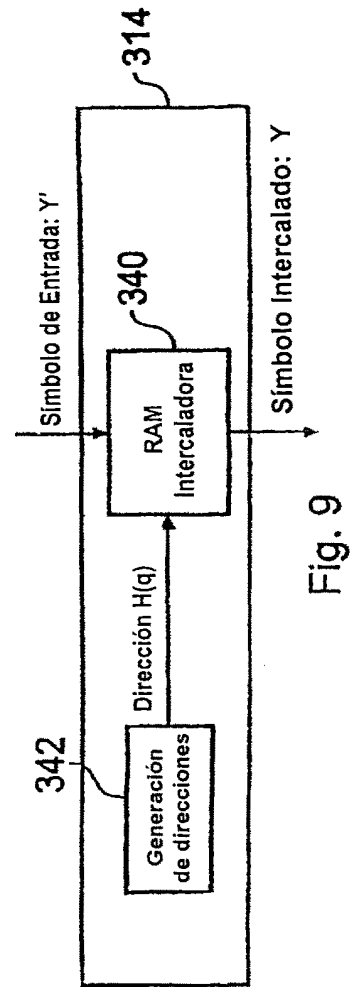


Fig. 9